

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4957183号
(P4957183)

(45) 発行日 平成24年6月20日 (2012. 6. 20)

(24) 登録日 平成24年3月30日 (2012. 3. 30)

(51) Int. Cl.		F I		
HO 1 L 25/07	(2006. 01)	HO 1 L	25/04	C
HO 1 L 25/18	(2006. 01)	HO 2 M	7/48	M
HO 2 M 7/48	(2007. 01)	HO 3 K	17/08	Z
HO 3 K 17/08	(2006. 01)			

請求項の数 3 (全 10 頁)

(21) 出願番号	特願2006-294207 (P2006-294207)	(73) 特許権者	000006013
(22) 出願日	平成18年10月30日 (2006. 10. 30)		三菱電機株式会社
(65) 公開番号	特開2008-112828 (P2008-112828A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成20年5月15日 (2008. 5. 15)	(74) 代理人	100082175
審査請求日	平成21年2月12日 (2009. 2. 12)		弁理士 高田 守
		(74) 代理人	100106150
			弁理士 高橋 英樹
		(72) 発明者	西村 一廣
			福岡県福岡市西区今宿東一丁目1番1号
			三菱セミコンエンジニアリング株式会社
		審査官	市川 裕司

最終頁に続く

(54) 【発明の名称】 裏面高耐圧集積回路を用いた半導体装置

(57) 【特許請求の範囲】

【請求項1】

入力側コイル及び出力側コイルを有し、前記入力側コイルに第1の電圧以上の電圧が印加されると前記出力側コイルに電流が流れる負荷コイルと、

導電体と、

前記導電体上で前記導電体と電氣的に接続され、表面と裏面との間の耐圧が第1の耐圧であり、入力端子及び出力端子を有し、前記出力端子が前記負荷コイルの前記入力側コイルの一端に接続され、前記負荷コイルの前記入力側コイルに電圧を印加する第1のスイッチング素子と、

前記導電体上で前記第1のスイッチング素子と離間して設けられ、表面と裏面との耐圧が前記第1の耐圧よりも大きい第2の耐圧である裏面高耐圧集積回路と、

前記導電体上で前記第1のスイッチング素子及び前記裏面高耐圧集積回路と離間して設けられた絶縁基板と、

前記絶縁基板に接続された入出力用の配線と、

前記絶縁基板と前記第1のスイッチング素子とを接続する第1の配線と、

前記絶縁基板と前記裏面高耐圧集積回路とを接続する第2の配線とを有し、

前記裏面高耐圧集積回路は、

前記第1のスイッチング素子の前記入力端子に接続され、前記第1のスイッチング素子のオン・オフを制御する制御回路と、

前記負荷コイルの前記入力側コイルに接続されたコレクタと、接地されたエミッタと、

10

20

前記負荷コイルの前記入力側コイルの電圧が出力されるベースとを有するサイリスタと、一方の端子が前記サイリスタの前記ベースに接続され、他方の端子が接地されたツェナーダイオードとを含み、

前記第 1 のスイッチング素子がオンし、前記ツェナーダイオードの前記一方の端子に出力される電圧が前記第 1 の電圧よりも高い第 2 の電圧以上である場合、前記ツェナーダイオードの前記一方の端子から前記ツェナーダイオードの前記他方の端子に電流が流れることを特徴とする半導体装置。

【請求項 2】

前記負荷コイルの前記入力側コイルの他端に接続された外部電源と、前記負荷コイルの前記入力側コイルを介して前記外部電源に接続された入力端子と、前記サイリスタの前記コレクタに接続された出力端子とを有する第 2 のスイッチング素子と

10

、一端が前記制御回路及び前記サイリスタの前記エミッタに接続され、他端が接地されたコンデンサとを更に含み、

前記第 1 のスイッチング素子がオフした場合に、前記外部電源から供給される電圧により前記第 2 のスイッチング素子がオンし、前記外部電源から前記サイリスタを介して前記コンデンサに電流が流れて前記コンデンサが充電され、

前記制御回路は、前記充電されたコンデンサを電源として前記第 1 のスイッチング素子のオン・オフを制御することを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

20

前記コンデンサには、前記制御回路に入力信号を与えるための無線モジュールが接続され、

前記無線モジュールは、前記コンデンサを電源として用いることを特徴とする請求項 2 に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は裏面高耐圧集積回路を用いた半導体装置に関し、特に、自動車のエンジン点火システム等に搭載される半導体装置に関するものである。

【背景技術】

30

【0002】

絶縁ゲートバイポーラトランジスタ (I G B T) に代表される電力半導体素子は、自動車のエンジン点火システムや、モータ等の制御に広く用いられている (例えば、特許文献 1 参照) 。

【0003】

自動車のエンジン点火システムに用いられる半導体装置の構成を図 7 に示す。半導体装置 1 は導電体 2 を用いて構成され、導電体 2 の上には、電力用半導体素子 3 及び絶縁基板 5 が離間して設けられている。絶縁基板 5 の上には、集積回路用半導体素子 4 1、コンデンサや抵抗等の受動素子部 6 が設けられている。電力用半導体素子 3 と絶縁基板 5 は、配線 8 により接続されている。また、絶縁基板 5 には入出力用配線 7 a が接続され、導電体 2 には入出力用配線 7 b が接続されている。電力用半導体素子 3 としては、 I G B T などのスイッチング素子が用いられている。電力用半導体素子 3 は、配線 8 を介して集積回路用半導体素子 4 1 に接続されている。集積回路用半導体素子 4 1 は、電力用半導体素子 3 のオン・オフを制御するための制御回路を有している。

40

【0004】

【特許文献 1】特開 2 0 0 0 - 1 8 3 3 4 1 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

上記従来の半導体装置において、電力用半導体素子 3 を駆動させる際、導電体 2 上には

50

高電位が発生する。そのため集積回路用半導体素子 4 1 を絶縁基板 5 の上に形成し、低い電圧で動作させるように構成されていた。そうすると、集積回路用半導体素子 4 1 の制御回路やパッケージを小型することが困難であるという問題があった。

【 0 0 0 6 】

本発明は上記課題を解決するためになされたもので、その目的は、電力半導体素子と、これを制御するための集積回路用半導体素子とを有する半導体装置において、高機能化及び小型化を実現することである。

【課題を解決するための手段】

【 0 0 0 7 】

本発明に係る半導体装置は、入力側コイル及び出力側コイルを有し、前記入力側コイルに第 1 の電圧以上の電圧が印加されると前記出力側コイルに電流が流れる負荷コイルと、導電体と、前記導電体上で前記導電体と電氣的に接続され、表面と裏面との間の耐圧が第 1 の耐圧であり、入力端子及び出力端子を有し、前記出力端子が前記負荷コイルの前記入力側コイルの一端に接続され、前記負荷コイルの前記入力側コイルに電圧を印加する第 1 のスイッチング素子と、前記導電体上で前記第 1 のスイッチング素子と離間して設けられ、表面と裏面との耐圧が前記第 1 の耐圧よりも大きい第 2 の耐圧である裏面高耐圧集積回路と、前記導電体上で前記第 1 のスイッチング素子及び前記裏面高耐圧集積回路と離間して設けられた絶縁基板と、前記絶縁基板に接続された入出力用の配線と、前記絶縁基板と前記第 1 のスイッチング素子とを接続する第 1 の配線と、前記絶縁基板と前記裏面高耐圧集積回路とを接続する第 2 の配線とを有し、前記裏面高耐圧集積回路は、前記第 1 のスイッチング素子の前記入力端子に接続され、前記第 1 のスイッチング素子のオン・オフを制御する制御回路と、前記負荷コイルの前記入力側コイルに接続されたコレクタと、接地されたエミッタと、前記負荷コイルの前記入力側コイルの電圧が出力されるベースとを有するサイリスタと、一方の端子が前記サイリスタの前記ベースに接続され、他方の端子が接地されたツェナーダイオードとを含み、前記第 1 のスイッチング素子がオンし、前記ツェナーダイオードの前記一方の端子に出力される電圧が前記第 1 の電圧よりも高い第 2 の電圧以上である場合、前記ツェナーダイオードの前記一方の端子から前記ツェナーダイオードの前記他方の端子に電流が流れることを特徴とする。本発明のその他の特徴については、以下において詳細に説明する。

【発明の効果】

【 0 0 0 8 】

本発明によれば、電力半導体素子と、これを制御するための集積回路用半導体素子とを有する半導体装置において、高機能化及び小型化を実現できる。

【発明を実施するための最良の形態】

【 0 0 0 9 】

以下、図面を参照しながら本発明の実施の形態について説明する。なお、各図において同一または相当する部分には同一符号を付して、その説明を簡略化ないし省略する。

【 0 0 1 0 】

実施の形態 1 .

本実施の形態 1 に係る半導体装置について説明する。図 1 に示すように、半導体装置 1 は、導電体 2 を用いて形成されている。導電体 2 の上には電力半導体素子としての第 1 のスイッチング素子 3 が設けられ、導電体 2 と電氣的に接続されている。導電体 2 の上で、第 1 のスイッチング素子 3 と離間して、裏面高耐圧集積回路 4 が設けられている。

【 0 0 1 1 】

裏面高耐圧集積回路 4 の表面には、第 1 のスイッチング素子 3 のオン・オフを制御するための制御回路（ここでは図示しない）が設けられている。裏面高耐圧集積回路 4 の制御回路が形成されている領域（表面側）と裏面側との間の耐圧は、第 1 のスイッチング素子 3 の表面 - 裏面間の耐圧よりも大きくなるように構成されている。つまり、第 1 のスイッチング素子 3 の耐圧を V_1 、裏面高耐圧集積回路 4 の表面と裏面との間の耐圧を V_2 とすると、 $V_1 < V_2$ の関係が成立している。このように半導体装置 1 は、裏面高耐圧集積回

路 4 の表面 - 裏面間に、第 1 のスイッチング素子 3 の表面 - 裏面間の耐圧よりも大きい電圧が印加されても、裏面高耐圧集積回路 4 の絶縁性が維持されるように構成されている。

【 0 0 1 2 】

導電体 2 の上で、第 1 のスイッチング素子 3 及び裏面高耐圧集積回路 4 と離間して、絶縁基板 5 が設けられている。絶縁基板 5 の上には、コンデンサ、抵抗素子等を含む受動素子部 6 が設けられている。絶縁基板 5 には、2 本の入出力用配線 7 a が接続され、導電体 2 には 1 本の入出力用配線 7 b が接続されている。絶縁基板 5 と第 1 のスイッチング素子 3 は、2 本の第 1 配線 8 a により接続され、絶縁基板 5 と裏面高耐圧集積回路 4 は、2 本の第 2 配線 8 b により接続されている。

【 0 0 1 3 】

図 1 に示した半導体装置 1 では、同一の導電体上に、第 1 のスイッチング素子 3 と、このスイッチング素子のオン・オフを制御する制御回路を搭載した集積回路とを、導電性の接合部材を用いて搭載することができる。これにより、絶縁基板 5 のサイズを縮小化でき、上記制御回路の高集積化が可能となる。従って、半導体装置 1 を小型化し、パッケージ内への高密度実装を実現できる。さらに、同一の導電体上に電力用半導体素子と上記集積回路とを搭載したことにより、熱結合性が高く、過熱遮断の精度を向上させた半導体装置を得ることができる。

【 0 0 1 4 】

次に、図 1 に示した半導体装置 1 の他の構成例について説明する。図 2 に示すように、絶縁基板 5 と第 1 のスイッチング素子 3 は、1 本の第 1 配線 8 a により接続されている。また、第 1 のスイッチング素子 3 と裏面高耐圧集積回路 4 は、1 本の第 3 配線 8 c により接続されている。その他については、図 1 と同様である。図 2 の構成によっても、図 1 の構成と同様の効果を得ることができる。

【 0 0 1 5 】

以上説明したように、本実施の形態 1 に係る半導体装置によれば、電力半導体素子と、これを制御するための集積回路用半導体素子とを有する半導体装置において、高機能化及び小型化を実現することができる。

【 0 0 1 6 】

実施の形態 2 .

本実施の形態 2 に係る半導体装置について説明する。ここでは、実施の形態 1 と異なる点を中心に説明する。

【 0 0 1 7 】

自動車エンジンの内燃機関用イグニッションシステムであるエンジン点火用半導体装置では、電力半導体素子及びこれに接続された誘導負荷が搭載され、点火のタイミングをコンピュータにより制御している。ここで、制御信号がオンしたままであると、電力半導体素子が導通し続けるため、発熱により素子自体が破壊する可能性がある。これを防止するため、上述した半導体装置では、オン動作開始後から一定時間後に動作するタイマー回路を用いて、電力半導体素子を強制遮断させる機能が備えられている。しかし、上記強制遮断時には、誘導負荷に大きな起電力が発生するため、コンピュータが意図しないタイミングで点火が発生した場合には、誤点火により素子が破損する可能性もある。

【 0 0 1 8 】

本実施の形態 2 に係る半導体装置は、実施の形態 1 で説明した裏面高耐圧集積回路に、サイリスタ及びツェナーダイオードを付加し、上記誤点火を抑制するようにしたものである。この半導体装置の回路図を図 3 に示す。

【 0 0 1 9 】

図 3 に示すように、半導体装置 9 は裏面高耐圧集積回路 4 と、これに接続された第 1 のスイッチング素子 3 を有している。第 1 のスイッチング素子 3 のコレクタ端子 (出力端子 3 b) 側には、負荷コイル 10 が接続されている。負荷コイル 10 は、エンジンの点火プラグ 11 及びバッテリー 12 に接続されている。負荷コイル 10 は、入力側コイル 10 a 及び出力側コイル 10 b を有している。入力側コイル 10 a に所定の第 1 の電圧 (V_1) 以

10

20

30

40

50

上の電圧が印加されると、出力側コイル10bに電流が流れ、点火プラグ11が作動する。また、第1のスイッチング素子3のゲート-コレクタ間には、双方向ダイオード13が接続されている。このダイオードに所定値以上の電圧が印加されると電流が流れ、第1のスイッチング素子3を保護することができる。

【0020】

ここで、第1のスイッチング素子3は、入力端子3a及び出力端子3bを有している。出力端子3bは負荷コイル10の入力側コイル10aの下端(出力端子14)に接続されている。入力端子3aに所定の電圧が印加され、第1のスイッチング素子3がオン状態となると、負荷コイル10の入力側コイル10aには、高電圧が印加される。出力端子14には、裏面高耐圧集積回路4の裏面側に接続され、裏面高耐圧集積回路4の裏面側の電圧(裏面電圧)が出力される。

10

【0021】

裏面高耐圧集積回路4は制御回路15を有している。制御回路15は、第1のスイッチング素子3の入力端子3aに接続されている。そして、外部端子16から入力されるオン・オフの入力信号に応じて、第1のスイッチング素子3のオン・オフを制御する。

【0022】

さらに裏面高耐圧集積回路4は、PMOSトランジスタ17、抵抗18、NMOSトランジスタ19を有している。PMOSトランジスタ17は第1のスイッチング素子3の入力端子(ゲート)3aに接続されている。NMOSトランジスタ19のゲート及び制御回路15は、タイマー回路20に接続されている。タイマー回路20は、第1のスイッチング素子3がオン動作を開始した後に所定時間経過すると、第1のスイッチング素子3を強制的にオフさせる。

20

【0023】

裏面高耐圧集積回路4は、pnpトランジスタ21及びnpnトランジスタ22により構成されるサイリスタ23を有している。サイリスタ23はコレクタ端子(C)、エミッタ端子(E)、ベース端子(B)を有している。コレクタ端子(C)は、出力端子14を介して負荷コイル10の入力側コイル10aに接続されている。エミッタ端子(E)は、抵抗26を介して接地されている。ベース端子(B)は、ツェナーダイオード24に接続されている。サイリスタ23がオンして電流が流れると、ベース端子(B)には、負荷コイル10の入力側コイル10aの電圧が出力される。

30

【0024】

上述したツェナーダイオード24の上端は、サイリスタ23のベース端子(B)に接続され、下端は、ツェナーダイオード25を介して接地されている。ツェナーダイオード24とツェナーダイオード25の接続点には、PMOSトランジスタ17及び抵抗18が接続されている。

【0025】

図3に示した半導体装置9では、第1のスイッチング素子3がオン状態である場合には、ツェナーダイオード24のカソード側(上端側)が出力端子14の電位とほぼ同電位となる。そして、ツェナーダイオード24のカソード側の電圧値が所定値(例えば、500V)以上である場合には、出力端子14からツェナーダイオード24のアノード側(下端側)に電流が流れる。ツェナーダイオード24のカソード側の電圧値が上記所定値未満である場合には、出力端子14からnpnトランジスタ22及び抵抗26を経由して電流が流れる。このようにして、出力端子14の電圧値を所定値以下に保つことができる。すなわち、第1のスイッチング素子3がオンしている間は、サイリスタ23により出力端子14の電圧が検出され、ツェナーダイオード24により、出力端子14の電圧が所定値以下に制御される。

40

【0026】

このように、第1のスイッチング素子3がオンし、ツェナーダイオード24の上方の端子に出力される電圧が、第1の電圧 V_1 (負荷コイル10の出力側コイル10bに電流が流れる際に、入力側コイル10aに印加される電圧)よりも高い第2の電圧 V_2 以上で

50

ある場合、ツェナーダイオード 24 の上方の端子から下方の端子に電流が流れる。これにより、出力端子 14 の電圧は、上記第 2 の電圧 V_2 以下に制御される。

【0027】

上記構成により、半導体装置 9 は、サイリスタ 23 を用いて裏面高耐圧集積回路 4 の裏面電圧を検出し、ツェナーダイオード 24 を用いて上記裏面電圧を所定値以下に制御し、負荷コイル 10 に大きな起電力が発生することを抑制できる。これにより、点火プラグ 11 での誤点火を防ぐことができる。従って、半導体装置を構成する面積を小さく保ったまま誤点火を抑制し、エンジンの保護及び半導体装置の自己保護を行うことが可能となる。

【0028】

本実施の形態 2 の半導体装置によれば、半導体装置を構成する面積を小さく保ったまま、誤点火を抑制し、エンジンの保護及び半導体装置の自己保護を行うことができる。

10

【0029】

実施の形態 3 .

本実施の形態 3 に係る半導体装置について説明する。ここでは、実施の形態 2 と異なる点を中心に説明する。

【0030】

実施の形態 2 で示した半導体装置のスイッチング素子を駆動させる際には、コンピュータから制御回路を介してスイッチング素子にオン信号が伝達される。このとき、半導体装置には、スイッチング素子を駆動させるための電源を接続する必要がある。

【0031】

20

本実施の形態 3 に係る半導体装置は、実施の形態 2 で説明した第 1 のスイッチング素子 3 がオフ状態である際に、このスイッチング素子の駆動に必要な電流を取り出してコンデンサに蓄えることにより、上記電源を不要としたものである。この半導体装置 27 の回路図を図 4 に示す。

【0032】

図 4 に示すように、出力端子 14 は負荷コイル 10 に接続されている。負荷コイル 10 の入力側コイル 10 a の上方の端部は、バッテリー 12 に接続されている。

【0033】

裏面高耐圧集積回路 4 は、サイリスタ 23 と出力端子 14 との間に接続された IGBT 28 を有している。IGBT 28 と出力端子 14 との間には、ツェナーダイオード 29、抵抗 30 が接続されている。

30

【0034】

IGBT 28 は、サイリスタ 23 を駆動させるための第 2 のスイッチング素子として機能する。IGBT 28 は、入力端子 28 a と、出力端子 28 b とを有している。入力端子 28 a は、負荷コイル 10 の入力側コイル 10 a を介して、バッテリー 12 に接続されている。出力端子 28 b は、サイリスタ 23 のコレクタ端子 (C) に接続されている。

【0035】

ここで、第 1 のスイッチング素子 3 がオンしている間は、出力端子 14 は高電位となる。そこで、抵抗 30 の抵抗値を大きくすることで、IGBT 28 のゲートに印加される電圧を低下させることができる。さらに、ツェナーダイオード 29 を設けたことにより、IGBT 28 のゲートに印加される電圧を所定値以下とし、IGBT 28 を保護することができる。

40

【0036】

さらに npn トランジスタ 22 のエミッタ端子 (E) と抵抗 26 の接続点には、ダイオード 31 が接続されている。このダイオード 31 を介して、サイリスタ 23 のエミッタ端子 (E) が、コンデンサ 32 の上端に接続されている。また、コンデンサ 32 の上端には、制御回路 15 も接続されている。コンデンサ 32 の下端は、接地されている。

【0037】

上記構成により、第 1 のスイッチング素子 3 がオフ状態の時は、出力端子 14 の電圧は、バッテリー 12 の電圧と等しくなる。そして、バッテリー 12 から供給される電圧により、

50

I G B T 2 8 がオン状態となり、サイリスタ 2 3 がオンする。すると、バッテリー 1 2 から出力端子 1 4、サイリスタ 2 3、ダイオード 3 1 を経由して電流が流れ、コンデンサ 3 2 が充電される。

【 0 0 3 8 】

このように、第 1 のスイッチング素子 3 がオフ状態である場合には、バッテリー 1 2 から供給される電圧により、I G B T 2 8 がオンする。そして、バッテリー 1 2 からサイリスタ 2 3 を介してコンデンサ 3 2 に向かって電流が流れることにより、コンデンサ 3 2 が充電される。

【 0 0 3 9 】

そして、制御回路 1 5 は、充電されたコンデンサ 3 2 を電源として、第 1 のスイッチング素子 3 のオン・オフの制御を行うことができる。その他の構成については、実施の形態 2 と同様である。

【 0 0 4 0 】

上記構成とすることにより、第 1 のスイッチング素子 3 の駆動用電源が不要となる。これにより、半導体装置 2 7 を小型化することが可能となる。

【 0 0 4 1 】

なお、図 4 に示した回路構成では、第 1 のスイッチング素子 3 がオフ状態にあるとき、バッテリー 1 2 からサージが入力されると、I G B T 3 のゲート電位が浮くことがある。そのため、I G B T 3 が駆動して誤動作する可能性も考えられる。しかし、半導体装置 2 7 は保護回路としてのみ機能するため、サージによる誤動作の恐れはなく、より安全に動作させることができる。

【 0 0 4 2 】

本実施の形態 3 に係る半導体装置によれば、実施の形態 1 の効果に加えて、第 1 のスイッチング素子 3 を駆動するための電源が不要となるので、半導体装置を小型化することが可能となる。

【 0 0 4 3 】

実施の形態 4 .

本実施の形態 4 に係る半導体装置について説明する。ここでは、実施の形態 3 と異なる点を中心に説明する。

【 0 0 4 4 】

本実施の形態 4 に係る半導体装置 3 3 の平面図を図 5 に示す。また、図 5 の半導体装置 3 3 を含む回路図を図 6 に示す。コンデンサ 3 2 及び制御回路 1 5 には、制御回路 1 5 に入力信号を与えるための無線モジュール 3 4 が接続されている。そして、無線モジュール 3 4 は、実施の形態 3 と同様にして充電されたコンデンサ 3 2 を電源として用いて、制御回路 1 5 に入力信号を与えることができる。その他の構成については、実施の形態 3 と同様である。

【 0 0 4 5 】

上記構成により、無線モジュールの駆動に必要な電流を、裏面高耐圧集積回路 4 の裏面電圧から取り出して、無線モジュール 3 4 に供給することができる。これにより、無線モジュール 3 4 を駆動させるための電源を設ける必要がない。また、無線モジュール 3 4 により、コンピュータからの入力信号を無線により伝達できるので、入力配線を無線化し、半導体装置を小型化することができる。さらに入力配線の無線化により、ノイズによる影響を受け難く、従来よりも信頼性の高い半導体装置を実現することができる。

【 0 0 4 6 】

本実施の形態 4 に係る半導体装置によれば、実施の形態 3 の効果に加えて、半導体装置を小型化でき、かつ、信頼性を高くすることができる。

【 図面の簡単な説明 】

【 0 0 4 7 】

【 図 1 】 実施の形態 1 に係る半導体装置の平面図である。

【 図 2 】 実施の形態 1 に係る半導体装置の平面図である。

10

20

30

40

50

- 【図3】実施の形態2に係る半導体装置の回路図である。
- 【図4】実施の形態3に係る半導体装置の回路図である。
- 【図5】実施の形態4に係る半導体装置の平面図である。
- 【図6】実施の形態4に係る半導体装置の回路図である。
- 【図7】従来の半導体装置の平面図である。

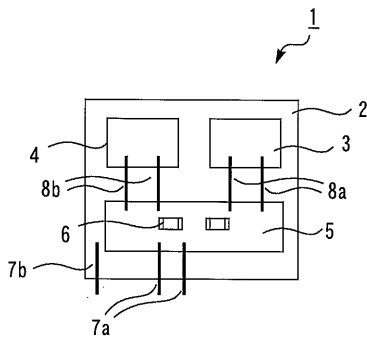
【符号の説明】

【0048】

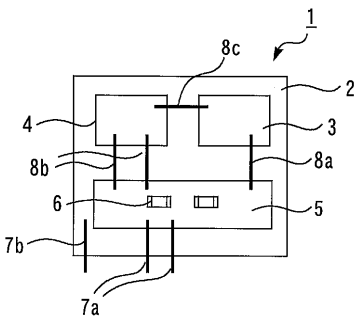
1 半導体装置、2 導電体、3 第1のスイッチング素子、4 裏面高耐圧集積回路、5 絶縁基板、6 受動素子部、7a、7b 入出力用配線、8a 第1配線、8b 第2配線、8c 第3配線、9 半導体装置、10 負荷コイル、14 出力端子、15 制御回路、20 タイマー回路、23 サイリスタ、24、25 ツェナーダイオード、27 半導体装置、28 IGBT(第2のスイッチング素子)、32 コンデンサ、33 半導体装置、34 無線モジュール。

10

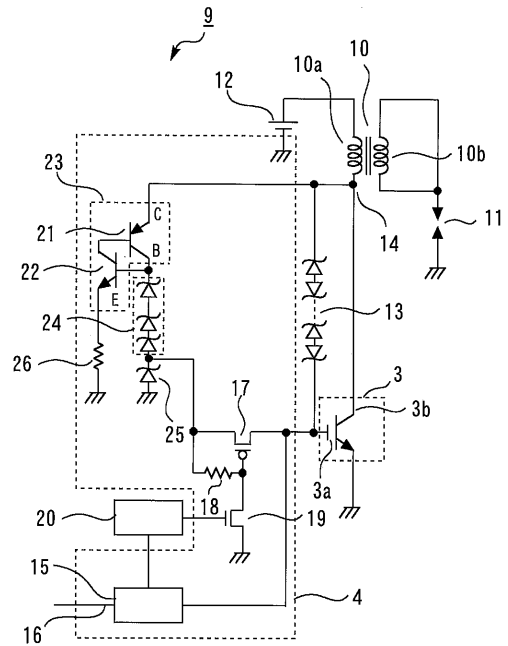
【図1】



【図2】



【図3】



フロントページの続き

- (56)参考文献 特開2000-183341(JP,A)
特開平11-289044(JP,A)
特開平04-185282(JP,A)
特開2002-217416(JP,A)
特表2004-533124(JP,A)
特開平05-063139(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 25/07
H01L 25/18
H02M 7/48
H03K 17/08