

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4678215号
(P4678215)

(45) 発行日 平成23年4月27日(2011.4.27)

(24) 登録日 平成23年2月10日(2011.2.10)

(51) Int. Cl. F I
HO2M 7/12 (2006.01) HO2M 7/12 Q
HO2M 3/155 (2006.01) HO2M 3/155 K

請求項の数 4 (全 12 頁)

(21) 出願番号 特願2005-72689(P2005-72689)
 (22) 出願日 平成17年3月15日(2005.3.15)
 (65) 公開番号 特開2006-262548(P2006-262548A)
 (43) 公開日 平成18年9月28日(2006.9.28)
 審査請求日 平成20年2月6日(2008.2.6)

(73) 特許権者 000106276
 サンケン電気株式会社
 埼玉県新座市北野3丁目6番3号
 (74) 代理人 100082049
 弁理士 清水 敬一
 (72) 発明者 嶋田 雅章
 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
 審査官 三島木 英宏

最終頁に続く

(54) 【発明の名称】 スイッチング電源装置

(57) 【特許請求の範囲】

【請求項1】

交流電源に接続される整流回路と、該整流回路の正側端子と負側端子との間に直列に接続された昇圧リアクトルの主巻線、スイッチング素子及び前記スイッチング素子を流れる電流を検出する電流検出回路と、前記昇圧リアクトルの主巻線とスイッチング素子との接続点と前記整流回路の負側端子との間に接続された整流平滑回路と、前記昇圧リアクトルの補助巻線に誘起される電圧に基づいて前記スイッチング素子のオン・オフ動作を制御する駆動信号を前記スイッチング素子の制御端子に付与して前記整流平滑回路から直流出力を取り出す制御回路とを備え、

前記制御回路は、前記整流平滑回路の直流出力の出力電圧と基準電圧との誤差電圧を出力する誤差増幅器と、前記整流回路の正側端子に発生する脈流電圧と前記誤差増幅器の出力との積を出力する乗算器と、該乗算器の出力と前記スイッチング素子を流れる電流値との比較を行うコンパレータと、前記コンパレータの出力により前記スイッチング素子をオフに切り換える切換回路とを備えたスイッチング電源装置において、

前記誤差増幅回路と切換回路との間に駆動制御回路が設けられ、

該駆動制御回路は、数値を上昇し又は減少する掃引回路と、

前記スイッチング素子への駆動信号が発生したときに、前記掃引回路に数値の上昇を開始させるリセット回路と、

前記誤差増幅器の出力電圧又は出力電圧相当信号値と前記掃引回路の数値とを比較して、前記掃引回路の数値が前記誤差増幅器の出力電圧又は相当信号値を越えたときに、前記

10

20

切換回路への出力を発生して、前記スイッチング素子のオン動作を停止させる比較器とを備えたことを特徴とするスイッチング電源装置。

【請求項 2】

前記駆動制御回路は、レベル検出回路と、該レベル検出回路の第 1 の入力端子に付与される基準値とを備え、

前記レベル検出回路の第 2 の入力端子は、前記掃引回路に接続され、

前記レベル検出回路は、前記掃引回路の数値が前記基準値に達したときに出力を発生し

、
前記リセット回路は、前記レベル検出回路の出力により前記掃引回路の数値をリセットする請求項 1 に記載のスイッチング電源装置。

10

【請求項 3】

前記駆動制御回路は、前記スイッチング素子への駆動信号により制御される傾斜変更手段を備え、

前記誤差増幅器の出力レベルが前記基準値より小さく且つ前記スイッチング素子への駆動信号が発生したとき、前記掃引回路は、数値の上昇を開始して、前記誤差増幅器の出力電圧又は相当信号値に達するまで第 1 の期間中に第 1 の傾斜で数値を上昇させ、

前記掃引回路の数値が、前記誤差増幅器の出力電圧又は相当信号値に達したとき、比較器の出力は、前記スイッチング素子への駆動信号を停止し、

前記スイッチング素子への駆動信号が停止したとき、前記傾斜変更手段は、第 2 の期間中に前記第 1 の傾斜より小さい第 2 の傾斜で前記掃引回路の数値を上昇させる請求項 1 又は 2 に記載のスイッチング電源装置。

20

【請求項 4】

前記掃引回路の前記第 1 の期間は、前記誤差増幅器の出力電圧又は相当信号値が減少するに従い、一定となり又は短縮され、前記第 2 の期間は、前記誤差増幅器の出力電圧又は相当信号値が減少するに従い、延長される請求項 3 に記載のスイッチング電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子機器等に使用されるスイッチング電源、特に力率改善機能を有し、軽負荷時に電力変換効率の向上及び過電圧制御を図れるスイッチング電源に関連する。

30

【背景技術】

【0002】

力率改善機能を有するスイッチング電源装置は、高調波電流規制(IEC/EN61000-3-2)、家電・汎用品高調波抑制ガイドライン適応として、OA機器、民生機器などの電子機器に利用されている。例えば、下記特許文献 1 に示されるように、MOSFETと、MOSFETに直列に接続されて直流出力電圧を発生するリアクトルを有する昇圧回路と、MOSFETのゲート端子に制御信号を付与してMOSFETをオン・オフ制御する制御回路とを備え、MOSFETのオン・オフ動作によりリアクトルにエネルギーを蓄積し且つ放出して交流電源から入力される交流電圧より高い値の直流出力電圧を取り出す交流 - 直流変換装置は公知である。

40

【0003】

また、高調波電流規制を対応した従来のスイッチング電源装置の例を図 8 に示す。図 8 に示すように、スイッチング電源装置は、交流電源(1)と、交流電源(1)からの交流入力を直流に変換する整流回路としてのダイオードブリッジ(2)と、ダイオードブリッジ(2)の正側端子と負側端子との間に直列に接続された昇圧リアクトル(3)の主巻線(31)、スイッチング素子としてのMOSFET(4)及び電流検出抵抗(7)の直列回路と、昇圧リアクトル(3)の主巻線(31)とMOSFET(4)との接続点とダイオードブリッジ(2)の負側端子との間に接続された整流平滑回路(5)と、整流平滑回路(5)の出力側に接続されたフライバックコンバータ回路であるDC - DCコンバータ(8)と、DC - DCコンバータ(8)の出力側に接続された負荷(9)と、MOSFET(4)をオン・オフ動作させる制御回路(10)とを備えてい

50

る。整流平滑回路(5)は、昇圧リアクトル(3)の主巻線(31)とMOSFET(4)との接続点とダイオードブリッジ(2)の負側端子との間に接続された整流ダイオード(15)と、整流ダイオード(15)とダイオードブリッジ(2)の負側端子との間に接続された平滑コンデンサ(16)とを備え、DC-DCコンバータ(8)は、平滑コンデンサ(16)に並列に接続される。主としてダイオードブリッジ(2)及び昇圧リアクトル(3)により構成される力率改善回路は、昇圧リアクトル(3)の昇圧チョッパの入力電流を正弦波入力電圧に追従させながら、出力電圧が一定となるようにスイッチング動作をさせて力率改善動作を達成する。力率改善回路の後段にDC/DCコンバータ(8)を接続して、絶縁された所望の出力電圧が得られる。

【0004】

制御回路(10)は、整流ダイオード(15)の出力電圧を分圧する一対の出力分圧抵抗(21,22)と、第1の基準電圧を発生する第1の基準電源(25)と、分圧抵抗(21,22)の接続点(29)の電圧と、第1の基準電圧とを比較して、接続点(29)の電圧と第1の基準電圧とを比較して出力を発生する誤差増幅器(26)と、誤差増幅器(26)の出力端子とグランドとの間に接続されたコンデンサ(28)と、ダイオードブリッジ(2)の出力電圧を分圧する一対の入力分圧抵抗(23,24)と、入力分圧抵抗(23,24)の接続点(30)の電圧値と誤差増幅器(26)の出力端子での電圧値との積に比例する値の出力を発生する乗算器(27)と、電流検出回路を構成する電流検出抵抗(7)に発生する電圧と乗算器(27)からの出力電圧とを比較して、電流検出抵抗(7)に発生する電圧が乗算器(27)からの出力電圧より高いときに出力を発生するコンパレータ(36)と、コンパレータ(36)の出力を受信したときにセットされて高電圧レベルの出力を発生するRSフリップ・フロップ(RSF/F)(37)と、第2の基準電圧を発生する第2の基準電源(34)と、昇圧リアクトル(3)の補助巻線(32)に発生する電圧と第2の基準電圧とを比較して、出力を発生し、切換回路としてのRSF/F(37)をリセットさせる比較器(35)と、RSF/F(37)がリセットされたときに発生する出力をMOSFET(4)の制御端子、即ちゲート端子に付与するノアゲート(33)とを備えている。比較器(35)の出力は、ノアゲート(33)及び抵抗(38)を介してMOSFET(4)のゲート端子に直接付与される。乗算器(27)の出力値は、入力電圧の瞬時値と出力誤差電圧の積に比例する値に設定される。電流検出抵抗(7)からコンパレータ(36)の正入力端子に付与される端子電圧は、MOSFET(4)を流れる電流の波形と相似形である。

【0005】

動作の際に、MOSFET(4)のゲート端子に駆動信号を付与すると、MOSFET(4)はオンとなり、交流電源(1)からダイオードブリッジ(2)、昇圧リアクトル(3)の主巻線(31)、MOSFET(4)、電流検出抵抗(7)を通りダイオードブリッジ(2)に励磁電流が流れ始め、この励磁電流は、直線的に上昇し、昇圧リアクトル(3)にエネルギーが蓄積される。このとき、昇圧リアクトル(3)の主巻線(3)にはダイオードブリッジ(2)から整流された脈流電圧が印加され、逆方向電圧が印加される整流ダイオード(15)には電流が流れない。

【0006】

MOSFET(4)に増加しながら流れる励磁電流は、その励磁電流値に対応するレベルの電圧として電流検出抵抗(7)により検出され、電流検出抵抗(7)により検出した電流値は、コンパレータ(36)に付与される。分圧抵抗(21,22)の接続点(29)の電圧レベルを第1の基準電源(25)の第1の基準電圧と比較して、分圧抵抗(21,22)の接続点(29)の出力電圧が第1の基準電圧(25)より高いと、比較器(26)は、出力を発生する。乗算器(27)は、入力分圧抵抗(23,24)から供給される入力電圧と、比較器(26)の出力を乗算して、コンパレータ(36)に付与する。コンパレータ(36)は、電流検出抵抗(7)の出力と乗算器(27)の出力とを比較する。電流検出抵抗(7)に流れる励磁電流が増大し、乗算器(27)の出力より電流検出抵抗(7)の出力の方が高くなると、コンパレータ(36)は高電圧レベル(H)の出力を生じて、RSF/F(37)にセット信号を付与するので、RSF/F(37)は出力信号を出力し、MOSFET(4)がオン(導通)からオフ(非導通)に切り換えられる。

【0007】

MOSFET(4)のオン時に昇圧リアクトル(3)に貯えられたエネルギーは、MOSFET(4)のオフ時に、整流ダイオード(15)、平滑コンデンサ(16)及びDC-DCコンバータ(8)

10

20

30

40

50

を介して負荷(9)に供給される。このとき、昇圧リアクトル(3)の補助巻線(32)の電圧極性が反転して、補助巻線(32)の電圧が比較器(35)の反転入力端子に接続される基準電圧(34)より大きくなると、比較器(35)の出力は、高電圧レベル(H)となり、R S F / F (37)はリセットされ、M O S F E T (4)は、ノア回路(33)及び駆動抵抗(38)を介してオフを保持する。昇圧リアクトル(3)の主巻線(31)に流れる励磁電流がゼロに達するまで、M O S F E T (4)のオフ状態は保持される。昇圧リアクトル(3)の蓄積エネルギーの放出が完了すると、補助巻線(32)の電圧の極性が反転し、比較器(35)の出力は、低電圧レベル(L)となるので、M O S F E T (4)はオンとなり、次の1サイクルが開始される。図8に示すスイッチング電源装置では、M O S F E T (4)のオン時間を調整することにより、昇圧リアクトル(3)に蓄積されるエネルギー量を調節することができる。また、M O S F E T (4)を流れる励磁電流の波形を入力正弦波の相似形に極力近づけて、整流平滑回路(5)からの出力電圧が一定となるように、M O S F E T (4)のオン時間を制御して、スイッチング電源装置の力率を改善することができる。

10

【0008】

ダイオードブリッジ(2)を通じて整流した後に分圧抵抗(23,24)により分圧された全波整流電圧波形に相似の波形が乗算器(27)に入力される。また、分圧抵抗(21,22)により分圧された直流出力電圧と基準電源(25)の基準電圧との差を誤差増幅器(26)により求めて、その差を表す誤差増幅器(26)の出力を乗算器(27)に付与する。そのため、整流正弦波に相似し且つ直流出力電圧で増倍された乗算器(27)の出力は、M O S F E T (4)の目標値電流を設定する目標値となる。交流電源(1)の電圧0からピークまでM O S F E T (4)のソース-ドレイン電流を目標値電流である正弦波に近似させる臨界動作を極力行わせることにより、M O S F E T (4)のソース-ドレイン電流を入力正弦波電圧と相似で且つ同位相として、力率改善動作を達成することができる。

20

【0009】

【特許文献1】特許第3381254号公報(図1)

【発明の開示】

【発明が解決しようとする課題】

【0010】

図8に示す従来のスイッチング電源装置では、軽負荷時にM O S F E T (4)のスイッチング周波数が高くなるので、制御回路(10)又はM O S F E T (4)の応答遅れが発生するおそれがある。この場合に、M O S F E T (4)のオンパルスを最適なパルス幅に絞りきれず、出力電圧が上昇し、平滑コンデンサ(16)に過電圧が印加されて、故障が発生する危険が大きくなる。また、軽負荷時にM O S F E T (4)のスイッチング周波数の増大により、制御回路(10)のスイッチング損失及び発熱量が増大し、電力変換効率が大きく低下する難点もあった。更に、ノアゲート(33)とM O S F E T (4)のゲート端子との間に接続される駆動抵抗(38)の発熱量が増大するため、電力容量の大きな抵抗を必要とする欠点があった。

30

そこで、本発明は、軽負荷時に出力電圧の上昇を抑制できるスイッチング電源装置を提供することを目的とする。

【課題を解決するための手段】

【0011】

本発明によるスイッチング電源装置は、交流電源(1)に接続される整流回路(2)と、整流回路(2)の正側端子と負側端子との間に直列に接続された昇圧リアクトル(3)の主巻線(31)、スイッチング素子(4)及びスイッチング素子(4)を流れる電流を検出する電流検出回路(7)と、昇圧リアクトル(3)の主巻線(31)とスイッチング素子(4)との接続点と整流回路(2)の負側端子との間に接続された整流平滑回路(5)と、昇圧リアクトル(3)の補助巻線(32)に誘起される電圧に基づいてスイッチング素子(4)のオン・オフ動作を制御して整流平滑回路(5)から直流出力を取り出す制御回路(10)とを備えている。制御回路(10)は、整流平滑回路(5)の直流出力の出力電圧と基準電圧(25)との誤差電圧を出力する誤差増幅器(26)と、整流回路(2)の正側端子に発生する脈流電圧と誤差増幅器(26)の出力との積を出力する乗算器(27)と、乗算器(27)の出力とスイッチング素子(4)を流れる電流値との比較を行うコン

40

50

パレータ(36)と、コンパレータ(36)の出力によりスイッチング素子(4)をオフに切り換える切換回路(37)とを備えている。誤差増幅回路(26)と切換回路(37)との間に設けられる駆動制御回路(40)は、数値を上昇し又は減少する掃引回路(57)と、スイッチング素子(4)への駆動信号が発生したときに、掃引回路(57)に数値の上昇を開始させるリセット回路(50)と、誤差増幅器(26)の出力電圧又は出力電圧相当信号値と掃引回路(57)の数値とを比較して、掃引回路(57)の数値が誤差増幅器(26)の出力電圧又は相当信号値を越えたときに、切換回路(37)への出力を発生して、スイッチング素子(4)のオン動作を停止させる比較器(52)とを備えている。

【0012】

軽負荷時に、比較器(52)は、誤差増幅器(26)の出力と掃引回路(57)の数値とを比較して、掃引回路(57)の数値が誤差増幅器(26)の出力レベルを越えたときに、スイッチング素子(4)のオン動作を停止して、出力電圧の上昇を抑制できる。このため、平滑コンデンサ(16)の過電圧印加及び故障発生、スイッチング素子(4)のスイッチング周波数の増加に伴うスイッチング損失及び発熱量増大、電力変換効率の低下及び駆動抵抗(38)の発熱を全て抑制することができる。

【発明の効果】

【0013】

本発明では、力率改善回路を構成する制御回路は、軽負荷時にスイッチング素子のオン時間幅を減少し、逆にオフ時間を延長することにより、出力電圧の上昇を抑制でき、出力コンデンサの電圧上昇を防止できる。オン時間幅を絞ってスイッチング周波数を下げるため、昇圧リアクトルからの磁歪音を低減できる。また、スイッチング周波数の低下により、スイッチング損失を減少してスイッチング素子及び駆動抵抗の発熱を抑制して、軽負荷時の電力変換効率を向上できる。更に、電力容量の小さい駆動抵抗を使用できるので、低コストのスイッチング電源装置を得ることができる。

【発明を実施するための最良の形態】

【0014】

以下、本発明によるスイッチング電源装置の実施の形態を図1～図7について説明する。但し、図1～図3並びに図6及び図7では、図8に示す個所と実質的に同一の部分には同一の符号を付し、その説明を省略する。

【0015】

図1は、本発明によるスイッチング電源装置の基本概念を示す回路図である。図1に示すように、本発明のスイッチング電源装置は、コンパレータ(36)と切換回路としてのRSF/F(37)との間に接続されたオアゲート(42)と、誤差増幅器(26)と乗算器(27)との接続点とオアゲート(42)との間に直列に接続されてMOSFET(4)の駆動信号が入力される駆動制御回路(40)及びスイッチ(41)とを備えている。駆動制御回路(40)の第1の実施の形態を図2に示す。

【0016】

図2に示す実施の形態では、駆動制御回路(40)は、比較器(26)と乗算器(27)との接続点に接続された反転入力端子とオアゲート(42)の入力端子に接続された出力端子とを有する比較器(52)と、基準値を発生する基準電源(54)に接続された反転入力端子を有するレベル検出回路(53)と、比較器(52)及びレベル検出回路(53)の各非反転入力端子に接続されたドレイン端子(一方の主端子)とグランドに接続されたソース端子(他方の主端子)とを有するMOSFET(スイッチ素子)(56)と、レベル検出回路(53)の出力端子に接続されたセット端子及びMOSFET(56)のゲート端子(制御端子)に接続された出力端子を有する制御用RSF/F(55)と、MOSFET(56)と並列に接続された掃引回路としてのコンデンサ(57)と、コンデンサ(57)に電流を供給する第1の定電流回路(58)と、第1の定電流回路(58)に並列に接続されたスイッチ(59)及び第2の定電流回路(60)とを備えている。レベル検出回路(53)、基準電源(54)、制御用RSF/F(55)及びMOSFET(56)は、コンデンサ(57)の放電時期を決定するリセット回路(50)を構成する。

【0017】

リセット回路(50)は、M O S F E T (4)のゲート端子に付与される駆動信号により低電圧レベルの出力信号(第1の信号)を発生すると共に、レベル検出回路(53)が出力を発生したときに高電圧レベルの出力信号(第2の信号)を発生する切換素子としての制御用R S F / F (55)と、制御用R S F / F (55)の低電圧レベルの出力信号を受信したときにオフとなり、制御用R S F / F (55)の高電圧レベルの出力信号を受信したときにオンとなるスイッチ素子としてのM O S F E T (56)とを備えている。コンデンサ(57)は、M O S F E T (56)がオフのときに充電され、M O S F E T (56)がオンのときに放電される。

【0018】

図2に示す比較器(52)は、図1に示すスイッチ(41)とは名称が相違するが、誤差増幅器の出力レベルにより駆動制御回路の信号を出力する意味で同様の働きをする素子であり、同一の作用効果を生ずる。ノアゲート(33)の出力端子は、制御用R S F / F (55)のリセット端子及びスイッチ(59)にも接続される。スイッチ(59)は、ノアゲート(33)から高電圧レベル(H)の駆動信号が付与されるときオンとなり、定電流回路(60)の電流をコンデンサ(57)に供給し、低電圧レベル(L)の駆動信号が付与されるときオフとなる。

10

【0019】

誤差増幅器(26)の出力電圧が高い通常動作時に、ノアゲート(33)から高電圧レベル(H)の駆動信号がM O S F E T (4)のゲート端子に付与される毎に、M O S F E T (4)がオンとなると同時に、R S F / F (55)がリセットされ且つスイッチ(59)がオンとなり、M O S F E T (56)はオフとなる。このため、コンデンサ(57)は、第1の定電流回路(58)と第2の定電流回路(60)との合成電流により充電され、コンデンサ(57)の電荷レベルが基準電源(54)の基準電圧を超えると、レベル検出回路(53)が出力を発生し、R S F / F (55)がセットされるので、M O S F E T (56)がオンとなり、コンデンサ(57)が放電される。従って、通常動作時に、コンデンサ(57)は、M O S F E T (56)のオン・オフ動作により充放電を反復するが、比較器(52)の非反転入力端子に印加されるコンデンサ(57)の電圧(V_{57})より反転入力端子に印加される誤差増幅器(26)の出力電圧(V_{26})の方が高いため、比較器(52)は、出力を発生せず、駆動制御回路(40)は作動しない。

20

【0020】

誤差増幅器(26)の出力電圧が低くなる軽負荷時にも、M O S F E T (4)のゲート端子に高電圧レベル(H)の駆動信号が付与されて、M O S F E T (4)がオンとなり、制御用R S F / F (55)のリセット端子に高電圧レベル(H)の電圧が印加されると同時に、スイッチ(59)がオンとなる。従って、第1の定電流回路(58)と第2の定電流回路(60)との合成電流によりコンデンサ(57)が充電され、コンデンサ(57)の端子電圧が上昇する。しかしながら、軽負荷時には、誤差増幅器(26)の出力電圧が低下するので、コンデンサ(57)の充電電圧(V_{57})が、誤差増幅器(26)の出力電圧(V_{26})を越えると、コンデンサ(57)の充電電圧が非反転入力端子に印加される比較器(52)は、高電圧レベル(H)の出力信号を発生するので、R S F / F (37)はセットされ、高電圧レベル(H)の出力信号を発生するので、ノアゲート(33)は、低電圧レベル(L)の出力信号を生じて、M O S F E T (4)はオフとなる。このとき、スイッチ(59)もオフとなるので、第1の定電流回路(58)を流れる電流のみにより充電されるコンデンサ(57)の充電速度は遅くなる。従って、コンデンサ(57)に電荷を低充電速度で蓄積できるので、オフ状態にあるM O S F E T (4)のオン動作の再開時期を遅延させることができる。

30

40

【0021】

レベル検出回路(53)の反転入力端子に印加される基準電源(54)の基準電圧(V_{54})よりコンデンサ(57)の充電電圧(V_{57})が高くなると、レベル検出回路(53)が高電圧レベル(H)の出力信号を発生し、R S F / F (55)がセットされる。このため、R S F / F (55)は、高電圧レベル(H)の出力信号を発生し、M O S F E T (56)がオンとなり、コンデンサ(57)が放電されて、比較器(52)の出力は、高電圧レベル(H)から低電圧レベル(L)となる。この状態から、補助巻線(32)の巻線電圧が反転し、比較器(35)の出力が高電圧レベル(H)から低電圧レベル(L)になると、M O S F E T (4)はオンとなる。このように、軽負荷時に、誤差増幅器(26)の出力電圧が低下すると、駆動制御回路(40)の比較器(52)は、出力を送出して、R

50

S F / F (37)をセット状態に切り換え、基準電源(54)の基準電圧(V_{54})より高い電圧レベルにコンデンサ(57)が充電されるまで、R S F / F (37)は、セット状態に保持される。R S F / F (37)がセット状態に保持される間、M O S F E T (4)は、延長された期間中オフ状態に保持される。

【 0 0 2 2 】

図3は、第2の定電流回路(60)の具体的な回路図を示す。即ち、第2の定電流回路(60)は、第1の定電流回路(58)に並列に電源に接続された一対のバイポーラトランジスタ(65, 66)により構成されるカレントミラー回路(62)と、他方のバイポーラトランジスタ(66)のコレクタ端子とスイッチ(59)を構成するバイポーラトランジスタのコレクタとの間に接続された抵抗(63)とを有する。一方のバイポーラトランジスタ(65)からコンデンサ(57)に流れる充電電流と他方のバイポーラトランジスタ(66)からスイッチ(59)に流れる電流とは実質的に同一電流値となる。

【 0 0 2 3 】

図6は、本発明によるスイッチング電源装置の他の実施の形態を示す。図6は、可変定電流回路(61)とスイッチ(59)との直列回路をコンデンサ(57)に並列に接続して、第1の定電流回路(58)と可変定電流回路(61)の差電流によりコンデンサ(57)を充電する点において図2の回路とは相違する。図6に示す可変定電流回路(61)の詳細を図7に示す。ここで、図6に示すスイッチ(59)は、ノアゲート(33)の出力が高電圧レベル(H)のときにオフとなるのに対し、図7に示すスイッチ(59)はノアゲート(33)の出力が高電圧レベル(H)のときにオンとなるものとし、どちらも高電圧レベルでは定電流回路(61)の電流を流さない。図7の可変定電流回路(61)は、電源に接続された1対のトランジスタ(65, 66)から構成され、電流を出力する第1のカレントミラー回路(62)と、第1のカレントミラーの電流出力を入力して電流を流入する1対のトランジスタ(67, 68)から構成される第2のカレントミラー回路(64)からなり、第1のカレントミラー回路(62)の電流設定入力端子を構成するトランジスタ(66)のコレクタは、抵抗(63)を介して誤差増幅器(26)の出力端子に接続される。第2のカレントミラー回路(64)の電流を流入する出力端子を構成するトランジスタ(67)のコレクタ、エミッタは、コンデンサ(57)に並列に接続される。また、可変定電流回路(61)のオン/オフを行うスイッチ用トランジスタ(59)のコレクタ、エミッタは、第2のカレントミラー回路(64)の入力端子、トランジスタ(68)のコレクタ、エミッタ間に並列に接続される。

【 0 0 2 4 】

誤差増幅器(26)の出力電圧よりもコンデンサ(57)の電圧が高くなる軽負荷時に、M O S F E T (4)のオン期間では、スイッチ(59)がオンとなり、可変定電流回路(61)は動作しないため、コンデンサ(57)は、定電流回路(58)によって充電される。M O S F E T (4)がオフすると、スイッチ(59)がオフとなるため、可変定電流回路(61)が動作し、定電流回路(58)の電流を分流するため、コンデンサ(57)の充電電流は、定電流回路(58)の電流から可変定電流回路(61)の電流を差し引いた電流となり、コンデンサ(57)の充電速度は遅くなる。

【 0 0 2 5 】

また、第2のカレントミラー回路(64)の入力端子、トランジスタ(68)のコレクタ、エミッタ間に並列に接続されるコレクタ、エミッタを有するスイッチ用トランジスタ(59)は、可変定電流回路(61)のオン/オフを行う。軽負荷時に、誤差増幅器(26)の出力電圧が低下し、誤差増幅器(26)の出力電圧が低下するほど、抵抗(63)に印加される電圧が高くなり、これに伴い、負荷が軽くなるほど、抵抗(63)を流れる電流が増加する。これにより第1のカレントミラー回路(62)及び第2のカレントミラー回路(64)を流れる電流が増大し、コンデンサ(57)の充電電流が減少するため、軽負荷時に、負荷が軽くなるほど、コンデンサ(57)の充電速度は、遅くなり、M O S F E T (4)のオフ時間が延長される。逆に、軽負荷時に、誤差増幅器(26)の出力電圧が低下すると、コンデンサ(57)の電圧が早く誤差増幅器(26)の電圧を越えるため、M O S F E T (4)のオン時間が短くなる。

【 0 0 2 6 】

図6のスイッチング電源装置では、通常動作状態から軽負荷に移行して、誤差増幅器(2

10

20

30

40

50

6)の出力が低下するとき、M O S F E T (4)のゲート端子に高電圧レベル(H)の駆動信号が入力されて、M O S F E T (4)がオンとなると同時に、R S F / F (55)のリセット端子に高電圧レベル(H)の制御信号が付与されて、M O S F E T (56)がオフとなる。このため、第1の定電流回路(58)を流れる電流によりコンデンサ(57)が充電され、このとき、スイッチ(59)は、オフ状態に保持される。コンデンサ(57)の充電電圧(V_{57})が誤差増幅器(26)の出力電圧(V_{26})より高くなると、コンデンサ(57)の充電電圧(V_{57})が非反転入力端子に印加される比較器(52)は、高電圧レベル(H)の出力信号を発生するので、R S F / F (37)はセットされ、高電圧レベル(H)の信号を出力し、ノアゲート(33)は、低電圧レベル(L)の出力を生ずるから、M O S F E T (4)は、オフとなる。図2に示す実施の形態とは、一部動作が異なり、M O S F E T (4)のゲート端子に高電圧レベル(H)の駆動信号が入力されるとき、スイッチ(59)はオフとなる。可変定電流回路(61)は、動作しないため、コンデンサ(57)は、第1の定電流回路(58)を流れる電流により充電される。M O S F E T (4)への駆動信号が低電圧レベル(L)になると、スイッチ(59)はオンし、可変定電流回路(61)が動作する。従って、可変定電流回路(61)を流れる電流(I_{61})より第1の定電流回路(58)を流れる電流(I_{58})を大きく、 $I_{58} > I_{61}$ に設定して、第1の定電流回路(58)と可変定電流回路(61)の差電流により充電されるコンデンサ(57)の充電速度は遅くなる。

【0027】

コンデンサ(57)の充電電圧(V_{57})が基準電源(54)の基準電圧(V_{54})より高くなると、レベル検出回路(53)は、高電圧レベル(H)の出力を発生し、R S R / F (55)をセットし、R S F / F (55)は、高電圧レベル(H)の出力を生じて、M O S F E T (56)がオンとなり、コンデンサ(57)は放電する。これにより、比較器(52)の出力は、高電圧レベル(H)から低電圧レベル(L)に切り換えられる。この状態で、補助巻線(32)の極性が反転して、比較器(35)が、高電圧レベル(H)から低電圧レベル(L)の出力信号に切り換えれば、M O S F E T (4)はオンとなる。これより、誤差増幅器(26)の出力電圧が低くなり、M O S F E T (4)のオン期間が短縮されると共に、M O S F E T (4)のオフ期間が長くなる。誤差増幅器(26)の出力電圧が低下すると、可変定電流回路(61)は、定電流値を増大させる動作特性を有する。誤差増幅器(26)の出力電圧が、基準電源(54)の基準電圧(V_{54})より低下すれば、コンデンサ(57)の充電電圧が誤差増幅器(26)の出力電圧より高くなるので、駆動制御回路(40)の比較器(52)は、R S F / F (37)に出力を送出する。また、通常動作時に、誤差増幅器(26)の出力が高いほど、制御用R S F / F (55)から低電圧レベルの出力信号を発生する期間を短くするか又は一定として、整流平滑回路(5)からの出力電圧を低下させると共に、軽負荷時に、誤差増幅器(26)の出力が低いほど、制御用R S F / F (55)から低電圧レベルの出力信号を発生する期間を長くすることができる。

【0028】

本発明の前記実施の形態は、前記の実施形態に限定されず、更に種々の変更が可能である。前記臨界電流動作のほかに、リアクトル電流が不連続になる不連続動作、リアクトル電流が連続になる連続動作でも昇圧リアクトル(3)の力率改善制御を適用できる。また、D C - D C コンバータ(8)は、フライバックコンバータ回路の他に、R C C 回路、フォワードコンバータ回路、ハーフブリッジ回路、ブリッジ回路等を使用してもよい。また、カレントミラー回路をM O S F E T 等のバイポーラトランジスタ以外の電流制御素子により構成してもよい。また、スイッチング素子(4)は、M O S F E T の代わりに、他の電界効果トランジスタ、バイポーラトランジスタ又は他のスイッチを使用してもよい。

【0029】

前記駆動制御回路(40)の実施例は掃引回路(57)の2つの傾斜を発生させるために、コンデンサ(57)に定電流源(58,60)から電流を供給し、定電流源を切り換えて2つの傾斜を有する電圧波形を発生させ、その電圧波形と誤差増幅器(26)の出力電圧又は基準電源(54)とをアナログ的に比較し、それぞれの比較結果によりM O S F E T (4)の駆動信号の遮断、傾斜の変更又は掃引回路(57)のリセットを行ったが、コンデンサと定電流源による掃引回路の代わりにカウンタ又はマイクロコンピュータ等のデジタル回路を使用して計数した数値と、誤差増幅器(26)の出力電圧をデジタル信号として取込む数値とし、基準電圧源とコ

10

20

30

40

50

ンパレータの代わりに所定の数値と、デジタルコンパレータの組み合わせにして、デジタル的に比較しても良い。傾斜を変更する方法として、カウンタの場合はクロック周波数を変更しても良い。マイクロコンピュータの場合は、クロックを変更しても良いし、カウンタアップのステップ値を変更しても良い。クロック又はステップを半分にすれば、傾斜も半分（傾きが穏やか）になる。

【産業上の利用可能性】

【0030】

軽負荷時に電力変換効率の向上及び過電圧制御を図る全てのスイッチング電源装置に本発明を適用することができる。

【図面の簡単な説明】

10

【0031】

【図1】本発明のスイッチング電源装置を示す電気回路図

【図2】図1に示す駆動制御回路の第1の実施の形態を示す電気回路図

【図3】図2に示す定電流回路の実施の形態を示す回路図

【図4】駆動制御回路が動作状態の回路各部のタイムチャートを示すグラフ

【図5】駆動制御回路が非動作状態の回路各部のタイムチャートを示すグラフ

【図6】図1に示す駆動制御回路の第2の実施の形態を示す電気回路図

【図7】図6に示す定電流回路の実施の形態を示す回路図

【図8】従来のスイッチング電源装置を示す電気回路図

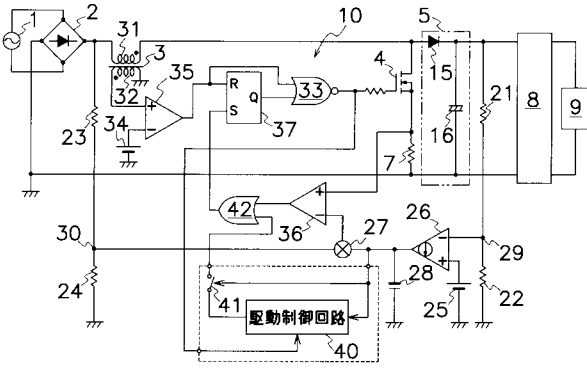
【符号の説明】

20

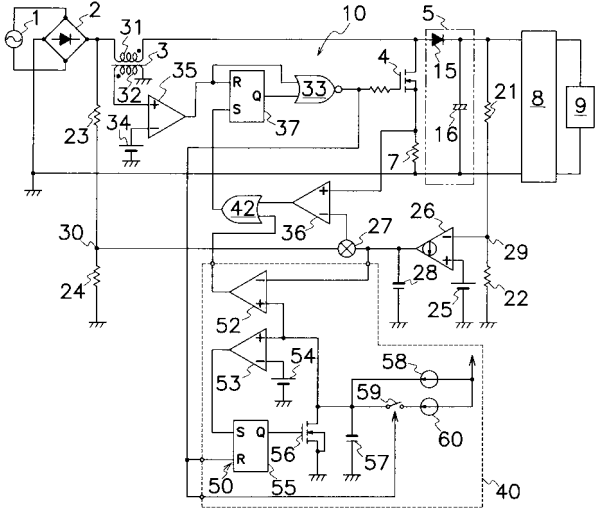
【0032】

(1)・・・交流電源、 (2)・・・整流回路、 (3)・・・昇圧リアクトル、 (4)・・・MOSFET（スイッチング素子）、 (5)・・・整流平滑回路、 (7)・・・電流検出抵抗（電流検出回路）、 (10)・・・制御回路、 (25)・・・基準電圧、 (26)・・・誤差増幅器、 (27)・・・乗算器、 (31)・・・主巻線、 (32)・・・補助巻線、 (36)・・・コンパレータ、 (37)・・・RSF/F（切換回路）、 (40)・・・駆動制御回路、 (50)・・・リセット回路、 (52)・・・比較器、 (53)・・・レベル検出回路、 (57)・・・コンデンサ（掃引回路）、 (58,60)・・・定電流回路、

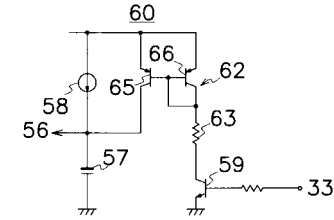
【図 1】



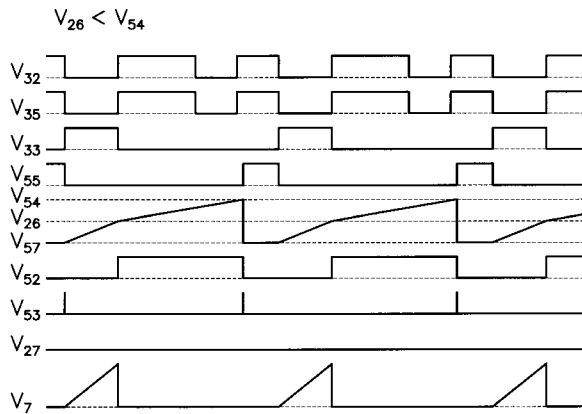
【図 2】



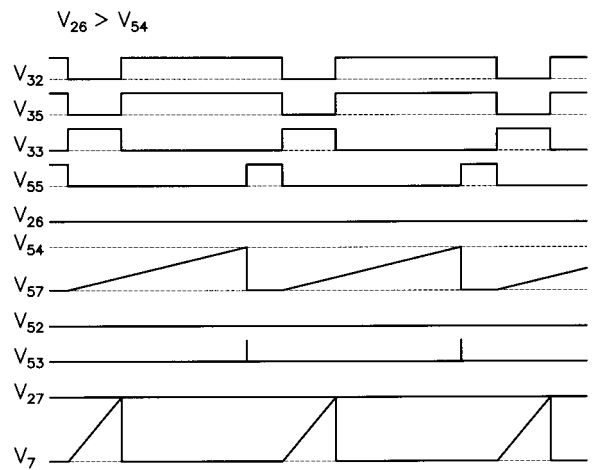
【図 3】



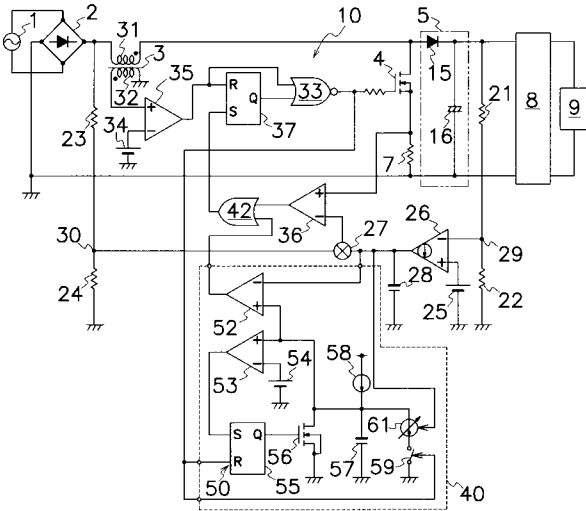
【図 4】



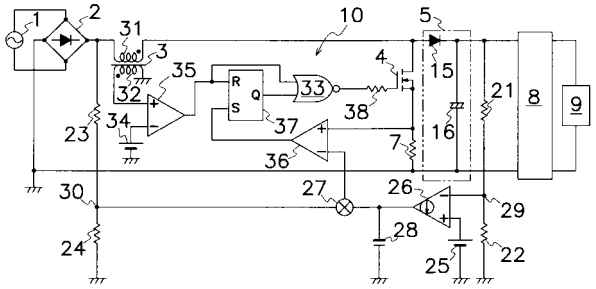
【図 5】



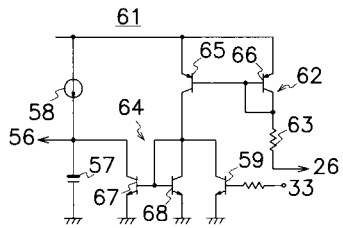
【図 6】



【図 8】



【図 7】



フロントページの続き

(56)参考文献 特開平10-080135(JP,A)
特開平09-205766(JP,A)
特開2001-74629(JP,A)

(58)調査した分野(Int.Cl., DB名)
H02M 7/12
H02M 3/155