

①9 RÉPUBLIQUE FRANÇAISE  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
PARIS

①1 N° de publication :  
(à n'utiliser que pour les  
commandes de reproduction)

**2 533 046**

②1 N° d'enregistrement national :

**83 14256**

⑤1 Int Cl<sup>3</sup> : G 06 F 9/46, 3/04.

①2

## DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 7 septembre 1983.

③0 Priorité DE, 10 septembre 1982, n° P 32 33 542.3.

④3 Date de la mise à disposition du public de la  
demande : BOPI « Brevets » n° 11 du 16 mars 1984.

⑥0 Références à d'autres documents nationaux appa-  
rentés :

⑦1 Demandeur(s) : NV PHILIPS' GLOEILAMPENFABRIEKEN,  
société anonyme de droit néerlandais. — NL.

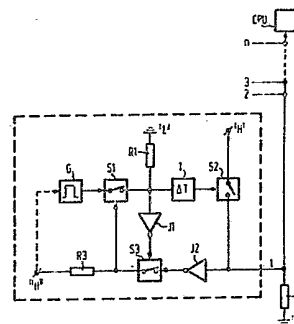
⑦2 Inventeur(s) : Siegfried Renninger.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : Gérard Le Floch.

⑤4 Procédé et montage de circuit pour fournir des signaux de demande d'interruption.

⑤7 Dans un procédé destiné à des unités externes d'un  
calculateur pour la fourniture de signaux de demande d'inter-  
ruption sans priorités par l'intermédiaire d'une ligne de com-  
mande commune à l'unité centrale du calculateur, le signal de  
demande d'interruption d'une unité externe empêche la fourni-  
ture d'un signal de demande d'interruption par les autres  
unités externes.



FR 2 533 046 - A1

"Procédé et montage de circuit pour fournir des signaux de demande d'interruption".

La présente invention concerne un procédé destiné à des unités externes d'un ordinateur pour fournir des signaux de demande d'interruption sans priorités par l'intermédiaire d'une ligne de commande commune à l'unité centrale du ordinateur.

Dans "Einführung in die Microcomputertechnik" de Adam Osborne, 1977, la manière d'introduire des interruptions (interrupts) dans des systèmes d'ordinateurs est décrite aux pages 5-10 à 5-24.

Dans la plupart des systèmes d'ordinateurs, il est possible pour des unités externes ou des appareils périphériques de provoquer une interruption du pas de programme se déroulant précisément dans l'unité centrale (CPU) du ordinateur, au moyen d'un signal de demande d'interruption (interrupt request). Les unités externes sont connectées à l'unité centrale du ordinateur par l'intermédiaire d'une ligne de commande commune par laquelle elles émettent leurs signaux de demande d'interruption.

L'unité centrale accuse réception de chaque demande d'interruption par un accusé de réception d'interruption (interrupt acknowledge). Aussi longtemps que plusieurs unités externes ne demandent pas une interruption en même temps, les interruptions sont exécutées en série. Cependant, lorsque deux ou plus de deux unités externes envoient simultanément un signal de demande d'interruption sur la ligne de commande commune, il faut d'une façon ou d'une autre maîtriser le déroulement des interruptions individuelles.

A cet effet, deux solutions différentes sont connues. La première consiste à adjoindre des priorités d'interruption (interrupt priorities) aux unités externes. Si l'unité centrale reçoit simultanément des signaux de demande d'interruption de plusieurs unités externes, elle traite les interruptions dans l'ordre des

priorités qui sont attribuées aux unités externes. Par conséquent, des unités externes qui ont demandé une interruption reçoivent les accusés de réception d'interruption de l'unité centrale dans ce même ordre.

05 L'autre solution à laquelle l'invention se rapporte, consiste en un procédé sans priorités. Toutes les unités externes sont mises sur le même pied en ce qui concerne la demande d'interruption. Comme dans le cas de la première solution, les unités externes sont connectées à l'unité centrale du calculateur au moyen d'une  
10 ligne de commande commune sur laquelle les signaux de demande d'interruption sont transmis. De l'unité centrale part dans ce cas une ligne par laquelle elle renvoie l'accusé de réception d'interruption à une des unités  
15 externes de laquelle une autre ligne passe à l'unité suivante et ainsi de suite, pour aboutir finalement à la dernière unité de laquelle ne part plus aucune ligne, de sorte que toutes les unités qui peuvent demander une interruption sont enchaînées directement les unes aux  
20 autres. C'est pourquoi, on parle également d'un enchaînement (daisy chaining). L'accusé de réception d'interruption que l'unité centrale émet contient l'adresse de l'unité qui a émis le signal de demande d'interruption. Lorsque la première unité reçoit l'accusé de réception  
25 d'interruption, un circuit logique vérifie si l'accusé de réception contient son adresse. Dans le cas négatif, la première unité transmet l'accusé de réception d'interruption à l'unité suivante dont le circuit logique vérifie alors si l'accusé de réception d'interruption contient son adresse. Dans l'affirmative, l'accusé de réception  
30 d'interruption n'est plus transmis à l'unité suivante. En dehors de la dernière unité de laquelle ne part aucune ligne, toutes les unités doivent, par conséquent, être équipées d'un circuit logique qui peut déclencher si l'accusé de réception d'interruption contient son  
35 adresse et qui, dans la négative, envoie l'accusé de réception d'interruption à l'unité suivante, tandis que

dans l'affirmative, c'est-à-dire lorsqu'il reconnaît sa propre adresse, ne transmet plus l'accusé de réception d'interruption à l'unité suivante.

05 Etant donné que l'accusé de réception d'interruption est vérifié dans chaque unité et est transmis, en fonction du résultat de la vérification, d'une unité à l'autre, ce procédé est peu commode. Il est coûteux parce qu'un circuit logique destiné à identifier l'adresse est nécessaire dans chaque unité, à l'exception de la  
10 dernière.

L'invention a par conséquent pour but de procurer un procédé simple et peu onéreux pour fournir des signaux de demande d'interruption.

15 Ce but est réalisé par le fait que le procédé est caractérisé en ce qu'un signal de demande d'interruption qui est émis par une unité externe (1...n) sur la ligne de commande (SL) empêche la fourniture d'un signal de demande d'interruption par les autres unités externes (1...n).

20 Des montages de circuits destinés à réaliser le procédé conforme à l'invention sont décrits dans les revendications 2 à 9 et illustrés sur les Fig. 1 et 2.

Etant donné que dans le cas du procédé conforme à l'invention, un signal de demande d'interruption  
25 présent sur la ligne de commande bloque la fourniture d'autres signaux de demande d'interruption pour toutes les unités externes à l'exception de celle qui a envoyé le signal de demande d'interruption à l'unité centrale du calculateur, l'accusé de réception d'interruption de  
30 l'unité centrale ne doit pas contenir l'adresse de l'unité externe qui a demandé l'interruption. Cela étant, le traitement de l'accusé de réception d'interruption dans les unités externes individuelles est également supprimé et ces unités externes, étant donné qu'elles ne sont  
35 plus équipées d'un circuit logique destiné à identifier l'adresse, sont d'une fabrication plus simple et moins onéreuse.

Un montage de circuit destiné à réaliser le procédé conforme à l'invention sera expliqué plus en détail ci-après avec référence à la Fig. 1.

05 Les sorties de plusieurs montages de circuits  
1...n sont connectées pour réaliser le procédé conforme  
à l'invention, par l'intermédiaire d'une ligne de com-  
mande SL, à l'unité centrale CPU d'un ordinateur. Pour  
plus de concision, seul le montage de circuit 1 est re-  
présenté sur la Fig. 1, les autres montages de circuits  
10 étant indiqués par les symboles 2...n. Toutes les sorties  
connectées en parallèle des montages de circuits indivi-  
duels sont mises au niveau L (L=LOW) par l'intermédiaire  
d'une résistance R2.

15 La sortie d'un générateur d'impulsions G, qui,  
à titre de signal de demande d'interruption, fournit le  
niveau H (H=HIGH) jusqu'à ce que la demande d'interrup-  
tions ait été traitée, est connectée à l'entrée d'un  
commutateur pouvant être commandé S1 dont la sortie est  
connectée à l'entrée d'un élément à retard T et à l'en-  
20 trée d'un inverseur J1 et est mis au niveau L par l'in-  
termédiaire d'une résistance R1. La sortie de l'élément  
à retard T est connectée à l'entrée de commande d'un  
commutateur pouvant être commandé S2 dont l'entrée se  
trouve au niveau H, tandis que sa sortie est connectée à  
25 la ligne de commande SL et à l'entrée d'un inverseur J2.  
Ce noeud de jonction forme la sortie du montage de cir-  
cuit. La sortie de l'inverseur J2 est connectée à l'en-  
trée d'un commutateur S3 pouvant être commandé dont la  
sortie est connectée directement à l'entrée de commande  
30 du commutateur pouvant être commandé S1 et est mis au  
niveau H par l'intermédiaire d'une résistance R3. La  
sortie de l'inverseur J1 est connectée à l'entrée de  
commande du commutateur pouvant être commandé S3.

35 Les indications entrée et sortie pour les com-  
mutateurs doivent indiquer le flux de signaux.

Le fonctionnement du montage de circuit repré-  
senté sur la Fig. 1 sera expliqué ci-après.

Les commutateurs pouvant être commandés S1, S2 et S3 sont ouverts lorsque leurs entrées de commande se trouvent au niveau L, mais ils sont fermés lorsque leurs entrées de commande se trouvent au niveau H.

05 On suppose tout d'abord le cas dans lequel aucun des montages de circuits 1...n n'émet un signal de demande d'interruption sous la forme d'une impulsion de niveau H sur la ligne de commande SL, de sorte qu'elle est amenée au niveau L par l'intermédiaire de la résis-  
10 tance R2. Cela étant, les explications suivantes sont valables pour tous les montages de circuits 1...n.

Etant donné que le générateur d'impulsions G ne donne pas de niveau H, l'entrée et la sortie du commutateur S1 sont au niveau L, de sorte que l'entrée de  
15 commande du commutateur S2 est également au niveau L, tandis que l'entrée de commande du commutateur S3 est au niveau H à cause de l'inverseur J1. Par conséquent, le commutateur S2 est ouvert, tandis que le commutateur S3 reste fermé. Le commutateur S1 reste également fermé,  
20 car son entrée de commande se trouve au niveau H parce qu'elle est connectée, par l'intermédiaire du commutateur fermé S3 et de l'inverseur J2, à l'entrée de commande SL qui, à cause de la résistance R2, se trouve au niveau L. Les positions des commutateurs ici décrites  
25 sont illustrées sur la Fig. 1.

On suppose à présent qu'un montage de circuit demande une interruption. Dans ce montage de circuit, le générateur d'impulsions G émet le niveau H qui parvient, par l'intermédiaire du commutateur fermé S1, certes sans  
30 retard, mais inversé par l'inverseur J1, à l'entrée de commande du commutateur S3, alors que par contre il parvient, à cause de l'élément à retard T, avec retard à l'entrée de commande du commutateur S2. Cela étant, le commutateur S3 est tout d'abord ouvert sans retard, tan-  
35 dis que le commutateur S2 est fermé avec un certain retard. Du fait que le commutateur S2 est à présent fermé, la ligne de commande SL se trouve au niveau H, ce que

l'unité centrale interprète comme un signal de demande d'interruptions. Etant donné que le commutateur S3 s'ouvre avant que le commutateur S2 se ferme, un couplage par réaction du niveau H sur l'entrée de commande du commutateur S1 n'est pas possible. Le commutateur S1 reste donc fermé.

Les opérations décrites ci-après se déroulent de la même manière dans les unités externes restantes qui n'ont demandé aucune interruption.

Etant donné que la ligne de commande SL, qui se trouve à présent au niveau H, est connectée, par l'intermédiaire de l'inverseur J2 et du commutateur S3 fermé, à l'entrée de commande du commutateur S1, cette entrée de commande est amenée au niveau L, ce qui provoque l'ouverture du commutateur S1. Dès que le commutateur S1 est ouvert, la fourniture d'un signal de demande d'interruption est empêchée car le niveau H à la sortie du générateur d'impulsions G ne parvient plus aux entrées de commande des commutateurs S2 et S3.

Le signal de demande d'interruption sur la ligne de commande empêche, par conséquent, la fourniture d'un signal de demande d'interruption pour toutes les unités externes en dehors de celle qui a demandé l'interruption. Une exploitation d'une adresse contenue dans l'accusé de réception d'interruption dans les unités externes individuelles ainsi que leur enchaînement (daisy chaining) sont devenues superflues dans le montage de circuit conforme à l'invention.

La Fig. 2 illustre un montage de circuit pour lequel l'élément à retard est réalisé par quatre inverseurs I connectés les uns à la suite des autres. Pour plus de simplicité, seule l'unité externe individuelle "1" est illustrée.

Le générateur d'impulsions G est réalisé par un bouton-poussoir TA dont l'entrée est au niveau H et dont la sortie est connectée à l'entrée du commutateur S1.

Dans le cas des positions de commutateurs re-

présentées sur la Fig. 2, le montage de circuit fournit un signal de demande d'interruption.

Les montages de circuit décrits peuvent aussi être équipés de commutateurs pouvant être commandés qui sont ouverts lorsque leurs entrées de commande se trouvent au niveau H, mais qui sont fermés lorsque leurs entrées de commande se trouvent au niveau L, pour autant que le niveau L et le niveau H soient chaque fois interchangés. Un signal de demande d'interruption serait alors au niveau L.

Sur la Fig. 2, par exemple, les commutateurs S1, S2, S3 sont des commutateurs CMOS du type MC 14066B et l'inverseur est du type MC 14049UB. Une tension d'alimentation de 10 volts est appliquée aux deux composants.

Pour émettre un signal de demande d'interruptions, une valeur typique est de 140 ns et une valeur maximale de 250 ns. Pour la réception d'un signal de demande d'interruption (par l'intermédiaire des éléments J2, S3, S1), une valeur typique est de 60 ns et une valeur maximale de 120 ns. Le traitement de l'interruption (accusé de réception, transmission de données, traitement de données) peut bien entendu durer beaucoup plus longtemps. Deux signaux de demande d'interruption successifs sont donc dans cet exemple séparés d'au moins environ 400 ns. Ceci est bien entendu garanti lors d'une introduction au moyen d'un bouton-poussoir. Pour de nombreux autres systèmes ceci est aussi largement suffisant.

L'inverseur J1 peut être supprimé lorsque le commutateur S3 a un fonctionnement opposé à celui des commutateurs S1 et S2 : le commutateur S3 est fermé dans le cas de l'application du niveau H à son entrée de commande, tandis que les commutateurs S1 et S2 sont ouverts dans le cas du niveau H à l'entrée de commande. Il est également possible que le commutateur S3 soit fermé lorsque son entrée de commande se trouve au niveau L, tandis que les commutateurs S1 et S2 sont ouverts lorsque leurs entrées de commande se trouvent au niveau L.

Dans de nombreux cas, l'exemple de réalisation comportant l'inverseur J1 est préférable parce que des commutateurs présentant le même comportement de commutation, par exemple des commutateurs dits analogiques sont utilisés.

05

Des modifications du circuit peuvent être effectuées de diverses manières. Par exemple, le commutateur S3 peut être supprimé lorsque le signal de sortie du commutateur S1 positionne un monostable, l'élément à temps T étant connecté plus en arrière. Avec les retards indiqués, le temps de retour ou de rétablissement du monostable peut alors être d'environ quelques microsecondes.

10

REVENDEICATIONS :

1. Procédé destiné à des unités externes (1...n) d'un ordinateur pour fournir des signaux de demande d'interruption sans priorités par l'intermédiaire d'une  
05 ligne de commande commune (SL) à l'unité centrale (CPU) du ordinateur, caractérisé en ce qu'un signal de demande d'interruption qui est émis par une unité externe (1...n) sur la ligne de commande (SL), empêche la fourniture d'un signal de demande d'interruption par les  
10 autres unités externes (1...n).
2. Montage de circuit destiné à l'exécution du procédé suivant la revendication 1, caractérisé en ce que la sortie d'un générateur d'impulsions (G) qui fournit le niveau avec un premier potentiel est connectée à  
15 l'entrée d'un premier commutateur pouvant être commandé (S1) dont la sortie est connectée à l'entrée d'un élément à retard (T) et à l'entrée de commande d'un deuxième commutateur pouvant être commandé (S3) et est mis à un deuxième potentiel par l'intermédiaire d'une première  
20 résistance (R1), la sortie de l'élément à retard (T) est connectée à l'entrée de commande d'un troisième commutateur pouvant être commandé (S2) dont l'entrée se trouve au premier potentiel, tandis que sa sortie est connectée à la ligne de commande (SL) et à l'entrée d'un premier  
25 inverseur (J2), la sortie du premier inverseur (J2) est connectée à l'entrée du deuxième commutateur pouvant être commandé (S3) dont la sortie est connectée directement à l'entrée de commande du premier commutateur pouvant être commandé (S1) et est mis au premier potentiel par l'intermédiaire d'une deuxième résistance (R3).  
30
3. Montage de circuit suivant la revendication 2, caractérisé en ce que la sortie du premier commutateur pouvant être commandé (S1) est connectée, par l'intermédiaire d'un deuxième inverseur (J1), à l'entrée de commande du deuxième commutateur pouvant être commandé (S3).  
35
4. Montage de circuit suivant la revendication 3, caractérisé en ce que le premier potentiel représente le

niveau (H) et le deuxième potentiel, le niveau (L) et les commutateurs pouvant être commandés (S1, S2, S3) sont ouverts lorsque leurs entrées de commande se trouvent au niveau (L), mais sont fermés lorsque leurs entrées de commande se trouvent au niveau (H).

05 5. Montage de circuit suivant la revendication 3, caractérisé en ce que le premier potentiel représente le niveau (L) et le deuxième potentiel le niveau (H) et les commutateurs pouvant être commandés (S1, S2, S3) sont ouverts lorsque leurs entrées de commande se trouvent au niveau (H), mais sont fermés lorsque leurs entrées de commande sont au niveau (L).

15 6. Montage de circuit suivant la revendication 2, caractérisé en ce que le premier potentiel représente le niveau (H) et le deuxième potentiel, le niveau (L), le deuxième commutateur (S3) est fermé lorsque son entrée de commande est au niveau (L), mais est ouvert lorsque son entrée de commande est au niveau (H) et le premier et le troisième commutateur pouvant être commandés (S1, S2) accusent un comportement de commutation opposé à celui du second commutateur pouvant être commandé (S3).

25 7. Montage de circuit suivant la revendication 2, caractérisé en ce que le premier potentiel représente le niveau (L) et le second potentiel, le niveau (H), le deuxième commutateur pouvant être commandé (S3) est fermé lorsque son entrée de commande est au niveau (H), mais est ouvert lorsque son entrée de commande est au niveau (L) et le premier et le troisième commutateur pouvant être commandés (S1, S2) accusent un comportement de commutation opposé à celui du deuxième commutateur pouvant être commandé (S3).

30 8. Montage de circuit suivant la revendication 2, 3, 4, 5, 6 ou 7, caractérisé en ce que l'élément à retard (T) est formé par un nombre pair d'inverseurs (J).

35 9. Montage de circuit suivant la revendication 2, 3, 4, 5, 6, 7 ou 8, caractérisé en ce que le générateur d'impulsions (G) est formé d'un bouton-poussoir (TA)

dont l'entrée se trouve au premier potentiel et dont la sortie est connectée à l'entrée du premier commutateur pouvant être commandé (S1).

