

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
COURBEVOIE

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

3 048 831

②1 N° d'enregistrement national : **16 00409**

⑤1 Int Cl⁸ : **H 03 H 11/12 (2017.01), H 03 H 11/24, H 04 B 1/18**

⑫ **DEMANDE DE BREVET D'INVENTION**

A1

②2 Date de dépôt : 11.03.16.

③0 Priorité :

④3 Date de mise à la disposition du public de la demande : 15.09.17 Bulletin 17/37.

⑤6 Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

⑥0 Références à d'autres documents nationaux apparentés :

○ Demande(s) d'extension :

⑦1 Demandeur(s) : *THALES Société anonyme — FR et UNITED MONOLITHIC SEMICONDUCTORS SAS — FR.*

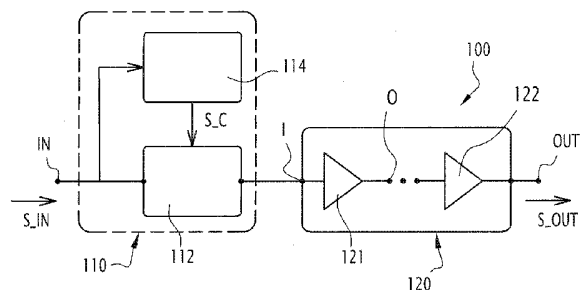
⑦2 Inventeur(s) : *OUARCH ZINEB, CAMIADE MARC, OLIVIER MAXIME, STANISLAWIAK MICHEL, LECLERC DAVID et TOLANT CLEMENT.*

⑦3 Titulaire(s) : *THALES Société anonyme, UNITED MONOLITHIC SEMICONDUCTORS SAS.*

⑦4 Mandataire(s) : *CABINET LAVOIX Société par actions simplifiée.*

⑤4 **CHAÎNE DE RÉCEPTION AMÉLIORÉE; MODULE D'ÉMISSION-RÉCEPTION COMPORTANT UNE TELLE CHAÎNE DE RÉCEPTION.**

⑤7 Cette chaîne de réception (100), comporte, le long d'une ligne de transmission d'un signal d'entrée (S_IN), un limiteur de puissance (112) en série avec un amplificateur faible bruit (121) et un détecteur d'enveloppe (114), propre à prélever le signal d'entrée sur la ligne de transmission de manière à mesurer une puissance dudit signal d'entrée et à générer un signal de commande (S_C) en fonction de ladite puissance, le limiteur de puissance (112) étant propre à limiter une amplitude du signal d'entrée, le limiteur de puissance étant piloté par le signal de commande (S_C) généré par le détecteur d'enveloppe et l'amplificateur faible bruit (121) étant propre à amplifier le signal, éventuellement limité par le limiteur, appliqué sur une entrée (I) dudit amplificateur.



FR 3 048 831 - A1



CHAINE DE RECEPTION AMELIOREE ; MODULE D'EMISSION-RECEPTION
COMPORTANT UNE TELLE CHAINE DE RECEPTION

La présente invention a pour domaine celui des chaînes de réception, en particulier haute fréquence, notamment présentes dans des modules d'émission-réception (ou « TR modules » en anglais) pour la réalisation d'antennes radar actives, telles que des antennes à balayage électronique.

L'invention a plus particulièrement pour domaine celui des chaînes de réception robustes, aptes à résister à des puissances incidentes élevées, pouvant provenir d'agressions externes au module d'émission-réception. En effet, la chaîne de réception, par exemple d'un radar, peut être agressée du côté de son entrée par des signaux déterministes (provenant de l'émetteur du radar) ou par des signaux non déterministes (provenant de brouilleurs).

Comme illustré sur la figure 1, les chaînes de réception actuelles sont réalisées à partir de la mise en série d'un étage de limitation de puissance 10, intégrant au moins un limiteur 11, en amont d'un étage d'amplification 20, intégrant, en tant que premier composant, un amplificateur faible bruit 21 (aussi dénommé amplificateur LNA pour « Low Noise Amplifier » dans ce qui suit) et éventuellement un ou plusieurs autres amplificateurs 22.

Le premier étage de limitation de puissance a pour fonction de protéger l'amplificateur LNA contre des niveaux de puissance incidente trop élevés par rapport au niveau de tenue en puissance de l'amplificateur LNA.

La réalisation de l'amplificateur LNA est basée sur des technologies du type AsGa, Si ou, plus récemment, GaN. Ces technologies sont optimisées pour présenter un très faible niveau de bruit. Cependant, les technologies AsGa et Si imposent un niveau réduit de puissance admissible en entrée de l'amplificateur LNA.

Au contraire, la technologie GaN permet d'atteindre un niveau élevé de tenue en puissance pour l'amplificateur LNA. Un niveau maximum de 10 W peut ainsi être atteint.

La réalisation du limiteur est, quant à elle, basée sur des technologies de type Si ou AsGa, qui permettent l'intégration de diodes PIN et/ou Schottky.

La mise en œuvre de diodes PIN en technologie Si ou AsGa permet de gérer des niveaux élevés de puissance en entrée du module d'émission-réception, tout en n'occasionnant que de faibles pertes d'insertion. La non-linéarité des diodes est utilisée pour réfléchir et donc atténuer le signal incident en fonction de la puissance en entrée.

Cependant, la puissance de sortie d'un limiteur réalisé avec une seule diode PIN reste encore trop élevée pour être compatible avec l'entrée d'un amplificateur LNA en technologie Si ou AsGa.

Plusieurs limiteurs doivent alors être placés en série les uns à la suite des autres.

5 Ainsi, au moins un second limiteur de puissance 12 est réalisé, plutôt avec des diodes Schottky, et est placé en aval du premier limiteur. Ce second limiteur permet d'abaisser encore la puissance à un niveau beaucoup plus bas, acceptable pour être appliquée en entrée d'un amplificateur LNA réalisé en technologie Si ou AsGa. Les pertes d'insertion dues à ces différents limiteurs en série bien que faibles ne sont pas
10 négligeables. De plus, la multiplication des limiteurs impose une taille minimale sur le circuit intégrant l'étage de limitation.

Par ailleurs, les diodes Schottky actuellement réalisables en technologie GaN ne sont pas d'une qualité suffisante pour permettre la réalisation d'un limiteur destiné à être placé en amont d'un amplificateur faible bruit.

15 En conséquence, jusqu'à présent, on réalise des chaînes de réception robuste aux agressions à partir de deux circuits différents, le premier portant l'étage de limitation (comportant idéalement un unique limiteur) et réalisé en technologie Si ou AsGa, et le second portant l'étage d'amplification (comportant l'amplificateur LNA) et réalisé en technologie GaN.

20 Les technologies de ces deux circuits étant incompatibles entre elles, il n'est pas possible d'intégrer l'ensemble de ces fonctions sur un même circuit intégré à semi-conducteurs. Cet état de fait pénalise la chaîne de réception en termes de coût de réalisation, mais surtout en termes d'intégration et de compacité de la chaîne de réception et par conséquent du module d'émission-réception. Or il y a un besoin de réduire la taille
25 des modules d'émission-réception pour pouvoir les loger à proximité immédiate de l'antenne radar, à l'arrière de chaque élément de l'antenne.

L'invention a donc pour but de résoudre ce problème.

Pour cela l'invention a pour objet une chaîne de réception comportant, le long d'une ligne de transmission d'un signal d'entrée, un limiteur de puissance en série avec
30 un amplificateur faible bruit, caractérisée en ce qu'elle comporte, en outre, un détecteur d'enveloppe, propre à prélever une partie du signal d'entrée sur la ligne de transmission de manière à mesurer une puissance dudit signal d'entrée et à générer un signal de commande en fonction de ladite puissance, le limiteur de puissance étant propre à limiter une amplitude du signal d'entrée, le limiteur de puissance étant piloté par le signal
35 de commande généré par le détecteur d'enveloppe et l'amplificateur faible bruit étant

propre à amplifier le signal, éventuellement limité par le limiteur, appliqué sur une entrée dudit amplificateur.

Suivant des modes particuliers de réalisation, la chaîne de réception comporte une ou plusieurs des caractéristiques suivantes, prises isolément ou suivant toutes les combinaisons techniquement possibles :

5

- le limiteur de puissance comporte un transistor, un signal correspondant au signal de commande étant appliqué à la grille du transistor, le drain du transistor étant connecté à la ligne de transmission du signal d'entrée, et la source du transistor étant connectée à un potentiel commun.

10

- le transistor du limiteur de puissance est un transistor FET froid, c'est-à-dire qui n'est pas polarisé par une tension de polarisation entre son drain et sa source au cours de l'utilisation du limiteur de puissance.

- le détecteur d'enveloppe comporte une diode Schottky, le signal de commande étant élaboré à partir de la tension à la cathode de ladite diode.

15

- l'amplificateur faible bruit, éventuellement auto-polarisé, comporte un ou plusieurs transistors.

- la chaîne de réception est réalisée sur un unique circuit intégré.

- le circuit intégré est réalisé en technologie de type GaN.

- l'amplificateur faible bruit est auto-polarisé et une tension d'alimentation de

20

drain (V_d) de ou de chaque transistor de l'amplificateur faible bruit dérive de la tension sur une borne de sortie de la chaîne de réception.

- elle comporte une interface de contrôle de la tension de d'alimentation (V_d) de ou de chaque transistor de l'amplificateur faible bruit, de préférence en fonction du signal de consigne généré par le détecteur d'enveloppe.

25

- elle comporte un premier ensemble et un second ensemble de composants disposés en parallèle l'un de l'autre, chaque ensemble comportant un détecteur d'enveloppe, un limiteur de puissance et un amplificateur faible bruit, la chaîne de réception comportant un coupleur amont pour coupler une borne d'entrée de la chaîne de réception à l'entrée de chacun des premier et second ensembles, et un coupleur aval pour coupler la sortie de chacun des premier et second ensembles à une borne de sortie de la chaîne de réception, le détecteur d'enveloppe d'un ensemble étant propre à prélever le signal d'entrée incident sur le limiteur de puissance dudit ensemble de manière à mesurer une puissance dudit signal d'entrée et à générer un signal de commande en fonction de ladite puissance, le limiteur de puissance dudit ensemble étant propre à limiter une amplitude du signal d'entrée, le limiteur de puissance dudit ensemble étant piloté par

35

le signal de commande généré par le détecteur d'enveloppe, et l'amplificateur faible bruit

dudit ensemble étant propre à amplifier le signal, éventuellement limité par le limiteur, appliqué sur une entrée dudit amplificateur.

L'invention a également pour objet un module d'émission-réception pour une antenne radar active, caractérisé en ce qu'il comporte une chaîne de réception conforme à la chaîne présentée ci-dessus.

L'invention et ses avantages seront mieux compris à la lecture de la description détaillée qui va suivre d'un mode de réalisation particulier de l'invention, donné uniquement à titre d'exemple non limitatif, cette description étant faite en se référant aux dessins annexés sur lesquels :

- 10 - La figure 1 est une représentation fonctionnelle d'une chaîne de réception selon l'art antérieur ;
- La figure 2 est une représentation fonctionnelle d'une chaîne de réception selon l'invention ;
- La figure 3 est un circuit électronique d'un premier mode de réalisation de la chaîne de réception de la figure 2 ;
- 15 - La figure 4 est un circuit électronique d'un second mode de réalisation de la chaîne de réception de la figure 2 ;
- La figure 5 est un circuit électronique d'un troisième mode de réalisation de la chaîne de réception de la figure 2 ;
- 20 - La figure 6 est un circuit électronique d'un quatrième mode de réalisation de la chaîne de réception de la figure 2 ;
- La figure 7 est un schéma électronique d'un mode de réalisation possible de l'amplificateur LNA ; et,
- La figure 8 est un schéma électronique d'un mode de réalisation possible de l'amplificateur LNA auto-polarisé.

De manière générale, la chaîne de réception selon l'invention comporte un étage de limitation présentant une architecture spécifique qui présente l'avantage de permettre une intégration des fonctions de limitation et d'amplification sur un même circuit intégré, c'est-à-dire en mettant en œuvre une même technologie, en l'occurrence, une technologie du type GaN.

Comme représentée sur la figure 2, dans un premier mode de réalisation, la chaîne 100 comporte, le long d'une ligne de transmission, un étage de limitation de puissance 110 et un étage d'amplification 120 en série entre une borne d'entrée IN, d'application du signal d'entrée S_IN, et une borne de sortie OUT, propre à délivrer un signal amplifié S_OUT. Le signal d'entrée incident est de préférence un signal radiofréquence.

L'étage de limitation de puissance 110 comporte un limiteur 112, inséré en série le long de la ligne de transmission, ainsi qu'un détecteur d'enveloppe 114, monté en dérivation de la ligne de transmission.

5 Le détecteur d'enveloppe 114 détecte l'amplitude du signal d'entrée S_IN. Il est propre à mesurer une grandeur relative à la puissance du signal d'entrée S_IN. Il génère en sortie un signal de commande S_C en fonction du niveau de la puissance mesurée.

Le limiteur 112 limite l'amplitude du signal d'entrée S_IN en fonction du signal de commande S_C issue du détecteur d'enveloppe 114.

10 L'étage d'amplification 120, connecté à l'extrémité de la ligne de transmission, en aval du limiteur 112, comporte, en entrée, un amplificateur LNA 121. Celui-ci présente une borne d'entrée I et une borne de sortie O. Avantagusement, il comporte en aval de l'amplificateur LNA 121 d'autres amplificateurs en cascade, tel qu'un second amplificateur 122.

15 L'amplificateur LNA 121 amplifie le signal appliqué à sa borne d'entrée I et délivre sur sa borne de sortie O un signal amplifié. En fonctionnement nominal, l'amplificateur LNA 121 amplifie le signal de manière linéaire.

Plus précisément, en référence à la figure 3, le détecteur d'enveloppe 114 est réalisé à partir d'une diode Schottky 141, qui démodule l'enveloppe du signal d'entrée S_IN.

20 La diode 141 est montée entre la ligne de transmission 108, portant le signal d'entrée S_IN, et la masse du circuit.

La cathode de la diode 141 est connectée à la ligne 108 à travers une première capacité de découplage CC.

25 L'anode de la diode 141 est connectée à la masse du circuit à travers une seconde capacité de découplage CA.

Une résistance R1 est montée en parallèle de la diode 141, entre son anode et sa cathode, l'anode étant portée à une tension externe Vp afin d'assurer la polarisation de la grille du transistor 131 du limiteur 112.

30 Une borne de sortie 142 du détecteur d'enveloppe 114 est connectée à la cathode de la diode 141. Cette borne de sortie porte une tension de commande Vdet en tant que signal de commande S_C.

La tension de commande Vdet en sortie du détecteur d'enveloppe 114 dépend du niveau de puissance du signal d'entrée S_IN.

35 Le limiteur 112 comporte un transistor à effet de champ 131 (transistor FET). Le transistor 131 est un transistor froid, c'est-à-dire qu'il est utilisé sans qu'existe une polarisation continue ente son drain et sa source.

Le transistor 131 est monté de manière à ce que son drain soit connecté à la ligne 108, en aval du détecteur d'enveloppe 114, sa source soit connectée à la masse et sa grille soit connectée, à travers une seconde résistance R2, à la borne de sortie 142 du détecteur d'enveloppe 114.

5 Le transistor 131 est monté en réflecteur de puissance. Son coefficient de réflexion dépend de la tension de commande V_{det} , et par conséquent du niveau de puissance du signal d'entrée S_{IN} . Le coefficient de réflexion augmente avec le niveau de puissance du signal d'entrée. Cette propriété est obtenue grâce au détecteur d'enveloppe 114 qui commande le point de polarisation du transistor 131 du limiteur 120.

10 En variante, le limiteur comporte une pluralité de transistors dont les drains sont connectés le long de la ligne 108.

Sur la figure 3, l'étage d'amplification 120 comporte un premier amplificateur LNA 121 et un second amplificateur LNA 122 en série.

15 Chaque amplificateur faible bruit 121, 122 est standard et est réalisé à partir de transistors FET actifs. Le premier amplificateur 121 présente une borne d'entrée I1 et une borne de sortie O1 et est alimenté par une tension d'alimentation de grille V_{g1} et une tension d'alimentation de drain V_{d1} . Le second amplificateur 122 présente une borne d'entrée I2 et une borne de sortie O2 et est alimenté par une tension d'alimentation de grille V_{g2} et une tension d'alimentation de drain V_{d2} .

20 La figure 7 représente le schéma électronique d'un mode de réalisation possible d'un amplificateur faible bruit, tel que l'amplificateur LNA 121. Un tel schéma est connu de l'homme du métier. Les bornes I et O représentent respectivement les bornes d'entrée et de sortie de l'amplificateur, qui comporte un unique transistor T, par exemple du type FET. La borne I est connectée à la grille du transistor T par un condensateur C1 et une inductance L1 en série. La borne O est connectée au drain du transistor T par un condensateur C4 et une inductance L3 en série.

25 Une borne permet l'application d'une tension d'alimentation de grille V_g sur la grille du transistor T. Cette borne est reliée à la grille du transistor T via un circuit de polarisation comportant, d'une part, un condensateur C2 relié à la masse et une inductance L2 reliée à la grille du transistor T.

30 Une autre borne permet l'application d'une tension d'alimentation de drain V_d pour polariser le transistor T. Cette borne est reliée au drain du transistor T via un circuit de polarisation comportant, d'une part, un condensateur C3 relié à la masse et une inductance L4 reliée entre le condensateur C4 et l'inductance L3.

35 Enfin la source du transistor T est reliée à la masse via une inductance L_s .

Le courant de polarisation entre le drain et la source du transistor T est noté I_d . Il s'agit d'un courant continu. Les inductances L1 à L4 et les condensateurs C1 à C4 constituent des éléments d'adaptation et/ou de découplage RF. L'inductance L_s permet de réduire le facteur de bruit.

5 La figure 8 représente le schéma électronique d'un autre mode de réalisation possible d'un amplificateur faible bruit, tel que l'amplificateur LNA 121. Cet autre mode de réalisation est dit amplificateur LNA auto-polarisé. Le schéma de la figure 8 diffère de celui de la figure 7 uniquement par le fait que l'inductance L_s est connectée à la masse via un circuit comportant un condensateur C_p et une résistance R_p en parallèle l'un de
10 l'autre. Ainsi, la tension V_{gs} entre la grille et la source du transistor T, qui permet de commander le courant I_d , est ajustée en fonction du courant I_d à travers la résistance R_p . Ainsi, grâce à cette contre-réaction, lorsque le courant I_d augmente (c'est-à-dire lorsque la puissance du signal appliqué sur l'entrée I de l'amplificateur LNA augmente), la tension V_{gs} diminue (la tension V_{gs} étant négative cela signifie que son amplitude augmente) et
15 bloque le transistor T.

L'avantage de ce second mode de réalisation réside en ce que le courant de polarisation initial, c'est-à-dire avant l'application d'une forte puissance sur l'amplificateur LNA, est retrouvé avec des constantes de temps plus faibles que dans le premier mode de réalisation sans auto-polarisation. En effet, le temps de recouvrement, défini comme
20 le temps nécessaire au retour en mode normal après une agression ayant conduit au basculement dans le mode bloqué, est lié à des phénomènes parasites de présence de pièges qui ralentissent le retour de l'amplificateur LNA en mode de fonctionnement nominal. L'auto-polarisation permet de forcer le transistor à retrouver le courant initial de façon beaucoup plus rapide que si on laissait agir les pièges sans contre réaction.

25 Le fonctionnement de la chaîne de réception 100 comporte les deux modes de fonctionnement suivants :

- en mode normal : le détecteur d'enveloppe 114 est bloqué car le signal d'entrée S_{IN} présente une puissance trop faible pour déclencher la conduction de la diode 141 de détection. Par conséquent, le limiteur 112 à transistor FET froid est également bloqué. Il
30 ne perturbe pas le fonctionnement de l'amplificateur LNA 121. Ce dernier reçoit directement le signal d'entrée S_{IN} et l'amplifie conformément au fonctionnement nominal de l'amplificateur LNA 121, par exemple de manière linéaire.

- en mode bloqué : lorsque le signal d'entrée S_{IN} augmente jusqu'à un seuil déterminé par les caractéristiques du détecteur d'enveloppe 114, le détecteur d'enveloppe
35 114 se déclenche et commande le transistor 131 du limiteur 112 de manière à ce qu'il devienne passant. Le limiteur 112 réfléchit alors le signal d'entrée S_{IN} permettant ainsi

la protection de l'amplificateur LNA 121, le signal appliqué sur l'entrée de l'amplificateur LNA 121 étant nul ou quasiment nul.

5 L'utilisation de transistors pour les fonctions de limitation et d'amplification placées en série le long de la ligne de transmission 108 et d'une diode Schottky pour la fonction de détection en dérivation de la ligne 108 permet une intégration des étages de limitation et d'amplification sur un même circuit intégré, 150 sur la figure 3, ce circuit étant de préférence réalisé en technologie GaN.

10 En effet, bien qu'une diode Schottky réalisée en technologie GaN présente des performances relativement médiocres, celles-ci sont suffisantes pour réaliser la fonction de détection et activer la fonction de limitation. La diode placée en dérivation de la ligne de transmission 108 ne perturbe pas le fonctionnement du limiteur, ni celui de l'amplificateur.

15 L'ensemble détecteur d'enveloppe, limiteur de puissance et amplificateur LNA peut ainsi être intégré sur un même circuit intégré, par exemple du type MMIC (selon l'acronyme « Monolithic Microwave Integrated Circuit »), en utilisant par exemple une technologie à base de Nitrure de Gallium (GaN).

20 On obtient ainsi un niveau d'intégration élevé, permettant de réduire la taille d'un module émission-réception intégrant une telle chaîne de réception, et par conséquent de faciliter son intégration à proximité immédiate d'un élément rayonnant d'une antenne active, de préférence une antenne radar.

De plus, une amélioration des performances globales de la chaîne de réception est obtenue. En effet, la réduction des dimensions des lignes de connexion entre composants et la réduction du nombre d'interconnexions permettent de réduire les pertes et d'améliorer l'aptitude du circuit à la montée en fréquence.

25 La chaîne de réception ainsi obtenue constitue un récepteur robuste capable de recevoir des puissances incidentes de plusieurs dizaines de Watt sans être dégradé.

Dans un second mode de réalisation, représenté à la figure 4, l'ensemble détecteur d'enveloppe, limiteur et amplificateur LNA décrit ci-dessus est utilisé dans un montage symétrique équilibré.

30 Plus précisément, la chaîne de réception 200 de la figure 4 comporte un premier ensemble 201 et un second ensemble 202.

Le premier ensemble 201 comporte un détecteur d'enveloppe 214, un limiteur 212 et un amplificateur LNA 221.

35 Le second ensemble 202 comporte un détecteur d'enveloppe 214, un limiteur 212 et un amplificateur LNA 221.

On notera une légère variante dans le montage électrique du détecteur d'enveloppe. Cependant, la diode de détection contrôle toujours la grille du transistor du limiteur.

Un coupleur de Lange 203 est interposé en amont des premier et second ensembles 201, 202. Le signal d'entrée S_IN est appliqué à la borne d'entrée B1 du coupleur 203, la borne de sortie B2 est connectée à l'entrée du premier ensemble 201, la borne de sortie couplée B3 est connectée à l'entrée du second ensemble 202 et la borne d'isolation B4 est connectée à la masse à travers un charge annexe 204, en l'occurrence une résistance d'isolation.

Un coupleur de Lange 205 est interposé en aval des premier et second ensembles 201, 202. Le signal de sortie S_OUT est délivrée à la borne d'entrée B1 du coupleur 205, la borne de sortie B2 est connectée à la sortie du second ensemble 202, la borne de sortie couplée B3 est connectée à la sortie du premier ensemble 201 et la borne d'isolation B4 est connectée à la masse à travers un charge annexe 204, en l'occurrence une résistance d'isolation.

Ce second mode de réalisation permet de rester adapté en entrée quel que soit le niveau de puissance. La puissance réfléchie sur chaque limiteur est redirigée vers la charge annexe. De plus, la puissance incidente sur chaque limiteur est divisée par deux. Cela permet d'augmenter la puissance admissible du signal d'entrée S_IN de 3dB avant d'atteindre les seuils de déclenchement des limiteurs pour protéger les amplificateurs LNA.

Dans un troisième mode de réalisation, représenté sur la figure 5, la chaîne de réception 300 comporte, comme précédemment, un ensemble comportant un détecteur d'enveloppe 314, un limiteur 312 et un étage d'amplification 320. Cependant, l'amplificateur LNA 321 de l'étage d'amplification 320 est ici auto-polarisé. La tension d'alimentation de drain Vd de l'amplificateur LNA 321 est prélevée par une maille 325 à la sortie OUT de la chaîne 300. Plus précisément, la tension Vd correspond à la tension sur une inductance L0, dont l'autre borne est connectée à la borne de sortie OUT.

Ce mode de réalisation est très avantageux, car il simplifie grandement la gestion des alimentations du circuit à réaliser, en simplifiant le nombre et le routage des accès d'alimentation des composants. Notamment, l'amplificateur est alimenté sur la borne de sortie et non pas sur un accès DC dédié. Cela participe à l'intégration du circuit réalisé.

Dans un quatrième mode de réalisation, représenté sur la figure 6, la chaîne de réception 400 comporte, comme précédemment, un ensemble comportant un détecteur d'enveloppe 414, un limiteur 412 et un étage d'amplification 420, qui comporte un amplificateur LNA 421. La chaîne d'amplification 400 comporte, en outre, une interface

460, de contrôle du niveau de la tension d'alimentation de drain V_d pour la polarisation du ou de chaque transistor de l'amplificateur LNA 421.

Avantageusement, l'interface 460 ajuste le niveau de la tension V_d en fonction de la tension de commande V_{det} , ou plus généralement du signal de commande S_C ,
5 généré par le détecteur d'enveloppe 414 et corrélé au niveau du signal d'entrée S_{IN} .

Dans un fonctionnement proportionnel, l'interface 460 peut diminuer la tension V_d en fonction de la tension de commande V_{det} . Dans un fonctionnement « tout ou rien », l'interface 460 coupe la tension V_d lorsque la tension de commande V_{det} dépasse un seuil prédéterminée.

10 En plus de réduire significativement le temps de recouvrement, le contrôle de la tension d'alimentation de drain V_d , c'est-à-dire de l'alimentation de l'amplificateur LNA 421, permet de désadapter complètement l'entrée I de l'amplificateur. Ceci se traduit par une puissance absorbée par l'amplificateur beaucoup plus faible. De ce fait l'échauffement de l'amplificateur LNA 421 est réduit. Le facteur de bruit associé est
15 également réduit.

En mode radar, puisque l'on sait quand la chaîne d'émission du module d'émission-réception émet des signaux (signaux déterministes), on peut couper l'alimentation de l'amplificateur LNA 421 pendant chaque période d'émission.

Pour les signaux non-déterministes, correspondants à l'utilisation de brouilleurs,
20 une boucle de détection autonome est nécessaire.

REVENDICATIONS

- 5 1.- Chaîne de réception (100, 200, 300, 400), comportant, le long d'une ligne de transmission (108) d'un signal d'entrée (S_IN), un limiteur de puissance en série avec un amplificateur faible bruit, caractérisée en ce qu'elle comporte, en outre, un détecteur d'enveloppe (114, 214, 314, 414), propre à prélever le signal d'entrée sur la ligne de transmission de manière à mesurer une puissance dudit signal d'entrée et à générer un signal de commande (S_C) en fonction de ladite puissance, le limiteur de puissance (112, 10 212, 312, 412) étant propre à limiter une amplitude du signal d'entrée, le limiteur de puissance étant piloté par le signal de commande généré par le détecteur d'enveloppe et l'amplificateur faible bruit (121, 221, 321, 421) étant propre à amplifier le signal, éventuellement limité par le limiteur, appliqué sur une entrée (I) dudit amplificateur.
- 15 2.- Chaîne de réception (100) selon la revendication 1, dans laquelle le limiteur de puissance (112) comporte un transistor (131), un signal correspondant au signal de commande (S_C) étant appliqué à la grille du transistor, le drain du transistor étant connecté à la ligne de transmission (108) du signal d'entrée (S_IN), et la source du transistor étant connectée à un potentiel commun (VCC).
- 20 3.- Chaîne de réception selon la revendication 2, dans laquelle le transistor (131) du limiteur de puissance (112) est un transistor FET froid, c'est-à-dire qui n'est pas polarisé par une tension de polarisation entre son drain et sa source au cours de l'utilisation du limiteur de puissance.
- 25 4.- Chaîne de réception (100) selon l'une quelconque des revendications 1 à 3, dans laquelle le détecteur d'enveloppe (114) comporte une diode Schottky (141), le signal de commande étant élaboré à partir de la tension (Vdet) à la cathode de ladite diode.
- 30 5.- Chaîne de réception selon la revendication 4, dans laquelle, l'amplificateur faible bruit (121), éventuellement auto-polarisé, comporte un ou plusieurs transistors.
- 35 6. Chaîne de réception selon l'une quelconque des revendications 1 à 5, réalisée sur un même circuit intégré (150).

7.- Chaîne de réception selon la revendication 6, dans laquelle le circuit intégré (150) est réalisé en technologie de type GaN.

5 8.- Chaîne de réception (300) selon l'une quelconque des revendications 1 à 7, dans laquelle l'amplificateur faible bruit (321) est auto-polarisé et une tension d'alimentation de drain (Vd) du ou de chaque transistor de l'amplificateur faible bruit (321) dérive de la tension sur une borne de sortie (OUT) de la chaîne de réception.

10 9.- Chaîne de réception (400) selon l'une quelconque des revendications 1 à 7, comportant une interface (460) de contrôle de la tension de d'alimentation (Vd) de ou de chaque transistor de l'amplificateur faible bruit (421), de préférence en fonction du signal de consigne (S_C) généré par le détecteur d'enveloppe (414).

15 10.- Chaîne de réception (200) selon l'une quelconque des revendications 1 à 9, comportant un premier ensemble (201) et un second ensemble (202) de composants disposés en parallèle l'un de l'autre, chaque ensemble comportant un détecteur d'enveloppe (214), un limiteur de puissance (212) et un amplificateur faible bruit (221), la chaîne de réception comportant un coupleur amont (203) pour coupler une borne d'entrée (IN) de la chaîne de réception à l'entrée de chacun des premier et second ensembles, et
20 un coupleur aval (205) pour coupler la sortie de chacun des premier et second ensembles à une borne de sortie (OUT) de la chaîne de réception, le détecteur d'enveloppe (214) d'un ensemble étant propre à prélever le signal d'entrée incident sur le limiteur de puissance dudit ensemble de manière à mesurer une puissance dudit signal d'entrée et à générer un signal de commande (S_C) en fonction de ladite puissance, le limiteur de
25 puissance (212) dudit ensemble étant propre à limiter une amplitude du signal d'entrée, le limiteur de puissance dudit ensemble étant piloté par le signal de commande généré par le détecteur d'enveloppe, et l'amplificateur faible bruit dudit ensemble (221) étant propre à amplifier le signal, éventuellement limité par le limiteur, appliqué sur une entrée (I) dudit amplificateur.

30

11.- Module d'émission-réception pour une antenne radar active, caractérisé en ce qu'il comporte une chaîne de réception conforme à l'une quelconque des revendications 1 à 10.

1/3

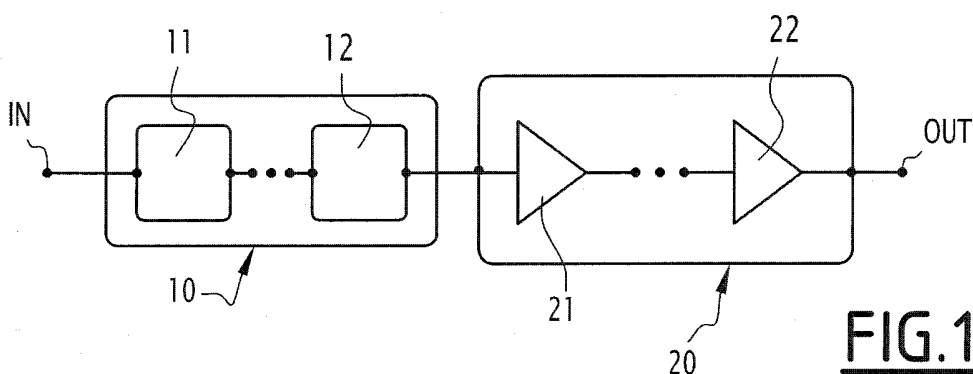


FIG. 1

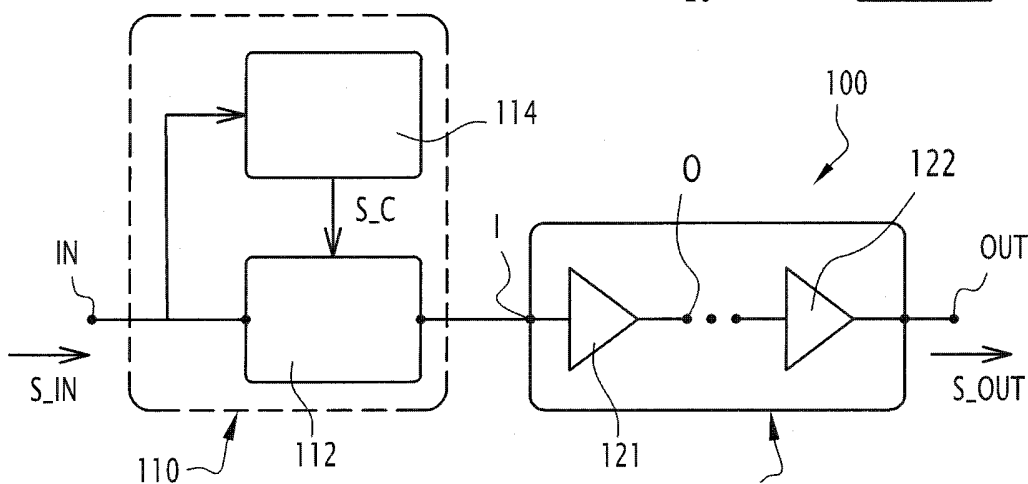


FIG. 2

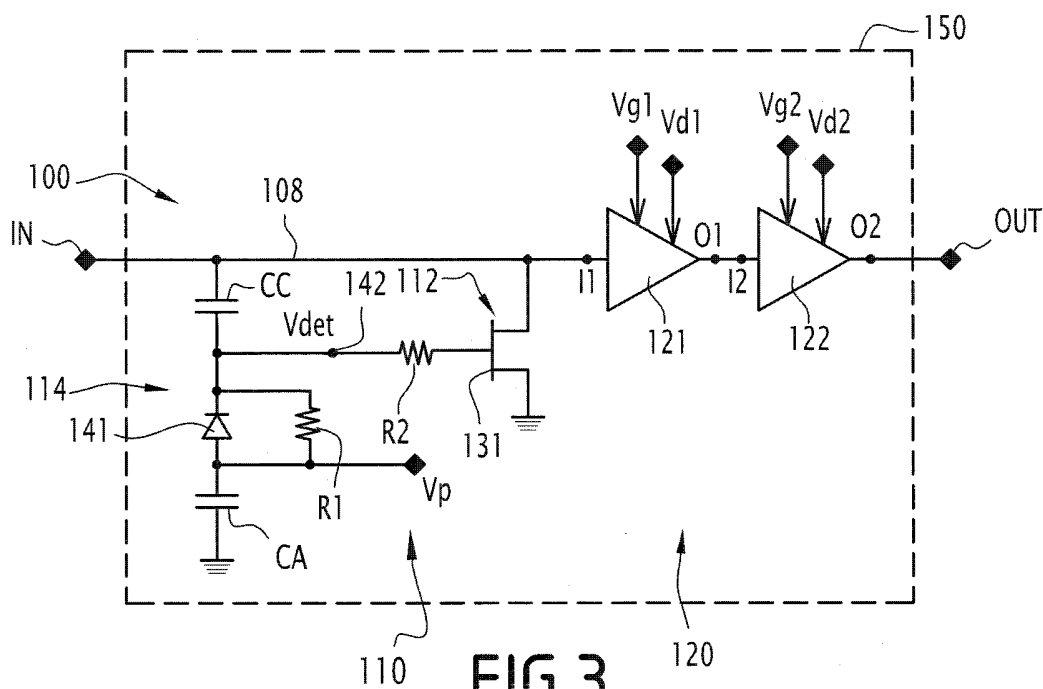
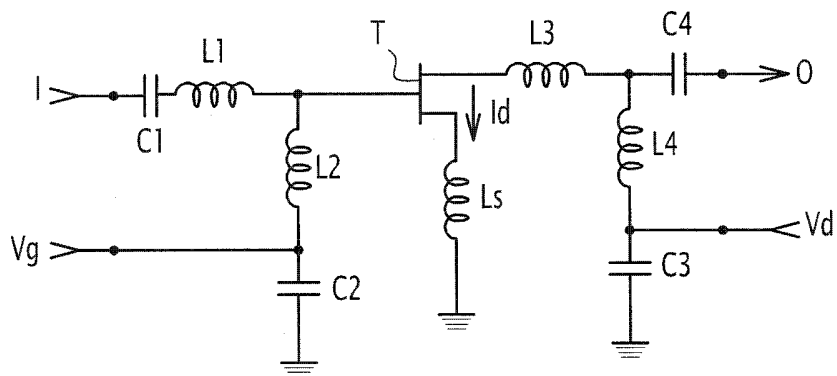
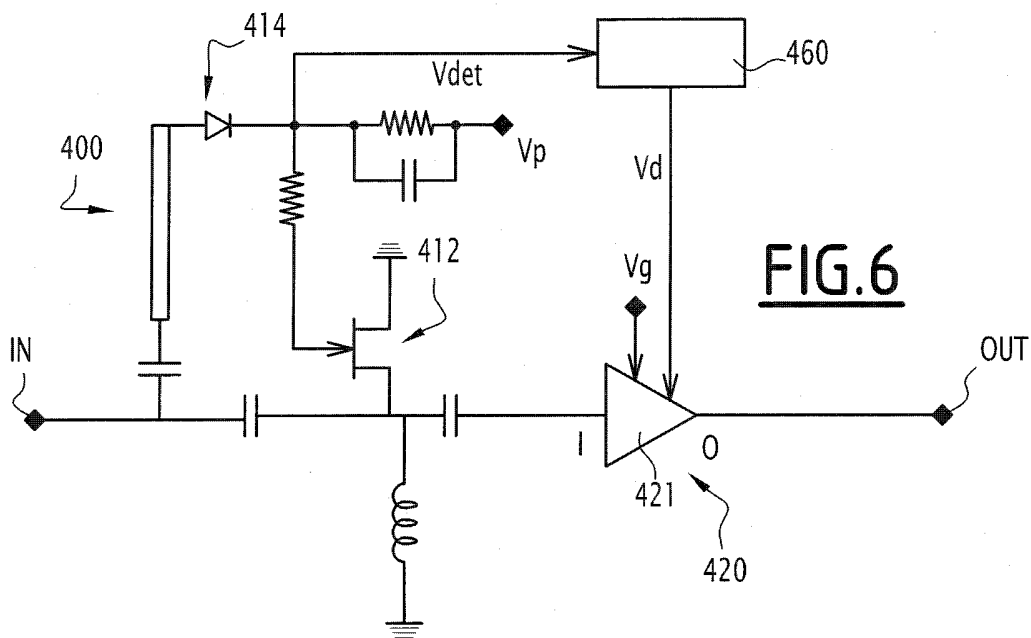
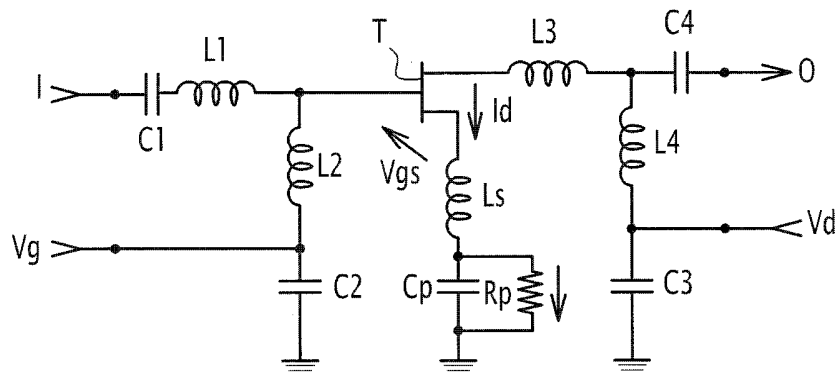


FIG. 3

3/3

**FIG. 7****FIG. 8**

**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 827337
FR 1600409

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, des parties pertinentes		
X A	WO 2015/102166 A1 (SAMSUNG ELECTRONICS CO LTD [KR]) 9 juillet 2015 (2015-07-09) * alinéas [0034], [0098], [0101]; figure 2 *	1-9,11 10	H03H11/12 H04B1/18 H03H11/24
A	EP 1 993 201 A1 (IMEC INTER UNI MICRO ELECTR [BE]; UNIV BRUXELLES [BE]) 19 novembre 2008 (2008-11-19) * alinéa [0052] - alinéa [0055]; figure 11 *	1,2,5,8, 9	
A	CN 102 098 249 B (SUNWAVE COMM CO LTD) 9 octobre 2013 (2013-10-09) * figure 1 *	1,4	
			DOMAINES TECHNIQUES RECHERCHÉS (IPC)
			H03K H04B H03G
		Date d'achèvement de la recherche	Examineur
		7 février 2017	Riccio, Ettore
CATÉGORIE DES DOCUMENTS CITÉS		T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire			

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 1600409 FA 827337**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 07-02-2017

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
WO 2015102166 A1	09-07-2015	KR 20150081666 A US 2016308627 A1 WO 2015102166 A1	15-07-2015 20-10-2016 09-07-2015
EP 1993201 A1	19-11-2008	EP 1993201 A1 EP 2158676 A2 US 2010301946 A1 WO 2008142051 A2	19-11-2008 03-03-2010 02-12-2010 27-11-2008
CN 102098249 B	09-10-2013	AUCUN	