

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 980 705**

51 Int. Cl.:

**H04L 12/40** (2006.01)

**H04J 3/06** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **15.07.2021 PCT/EP2021/069742**

87 Fecha y número de publicación internacional: **10.02.2022 WO22028843**

96 Fecha de presentación y número de la solicitud europea: **15.07.2021 E 21745770 (4)**

97 Fecha y número de publicación de la concesión europea: **20.03.2024 EP 4193573**

54 Título: **Estación de abonado para un sistema de bus serie y procedimiento para la comunicación en un sistema de bus serie**

30 Prioridad:

**05.08.2020 DE 102020209917**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**02.10.2024**

73 Titular/es:

**ROBERT BOSCH GMBH (100.0%)**

**Postfach 30 02 20**

**70442 Stuttgart, DE**

72 Inventor/es:

**HARTWICH, FLORIAN;**

**HORST, CHRISTIAN;**

**BAILER, FRANZ y**

**MUTTER, ARTHUR**

74 Agente/Representante:

**CARVAJAL Y URQUIJO, Isabel**

ES 2 980 705 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Estación de abonado para un sistema de bus serie y procedimiento para la comunicación en un sistema de bus serie

Campo técnico

5 La presente invención se refiere a una estación de abonado para un sistema de bus serie y a un procedimiento para la comunicación en un sistema de bus serie que opera a una alta velocidad de datos y con alta flexibilidad y robustez frente a errores.

Estado de la técnica

10 Los sistemas de bus para la comunicación entre sensores y unidades de control, por ejemplo, en vehículos, deben permitir la transmisión de una gran cantidad de datos, dependiendo del número de funciones de un sistema técnico o de un vehículo. A menudo se requiere que los datos puedan emitirse del emisor al receptor más rápidamente que antes y que también puedan emitirse grandes paquetes de datos en caso necesario.

15 Actualmente se está introduciendo en los vehículos un sistema de bus en el que los datos se emiten como mensajes en la norma ISO11898-1:2015 como especificación de protocolo CAN con CAN FD. Los mensajes se emiten entre los participantes de bus del sistema de bus, tales como sensor, unidad de control, codificador, etc.. Para ello, el mensaje se envía en el bus en un marco en el que el sistema conmuta entre dos fases de comunicación. En la primera fase de comunicación (arbitraje), se negocia cuál de las estaciones de abonado del sistema de bus puede enviar su marco al bus en la siguiente segunda fase de comunicación (fase de datos o transmisión de datos de usuario). CAN FD es utilizado por la mayoría de los fabricantes en la primera etapa con una velocidad de bits de arbitraje de 500kbit/s y una velocidad de bits de datos de 2Mbit/s en el vehículo. Por lo tanto, es necesario alternar entre un modo de funcionamiento lento y un modo de funcionamiento rápido durante la transmisión en el bus.

20 Para permitir velocidades de datos aún mayores en la segunda fase de comunicación, se está desarrollando actualmente un sistema de bus sucesor para CAN FD, que se denomina CAN XL y está siendo estandarizado actualmente por la organización CAN in Automation (CiA). Además del puro transporte de datos a través del bus CAN, CAN XL también soportará otras funciones como la seguridad funcional (Safety), la seguridad de los datos (Security) y la calidad del servicio (QoS = Quality of Service). Se trata de propiedades elementales necesarias en un vehículo de conducción autónoma.

25 Durante la transmisión de datos en un marco a través de un canal (bus CAN) pueden producirse errores. En particular, las influencias externas, especialmente la radiación, pueden corromper un bit. El protocolo de comunicación CAN XL debe reconocer los errores y reaccionar ante ellos.

30 En CAN XL, el error puede tratarse con o sin señalización de error. Para la señalización de error, una estación de abonado que detecta un error envía un marco de error (Error Flag o bandera de error) en el bus para informar a las demás estaciones de abonado de que se ha detectado un error. Sin señalización de error, una estación de abonado que detecta un error no envía un marco de error (Error Flag) al bus. Esto significa que la estación de abonado emisora (nodo emisor) no recibe ninguna respuesta de la estación de abonado receptora (nodo receptor), que no ha podido recibir correctamente el marco. Este tipo de comunicación también se conoce como "fire and forget" ("dispare y olvide"), que también puede describirse como enviar y olvidar.

35 Si no se envía ningún marco de error al bus, la estación de abonado emisora (nodo emisor) envía el marco completo al bus, ya que no hay realimentación sobre el error. Las estaciones de abonado receptoras (nodos receptores) que no pudieron recibir el marco correctamente cambian su dispositivo de transmisión/recepción (Transceiver o transceptor) del modo de funcionamiento rápido (FAST) al modo de funcionamiento lento (SLOW), si el dispositivo de transmisión/recepción no estaba ya en el modo de funcionamiento lento de antemano, y luego intentan reintegrarse en la comunicación en curso en el bus. En consecuencia, estas estaciones de abonado esperan una secuencia de 11 bits recesivos sucesivos, la denominada secuencia de bus inactivo, que solo puede producirse al final de un marco. Las estaciones de abonado que se encienden de nuevo o que vuelven a activarse después de haber pasado a inactivas y que posteriormente desean participar en la comunicación en el bus también esperan esta secuencia.

40 Aquí es importante que todas las estaciones de abonado integradas en la comunicación completen la detección de los 11 bits recesivos al final de un marco prácticamente de forma simultánea. Esta sincronización es necesaria porque todas las estaciones de abonado deben estar listas para enviar o recibir un marco al mismo tiempo en el bit siguiente, es decir, el bit que sigue a los 11 bits recesivos.

50 Para lograr esta sincronización de las estaciones de abonado, en el marco CAN XL existe un flanco de sincronización en un campo DAS, al que deben sincronizarse todos los nodos receptores. La reintegración puede entonces tener lugar sincrónicamente.

55 Sin embargo, es problemático si todos los nodos receptores han visto un error durante la fase de datos. En este caso, ninguno de los nodos receptores envía un bit ACK dominante como confirmación de que el marco ha sido recibido correctamente. Como resultado, el flanco de sincronización en el campo DAS es el último flanco posible para la

sincronización antes de la secuencia de bus inactivo. Se ha demostrado que la sincronización correcta no es posible en todas las circunstancias con el campo DAS en el formato de marco CAN XL actual.

5 La publicación DE 10 2018 221 958 A1 divulga una estación de abonado para un sistema de bus serie y un procedimiento para la comunicación en un sistema de bus serie. La estación de abonado tiene un dispositivo de control de comunicación para controlar una comunicación de la estación de abonado con al menos otra estación de abonado del sistema de bus, en cuyo caso el dispositivo de control de comunicación está configurado para generar la señal de transmisión de acuerdo con un marco en el que se proporcionan un campo para una suma de comprobación de cabecera y un campo para una suma de comprobación de marco.

Divulgación de la invención

10 Por lo tanto, el objetivo de la presente invención es proporcionar una estación de abonado para un sistema de bus serie y un procedimiento para la comunicación en un sistema de bus serie que resuelvan los problemas anteriormente mencionados. En particular debe proporcionarse una estación de abonado para un sistema de bus serie y un procedimiento para la comunicación en un sistema de bus serie, en el que la reintegración de un nodo receptor siempre puede llevarse a cabo correctamente después de un error o después de la conexión durante la comunicación de bus  
15 en curso, con el fin de realizar una alta robustez de error de la comunicación incluso a una alta velocidad de datos y un aumento en la cantidad de datos de usuario por marco.

El objetivo se logra mediante una estación de abonado para un sistema de bus serie con las características de la reivindicación 1. La estación de abonado tiene un dispositivo de control de comunicación para controlar una comunicación de la estación de abonado con al menos otra estación de abonado del sistema de bus, de modo que  
20 para un mensaje que se intercambia entre estaciones de abonado del sistema de bus, el tiempo de bit de una señal transmitida al bus en la primera fase de comunicación puede diferir de un tiempo de bit de una señal transmitida en la segunda fase de comunicación, y un dispositivo de transmisión/recepción para emitir la señal de transmisión a un bus del sistema de bus, en cuyo caso el dispositivo de control de comunicación está configurado para generar la señal de transmisión de acuerdo con un marco e insertar un campo con un flanco en el marco después de la segunda fase de comunicación;  
25 el campo antes del flanco tiene una longitud predeterminada correspondiente a un período de tiempo que es mayor que el período de tiempo de bit de la primera fase de comunicación, y el flanco para la sincronización con la comunicación en el bus se proporciona para un dispositivo de control de comunicación de la al menos otra estación de abonado del sistema de bus, cuyo dispositivo de transmisión/recepción se conmuta a un modo de funcionamiento para emitir y recibir el marco en la primera fase de comunicación antes del período de tiempo predeterminado.  
30

La configuración de la estación de abonado proporciona un campo DAS modificado, que garantiza que todas las estaciones de abonado que se reintegran a la comunicación en el bus puedan sincronizarse en el campo DAS. Esto permite una gestión de errores fiable incluso en caso de errores debidos a la irradiación. También se garantiza la equidad porque todas las estaciones de abonado (nodos) están preparadas para emitir o recibir de nuevo al mismo tiempo. Esto también evita errores posteriores durante la comunicación en el sistema de bus.  
35

Una comunicación robusta con CAN XL solo es posible con la estación de abonado.

De este modo, la estación de abonado en el sistema de bus permite mantener un arbitraje conocido de CAN en una primera fase de comunicación y aun así aumentar considerablemente la velocidad de transmisión en comparación con CAN o CAN FD.

40 El procedimiento llevado a cabo por la estación de abonado también puede utilizarse si también está presente en el sistema de bus al menos una estación de abonado CAN y/o al menos una estación de abonado CAN FD, que emite mensajes según el protocolo CAN y/o el protocolo CAN FD.

En las reivindicaciones dependientes se indican otras configuraciones ventajosas de la estación de abonado.

45 Es posible que la longitud predeterminada del campo tenga al menos tres bits con el tiempo de bit de la primera fase de comunicación.

El flanco puede ser un flanco descendente.

El dispositivo de control de comunicación puede estar configurado para insertar la secuencia de bits con el valor lógico 11 en el campo antes del flanco.

50 El dispositivo de control de comunicación puede estar configurado para insertar el campo como una secuencia de bits con el valor lógico 1101.

Según un ejemplo de realización, el dispositivo de control de comunicación está configurado para señalar al dispositivo emisor/transceptor mediante modulación de anchura de impulsos en la señal de transmisión que el dispositivo emisor/receptor tiene que cambiar su modo de funcionamiento.

5 Es concebible que la estación de abonado también tenga el dispositivo emisor/receptor para emitir la señal de transmisión a un bus del sistema de bus, en cuyo caso el dispositivo emisor/receptor se configura para cambiar su modo de funcionamiento del modo de funcionamiento de la segunda fase de la comunicación al diverso modo de funcionamiento de la primera fase de la comunicación después de que un período de tiempo predeterminado haya transcurrido en el cual el dispositivo emisor/receptor no ha recibido flancos en la señal de transmisión.

Según un ejemplo de realización, el dispositivo de control de comunicación está configurado para insertar un símbolo PWM con el valor lógico 0 como último símbolo en la señal de transmisión antes del inicio del periodo de tiempo predeterminado.

10 Según un ejemplo de realización, el dispositivo de control de comunicación está configurado para insertar un símbolo PWM con el valor lógico 1 como el último símbolo en la señal de transmisión antes del inicio del período de tiempo predeterminado.

15 Según un ejemplo de realización, el dispositivo de control de comunicación está configurado para insertar un símbolo PWM con el valor lógico 0 como el penúltimo símbolo en la señal de transmisión antes del inicio del período de tiempo predeterminado, y para insertar un símbolo PWM en la señal de transmisión como el último símbolo en la señal de transmisión antes del inicio del período de tiempo predeterminado, que tiene el valor lógico 0 aunque no tiene flanco de cierre.

20 El dispositivo de control de comunicación puede estar configurado para comprobar la señal en un terminal en el que el dispositivo emisor/receptor envía una señal de recepción al dispositivo de control de comunicación con respecto a si el dispositivo emisor/receptor ha cambiado su modo de funcionamiento desde el modo de funcionamiento de la segunda fase de comunicación al modo de funcionamiento diferente de la primera fase de comunicación.

Según otro ejemplo de realización, el dispositivo de transmisión/recepción está configurado para emitir el marco completo al bus en el modo de funcionamiento de transmisión y recepción del marco en la primera fase de comunicación.

25 Es posible que el marco formado para el mensaje esté diseñado para ser compatible con CAN FD, en cuyo caso en la primera fase de comunicación se negocia a cuál de las estaciones de abonado del sistema de bus se le da acceso al bus, al menos temporalmente exclusivo y libre de colisiones, en la subsiguiente segunda fase de comunicación.

30 La estación de abonado descrita anteriormente puede formar parte de un sistema de bus que también comprende un bus y al menos dos estaciones de abonado que están conectadas entre sí a través del bus de tal manera que pueden comunicarse entre sí en serie. En este caso, al menos una de las al menos dos estaciones de abonado es una estación de abonado descrita anteriormente.

35 El objetivo antes mencionado también se logra mediante un procedimiento para la comunicación en un sistema de bus serie según la reivindicación 15. El procedimiento se lleva a cabo con una estación de abonado del sistema de bus que tiene un dispositivo de control de comunicación y un dispositivo de transmisión/recepción, en cuyo caso el procedimiento comprende las etapas de controlar, con el dispositivo de control de comunicación, una comunicación de la estación de abonado con al menos otra estación de abonado del sistema de bus, de modo que, para un mensaje intercambiado entre estaciones de abonado del sistema de bus, el tiempo de bit de una señal transmitida al bus en la primera fase de comunicación pueda diferir de un tiempo de bit de una señal transmitida en la segunda fase de comunicación, y emitir, con el dispositivo de transmisión/recepción, la señal de transmisión a un bus del sistema de bus, en cuyo caso el dispositivo de control de la comunicación genera la señal de transmisión de acuerdo con un marco e inserta un campo con un flanco en el marco después de la segunda fase de comunicación, y el campo antes del flanco tiene una longitud predeterminada correspondiente a un período de tiempo que es mayor que el período de tiempo de bit de la primera fase de comunicación, en cuyo caso el flanco para la sincronización con la comunicación en el bus se proporciona para un dispositivo de control de comunicación de la al menos otra estación de abonado del sistema de bus, cuyo dispositivo de transmisión/recepción se conmuta a un modo para emitir y recibir el marco en la primera fase de comunicación antes del periodo de tiempo predeterminado.

45 El procedimiento ofrece las mismas ventajas que las mencionadas anteriormente en relación con la estación de abonado.

50 Otras posibles implementaciones de la invención también incluyen combinaciones de características o formas de realización descritas anteriormente o a continuación con respecto a los ejemplos de realización, que no se mencionan explícitamente. El experto también añadirá aspectos individuales como mejoras o complementos a la respectiva forma básica de la invención.

Dibujos

A continuación, la invención se describe con más detalle con referencia al dibujo adjunto y con referencia a los ejemplos de realización.

55 La Fig. 1 muestra un diagrama de bloques simplificado de un sistema de bus según un primer ejemplo de realización;

La Fig. 2 muestra un diagrama que ilustra la estructura de un mensaje que puede ser enviado por una estación de abonado del sistema de bus según el primer ejemplo de realización;

La Fig. 3 muestra un diagrama de bloques esquemático simplificado de una estación de abonado del sistema de bus según el primer ejemplo de realización;

5 La Fig. 4 muestra una curva temporal de las señales de bus CAN-XL\_H y CAN-XL\_L en la estación de abonado según el primer ejemplo de realización;

La Fig. 5 muestra una curva temporal de una tensión diferencial VDIFF de las señales de bus CAN-XL\_H y CAN-XL\_L en la estación de abonado según el primer ejemplo de realización;

10 Las Fig. 6 a Fig. 8 muestran respectivamente una curva temporal de una señal que se produce cuando se emite un marco en los terminales de la estación de abonado según el primer ejemplo de realización cuando la estación de abonado es el transmisor del mensaje;

La Fig. 9 muestra la curva temporal de la tensión diferencial VDIFF de las señales de bus CAN-XL\_H y CAN-XL\_L, que resulta de las señales de Fig. 6 a Fig. 8;

15 La Fig. 10 muestra la curva temporal de los estados en la conexión de recepción de un nodo de recepción resultante de la tensión diferencial VDIFF de la Fig. 9;

Las Fig. 11 a Fig. 13 muestran respectivamente la curva temporal de una señal que se produce cuando se emite un marco a los terminales de la estación de abonado según un segundo ejemplo de realización cuando la estación de abonado es el transmisor del mensaje;

20 La Fig. 14 muestra la curva temporal de la tensión diferencial VDIFF de las señales de bus CAN-XL\_H y CAN-XL\_L, que resulta de las señales de Fig. 11 a Fig. 13;

La Fig. 15 muestra la curva temporal de los estados en la conexión de recepción de un nodo de recepción resultante de la tensión diferencial VDIFF de la Fig. 14;

25 Las Fig. 16 a Fig. 18 muestran respectivamente la curva temporal de una señal que se produce cuando se emite un marco a los terminales de la estación de abonado según un tercer ejemplo de realización cuando la estación de abonado es el transmisor del mensaje;

La Fig. 19 muestra la curva temporal de la tensión diferencial VDIFF de las señales de bus CAN-XL\_H y CAN-XL\_L resultantes de las señales de Fig. 16 a Fig. 18; y

La Fig. 20 muestra la curva temporal de los estados en la conexión de recepción de un nodo de recepción, que resultan de la tensión diferencial VDIFF de la Fig. 19.

30 En las figuras, elementos idénticos o funcionalmente idénticos se proveen de los mismos signos de referencia, a menos que se indique lo contrario.

#### Descripción de los ejemplos de realización

35 La Fig. 1 muestra un ejemplo de sistema de bus 1, que está configurado principal y fundamentalmente para un sistema de bus CAN, un sistema de bus CAN FD, un sistema de bus CAN XL y/o modificaciones de los mismos, como se describe a continuación. El sistema de bus 1 puede utilizarse en un vehículo, en particular un vehículo de motor, un avión, etc., o en un hospital, etc.

40 En la Fig. 1, el sistema de bus 1 tiene una pluralidad de estaciones de abonado 10, 20, 30, cada una de las cuales está conectada a un bus 40 con un primer núcleo de bus 41 y un segundo núcleo de bus 42. Los núcleos de bus 41, 42 también pueden denominarse CAN\_H y CAN\_L o CAN-XL\_H y CAN-XL\_L y sirven para la transmisión de señales eléctricas tras el acoplamiento de los niveles dominantes o la generación de niveles recesivos u otros niveles para una señal en estado de transmisión. Los mensajes 45, 46 en forma de señales pueden emitirse en serie entre las estaciones de abonado individuales 10, 20, 30 a través del bus 40. Si se produce un error durante la comunicación en el bus 40, como se muestra por la flecha de bloque negra dentada en la Fig. 1, puede enviarse opcionalmente un marco de error 47 (bandera de error). Las estaciones de abonado 10, 20, 30 son, por ejemplo, unidades de control, sensores, dispositivos de visualización, etc. de un vehículo de motor.

45 Tal como se muestra en la Fig. 1, la estación de abonado 10 tiene un dispositivo de control de comunicación 11, un dispositivo de transmisión/recepción 12 y un módulo de tratamiento de errores 15. La estación de abonado 20 tiene un dispositivo de control de comunicación 21, un dispositivo de transmisión/recepción 22 y opcionalmente un módulo de tratamiento de errores 25. La estación de abonado 30 tiene un dispositivo de control de comunicación 31, un dispositivo de transmisión/recepción 32 y un módulo de tratamiento de errores 35. Los dispositivos de transmisión/recepción 12, 22, 32 de las estaciones de abonado 10, 20, 30 están conectados cada uno directamente al bus 40, aunque esto no se ilustre en la Fig. 1.

Los dispositivos de control de comunicación 11, 21, 31 sirven cada uno para controlar una comunicación de la estación de abonado respectiva 10, 20, 30 a través del bus 40 con al menos otra estación de abonado de las estaciones de abonado 10, 20, 30 que están conectadas al bus 40.

5 Los dispositivos de control de comunicación 11, 31 crean y leen los primeros mensajes 45, que son, por ejemplo, mensajes CAN 45 modificados. Aquí, los mensajes CAN 45 modificados se construyen sobre la base de un formato CAN XL, que se describe con más detalle con referencia a la Fig. 2, y en el que se utiliza el módulo de tratamiento de errores 15, 35 respectivo. Los dispositivos de control de la comunicación 11, 31 también pueden estar configurados para proporcionar o recibir un mensaje CAN XL 45 o un mensaje CAN FD 46 hacia o desde el dispositivo de transmisión/recepción 32 según sea necesario. En este caso también se utilizan los respectivos módulos de  
10 tratamiento de errores 15, 35. De este modo, los dispositivos de control de la comunicación 11, 31 crean y leen un primer mensaje 45 o un segundo mensaje 46, en cuyo caso el primer y el segundo mensaje 45, 46 difieren en su estándar de transmisión de datos, a saber, en este caso CAN XL o CAN FD.

El dispositivo de control de comunicación 21 puede diseñarse como un controlador CAN convencional según ISO 11898-1:2015, es decir, como un controlador CAN Clásico tolerante a CAN FD o un controlador CAN FD. Además,  
15 opcionalmente está presente el módulo de tratamiento de errores 25, que tiene la misma función que los módulos de tratamiento de errores 15, 35. El dispositivo de control de la comunicación 21 crea y lee segundos mensajes 46, por ejemplo, mensajes CAN FD 46. Los mensajes CAN FD 46 pueden comprender un número de 0 a 64 bytes de datos, que también se emiten a una velocidad de datos significativamente más rápida que en el caso de una transmisión de mensaje CAN Clásico. En particular, el dispositivo de control de comunicación 21 está configurado como un controlador  
20 CAN FD convencional.

El dispositivo de transmisión/recepción 22 puede diseñarse como un transceptor CAN convencional según ISO 11898-1:2015 o un transceptor CAN FD. Los dispositivos emisores/receptores 12, 32 pueden implementarse para proporcionar o recibir mensajes 45 según el formato CAN XL o mensajes 46 según el formato CAN FD actual hacia o desde el dispositivo de control de comunicación asociado 11, 31 según sea necesario.

25 Las dos estaciones de abonado 10, 30 pueden utilizarse para formar y luego emitir mensajes 45 en el formato CAN XL y para recibir dichos mensajes 45.

La Fig. 2 muestra un marco CAN XL 450 para el mensaje 45, tal como es proporcionado por el dispositivo de control de comunicación 11 para el dispositivo de transmisión/recepción 12 para su transmisión en el bus 40. Aquí, el dispositivo de control de la comunicación 11 crea el marco 450 en el presente ejemplo de realización como compatible con CAN  
30 FD, como también se ilustra en la Fig. 2. Lo mismo se aplica análogamente al dispositivo de control de comunicación 31 y al dispositivo de transmisión/recepción 32 de la estación de abonado 30.

Según la Fig. 2, el marco CAN XL 450 para la comunicación CAN en el bus 40 se divide en diferentes fases de comunicación 451, 452, a saber, una fase de arbitraje 451 y una fase de datos 452. El marco 450 tiene un campo de arbitraje 453, un campo de control 454 con un campo ADS para cambiar entre las fases de comunicación 451, 452,  
35 un campo de datos 455, un campo de suma de comprobación 456 y un campo de fin de marco 457, en el que hay un campo DAS para cambiar entre las fases de comunicación 452, 451. Esto es seguido por un campo de fin de marco EOF.

En la fase de arbitraje 451, un identificador (ID) con, por ejemplo, bits ID28 a ID18 en el campo de arbitraje 453 se utiliza para negociar bit a bit entre las estaciones de abonado 10, 20, 30 en cuanto a qué estación de abonado 10, 20,  
40 30 desea emitir el mensaje 45, 46 con la prioridad más alta y por lo tanto tiene acceso exclusivo al bus 40 del sistema de bus 1 para la próxima vez para la transmisión en la fase de datos 452 subsiguiente. En la fase de arbitraje 451 se utiliza una capa física como en CAN y CAN-FD. La capa física corresponde a la capa de transmisión de bits o capa 1 del conocido modelo OSI (Open Systems Interconnection model).

Un punto importante durante la fase 451 es que se utiliza el conocido procedimiento CSMA/CR, que permite el acceso simultáneo de las estaciones de abonado 10, 20, 30 al bus 40 sin destruir el mensaje 45, 46 de mayor prioridad. Esto hace que sea relativamente fácil añadir más estaciones de abonado 10, 20, 30 al sistema de bus 1, lo cual es muy ventajoso.

El procedimiento CSMA/CR tiene la consecuencia de que deben existir los denominados estados recesivos en el bus 40, que pueden ser sobrescritos por otras estaciones de abonado 10, 20, 30 con estados dominantes en el bus 40. En el estado recesivo, prevalecen las condiciones de alta impedancia en las estaciones de abonado individuales 10, 20,  
50 30, lo que, en combinación con las parásitas del circuito del bus, da lugar a constantes de tiempo más largas. Esto conduce a una limitación de la velocidad de bits máxima de la capa física CAN FD actual a unos 2 megabits por segundo en el uso real en vehículos.

En la fase de datos 452 se emiten los datos de usuario del marco CAN-XL o el mensaje 45 del campo de datos 455 y el campo de suma de comprobación 456, además de parte del campo de control 454. Después sigue el campo DAS que sirve para conmutar la fase de datos 452 de vuelta a la fase de datos 451.  
55

Un transmisor del mensaje 45 no empieza a emitir bits de la fase de datos 452 al bus 40 hasta que la estación de abonado 10 como transmisor ha obtenido el arbitraje y la estación de abonado 10 como transmisor tiene así acceso exclusivo al bus 40 del sistema de bus 1 para la transmisión.

5 En general, en el sistema de bus con CAN XL pueden realizarse las siguientes propiedades divergentes en comparación con CAN o CAN FD:

a) adopción y, en caso necesario, adaptación de propiedades probadas que son responsables de la robustez y facilidad de uso de CAN y CAN FD, en particular estructura de marco con identificador y arbitraje según el procedimiento CSMA/CR,

b) aumento de la velocidad neta de transmisión de datos, en particular a unos 10 megabits por segundo

10 c) aumento del tamaño de los datos de usuario por marco, en particular a unos 2kbytes o cualquier otro valor.

15 Como se muestra en la Fig. 2, en la fase de arbitraje 451 como primera fase de comunicación, la estación de abonado 10 utiliza parcialmente, en particular hasta el bit FDF (inclusive), un formato conocido de CAN/CAN-FD de acuerdo con ISO11898-1:2015. Por el contrario, a partir del bit FDF en la primera fase de comunicación y en la segunda fase de comunicación, la fase de datos 452, la estación de abonado 10 utiliza un formato CAN XL, que se describe a continuación.

20 En el presente ejemplo de realización, CAN XL y CAN FD son compatibles. Aquí, el bit res conocido de CAN FD, que se denomina a continuación bit XLF, se utiliza para cambiar del formato CAN FD al formato CAN XL. Por tanto, los formatos de marco de CAN FD y CAN XL son iguales hasta el bit res o el bit XLF. Un receptor solo reconoce en qué formato se envía el marco 450 en el bit res. Una estación de abonado CAN XL, en este caso las estaciones de abonado 10, 30, también soporta CAN FD.

Como alternativa al marco 450 mostrado en la Fig. 2, en el que se utiliza un identificador ID28 a ID18 con 11 bits, es posible opcionalmente un formato de marco CAN XL ampliado, en el que se utiliza un identificador con 29 bits. Hasta el bit FDF, esto es idéntico al conocido formato de marco extendido CAN FD de ISO11898-1:2015.

25 Según la Fig. 2, el marco 450 desde el bit SOF hasta el bit FDF inclusive es idéntico al formato de marco base CAN FD según ISO11898-1:2015, por lo que aquí no se explica más la estructura conocida. Los bits que se muestran con una línea gruesa en su línea inferior en la Fig. 2 se envían como dominante o "0" en el marco 450. Los bits que se muestran con una línea gruesa en su línea superior en la Fig. 2 se envían como recesivos o "1" en el marco 450. En la fase de datos CAN XL 452, se utilizan niveles simétricos '1' y '0' en lugar de niveles recesivos y dominantes.

30 En general, se utilizan dos reglas de relleno diferentes al generar el marco 450. Hasta antes del bit FDF en el campo de arbitraje 453 se aplica la regla de relleno dinámico de bits de CAN FD, de modo que debe insertarse un bit de relleno inverso después de 5 bits iguales sucesivos. En la fase de datos 452 hasta el campo FCP se aplica una regla de relleno fija, de modo que debe insertarse un bit de relleno fijo después de un número fijo de bits. Alternativamente, en lugar de un solo bit de relleno, se puede insertar un número de 2 o más bits como bits de relleno fijos.

35 En el marco 450, el bit XLF sigue directamente después del bit FDF, que corresponde a la posición del "bit res" en el formato de marco base CAN FD, como se ha mencionado anteriormente. Si el bit XLF se envía como 1, es decir, recesivo, identifica el marco 450 como un marco CAN XL. Para un marco CAN FD, el dispositivo de control de comunicación 11 establece el bit XLF como 0, es decir, dominante.

40 El bit XLF es seguido por un bit resXL en el marco 450, que es un bit dominante para uso futuro. El resXL debe enviarse como 0, es decir, dominante, para el marco 450. Sin embargo, si la estación de abonado 10 recibe un bit resXL como 1, es decir, recesivo, la estación de abonado 10 receptora entra en un estado de excepción de protocolo (Protocol Exception State), por ejemplo, como se ejecuta para un mensaje CAN FD 46 para un res=1. Alternativamente, el bit resXL podría definirse exactamente al revés, es decir, debe enviarse como 1, es decir, recesivo. En este caso, la estación de abonado receptora pasa al estado de excepción de protocolo si el bit resXL es dominante.

45 El bit resXL es seguido en el marco 450 por una secuencia ADS (Arbitration Data Switch o conmutación de datos de arbitraje) en la que se codifica una secuencia de bits predeterminada. Esta secuencia de bits permite un cambio sencillo y seguro de la velocidad de bits de la fase de arbitraje 451 (velocidad de bits de arbitraje) a la velocidad de bits de la fase de datos 452 (velocidad de bits de datos). Por ejemplo, la secuencia de bits de la secuencia ADS consta de un bit AL1, que se envía como un 1 lógico, al menos en la última parte. El bit AL1 es el último bit de la fase de arbitraje 451. Dentro del bit AL1, la capa física en el dispositivo de transmisión/recepción 12, 22, 32 se conmuta. Esto significa que el modo de funcionamiento del dispositivo emisor/receptor 12, 32 también se conmuta durante la secuencia ADS. Los siguientes bits DH1, DH2 y DL1 ya se emiten a la velocidad de bits de datos. Por lo tanto, los bits DH1, DH2 y DL1 son bits temporalmente cortos de la fase de datos 452 en CAN XL. El campo ADS se utiliza para la transición de la primera fase de comunicación 451 a la segunda fase de comunicación 452.

55 La secuencia ADS va seguida de un campo SDT en el marco 450, que caracteriza el contenido del campo de datos 455. El contenido del campo SDT indica qué tipo de información está contenida en el campo de datos 455. Por ejemplo,

## ES 2 980 705 T3

el campo SDT indica si el campo de datos 455 contiene un marco "Protocolo Internet" (IP), un marco Ethernet en túnel u otra información.

5 El campo SDT es seguido por un campo SEC, que indica si el marco 450 está asegurado con el protocolo de seguridad CAN o no. El campo SEC tiene una anchura de 1 bit y, al igual que el campo SDT, tiene la función de indicar qué tipo de información contiene el campo de datos 455.

10 El campo SEC es seguido por un campo DLC en el que se inserta el código de longitud de datos (DLC= Data Length Code), que especifica el número de bytes de datos en el campo de datos 455 del marco 450. El código de longitud de datos (DLC) puede asumir cualquier valor desde 1 hasta el número máximo de bytes del campo de datos 455 o longitud del campo de datos. En particular, si la longitud máxima del campo de datos es de 2048 bits, el código de longitud de datos (DLC) requiere un número de 11 bits bajo los supuestos de que DLC = 0 significa una longitud de campo de datos con un número de 1 byte y DLC = 2047 significa una longitud de campo de datos con un número de 2048 bytes de longitud de campo de datos. Alternativamente, podría permitirse un campo de datos 455 de longitud 0, como es el caso de CAN, por ejemplo. En este caso, DLC = 0 codificaría la longitud del campo de datos con el número de 0 bytes, por ejemplo. La longitud máxima codificable del campo de datos es entonces  $(2^{11})-1 = 2047$  con, por ejemplo, 11 bits.

15 El campo DLC es seguido por un campo contador de bits SBC (stuff bit count) en el marco 450. En este campo está indicado el número de stuff bits dinámicos que fueron enviados en el campo de arbitraje 453. Un nodo receptor utiliza la información del campo contador de bits SBC para comprobar si el nodo receptor ha recibido el número correcto de bits stuff dinámicos.

20 El campo de contador de bits SBC es seguido por una suma de comprobación de preámbulo de PCRC, también llamada prefacio CRC. La suma de comprobación de preámbulo PCRC es una suma de comprobación para asegurar el formato de marco del marco 450, es decir, todos los bits variables desde el inicio del marco 450 con el bit SOF hasta el inicio de la suma de comprobación del preámbulo PCRC, incluyendo todos los bits de relleno dinámicos y opcionalmente los fijos hasta el inicio de la suma de comprobación del preámbulo PCRC. La longitud de la suma de comprobación del preámbulo PCRC y, por lo tanto, del polinomio de suma de comprobación según la comprobación de redundancia cíclica (CRC) debe seleccionarse de acuerdo con la distancia de Hamming deseada.

25 La suma de comprobación del preámbulo PCRC va seguida de un campo VCID (Virtual CAN Bus ID) en el marco 450. El campo VCID tiene una longitud de 1 byte. El campo VCID contiene el número de un bus CAN virtual.

El campo VCID es seguido por un campo AF (Acceptance Field) en el marco 450. El campo AF tiene una longitud de 32 bits. El campo AF contiene una dirección u otro valor para el filtrado de aceptación.

30 El campo AF es seguido por el campo de datos 455 (Data Field) en el marco 450. El campo de datos 455 consiste en P bytes B, donde P está codificado en el campo DLC como se ha descrito anteriormente. P es un número natural mayor o igual a 1.

35 El campo de datos 455 es seguido en el marco 450 por el campo de suma de comprobación 456 con una suma de comprobación de marco FCRC y un campo FCP. La suma de comprobación de marco FCRC consiste en los bits de la suma de comprobación de marco FCRC. La longitud de la suma de comprobación de marco FCRC y, por tanto, del polinomio CRC debe seleccionarse en función de la distancia de Hamming deseada. La suma de control de marco FCRC asegura todo el marco 450. Alternativamente, solo el campo de datos 455 puede ser opcionalmente asegurado con la suma de control de marco FCRC.

40 La suma de comprobación de marco FCRC es seguida por el campo FCP en el marco 450, donde FCP = Frame Check Pattern = Patrón de Comprobación de Marco. El campo FCP consiste en 4 bits, en particular con la secuencia de bits 1100. Un nodo de recepción utiliza el campo FCP para comprobar si el nodo de recepción está sincronizado en bits con el flujo de datos de transmisión. Además, un nodo de recepción se sincroniza con el flanco descendente del campo FCP.

45 El campo FCP es seguido por el campo de terminación de marco 457. El campo de terminación de marco 457 consiste en dos campos, a saber, el campo DAS y el campo de confirmación o campo ACK con al menos un bit ACK y el bit ACK-Dlm.

50 El campo DAS contiene la secuencia DAS (Data Arbitration Switch), en la que se codifica una secuencia de bits predeterminada. En la Fig. 2, la secuencia de bits predeterminada tiene los bits DAH, AH1, AL2. Además, se proporciona un bit opcional AH2 al final del campo DAS, que sirve para mantener una distancia con el campo de confirmación (ACK). El campo DAS tiene al menos tres bits. La secuencia de bits DAH, AH1, AL2 permite una conmutación sencilla y segura de la velocidad de bits de datos de la fase de datos 452 a la velocidad de bits de arbitraje de la fase de arbitraje 451. Además, el modo de funcionamiento del dispositivo de transmisión/recepción 12, 32 se conmuta durante el campo DAS, opcionalmente de un modo RÁPIDO a un modo LENTO de funcionamiento. Por ejemplo, la secuencia de bits de la secuencia DAS tiene un bit de arbitraje DAH y un bit de arbitraje AH1, cada uno de los cuales tiene el valor lógico 1. Dentro del bit DAH o del bit AH1, la capa física, es decir, el modo de funcionamiento del dispositivo emisor/receptor 12, 32 pasa de FAST\_TX o FAST\_RX a SLOW. Al bit AH1 le siguen el bit AL2 (0 lógico) y el bit AH2 (1 lógico). Los tres bits DAH, AH1, AL2 tienen la función de asegurar la sincronización de las

estaciones de abonado del sistema de bus al final del marco. También garantizan la sincronización de los nodos receptores que hayan detectado un error durante la recepción.

5 En el campo de fin de marco 457, el campo de confirmación (ACK) sigue la secuencia del campo DAS. Se proporcionan bits en el campo de confirmación para confirmar o no la correcta recepción del marco 450. En el ejemplo de la Fig. 2 se proporciona un bit ACK y un bit ACK dlm. Opcionalmente, también se pueden proporcionar un bit NACK y un bit NACK-dlm. Las estaciones de abonado receptoras 10, 30 envían el bit ACK como dominante si han recibido el marco 450 correctamente. La estación de abonado transmisora envía el bit ACK como recesivo. Por lo tanto, el bit enviado originalmente en el marco 450 en el bus 40 puede ser sobrescrito por las estaciones de abonado receptoras 10, 30. El bit ACK dlm se envía como bit recesivo, lo que sirve para separarlo de otros campos. El bit NACK y el bit NACK-dlm sirven para que una estación de abonado receptora pueda señalar una recepción incorrecta del marco 450 en el bus 40. La función de los bits es como la del bit ACK y del bit ACK-dlm.

15 El campo de terminación de marco 457 va seguido de un campo de fin (EOF = End of Frame) en el marco 450. La secuencia de bits del campo final (EOF) sirve para caracterizar el final del marco 450. El campo final (EOF) garantiza que al final del marco 450 se envíe un número de 8 bits recesivos. Se trata de una secuencia de bits que no puede producirse dentro del marco 450. Como resultado, el final del marco 450 puede ser reconocido de forma fiable por las estaciones de abonado 10, 20, 30.

El campo final (EOF) tiene una longitud que varía dependiendo de si se ha visto un bit dominante o un bit recesivo en el bit ACK. Si la estación de abonado emisora ha recibido el bit ACK como dominante, entonces el campo final (EOF) tiene un número de 7 bits recesivos. En caso contrario, el campo final (EOF) tiene solo 5 bits recesivos.

20 El campo de fin (EOF) es seguido por un espacio entre marcos (IFS- Inter Frame Space) en el marco 450, que no se muestra en la Fig. 2. Este espacio entre marcos (IFS) está configurado como para CAN FD de acuerdo con ISO11898-1:2015.

25 La Fig. 3 muestra la estructura básica de la estación de abonado 10 con el dispositivo de control de comunicación 11, el dispositivo de transmisión/recepción 12 y el módulo de gestión de errores 15, que forma parte del dispositivo de control de comunicación 11. La estación de abonado 30 está construida de forma similar a la mostrada en la Fig. 3, pero el módulo de tratamiento de errores 35, tal como se muestra en la Fig. 1, está dispuesto separadamente del dispositivo de control de la comunicación 31 y del dispositivo emisor/receptor 32. Por lo tanto, la estación de abonado 30 no se describe por separado.

30 De acuerdo con la Fig. 3, la estación de abonado 10 tiene, además del dispositivo de control de comunicación 11 y del dispositivo de emisión/recepción 12, un microcontrolador 13, al que está asignado el dispositivo de control de comunicación 11, y un ASIC de sistema 16 (ASIC = circuito integrado de aplicación específica), que puede ser alternativamente un chip base de sistema (SBC), en el que se combinan varias funciones necesarias para un módulo electrónico de la estación de abonado 10. Además del dispositivo de transmisión/recepción 12, en el ASIC de sistema 16 está integrado un dispositivo de suministro de energía 17, que suministra energía eléctrica al dispositivo de transmisión/recepción 12. El dispositivo de suministro de energía 17 suministra normalmente una tensión CAN\_Supply de 5 V. No obstante, en función de las necesidades, el dispositivo de suministro de energía 17 puede suministrar una tensión con un valor diferente. Adicional o alternativamente, el dispositivo de suministro de energía 17 puede diseñarse como una fuente de corriente.

40 El módulo de tratamiento de errores 15 tiene un bloque de inserción 151 que inserta un campo DAS predeterminado 1511 en el marco 450, y un bloque de señalización 152. Los bloques 151, 152 se describen con más detalle a continuación.

45 El dispositivo de transmisión/recepción 12 también tiene un módulo transmisor 121 y un módulo receptor 122. Aunque siempre se hace referencia al dispositivo de transmisión/recepción 12 a continuación, es posible alternativamente proporcionar el módulo receptor 122 en un dispositivo separado externo al módulo transmisor 121. El módulo transmisor 121 y el módulo receptor 122 pueden construirse como en un dispositivo de transmisión/recepción 22 convencional. En particular, el módulo transmisor 121 puede comprender al menos un amplificador operacional y/o un transistor. En particular, el módulo receptor 122 puede comprender al menos un amplificador operacional y/o un transistor.

50 El dispositivo de transmisión/recepción 12 está conectado al bus 40, más concretamente a su primer núcleo de bus 41 para CAN\_H o CAN-XL\_H y a su segundo núcleo de bus 42 para CAN\_L o CAN-XL\_L. El suministro de tensión para el dispositivo de suministro de energía 17 para suministrar energía eléctrica a los primeros y segundos núcleos de bus 41, 42, en particular la tensión de alimentación CAN, se realiza a través de al menos una conexión 43. La conexión a tierra o CAN\_GND se realiza a través de una conexión 44. Los núcleos de bus primero y segundo 41, 42 se terminan con una resistencia de terminación 49.

55 Los primeros y segundos núcleos de bus 41, 42 están conectados en el dispositivo de transmisión/recepción 12 no solo al módulo transmisor 121, que también se denomina transmisor, sino también al módulo receptor 122, que también se denomina receptor, aunque la conexión no se muestra en la Fig. 3 para simplificar.

Durante el funcionamiento del sistema de bus 1, el módulo transmisor 121 convierte una señal de transmisión TXD o TxD del dispositivo de control de comunicación 11 en las señales correspondientes CAN-XL\_H y CAN-XL\_L para los núcleos de bus 41, 42 y emite estas señales CAN-XL\_H y CAN-XL\_L al bus 40 en las conexiones para CAN\_H y CAN\_L.

5 El módulo receptor 122 forma una señal de recepción RXD o RxD a partir de las señales CAN-XL\_H y CAN-XL\_L recibidas del bus 40 según la Fig. 4 y la emite al dispositivo de control de comunicación 11, como se muestra en la Fig. 3. Con la excepción de un estado inactivo o de espera (idle o standby), el dispositivo de transmisión/recepción 12 con el módulo receptor 122 siempre escucha una transmisión de datos o mensajes 45, 46 en el bus 40 durante el funcionamiento normal, independientemente de si el dispositivo de transmisión/recepción 12 es el transmisor del mensaje 45 o no.

10 De acuerdo con el ejemplo de la Fig. 4, las señales CAN-XL\_H y CAN-XL\_L tienen los niveles de bus dominante y recesivo 401, 402, como se conoce de CAN, al menos en la fase de arbitraje 451. En el bus 40 se forma una señal diferencial VDIFF = CAN-XL\_H - CAN-XL\_L, que se muestra en la Fig. 5 para la fase de arbitraje 451. Los bits individuales de la señal VDIFF con el tiempo de bit  $t_{bt1}$  pueden reconocerse en la fase de arbitraje 451 con un umbral de recepción  $T_a$  de 0,7 V, por ejemplo. En la fase de datos 452, los bits de las señales CAN-XL\_H y CAN-XL\_L se emiten más rápidamente, es decir, con un tiempo de bit  $t_{bt2}$  más corto, que en la fase de arbitraje 451. Esto se describe con más detalle con referencia a las Fig. 6 a Fig. 10. Por lo tanto, las señales CAN-XL\_H y CAN-XL\_L en la fase de datos 452 difieren de las señales convencionales CAN\_H y CAN\_L al menos en su velocidad de bits más rápida.

20 La secuencia de los estados 401, 402 para las señales CAN-XL\_H, CAN-XL\_L de la Fig. 4 y la curva resultante de la tensión VDIFF de la Fig. 5 solo sirven para ilustrar la función de la estación de abonado 10. La secuencia de los estados de datos para los estados de bus 401, 402 puede seleccionarse según se desee.

25 En otras palabras, cuando el módulo transmisor 121 se conmuta a un primer modo operativo B\_451 (SLOW), genera un primer estado de datos como estado de bus 402 con diferentes niveles de bus para dos núcleos de bus 41, 42 del conducto de bus y un segundo estado de datos como estado de bus 401 con el mismo nivel de bus para los dos núcleos de bus 41, 42 del conducto del bus 40, según la Fig. 4.

30 Además, el módulo transmisor 121 emite al bus 40 los bits con una mayor velocidad de bits para las curvas temporales de las señales CAN-XL\_H, CAN-XL\_L en un segundo modo de funcionamiento B\_452\_TX (FAST\_TX), que comprende la fase de datos 452. Las señales CAN-XL\_H y CAN-XL\_L también pueden generarse en la fase de datos 452 con una capa física diferente que con CAN FD. Esto permite aumentar aún más la velocidad binaria en la fase de datos 452 que con CAN FD. Una estación de abonado que no es transmisora del marco 450 en la fase de datos 452 establece un tercer modo operativo B\_452\_RX (FAST\_RX) en su dispositivo de transmisión/recepción.

35 Para señalar la conmutación del modo de funcionamiento B\_451 al modo de funcionamiento B\_452\_TX (FAST\_TX) o al modo de funcionamiento B\_452\_RX (FAST\_RX), el dispositivo de control de comunicación 11 realiza una modulación por ancho de pulsos (PWM) de la señal de transmisión TxD. Para ello, el aparato de control de comunicación 11 utiliza uno o varios símbolos PWM por bit lógico del marco CAN XL 450. Básicamente, un símbolo PWM consta de dos fases, a saber, una fase 0 y una fase 1. Además, un símbolo PWM está limitado por dos flancos idénticos, por ejemplo, dos flancos ascendentes.

40 El módulo de tratamiento de errores 15 de la Fig. 3, en particular su bloque de inserción 151, sirve para insertar el campo DAS 1511 en el marco 450 cuando la estación de abonado 10 actúa como transmisor del marco 450. Además, el módulo de tratamiento de errores 15, en particular su bloque de señalización 152, puede realizar la modulación por anchura de impulsos (PWM), como se describe a continuación para conmutar entre los modos de funcionamiento B\_452\_TX (FAST\_TX), B\_451 (SLOW).

45 La Fig. 6 muestra la señal de transmisión digital resultante TxD en la zona al final de la fase de datos 452 de un marco 450 a lo largo del tiempo  $t$ . El campo DAS 1511 se inserta en el marco 450 después de los bits FCP3 a FCP0. La señal de transmisión TxD se envía en serie desde el dispositivo de control de comunicación 11 como transmisor del marco 450 al dispositivo de transmisión/recepción 12, como se describe más exactamente a continuación. Hasta el bit DAH, los bits del marco 450 tienen una duración de bit  $t_{bt2}$ . A partir del bit DAH, los bits del marco 450 tienen una duración de bit  $t_{bt1}$ . En el ejemplo de la Fig. 6, la duración de bit  $t_{bt2}$  es más corta que la duración de bit  $t_{bt1}$ .

50 La Fig. 7 muestra los estados resultantes de la señal de transmisión TxD a lo largo del tiempo  $t$ , que se producen en serie en la conexión TXD entre el dispositivo de control de comunicación 11 y el dispositivo de transmisión/recepción 12. Para ello, el dispositivo de control de la comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, realiza la modulación por anchura de impulsos (PWM) de la señal de transmisión TxD de la Fig. 6 en la fase de datos 452. En el ejemplo de la Fig. 7, la fase 0 de un símbolo PWM SB\_D0 es más larga que la fase 1, que corresponde a un bit con valor lógico 0 en la señal de transmisión TxD. Por el contrario, con un símbolo PWM SB\_D1, la fase 1 es más larga que la fase 0, que corresponde a un bit con valor lógico 1. Por supuesto, los símbolos PWM SB\_D0, SB\_D1 pueden definirse de forma diferente, en particular exactamente al revés, como se ha descrito anteriormente. Después de la fase de datos 452, finaliza la modulación de anchura de impulsos

(PWM) de la señal de transmisión TxD, como se muestra en la Fig. 6. En la fase de arbitraje 451 no hay modulación de anchura de impulsos (PWM) de la señal de transmisión TxD. La conmutación del modo de funcionamiento B\_452\_TX (FAST\_TX) o del modo de funcionamiento B\_452\_RX (FAST\_RX) FAST\_RX al modo de funcionamiento B\_451 (SLOW) se señaliza mediante la desconexión de la codificación PWM y, por tanto, mediante la ausencia de muchos flancos.

Al final de la fase de arbitraje 451, el dispositivo de transmisión/recepción 12 reconoce, debido a la alta frecuencia de los flancos de la señal de transmisión TxD, que el dispositivo de transmisión/recepción 12 debe cambiar del modo de funcionamiento B\_451 de la fase de arbitraje a uno de los modos de funcionamiento rápidos B\_452\_TX (FAST\_TX), B\_452\_RX (FAST\_RX) o también debe permanecer allí. En el valor del primer símbolo PWM o de los primeros símbolos M el dispositivo de emisión/recepción 12 reconoce si debe cambiar al modo de funcionamiento B\_452\_TX (FAST\_TX) o al modo de funcionamiento B\_452\_RX (FAST\_RX). M es un número natural mayor o igual que 1.

La Fig. 8 muestra la curva temporal de una señal TxD\_TC, que fue decodificada por el dispositivo de emisión/recepción 12 a partir de los estados en la conexión TXD de la Fig. 7. La Fig. 8 también muestra el estado operativo del dispositivo de emisión/recepción 12. El dispositivo de emisión/recepción 12 cambia su modo operativo B\_452\_TX, en el que el marco 450 tiene bits con la duración de bit  $t_{bt2}$ , en el bit DAH al modo operativo B\_451, en el que el marco 450 tiene bits con la duración de bit  $t_{bt1}$ . Además, los bits del marco 450 pueden enviarse al bus 40 en el modo operativo B\_451 con una capa física diferente que en el modo operativo B\_452\_TX, como se ha descrito anteriormente. El dispositivo de transmisión/recepción 12 puede reconocer, en particular con un elemento RC, una vez transcurrido un periodo de tiempo predeterminado T\_TO (TimeOut), que no han llegado flancos durante el tiempo predeterminado T\_TO. Si el dispositivo de emisión/recepción 12 detecta la expiración del periodo de tiempo predeterminado T\_TO (TimeOut), el dispositivo de emisión/recepción 12 cambia a su modo de funcionamiento B\_451 (SLOW).

De este modo, el dispositivo de emisión/recepción 12 decodifica los estados en la conexión TXD de la Fig. 7 en la señal TxD\_TC según la Fig. 8. Cada uno de los símbolos PWM SB\_D0, SB\_D1 en la conexión TXD solo puede decodificarse al final de los símbolos PWM SB\_D0, SB\_D1. La descodificación en el dispositivo de emisión/recepción 12 inserta así un tiempo de retardo T\_VZ en la señal TxD\_TC que se enviará en serie en el bus 40. La duración del tiempo de retardo T\_VZ es igual al tiempo de duración de una longitud de símbolo de uno de los símbolos PWM SB\_D0, SB\_D1, como se muestra en la Fig. 8.

Después de que el dispositivo de emisión/recepción 12 ha decodificado los estados en la conexión TXD de la Fig. 7 en la señal TxD\_TC dispositivo de emisión/recepción 12 como se muestra en la Fig. 8, el dispositivo de emisión/recepción 12 envía la señal TxD\_TC al bus 40 como la tensión diferencial VDIFF mostrada en la Fig. 9.

La Fig. 10 muestra la curva de la señal en la conexión RXD del dispositivo de emisión/recepción 12 a lo largo del tiempo t. El dispositivo de emisión/recepción 12 emite la señal de recepción RxD como 1 a través de la conexión RXD mientras el dispositivo de emisión/recepción 12 esté en el modo de funcionamiento B\_452\_TX. Este periodo de tiempo en el que el dispositivo de emisión/recepción 12 se encuentra en el modo operativo B\_452\_TX corresponde a un periodo de tiempo T\_S, cuyo final se muestra esquemáticamente en la Fig. 10. En el modo de funcionamiento B\_452\_TX (FAST\_TX), RXD = 1. En el modo de funcionamiento B\_452, el dispositivo de emisión/recepción 12 emite los estados a través de la conexión RXD, que corresponden a los estados de la señal de recepción digital RxD, que el dispositivo de emisión/recepción 12 ha generado a partir de la tensión diferencial VDIFF recibida del bus 40.

Como se muestra en las Fig. 6 a Fig. 10, el módulo de tratamiento de errores 15 de la Fig. 3 está así configurado en el presente ejemplo de realización de tal manera que el campo DAS tiene dos bits (DAH, AH1) con el valor 1 seguido de un bit (AL2) con el valor 0 (dominante).

El bit DAH es un bit de transición en el campo DAS 1151. El bit DAH es transmitido por el nodo transmisor o por el dispositivo de transmisión/recepción 12 al menos en la última parte con un nivel recesivo. El nodo transmisor es una estación de abonado que es el transmisor del marco 450 en la fase de datos actual 452 y, por lo tanto, emite el marco 450 al bus 40. A continuación, se supone que la estación de abonado 10 es el nodo transmisor del marco 450 y la estación de abonado 30 es un nodo receptor.

En la estación de abonado 10 como nodo transmisor del marco 450, el dispositivo de control de comunicación 11 señala con el inicio del bit DAH que el dispositivo de emisión/recepción 12 debe cambiar su modo de funcionamiento del modo de funcionamiento B\_452\_TX (FAST\_TX) a B\_451 (SLOW). El inicio del bit DAH corresponde, por ejemplo, hasta el 50% del bit DAH. Sobre la base de esta señalización en el bit DAH, el dispositivo de emisión/recepción 12 cambia su modo de funcionamiento del modo de funcionamiento B\_452\_TX (FAST\_TX) a B\_451 (SLOW) una vez transcurrido el tiempo predeterminado T\_TO, como se muestra en las Fig. 7 y Fig. 8. Durante el periodo de tiempo T\_TO, el nivel de bus según la Fig. 9, es decir, el valor de VDIFF, no es recesivo de forma fiable.

Según la Fig. 6 y la Fig. 7, la estación de abonado 10 como nodo transmisor, más precisamente el dispositivo de transmisión/recepción 12, emite el bit DAH para el marco 450 en la última parte con un nivel recesivo. La última parte también corresponde al 50%, por ejemplo. La estación de abonado 10 emite entonces el bit AH1 completamente con nivel recesivo. A continuación, la estación de abonado 10 envía el bit AL2 completamente con nivel dominante. De este modo se forma un estado de bus recesivo en el bus 40 durante un periodo de tiempo predeterminado T\_RB. En

el ejemplo de la Fig. 6 a la Fig. 9, el periodo de tiempo predeterminado T<sub>RB</sub> corresponde a un número de 1,5 bits con la duración de bit t<sub>bt1</sub>.

Así, de acuerdo con la Fig. 6 a la Fig. 10, el bit FCP0 es el último bit que se emite al dispositivo de emisión/recepción 12 en forma codificada utilizando el símbolo PWM. Durante el bit DAH, el dispositivo de control de comunicación 11, en particular el módulo de tratamiento de errores 15, emite la señal TxD como 1. Debido a que el bit FCP0 tiene un 0 lógico como valor, éste es conducido por el dispositivo 12 como una tensión diferencial con el valor +1 V en el bus 40. Después del periodo de tiempo T<sub>TO</sub> (TimeOut) de, por ejemplo, 500ns u otro valor, el dispositivo de emisión/recepción 12 reconoce que no se producen flancos en la conexión TXD. Por lo tanto, el dispositivo de emisión/recepción 12 cambia su modo de funcionamiento al modo de funcionamiento B<sub>451</sub> (SLOW), tal como se muestra en la Fig. 8. Dado que en la señal TxD hay un 1, el dispositivo de emisión/recepción 12 conduce ahora un nivel recesivo al bus 40. El bit AH1 subsiguiente también se conduce al bus 40 a un nivel recesivo. El nodo de transmisión genera así un nivel recesivo con la duración T<sub>RB</sub> inmediatamente antes del bit AL2, que es significativamente más largo que un tiempo de bit de arbitraje t<sub>bt1</sub>.

Como resultado, el campo DAS contiene una secuencia de bits 110 que proporciona un flanco de sincronización seguro antes de cambiar de la fase de datos 452 a la fase de arbitraje 451. Esto puede asegurar que cada nodo receptor, es decir, una estación de abonado que no es el transmisor del marco 450 en la fase de datos actual 452 y por lo tanto es solo el receptor del marco 450, ha visto un nivel recesivo para la duración t<sub>bt1</sub> de al menos un bit de arbitraje inmediatamente antes del flanco descendente del bit AL2 (dominante) en el campo DAS. Esto sigue siendo válido, aunque los bits lleguen acortados al receptor, lo que puede ocurrir por efecto de la asimetría de bits. La asimetría de bits está causada por componentes no ideales como los dispositivos de emisión/recepción 12, 22, 32 (transceptores), resistencias de terminación, conductos de derivación, etc.. Esto significa que cada nodo receptor ve al menos un bit recesivo antes del flanco entre AH1 y AL1, que es una condición previa necesaria para la sincronización.

Esto permite la gestión de error en la cual un nodo de recepción no envía un marco de error 47, sino en la cual el nodo de recepción procede como sigue, si el nodo de recepción ha visto un error. Si se ve un error, el nodo receptor, por ejemplo, la estación de abonado 30, conmuta su dispositivo de emisión/recepción 32 al modo de funcionamiento de la fase de arbitraje 451 (modo de funcionamiento SLOW), si el dispositivo de emisión/recepción 32 no estaba de antemano ya en el modo de funcionamiento, y espera la secuencia de bus inactivo consistente en 11 bits recesivos de la fase de arbitraje 451, como se ha descrito anteriormente. El campo DAS con la secuencia de bits 110 proporciona entonces el flanco de sincronización seguro requerido antes del inicio de la secuencia de bus inactivo.

Según una modificación del presente ejemplo de realización, el dispositivo de control de comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, no señala al dispositivo de emisión/recepción 12 que el dispositivo de emisión/recepción 12 debe conmutarse al modo de funcionamiento B<sub>452\_TX</sub> (FAST\_TX). Alternativamente, puede estar presente en la estación de abonado 10 un dispositivo de emisión/recepción, en particular un dispositivo transceptor 22, que no tenga un modo de funcionamiento B<sub>452\_TX</sub> (FAST\_TX) o B<sub>452\_RX</sub> (FAST\_RX) para el dispositivo de control de comunicación 11. Con estas dos alternativas, el nodo transmisor envía el bit DAH como bit recesivo porque es un "1" lógico.

Para esta modificación y su alternativa, también se garantiza que cada nodo receptor ha visto un nivel recesivo en el campo DAS inmediatamente antes del flanco descendente del bit AL2 (dominante) durante al menos la duración t<sub>b1</sub>, que es la duración de un bit de arbitraje.

Las Fig. 11 a Fig. 15 muestran curvas temporales de acuerdo con un segundo ejemplo de realización, que difieren en los siguientes aspectos de las curvas temporales de las Fig. 6 a Fig. 10.

Tal como se muestra en la Fig. 12, al menos un símbolo PWM se envía al principio del bit DAH, que corresponde al valor lógico 1. En el ejemplo de la Fig. 12, se envía el símbolo PWM SB<sub>D1</sub>. Para ello, el dispositivo de control de comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, realiza una modulación de anchura de impulsos (PWM) correspondiente del bit DAH. El dispositivo de control de comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, emite entonces la señal TxD como 1 durante el bit DAH.

Debido a que el símbolo PWM para el 1 lógico se envió en último lugar, la señal TxD<sub>TC</sub> de la Fig. 13 también es 1 lógico al inicio del bit DAH. Por lo tanto, la tensión diferencial VDIFF tiene un valor de -1V durante el periodo de tiempo T<sub>TO</sub> (TimeOut) (Fig. 12) del bit DAH, como se muestra en la Fig. 14.

Después del periodo de tiempo T<sub>TO</sub> (TimeOut) (Fig. 12) de, por ejemplo, 500ns u otro valor, el dispositivo de emisión/recepción 12 reconoce que no se producen flancos en la conexión TXD. Por lo tanto, el dispositivo de emisión/recepción 12 cambia su modo de operación al modo de operación B<sub>451</sub> (SLOW), como se muestra en la Fig. 13. Puesto que hay un 1 presente en la señal TxD, el dispositivo de emisión/recepción 12 conduce ahora un nivel recesivo al bus 40. El bit AH1 subsiguiente también se conduce al bus 40 a un nivel recesivo.

Así, en el presente ejemplo de realización, el nodo de emisión también genera un nivel recesivo inmediatamente antes del bit AL2, que es significativamente más largo que un tiempo de bit de arbitraje t<sub>bt1</sub>.

Por lo demás, el modo de funcionamiento del sistema de bus 1 de los dos ejemplos de realización es el mismo.

Las Figs. 16 a 20 muestran curvas de tiempo de acuerdo con un tercer ejemplo de realización, que difieren en los siguientes aspectos de las curvas de tiempo de las Figs. 6 a 10.

5 Como se muestra en la Fig. 17, el dispositivo de control de comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, emite un símbolo PWM al principio del bit DAH, que corresponde al valor lógico 0 pero no tiene flanco de terminación. En el ejemplo de la Fig. 17, el símbolo PWM SB\_D0 se envía sin el flanco descendente. El dispositivo de control de comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, emite entonces la señal TxD como 0 hasta que el dispositivo de emisión/recepción 12 ha conmutado o cambiado su modo de funcionamiento al modo de funcionamiento B\_451 (SLOW) durante el bit DAH, como se muestra en la Fig. 18.

10 Después del periodo de tiempo T\_TO (TimeOut) (Fig. 17) de, por ejemplo, 500ns u otro valor, el dispositivo de emisión/recepción 12 reconoce que no se producen flancos en la conexión TXD. Por lo tanto, el dispositivo de emisión/recepción 12 cambia su modo de operación al modo de operación B\_451 (SLOW), como se muestra en la Fig. 18. Como la señal en la conexión TXD según la Fig. 17 todavía tiene el valor 0 en este momento, el dispositivo de emisión/recepción 12 conduce un nivel dominante al bus 40. Por lo tanto, la tensión diferencial VDIFF tiene el valor +2V, como se muestra en la Fig. 19.

20 El modo de funcionamiento B\_451 (SLOW) reconoce el dispositivo de control de la comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, basándose en el valor en la conexión RXD, como se muestra en la Fig. 20. En el modo de funcionamiento B\_452\_TX (FAST\_TX), RXD = 1, tal y como se caracteriza por el período de tiempo T\_S en la Fig. 20. En el modo de funcionamiento B\_451 (SLOW), el valor en la conexión RXD es el valor lógico de la tensión diferencial VDIFF en el bus 40, como se muestra en las Fig. 19 y Fig. 20.

25 Tan pronto como el dispositivo de control de comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, reconoce a partir del valor de RXD (RXD=0) que el dispositivo de emisión/recepción 12 está conmutado al modo de funcionamiento B\_451 (SLOW), el dispositivo de control de comunicación 11, por ejemplo, el módulo de tratamiento de errores 15, en particular el bloque de señalización 152, emite la señal TxD según la Fig. 16 a la conexión TXD como se muestra en la Fig. 17 para el resto del bit DAH como 1. El bit AH1 subsiguiente también se conduce al bus 40 a un nivel recesivo.

30 Así, en el presente ejemplo de realización, el nodo de transmisión también genera un nivel recesivo inmediatamente antes del bit AL2, que es significativamente más largo que un tiempo de bit de arbitraje t\_bt1.

Por lo demás, el modo de funcionamiento del sistema de bus 1 es el mismo que el de los otros ejemplos de realización.

35 Los tres ejemplos de realización difieren, entre otras cosas, por la tensión diferencial VDIFF a partir de la cual tiene lugar la transición a la tensión diferencial VDIFF=0 para el nivel recesivo. Existen tres posibilidades en el caso de que se utilice la conmutación del modo de funcionamiento del dispositivo emisor/receptor, ya que además del nivel recesivo de la tensión diferencial VDIFF=0, existen otros tres: VDIFF=+2V para dominante, VDIFF=+1V para 0 lógico en la fase de datos y VDIFF=-1V para 1 lógico en la fase de datos 452.

40 Todas las configuraciones anteriormente descritas de las estaciones de abonado 10, 20, 30, el sistema de bus 1 y el procedimiento implementado en el mismo pueden utilizarse individualmente o en todas las combinaciones posibles. En particular, todas las características de los ejemplos de realización anteriormente descritos y/o sus modificaciones pueden combinarse como se desee. Adicional o alternativamente, las siguientes modificaciones son particularmente concebibles.

45 Incluso si la invención está descrita anteriormente usando el ejemplo del sistema de bus CAN, la invención puede usarse en cualquier red de comunicación y/o procedimiento de comunicación en el que se usan dos fases de comunicación diferentes en las que difieren los estados de bus generados para las diferentes fases de comunicación. En particular, la invención puede utilizarse en desarrollos de otras redes de comunicación serie, tales como Ethernet y/o Ethernet 100 Base-T1, sistemas de bus de campo, etc.

50 En particular, el sistema de bus 1 según los ejemplos de realización puede ser una red de comunicación en la que los datos pueden emitirse en serie a dos velocidades binarias diferentes. Es ventajoso, pero no un requisito obligatorio, que el sistema de bus 1 garantice el acceso exclusivo y sin colisiones de una estación de abonado 10, 20, 30 a un canal común, al menos durante ciertos periodos de tiempo.

55 Por supuesto, el campo DAS puede tener más de los tres bits descritos en los tres ejemplos de realización. El único requisito aquí es que el campo (DAS) antes del flanco tenga una longitud predeterminada con un período de tiempo T\_RB que sea mayor que el período de tiempo de bit t\_bt1 de la fase de arbitraje 451 (primera fase de comunicación). Preferiblemente, el período de tiempo T\_RB es igual o mayor que el período de tiempo de 1,5 bits de la fase de arbitraje 451 como se ha descrito anteriormente.

## ES 2 980 705 T3

El número y la disposición de las estaciones de abonado 10, 20, 30 en el sistema de bus 1 de los ejemplos de realización es arbitrario. En particular, la estación de abonado 20 en el sistema de bus 1 puede omitirse. Es posible que una o más de las estaciones de abonado 10 o 30 estén presentes en el sistema de bus 1. Es concebible que todas las estaciones de abonado del sistema de bus 1 estén configuradas de forma idéntica, es decir, que solo esté presente la estación de abonado 10 o solo la estación de abonado 30.

5

REIVINDICACIONES

1. Estación de abonado (10; 30) para un sistema de bus en serie (1), con  
un dispositivo de control de comunicación (11; 31) para controlar una comunicación de la estación de abonado (10; 20; 30) con al menos otra estación de abonado (10; 20; 30) del sistema de bus (1) y para generar una señal de transmisión (TXD), de manera que para un mensaje (45) que se intercambia entre estaciones de abonado (10; 20; 30) del sistema de bus (1), el tiempo de bit ( $t_{bt1}$ ) de una señal transmitida al bus (40) en una primera fase de comunicación (451) puede diferir de un tiempo de bit ( $t_{bt2}$ ) de una señal transmitida en la segunda fase de comunicación (452),  
en cuyo caso el dispositivo de control de la comunicación (11; 31) está configurado para generar la señal de transmisión (TxD) de acuerdo con un marco (450) y para insertar un campo (DAS) con un flanco en el marco (450) después de la segunda fase de comunicación (452),  
caracterizado porque el campo (DAS) antes del flanco tiene una longitud predeterminada correspondiente a un periodo de tiempo ( $T_{RB}$ ) que es mayor que el periodo de tiempo de un bit ( $t_{bt1}$ ) de la primera fase de comunicación (451),  
y  
en cuyo caso el flanco para la sincronización con la comunicación en el bus (40) se proporciona para un dispositivo de control de comunicación (21; 31; 11) de la al menos otra estación de abonado (10; 20; 30) del sistema de bus (1), cuyo dispositivo de transmisión/recepción (22; 32; 12) se conmuta a un modo de funcionamiento ( $B_{451}$ ) para emitir y recibir el marco (450) en la primera fase de comunicación (451) antes del periodo de tiempo predeterminado ( $T_{RB}$ ).
2. Estación de abonado (10; 30) según la reivindicación 1, en la que la longitud predeterminada del campo (DAS) comprende al menos tres bits con el tiempo de bit ( $t_{bt1}$ ) de la primera fase de comunicación (451).
3. Estación de abonado (10; 30) según la reivindicación 1 o 2, en la que el flanco es un flanco descendente.
4. Estación de abonado (10; 30) según una de las reivindicaciones anteriores, en la que el dispositivo de control de comunicación (11) está configurado para insertar la secuencia de bits con el valor lógico 11 en el campo (DAS) antes del flanco.
5. Estación de abonado (10; 30) según una de las reivindicaciones anteriores, en la que el dispositivo de control de comunicación (11) está configurado para insertar el campo (DAS) como una secuencia de bits con el valor lógico 1101.
6. Estación de abonado (10; 30) según una de las reivindicaciones anteriores, en la que el dispositivo de control de comunicación (11) está configurado para señalizar al dispositivo de emisión/recepción (12; 32) mediante modulación de anchura de impulsos en la señal de transmisión (TXD) que el dispositivo de emisión/recepción (12; 32) tiene que cambiar su modo de funcionamiento.
7. Estación de abonado (10; 30) según una de las reivindicaciones anteriores,  
que comprende además el dispositivo de emisión/recepción (12; 32) para emitir la señal de transmisión (TXD) a un bus (40) del sistema de bus (1),  
en cuyo caso el dispositivo de transmisión/recepción (12; 32) está configurado para cambiar su modo de funcionamiento desde el modo de funcionamiento ( $B_{452\_TX}$ ) de la segunda fase de comunicación (452) al modo de funcionamiento diferente ( $B_{451}$ ) de la primera fase de comunicación (451) una vez transcurrido un periodo de tiempo predeterminado ( $T_{TO}$ ) en el que el dispositivo de transmisión/recepción (12; 32) no ha recibido ningún flanco en la señal de transmisión (TXD).
8. Estación de abonado (10; 30) según la reivindicación 7, en la que el dispositivo de control de comunicación (11; 31) está configurado para insertar un símbolo PWM ( $SB_{D0}$ ) con el valor lógico 0 como último símbolo en la señal de transmisión (TxD, TXD) antes del inicio del periodo de tiempo predeterminado ( $T_{TO}$ ).
9. Estación de abonado (10; 30) según la reivindicación 7, en la que el dispositivo de control de comunicación (11; 31) está configurado para insertar un símbolo PWM ( $SB_{D1}$ ) con el valor lógico 1 como último símbolo en la señal de transmisión (TxD, TXD) antes del inicio del periodo de tiempo predeterminado ( $T_{TO}$ ).
10. Estación de abonado (10; 30) según la reivindicación 7, en la que el dispositivo de control de comunicación (11; 31) está configurado para insertar un símbolo PWM ( $SB_{D0}$ ) con el valor lógico 0 como penúltimo símbolo en la señal de transmisión (TxD, TXD) antes del inicio del periodo de tiempo predeterminado ( $T_{TO}$ ), y para insertar un símbolo PWM ( $SB_{D0}$ ) que tiene el valor lógico 0 como último símbolo en la señal de transmisión (TxD, TXD) antes del inicio del periodo de tiempo predeterminado ( $T_{TO}$ ), pero sin flanco descendente.
11. Estación de abonado (10; 30) según una de las reivindicaciones anteriores, en la que el dispositivo de control de comunicación (11; 31) está configurado para emitir la señal en una conexión (RXD) en la que el dispositivo de transmisión/recepción (12; 32) emite una señal de recepción (RxD) al dispositivo de control de comunicación (11; 31; 31) con respecto a si el dispositivo de emisión/recepción (12; 32) ha cambiado su modo de funcionamiento del modo

## ES 2 980 705 T3

de funcionamiento (B\_452\_TX) de la segunda fase de comunicación (452) al modo de funcionamiento diferente (B\_451) de la primera fase de comunicación (451).

12. Estación de abonado (10; 30) según una de las reivindicaciones 1 a 4,

5 que comprende además el dispositivo de emisión/recepción (22) para emitir la señal de transmisión (TXD) a un bus (40) del sistema de bus (1),

en cuyo caso el dispositivo de transmisión/recepción (22) está configurado para emitir el marco (450) completo al bus (40) en el modo de funcionamiento (B\_452\_TX) para emitir y recibir el marco (450) en la primera fase de comunicación (451).

13. Estación de abonado (10; 30) según una de las reivindicaciones anteriores,

10 en la que el marco (450) formado para el mensaje (45) está construido para ser compatible con CAN FD, y

en la que en la primera fase de comunicación (451) se negocia a cuál de las estaciones de abonado (10, 20, 30) del sistema de bus (1) se le da acceso al bus (40), al menos temporalmente, exclusivo y libre de colisiones, en la subsiguiente segunda fase de comunicación (452).

14. Sistema de bus (1), con

15 un bus (40), y

al menos dos estaciones de abonado (10; 20; 30) que están conectadas entre sí a través del bus (40) de tal manera que pueden comunicarse en serie entre sí y de las cuales al menos una estación de abonado (10; 30) es una estación de abonado (10; 30) según una de las reivindicaciones anteriores.

15. Procedimiento de comunicación en un sistema de bus en serie (1), realizándose el procedimiento con una estación de abonado (10; 30) del sistema de bus (1) que tiene un dispositivo de control de comunicación (11; 31) y un dispositivo de transmisión/recepción (12; 22; 32), comprendiendo el procedimiento las etapas de

25 controlar, con el dispositivo de control de comunicación (11; 31), una comunicación de la estación de abonado (10; 30) con al menos otra estación de abonado (10; 20; 30) del sistema de bus (1), de manera que para un mensaje (45) que se intercambia entre estaciones de abonado (10, 20, 30) del sistema de bus (1), el tiempo de bit ( $t_{bt1}$ ) de una señal enviada en el bus (40) en una primera fase de comunicación (451) puede diferir de un tiempo de bit ( $t_{bt2}$ ) de una señal enviada en la segunda fase de comunicación (452), y

emitir, con el dispositivo de transmisión/recepción (12; 32), la señal de transmisión (TXD) a un bus (40) del sistema de bus (1),

30 en el que el dispositivo de control de la comunicación (11; 31) genera la señal de transmisión (TxD) según un marco (450) e inserta un campo (DAS) con un flanco en el marco (450) después de la segunda fase de comunicación (452)

caracterizado porque el campo (DAS) antes del flanco tiene una longitud predeterminada correspondiente a un periodo de tiempo ( $T_{RB}$ ) que es mayor que el periodo de tiempo de un bit ( $t_{bt1}$ ) de la primera fase de comunicación (451), y

35 en el que el flanco para la sincronización con la comunicación en el bus (40) se proporciona para un dispositivo de control de comunicación (21; 31; 11) de la al menos otra estación de abonado (10; 20; 30) del sistema de bus (1), cuyo dispositivo de transmisión/recepción (22; 32; 12) se conmuta a un modo de funcionamiento (B\_451) para emitir y recibir el marco (450) en la primera fase de comunicación (451) antes del periodo de tiempo predeterminado ( $T_{RB}$ ).

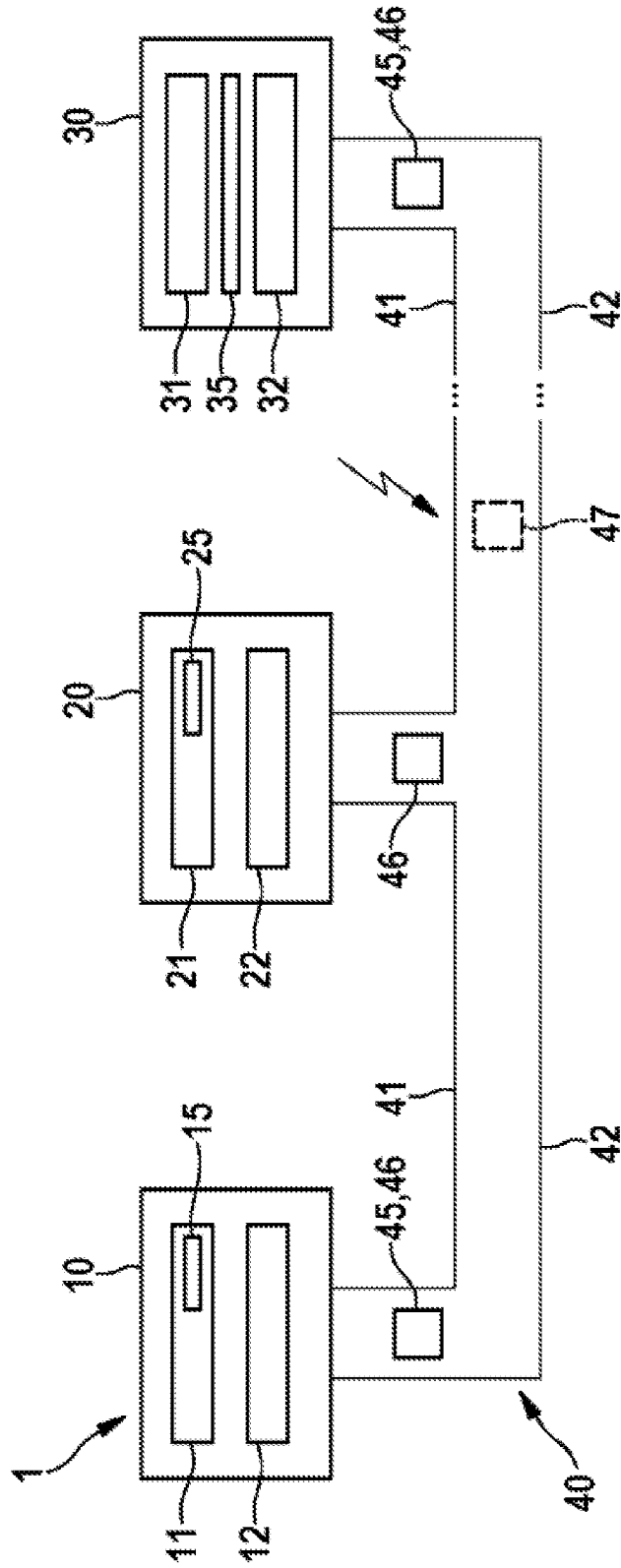


Fig. 1

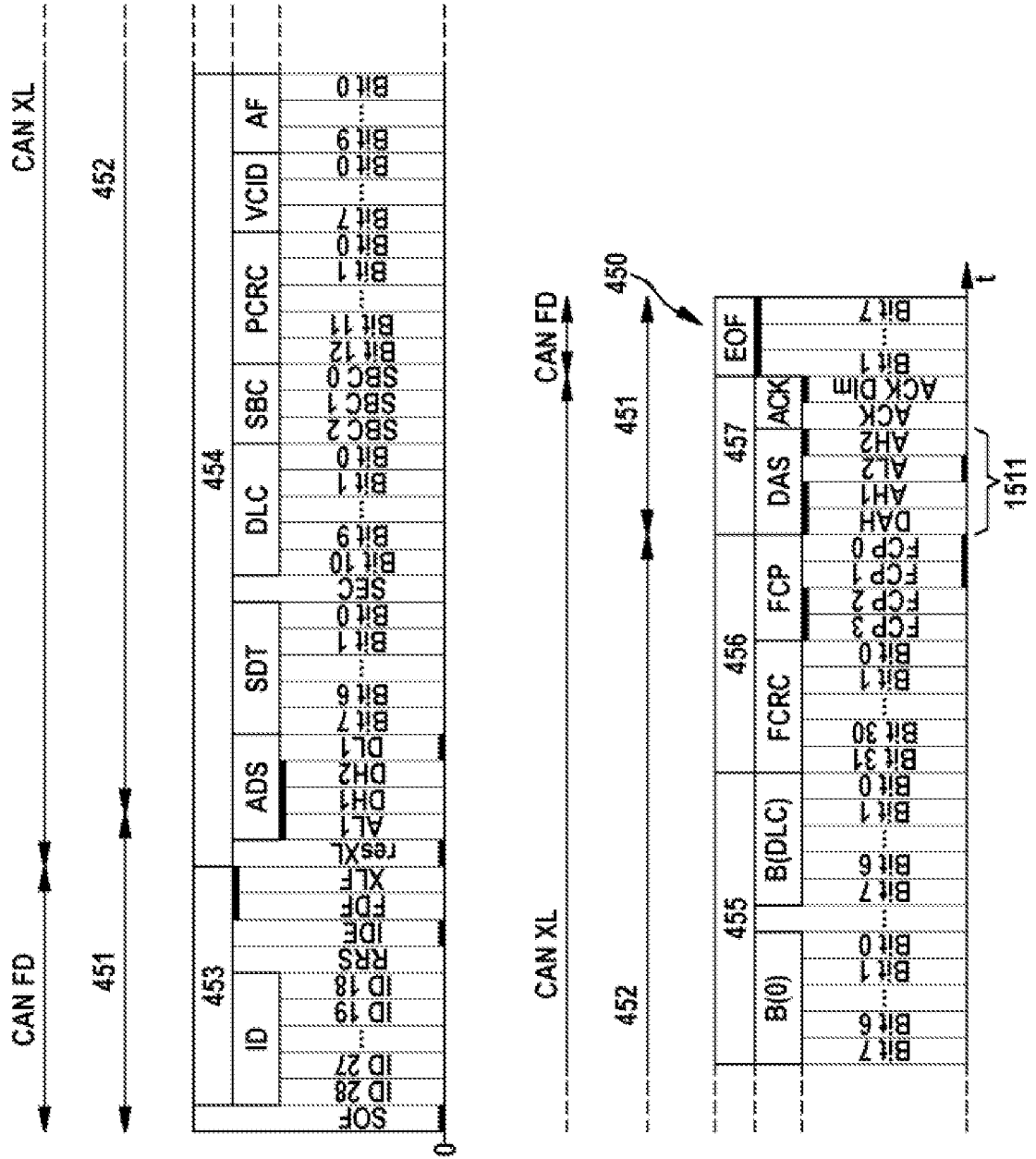


Fig. 2

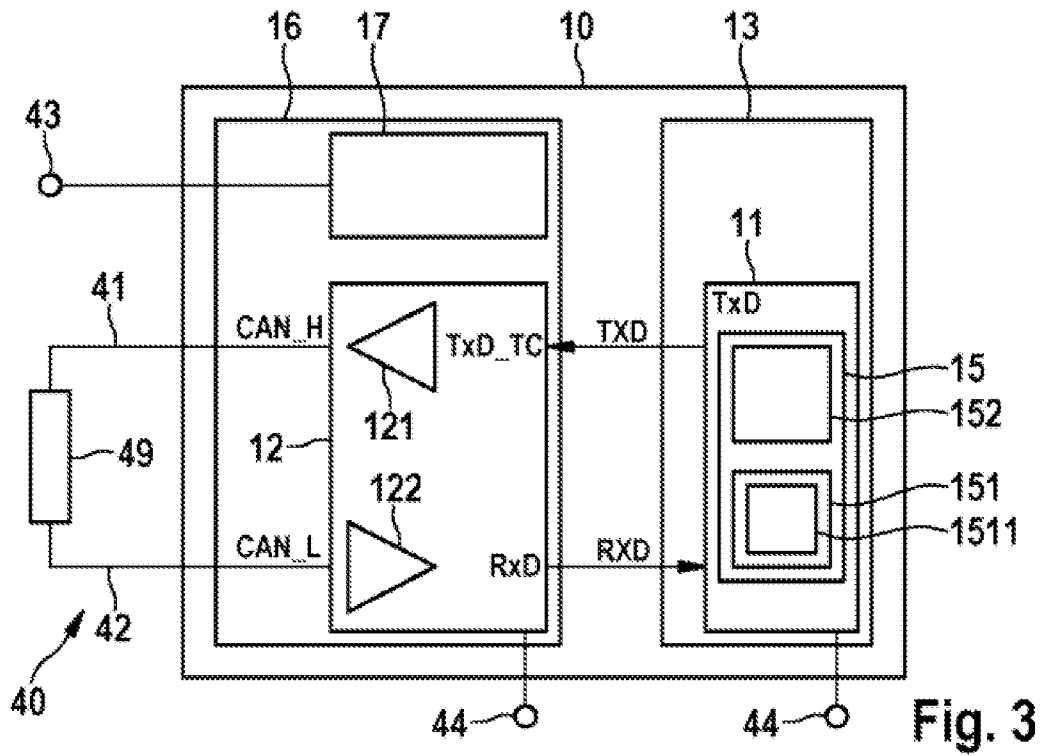


Fig. 3

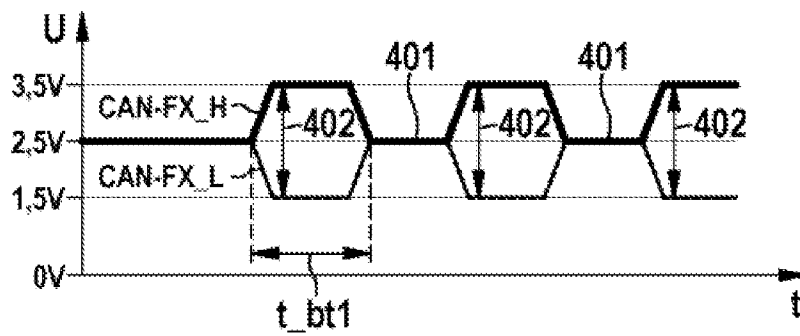


Fig. 4

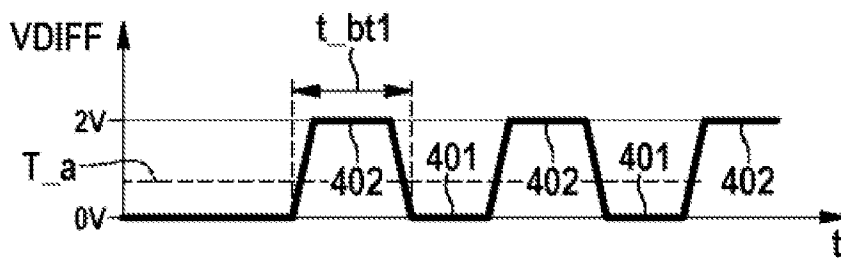


Fig. 5

