

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
18. Oktober 2012 (18.10.2012)



(10) Internationale Veröffentlichungsnummer
WO 2012/140050 A2

(51) Internationale Patentklassifikation:
H01L 33/56 (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2012/056536

(22) Internationales Anmeldedatum:
11. April 2012 (11.04.2012)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
102011016935.0 13. April 2011 (13.04.2011) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme
von US): **OSRAM OPTO SEMICONDUCTORS
GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **ENGL, Karl** [DE/DE];
Rehfeld 25a, 93080 Pentling (DE). **BAISL, Richard**
[DE/DE]; Winkelfeldweg 5, 93053 Regensburg (DE).
SCHLENKER, Tilman [DE/DE]; Jacklberg 17, 93152
Nittendorf (DE). **HÖPPEL, Lutz** [DE/DE]; Lessingstr. 1,
93087 Alteglofsheim (DE). **TAEGER, Sebastian**
[DE/DE]; Rudolf-Schlichtinger-Str. 24, 93055 Regensburg
(DE). **GÄRTNER, Christian** [DE/DE]; Am Karlsfeld 5c,
93073 Neutraubling (DE).

(74) Anwalt: **EPPING HERMANN FISCHER**
PATENTANWALTSGESELLSCHAFT MBH;
Ridlerstr. 55, 80339 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY,
BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM,
ZW.

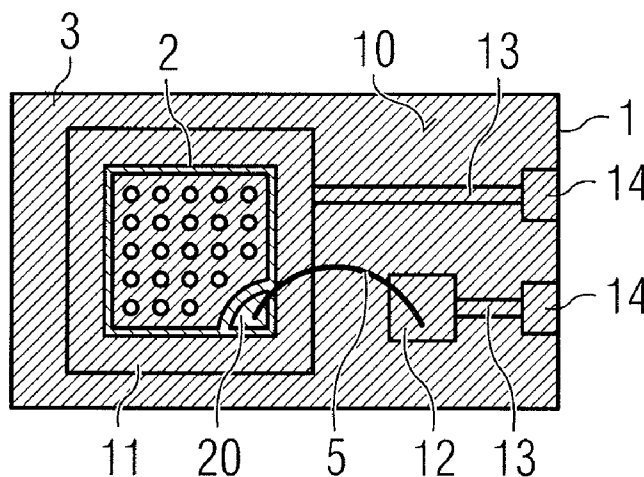
(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ,
TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,
MD, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR PRODUCING A LIGHT-EMITTING SEMICONDUCTOR COMPONENT, AND LIGHT-EMITTING
SEMICONDUCTOR COMPONENT

(54) Bezeichnung : VERFAHREN ZUR HERSTELLUNG EINES LICHT EMITTIERENDEN HALBLEITERBAUELEMENTS
UND LICHT EMITTIERENDES HALBLEITERBAUELEMENT

FIG 1C



(57) Abstract: A method for producing a light-emitting semiconductor component is specified, wherein a light-emitting semiconductor chip (2) is arranged on a mounting area (10) of a carrier (1), wherein the semiconductor chip (2) is electrically connected to electrical contact regions (11, 12) on the mounting area (10), and wherein an encapsulation layer (3) is applied to the semiconductor chip (2) by means of atomic layer deposition, wherein all surfaces of the semiconductor chip (2) which are free after mounting and electrical connection are covered with an encapsulation layer (3). Furthermore, a light-emitting semiconductor component is specified.

(57) Zusammenfassung: Es wird ein Verfahren zur Herstellung eines Licht emittierenden Halbleiterbauelements angegeben, bei dem ein Licht emittierender Halbleiterchip (2) auf einer Montagefläche (10) eines Trägers (1) angeordnet wird, bei dem der Halbleiterchip (2) an elektrische Kontaktbereiche (11, 12) auf der Montagefläche (10) elektrisch angeschlossen wird und bei dem eine Verkapselungsschicht (3) mittels Atomlagenabscheidung auf den Halbleiterchip (2) aufgebracht wird, wobei alle nach der Montage und dem elektrischen Anschluss freien Oberflächen des

Halbleiterchips (2) mit einer Verkapselungsschicht (3) bedeckt werden. Weiterhin wird ein Licht emittierendes Halbleiterbauelement angegeben.



Veröffentlicht:

- *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts (Regel 48 Absatz 2 Buchstabe g)*

Beschreibung

Verfahren zur Herstellung eines Licht emittierenden
Halbleiterbauelements und Licht emittierendes

5 Halbleiterbauelement

Diese Patentanmeldung beansprucht die Priorität der deutschen
Patentanmeldung 10 2011 016 935.0, deren Offenbarungsgehalt
hiermit durch Rückbezug aufgenommen wird.

10

Es werden ein Verfahren zur Herstellung eines Licht
emittierenden Halbleiterbauelements und ein Licht
emittierendes Halbleiterbauelement angegeben.

- 15 Es ist bekannt, Leuchtdiodenchips in Gehäusen oder auf
Trägern zu verbauen, um so genannte LED-Packages (LED: Licht
emittierende Diode) herzustellen. In derartigen Packages sind
die Leuchtdiodenchips jedoch nicht vollständig vor
schädigenden Substanzen wie etwa Feuchtigkeit oder in einer
20 Umgebung mit korrosiven oder anderweitig schädigenden
Substanzen wie etwa H_2S , SO_2 und Chlor geschützt. Dies liegt
unter anderem daran, dass üblicherweise Vergussmaterialien
aus Silikon oder einem anderen Harz verwendet werden, die
eine gewisse, nicht zu verhindernde
25 Feuchtigkeitspermeabilität aufweisen. Leuchtdiodenchips sowie
beispielsweise auch Leiterbahnen im Package müssen deshalb
bei bekannten Packages Mindestanforderungen bezüglich der
Feuchtestabilität und der Stabilität in schädigenden
Umgebungen erfüllen. Diese Anforderungen führen unter anderem
30 dazu, dass Chipdesign und Packages nicht auf maximale
Effizienz optimiert werden können, weil beispielsweise in den
Leuchtdiodenchips Licht absorbierende Feuchtigkeitsbarrieren
eingebaut werden müssen und/oder im Package beispielsweise

hochreflektive, gegenüber Feuchtigkeit oder anderen schädigenden Substanzen empfindliche Leiterrahmenmaterialien nur eingeschränkt oder sogar gar nicht zum Einsatz kommen können.

5

Zumindest eine Aufgabe von gewissen Ausführungsformen ist es, ein Verfahren zur Herstellung eines Licht emittierenden Halbleiterbauelements anzugeben. Zumindest eine weitere Aufgabe von einigen Ausführungsformen ist es, ein Licht

10 emittierendes Halbleiterbauelement anzugeben.

Diese Aufgaben werden durch ein Verfahren und einen Gegenstand mit den Merkmalen der unabhängigen Patentansprüche gelöst. Weitere vorteilhafte Merkmale und Ausführungsformen

15 sind in den abhängigen Ansprüchen gekennzeichnet und gehen weiterhin aus der nachfolgenden Beschreibung und den Zeichnungen hervor.

Gemäß zumindest einer Ausführungsform weist ein Verfahren zur

20 Herstellung eines Licht emittierenden Halbleiterbauelements einen Verfahrensschritt auf, bei dem ein Träger bereitgestellt wird. Der Träger kann ein Kunststoffmaterial und/oder besonders bevorzugt ein Keramikmaterial aufweisen. In einer besonders bevorzugten Ausführungsform ist der Träger

25 als Keramikträger ausgebildet.

Gemäß einer weiteren Ausführungsform weist der Träger eine Montagefläche auf, die dafür vorgesehen ist, dass ein Licht emittierender Halbleiterchip darauf montiert und elektrisch

30 angeschlossen werden kann. Hierzu kann die Montagefläche zumindest einen elektrischen Kontaktbereich oder auch mehrere Kontaktbereiche aufweisen, an die der Licht emittierende Halbleiterchip mittels eines elektrisch leitenden

Verbindungsmaterials angeschlossen werden kann. Die Montagefläche und insbesondere der zumindest eine oder die mehreren elektrischen Kontaktbereiche können dazu vorgesehen sein, dass der Halbleiterchip mittels eines elektrisch
5 leitenden Verbindungsmaterials montiert und/oder angeschlossen werden kann, wie weiter unten ausgeführt ist.

Gemäß einer weiteren Ausführungsform weist der Träger zumindest einen und bevorzugt mehrere elektrische
10 Anschlussbereiche auf, mittels derer das Halbleiterbauelement an eine externe Strom- und/oder Spannungsquelle angeschlossen werden kann. Der zumindest eine oder die mehreren Anschlussbereiche können bevorzugt über zumindest eine oder mehrere elektrisch leitende Verbindungen mit dem zumindest
15 einen oder den mehreren Kontaktbereichen verbunden sein. Die elektrisch leitenden Verbindungen wie weiterhin auch die Kontaktbereiche und die Anschlussbereiche können beispielsweise durch Teile eines Leiterrahmens und/oder durch Leiterbahnen, Teile davon und/oder Kontaktschichten gebildet
20 sein, die auf der Montagefläche oder zumindest teilweise auch im Träger angeordnet sind.

Gemäß einer weiteren Ausführungsform weist der Träger eine reflektierende Schicht, insbesondere eine Spiegelschicht,
25 auf, die auf zumindest einem Teil der Montagefläche angeordnet ist. Beispielsweise kann die Spiegelschicht einen Teil einer Leiterbahn bedecken. Es ist auch möglich, dass zumindest ein Teil einer Leitbahn als Spiegelschicht ausgebildet ist. Weiterhin kann die Spiegelschicht zusätzlich
30 oder alternativ auf einem Teil eines oder mehrerer Kontaktbereiche, auf zumindest einem Kontaktbereich, einen Kontaktbereich umgebend, unter einem auf dem Träger montierten Halbleiterchip, neben einem auf dem Träger

montierten Halbleiterchip oder einer Kombination daraus angeordnet sein. Die Spiegelschicht kann insbesondere auf Bereichen der Montagefläche angeordnet sein, auf die Licht von einem auf der Montagefläche angeordneten Licht

5 emittierenden Halbleiterchip eingestrahlt werden kann. Besonders vorteilhaft kann die Spiegelschicht auf solchen Bereichen angeordnet sein, die das vom Halbleiterchip emittierte Licht zumindest teilweise absorbieren können. Dadurch kann durch die Spiegelschicht eine Erhöhung der

10 Auskoppelleffizienz beziehungsweise der Abstrahlintensität erreicht werden.

Gemäß einer weiteren Ausführungsform weist die Spiegelschicht Silber auf. Beispielsweise kann die Spiegelschicht eine

15 Silberschicht oder eine Silber-haltige Schicht aufweisen oder sein. Darüber hinaus kann die Spiegelschicht beispielsweise zumindest eine transparente dielektrische Schicht, beispielsweise aus Siliziumoxid, aufweisen. Weiterhin kann die Spiegelschicht auch mehrere transparente dielektrische

20 Schichten aufweisen, die einen Bragg-Spiegel bilden. Es ist auch möglich, dass die Spiegelschicht einen Bragg-ähnlichen Aufbau aufweist mit einer Silberschicht, auf der zumindest eine transparente dielektrische Schicht, beispielsweise eine Siliziumoxidschicht, insbesondere eine Siliziumdioxidschicht,

25 aufgebracht ist. Das kann insbesondere bedeuten, dass die Spiegelschicht eine Silberschicht und darüber eine glasartige Beschichtung beispielsweise aus Siliziumdioxid aufweist oder daraus ist.

30 Gemäß einer weiteren Ausführungsform wird zumindest ein Licht emittierender Halbleiterchip bereitgestellt. Der Licht emittierende Halbleiterchip kann insbesondere als Leuchtdiodenchip, kantenemittierender Halbleiterlaser,

vertikalemittierender Halbleiterlaser (VCSEL), als Leuchtdiodenchip-Array, als Laser-Array oder als Mehrzahl oder Kombination daraus ausgebildet sein. Der Halbleiterchip kann dazu eine oder mehrere funktionelle

5 Halbleiterschichtenfolgen beispielsweise ausgewählt aus den Materialgruppen AlGaAs, InGaAlP, AlInGaN oder aus einem II-VI-Verbindungshalbleitersystem oder einem sonstigen Halbleitermaterial aufweisen. Die Halbleiterschichtenfolge kann zumindest einen aktiven, Licht emittierenden Bereich wie

10 etwa einen pn-Übergang, eine Doppelheterostruktur, eine Einfach-Quantentopfstruktur (SQW-Struktur) oder eine Mehrfach-Quantentopfstruktur (MQW-Struktur) aufweisen sowie elektrische Kontaktstrukturen wie etwa Metallschichten, Elektrodenschichten und/oder elektrische Durchführungen

15 aufweisen.

Beispielsweise können Elektrodenschichten auf verschiedenen Seiten des aktiven, Licht emittierenden Bereichs beziehungsweise der Halbleiterschichtenfolge angeordnet sein.

20 Weiterhin kann zumindest eine der elektrischen Kontaktstrukturen auch in Form von Durchkontaktierungen ausgeführt sein, die von einer Seite der Halbleiterschichtenfolge durch den aktiven Licht emittierenden Bereich auf die andere Seite ragen, so dass der

25 Licht emittierende Bereich der Halbleiterschichtenfolge von derselben Seite der Halbleiterschichtenfolge beidseitig angeschlossen werden können.

Weiterhin kann der Licht emittierende Halbleiterchip auch als

30 Dünnschicht-Leuchtdiodenchip ausgeführt sein. Ein Dünnschicht-Leuchtdiodenchip zeichnet sich insbesondere durch folgende charakteristische Merkmale aus:

- an einer zu einem Trägerelement hin gewandten ersten Hauptfläche einer strahlungserzeugenden Epitaxieschichtenfolge ist eine reflektierende Schicht aufgebracht oder ausgebildet, die zumindest einen Teil der in der Epitaxieschichtenfolge erzeugten elektromagnetischen Strahlung in diese zurückreflektiert;
- die Epitaxieschichtenfolge weist eine Dicke im Bereich von 20µm oder weniger, insbesondere im Bereich von 10 µm auf; und
- die Epitaxieschichtenfolge enthält mindestens eine Halbleiterschicht mit zumindest einer Fläche, die eine Durchmischungsstruktur aufweist, die im Idealfall zu einer annähernd ergodischen Verteilung des Lichtes in der epitaktischen Epitaxieschichtenfolge führt, d.h. sie weist ein möglichst ergodisch stochastisches Streuverhalten auf.

Ein Grundprinzip eines Dünnschicht-Leuchtdiodenchips ist beispielsweise in I. Schnitzer et al., Appl. Phys. Lett. 63 (16), 18. Oktober 1993, 2174 - 2176 beschrieben, deren Offenbarungsgehalt insofern hiermit durch Rückbezug aufgenommen wird.

Gemäß einer weiteren Ausführungsform wird zumindest ein Licht emittierender Halbleiterchip auf der Montagefläche des Trägers angeordnet und auf dieser montiert. Die Montage des Halbleiterchips kann beispielsweise mittels Kleben, also mittels eines elektrisch leitenden Klebstoffs, beispielsweise mittels anisotrop elektrisch leitenden Klebstoffs, erfolgen. Alternativ oder zusätzlich kann die Montage des Halbleiterchips auch mittels eines Lotes erfolgen. Besonders bevorzugt kann die Montage des Halbleiterchips auf der Montagefläche mittels einer Sinterverbindung erfolgen. Hierzu wird als Verbindungsmaterial ein sinterbares Material in Form

eines Pulvers oder eines Granulats bereitgestellt, das weiterhin beispielsweise auch Sinterhilfsmittel sowie Binder aufweisen kann. Das Sintermaterial, das besonders bevorzugt Silber aufweisen kann, also beispielsweise ein Silberpulver
5 oder -granulat, wird auf die Montagefläche und/oder einen Montagebereich des Halbleiterchips aufgebracht. Der Licht emittierende Halbleiterchip wird auf dem Sintermaterial oder mit dem Sintermaterial auf der Montagefläche des Trägers angeordnet. Durch Wärmeeinwirkung und/oder durch
10 Laserschmelzen kann das Sintermaterial versintert werden, so dass eine Sinterverbindung erzeugt wird, die eine poröse Struktur aufweisen kann. Die Sinterverbindung kann sich insbesondere durch eine hohe Wärmeleitfähigkeit und gute elektrische Leitfähigkeit auszeichnen.

15 Gemäß einer weiteren Ausführungsform wird der Licht emittierende Halbleiterchip auf dem Träger elektrisch angeschlossen. Der elektrische Anschluss des Halbleiterchips kann beispielsweise durch eines der vorgenannten
20 Montageverfahren beziehungsweise einen der vorgenannten Montageschritte erfolgen. Dazu kann der Halbleiterchip direkt auf einem Kontaktbereich des Trägers aufgebracht und montiert werden. Weiterhin kann der elektrische Anschluss des Licht emittierenden Halbleiterchips zumindest an einen elektrischen
25 Kontaktbereich des Trägers mittels einer Drahtverbindung, insbesondere einer Bonddrahtverbindung, erfolgen. Zum elektrischen Anschluss des Halbleiterchips mittels einer Drahtverbindung ist bevorzugt ein Kontaktbereich auf dem Trägerelement neben dem Halbleiterchip angeordnet.

30 Gemäß einer weiteren Ausführungsform wird eine Verkapselungsschicht auf freien Oberflächen des Halbleiterchips aufgebracht. Mit freien Oberflächen sind

hierbei solche Oberflächen bezeichnet, die nach der Montage und dem elektrischen Anschluss des Halbleiterchips von keinem Material bedeckt sind. Insbesondere kann die Verkapselungsschicht derart aufgebracht werden, dass alle
5 nach der Montage und dem elektrischen Anschluss freien Oberflächen des Halbleiterchips komplett mit der Verkapselungsschicht bedeckt sind. Dabei kann die Verkapselungsschicht den gesamten Halbleiterchip überdecken, so dass der Halbleiterchip von der Verkapselungsschicht und
10 dem Träger umschlossen ist.

Gemäß einer weiteren Ausführungsform wird die Verkapselungsschicht zusätzlich auf Bereichen der Montagefläche angeordnet. Diese Bereiche können insbesondere
15 benachbart zum Halbleiterchip angeordnet sein und an den Halbleiterchip angrenzen. Dadurch kann eine geschlossene Verkapselungsschicht erzeugt werden, die sich von Bereichen der Montagefläche über den Halbleiterchip, insbesondere zumindest über alle freien Oberflächen des Halbleiterchips,
20 erstreckt und somit zusammen mit dem Träger eine allseitige Verkapselung des Halbleiterchips gewährleisten kann. Besonders bevorzugt kann die Verkapselungsschicht auch auf solchen Bereichen der Montagefläche aufgebracht werden, die empfindlich gegenüber schädigenden Substanzen, also
25 beispielsweise Feuchtigkeit, Luft, Sauerstoff, Schwefelwasserstoff (H_2S), Schwefeldioxid (SO_2) und/oder Chlor sind. Solche empfindlichen Bereiche können beispielsweise durch eine oben genannte Spiegelschicht und/oder durch Bereiche von Leiterbahnen gebildet werden.

30

Gemäß einer weiteren Ausführungsform wird die Verkapselungsschicht auf allen freien Oberflächen des Halbleiterchips sowie auf der gesamten Montagefläche bis auf

die Anschlussbereiche aufgebracht. Hierzu kann die Verkapselungsschicht auch zusätzlich auf den Anschlussbereichen aufgebracht werden, die anschließend beispielsweise mittels eines trockenchemischen

5 Plasmaverfahrens wieder freigelegt werden können. Erfolgt der elektrische Anschluss des Halbleiterchips mittels zumindest eines Bonddrahts beziehungsweise einer Drahtverbindung, so kann die Verkapselungsschicht auch auf und insbesondere um den Bonddraht herum aufgebracht werden und diesen zusammen

10 mit dem Halbleiterchip mitverkapseln.

Durch die Verkapselungsschicht können der Halbleiterchip oder der Halbleiterchip und die durch die Verkapselungsschicht bedeckten Bereiche des Trägers hermetisch dicht bedeckt und

15 dadurch versiegelt und verkapselt werden. Das kann bedeuten, dass schädigende Substanzen, beispielsweise Feuchtigkeit, Luft, Sauerstoff, Schwefelwasserstoff (H_2S), Schwefeldioxid (SO_2) und Chlor, die Verkapselungsschicht nicht oder nur in einem so geringen Maße durchdringen können, dass keine

20 wesentliche Beeinträchtigung des Halbleiterbauelements erfolgt. Mit „hermetisch dicht“ kann insbesondere eine Verkapselungsschicht bezeichnet sein, die eine Durchlässigkeit für schädigende Substanzen derart gering ist, dass durch den Eintrag von schädigenden Substanzen auf die

25 Lebensdauer des Bauelements gerechnet das Risiko eines Ausfalls und/oder einer Schädigung des Bauelements vermindert oder ganz verhindert werden kann.

Gemäß einer weiteren Ausführungsform weist die

30 Verkapselungsschicht eine Durchlässigkeit für Wasserdampf (WVTR: „water vapor transmission rate“) von weniger als 10^{-5} g/m²/Tag auf. Durch eine derartige Verkapselungsschicht kann es möglich sein, eine Penetration von schädigenden

Substanzen, insbesondere von Feuchtigkeit, zu den sensitiven Bereichen des Halbleiterbauelements, insbesondere zum Halbleiterchip und gegebenenfalls zu weiteren Bauteilen oder Elementen wie beispielsweise die Spiegelschicht und/oder Leiterbahnen und/oder eine vorgenannte Sinterverbindung zwischen dem Halbleiterchip und dem Träger, zu verhindern oder zumindest im Vergleich zu bekannten LED-Packages erheblich zu reduzieren.

10 Gemäß einer weiteren Ausführungsform wird die Verkapselungsschicht mittels Atomlagenabscheidung aufgebracht. Beim Verfahren der Atomlagenabscheidung („atomic layer deposition“, ALD) wird eine Schichtbildung aus einem Verkapselungsmaterial auf einer Oberfläche oder einem
15 Oberflächenbereich des Halbleiterbauelements, insbesondere zumindest den freien Oberflächen des Halbleiterchips, durch eine chemische Reaktion von mindestens zwei gasförmig bereitgestellten Ausgangsstoffen oder -verbindungen („precursor“) ermöglicht. Im Vergleich zu anderen Verfahren
20 der chemischen Gasphasenabscheidung werden bei der Atomlagenabscheidung die Ausgangsverbindungen zyklisch nacheinander in eine Reaktionskammer eingelassen. Eine erste von den zumindest zwei gasförmigen Ausgangsverbindungen kann auf der zu beschichtenden Oberfläche adsorbieren, wobei sich
25 die Moleküle der ersten Ausgangsverbindung unregelmäßig und ohne eine Fernordnung auf dem Oberflächenbereich anordnen und somit eine zumindest teilweise amorphe Bedeckung bilden können. Nach einer bevorzugt vollständigen oder nahezu vollständigen Bedeckung der Oberfläche mit der ersten
30 Ausgangsverbindung kann eine zweite der zumindest zwei Ausgangsverbindungen zugeführt werden, die mit der zu beschichtenden Oberfläche adsorbierten ersten Ausgangsverbindung reagiert, wodurch eine Submonolage oder

maximal eine Monolage des Verkapselungsmaterials ausgebildet werden kann. Durch Wiederholung dieser Schritte können weitere Submonolagen oder Monolagen hergestellt werden. Ein wesentliches Merkmal der Atomlagenabscheidung ist der

5 selbstbegrenzende Charakter der Teilreaktion, was bedeutet, dass die Ausgangsverbindung einer Teilreaktion nicht mit sich selbst oder Liganden von sich selbst reagiert, was das Schichtwachstum einer Teilreaktion auch bei beliebig langer Zeit und Gasmenge auf maximal eine Monolage des
10 Versiegelungsmaterials auf dem zumindest einen Oberflächenbereich begrenzt. Je nach Verfahrensparametern und Reaktionskammer sowie in Abhängigkeit vom Verkapselungsmaterial beziehungsweise dessen Ausgangsverbindungen kann ein Zyklus zwischen einigen
15 Millisekunden und einigen Sekunden dauern, wobei dann pro Zyklus eine etwa 0,1 bis etwa 3 Ångström dicke Schicht aus dem Versiegelungsmaterial erzeugt werden kann.

Neben der Atomlagenabscheidung kann alternativ oder
20 zusätzlich auch das Verfahren der Moleküllagenabscheidung („molecular layer deposition“, MLD) durchgeführt werden, bei dem in den einzelnen Verfahrensschritten anstelle von atomaren Mono- oder Submonolagen entsprechende molekulare Lagen abgeschieden werden. Beispielsweise können dadurch
25 organische Materialien schichtweise abgeschieden werden. Es ist auch möglich, die Ausgangsprodukte der ALD und MLD zu kombinieren, um so beispielsweise anorganisch-organische Hybridschichten herzustellen.

30 Gemäß einer weiteren Ausführungsform wird die Verkapselungsschicht mit einer Dicke von größer oder gleich 10 nm aufgebracht. Mittels Atomlagenabscheidung aufgebrachte Verkapselungsmaterialien können bereits bei dieser Dicke eine

hohe Barrierewirkung gegenüber schädigenden Substanzen haben. Insbesondere kann die Verkapselungsschicht mit einer derartigen Dicke porenfrei sein, so dass keine Permeationspfade für schädigende Substanzen zwischen der

5 Umgebung des Licht emittierenden Halbleiterbauelements und beispielsweise dem Halbleiterchip vorhanden sind. Dadurch, dass die Verkapselungsschicht erst nach der Montage und dem elektrischen Anschluss des zumindest einen Halbleiterchips aufgebracht wird, kann die Verkapselungsschicht unabhängig

10 vom Herstellungsverfahren des Halbleiterchips, insbesondere beispielsweise auch von Vereinzelungs- und/oder Handlungsschritten, aufgebracht werden, durch die die Verkapselungsschicht ansonsten möglicherweise geschädigt und punktuell aufgebrochen würde. Aufgrund der Porenfreiheit und

15 der hohen Dichte der Verkapselungsschicht kann diese eine Dicke von kleiner als 100 nm aufweisen. Je geringer die Dicke der Verkapselungsschicht ist, desto geringer sind der Zeit- und Materialaufwand zur Herstellung, wodurch sich eine hohe Wirtschaftlichkeit ergeben kann. Je dicker die

20 Verkapselungsschicht ist, desto widerstandsfähiger kann sie beispielsweise gegenüber mechanischen Beeinträchtigungen sein und desto größer kann die Beständigkeit der hermetischen Verkapselungseigenschaft der Verkapselungsschicht sein. Insbesondere kann mittels des Atomlagenabscheideverfahrens

25 die Verkapselungsschicht auch auf schwierig zugänglichen Bereichen sowie auf geometrischen Erhebungen und Vertiefungen wie etwa Öffnungen, Stufen und Kanten gleichmäßig und ohne Poren aufgebracht werden.

30 Gemäß einer weiteren Ausführungsform ist die Verkapselungsschicht elektrisch isolierend und optisch transparent und kann beispielsweise ein Oxid, Nitrid oder Oxinitrid, beispielsweise mit einem oder mehreren Materialien

ausgewählt aus Aluminium, Silizium, Titan, Zirkon, Tantal und Hafnium, aufweisen. Die Verkapselungsschicht kann bevorzugt eine oder mehrere Schichten aufweisen, die durch eines oder mehrere der folgenden Materialien gebildet werden: Al_2O_3 ,
5 ZrO_2 , TiO_2 , Ta_2O_5 , SiO_2 , Si_3N_4 , HfO_2 , ZnSnO_x . Als Ausgangsverbindungen eignen sich beispielsweise metallorganische Verbindungen oder Hydride der genannten Materialien sowie beispielsweise Ammoniak, Lachgas oder Wasser als Ausgangsverbindung für Sauerstoff beziehungsweise
10 Stickstoff. Die eine oder die Gesamtheit der mehreren Schichten der Verkapselungsschicht können dabei eine Dicke von kleiner als 100 nm aufweisen.

Gemäß einer weiteren Ausführungsform wird auf dem
15 Halbleiterchip ein Wellenlängenkonversionselement aufgebracht. Das Wellenlängenkonversionselement kann dabei vor dem Aufbringen der Verkapselungsschicht auf dem Halbleiterchip angeordnet werden. Alternativ dazu oder zusätzlich kann ein Wellenlängenkonversionselement nach dem
20 Aufbringen der Verkapselungsschicht, also auf der Verkapselungsschicht über dem Halbleiterchip, angeordnet beziehungsweise aufgebracht werden. Wird das Wellenlängenkonversionselement zwischen dem Halbleiterchip und der Verkapselungsschicht angeordnet, so kann das den
25 Vorteil haben, dass als Materialien für das Wellenlängenkonversionselement auch feuchtigkeitsempfindliche Materialien oder solche Materialien, die gegenüber anderen schädigenden Substanzen empfindlich sind, verwendet werden können. Wird das Wellenlängenkonversionselement über der
30 Verkapselungsschicht angeordnet, so kann durch die vorgenannte geringe Dicke der Verkapselungsschicht und deren Transparenz erreicht werden, dass keine optische Beeinträchtigung und damit eine Effizienzverminderung durch

die Verkapselungsschicht zwischen dem Wellenlängenkonversionselement und dem Halbleiterchip hervorgerufen wird.

- 5 Gemäß einer weiteren Ausführungsform weist das Wellenlängenkonversionselement einen Wellenlängenkonversionsstoff auf. Der Wellenlängenkonversionsstoff kann dabei einen oder mehrere der folgenden Materialien aufweisen: Granate der Seltenen
- 10 Erden und der Erdalkalimetalle, beispielsweise YAG:Ce³⁺, Nitride, Nitridosilikate, Sione, Sialone, Aluminate, Oxide, Halophosphate, Orthosilikate, Sulfide, Vanadate und Chlorosilikate. Weiterhin kann der Wellenlängenkonversionsstoff zusätzlich oder alternativ ein
- 15 organisches Material umfassen, das aus einer Gruppe ausgewählt sein kann, die Perylene, Benzopyrene, Coumarine, Rhodamine und Azo-Farbstoffe umfasst. Das Wellenlängenkonversionselement kann geeignete Mischungen und/oder Kombinationen der genannten
- 20 Wellenlängenkonversionsstoffe aufweisen.

- Insbesondere kann das Wellenlängenkonversionselement als Keramikplättchen mit einem keramischen Wellenlängenkonversionsstoff ausgeführt sein. Alternativ dazu
- 25 kann das Wellenlängenkonversionselement auch elektrophoretisch auf beziehungsweise über dem Halbleiterchip oder der Verkapselungsschicht angeordnet werden. Hierzu kann ein geeigneter Wellenlängenkonversionsstoff elektrophoretisch abgeschieden werden. Weiterhin kann das
- 30 Wellenlängenkonversionselement auch eine Kunststoffmatrix aufweisen, in der ein Wellenlängenkonversionsstoff eingebettet ist oder an den der Wellenlängenkonversionsstoff gebunden ist. Das transparente Matrixmaterial kann

beispielsweise Siloxane, Epoxide, Acrylate, Methylmethacrylate, Imide, Carbonate, Olefine, Styrole, Urethane oder Derivate davon in Form von Monomeren, Oligomeren oder Polymeren und weiterhin auch Mischungen, Copolymere oder Verbindungen damit aufweisen. Beispielsweise kann das Matrixmaterial ein Epoxidharz, Polymethylmethacrylat (PMMA), Polystyrol, Polycarbonat, Polyacrylat, Polyurethan oder ein Silikonharz wie etwa Polysiloxan oder Mischungen daraus umfassen oder sein.

10

Gemäß einer weiteren Ausführungsform wird über dem Halbleiterchip ein optisches Element angeordnet. Das optische Element kann dabei insbesondere auf der Verkapselungsschicht angeordnet werden. Insbesondere kann das optische Element als feste Linse, also beispielsweise als bereits vorgefertigte Glas- oder Kunststofflinse, ausgeführt sein. Alternativ dazu kann die Linse auch durch Aufbringen (Dispensen) eines flüssigen Materials, beispielsweise durch Auftropfen oder Aufsprühen, insbesondere beispielsweise eines flüssigen Harzes wie etwa Silikon über dem Halbleiterchip angeordnet werden.

20

Gemäß einer weiteren Ausführungsform werden auf dem Träger und insbesondere beispielsweise auf der Montagefläche weitere elektrische und/oder optoelektronische Bauteile aufgebracht. Diese können insbesondere vor dem Aufbringen der Verkapselungsschicht auf dem Träger aufgebracht, auf diesem montiert und elektrisch angeschlossen werden. Die Verkapselungsschicht kann die weiteren Bauteile bedecken. Beispielsweise kann zumindest eine Schutzdiode gegen elektrostatische Entladungen (ESD: „electrostatic discharge“) aufgebracht werden. Alternativ oder zusätzlich können auch ein oder mehrere Sensoren beziehungsweise Sensorelemente,

25

30

beispielsweise Temperatur- oder Lichtsensoren, sowie alternativ oder zusätzlich weitere aktive und/oder passive elektronische Bauteile aufgebracht werden. Dadurch, dass die weiteren Bauteile unterhalb der Verkapselungsschicht

5 angeordnet und damit von der Verkapselungsschicht geschützt werden können, können diese ungeachtet ihrer Empfindlichkeit gegenüber schädigenden Substanzen verwendet werden. Die weiteren Bauteile können beispielsweise unter einem optischen Element oder auch auf Bereichen des Trägers neben einem

10 optischen Element angeordnet werden.

Gemäß einer weiteren Ausführungsform wird eine Schutzschicht auf der Verkapselungsschicht aufgebracht. Die Schutzschicht kann eines oder mehrere der in Verbindung mit der

15 Verkapselungsschicht genannten Materialien aufweisen. Die Schutzschicht kann mittels eines chemischen oder eines physikalischen Gasphasenabscheideverfahrens (PVD: „physical vapor deposition“; CVD: „chemical vapor deposition“) aufgebracht werden. Insbesondere kann die Schutzschicht

20 beispielsweise mittels eines plasmaunterstützten chemischen Gasphasenabscheideverfahrens (PECVD: „plasma enhanced chemical vapor deposition“) aufgebracht werden. Durch derartige Verfahren lassen sich Schutzschichten mit einer hohen mechanischen Stabilität rasch aufwachsen, so dass eine

25 ausreichend hohe Dicke auf wirtschaftliche Weise hergestellt werden kann.

Alternativ oder zusätzlich kann die Schutzschicht auch ein organisches Material, beispielsweise ein Harz, und

30 insbesondere Parylene aufweisen. Mit dem Begriff Parylene werden hier und im Folgenden eine Gruppe thermoplastischer Polymere bezeichnet, die über Ethylen-Brücken in 1,4-Position verknüpfte Phenylen-Reste aufweisen und die beispielsweise

auch als Poly-para-xylylen bezeichnet werden können. Dabei können Wasserstoffatome auch zumindest teilweise oder gänzlich durch Halogene substituiert sein, beispielsweise durch Chlor- und/oder Fluoratome. Derartiges Parylene kann

5 hochtemperaturstabil sein, das heißt bei hohen Temperaturen mechanisch und/oder optisch nicht degradieren, so dass das Licht emittierende Halbleiterbauelement auch bei hohen Temperaturen, etwa bei möglichen folgenden Lötprozessen, weiterverarbeitet werden kann. Eine Schutzschicht aus

10 Parylene kann eine hohe Schichtdickenhomogenität sowie eine hohe Haftung an der Verkapselungsschicht aufweisen. Parylene kann sich insbesondere auch dadurch auszeichnen, dass es bis zu Dicken von etwa 500 nm und insbesondere bis zu 400 nm hochtransparent sein kann.

15 Gemäß einer weiteren Ausführungsform weist die Schutzschicht eine Dicke von größer als 100 nm auf. Um einen ausreichenden mechanischen Schutz zu bieten, kann die Schutzschicht je nach Material insbesondere eine Dicke bis zu 5 µm aufweisen.

20 Hierbei kann die Schutzschicht eine Durchlässigkeit für schädigende Substanzen aufweisen, die geringer ist als die oben für die Verkapselungsschicht angegebene und beispielsweise für Feuchtigkeit mehr als 10^{-4} g/m²/Tag beträgt, da die Verkapselungswirkung bereits durch die

25 Verkapselungsschicht gewährleistet werden kann. Die Schutzschicht, insbesondere deren Dicke und Material, ist damit lediglich noch zur Gewährleistung eines mechanischen Schutzes auszuwählen.

30 Gemäß einer weiteren Ausführungsform weist ein Licht emittierendes Halbleiterbauelement einen Träger auf, auf dem ein Licht emittierender Halbleiterchip montiert und elektrisch angeschlossen ist. Über dem Halbleiterchip,

insbesondere über allen freien Oberflächen des Halbleiterchips, ist eine Verkapselungsschicht angeordnet, die mittels Atomlagenabscheidung aufgebracht wurde.

5 Gemäß einer weiteren Ausführungsform ist zur Montage des Halbleiterchips zwischen dem Halbleiterchip und der Montagefläche des Trägers eine Verbindungsschicht aus einem Sintermaterial angeordnet, besonders bevorzugt bei dem Silber-haltigen Sintermaterial.

10

Das Licht emittierende Halbleiterbauelement kann weitere Merkmale aufweisen, die in Verbindung mit dem Verfahren zur Herstellung des Licht emittierenden Halbleiterbauelements beschrieben sind.

15

Das hier beschriebene Halbleiterbauelement kann im Vergleich zu bekannten Packages mit Leuchtdiodenchips eine erhöhte Stabilität auch in feuchter Umgebung oder in einer Umgebung mit anderen schädigenden Substanzen, beispielsweise im

20

Außenbereich, aufweisen, da durch die Verkapselungsschicht der Halbleiterchip sowie andere empfindliche Komponenten wie etwa Leiterrahmen oder Leiterbahnen durch die

Verkapselungsschicht geschützt werden können. Weiterhin kann es möglich sein, dass im Vergleich zu bekannten Packages eine

25

Steigerung der Effizienz des abgestrahlten Lichts erreicht werden kann, da beispielsweise Silber als Material für eine Spiegelschicht und/oder für einen Leiterrahmen und/oder für Leiterbahnen verwendet werden kann, wodurch eine Absorption von Licht im Vergleich zu üblichen Leiterrahmenmaterialien

30

erheblich reduziert werden kann. Die Migrationsanfälligkeit von Silber insbesondere in feuchter oder anderer schädigender Umgebung kann durch das Anordnen unterhalb der Verkapselungsschicht dabei verhindert werden. Somit kann das

hier beschriebene Halbleiterbauelement im Vergleich zu bekannten Packages eine generell erhöhte Widerstandsfähigkeit und Resistenz gegen Lagerungs- oder Betriebsbedingungen auch in feuchter Umgebung und/oder in einer salzhaltigen Atmosphäre und/oder in einer schadgashaltigen Atmosphäre, beispielsweise einer Schwefelwasserstoffatmosphäre, aufweisen.

Das hier beschriebene Halbleiterbauelement kann im Vergleich zu bekannten Packages eine erhöhte Designfreiheit bei der Effizienzoptimierung aufweisen, da bekannte und oft Licht absorbierende Schutzschichten vermieden werden können, so dass eine höhere Lichtausbeute erreicht werden kann. Da der Halbleiterchip durch die Verkapselungsschicht gegenüber der Umgebung geschützt wird, kann das Chipdesign vereinfacht werden, wodurch Prozesskosten und Ausbeutesteigerung durch Reduzierung ausbeutekritischer Prozessschritte vermieden werden können, die bei bekannten Packages erforderlich sind, um den Chip mit Feuchtebarrieren zu versehen.

Durch das Aufbringen der Verkapselungsschicht kann in einem einzigen Verfahrensschritt ein Schutz der empfindlichen Bereiche, beispielsweise Bereiche des Halbleiterchips und/oder der weiteren vorgenannten empfindlichen Materialien, Element und/oder Bauteile, erreicht werden, wodurch eine Kosteneinsparung bewirkt werden kann.

Im Vergleich zu bekannten Verfahren können negative Einflüsse, beispielsweise hervorgerufen durch Prozesse wie Lasertrennen zum Vereinzeln von Leuchtdiodenchips, minimiert werden. Leuchtdiodenchips werden in der Regel im Waferverbund zu hundert Prozent charakterisiert, bevor die Chips vereinzelt werden. Einflüsse durch den Trennprozess werden in

dieser Vorabmessung nicht berücksichtigt. Trennprozesse und Handling von Leuchtdiodenchips können jedoch mikroskopische Haarrisse in Einzelschicht oder Passivierungsschichten der Chips verursachen, welche erst durch längeren Betrieb in
5 entsprechender, insbesondere feuchter, Umgebung zur Degradation oder sogar zum Ausfall von Bauteilen führen können, weil sensitive Bestandteile angegriffen werden. Solche mikroskopischen Schäden können nicht detektiert werden, können aber mittels der hier beschriebenen
10 Verkapselungsschicht effektiv geschlossen und somit unschädlich gemacht werden.

Weitere Vorteile und vorteilhafte Ausführungsformen ergeben sich aus den im Folgenden in Verbindung mit den Figuren
15 beschriebenen Ausführungsbeispielen.

Es zeigen:

Figuren 1A bis 1D schematische Aufsichten von
20 Verfahrensschritten eines Verfahrens zur Herstellung eines Halbleiterbauelements gemäß einem Ausführungsbeispiel,

Figur 1E eine schematische Aufsicht eines weiteren
Verfahrensschritts zur Herstellung von Halbleiterbauelementen
25 gemäß einem weiteren Ausführungsbeispiel,

Figuren 2A bis 2C schematische Aufsichten von Trägern für Halbleiterbauelemente gemäß weiteren Ausführungsbeispielen
und
30

Figuren 3A und 3B schematische Schnittdarstellungen von Halbleiterbauelementen gemäß weiteren Ausführungsbeispielen.

In den Ausführungsbeispielen und Figuren können gleiche oder gleich wirkende Bestandteile jeweils mit den gleichen Bezugszeichen versehen sein. Die dargestellten Elemente und deren Größenverhältnisse untereinander sind grundsätzlich

5 nicht als maßstabsgerecht anzusehen, vielmehr können einzelne Elemente, wie zum Beispiel Schichten, Bauteile, Bauelemente und Bereiche, zur besseren Darstellbarkeit und/oder zum besseren Verständnis übertrieben dick oder groß dimensioniert dargestellt sein.

10

In Verbindung mit den Figuren 1A bis 1D ist ein Verfahren zur Herstellung eines Halbleiterbauelements 101 gemäß einem Ausführungsbeispiel gezeigt.

15 In einem ersten Verfahrensschritt gemäß Figur 1A wird ein Träger 1 bereitgestellt, der Kontaktbereiche 11, 12 sowie elektrische Anschlussbereiche 14 auf einer Montagefläche 10 aufweist, die mittels Leiterbahnen 13 auf dem Träger 1 miteinander verbunden sind. Insbesondere ist im gezeigten

20 Ausführungsbeispiel der Träger 1 als Keramikträger ausgeführt, auf dem die Kontaktbereiche 11, 12, die Anschlussbereiche 14 sowie die Leiterbahnen 13 als Beschichtung ausgebildet sind. Die Anschlussbereiche 14 sind als n- und p-Kontakt ausgeführt.

25

In einem weiteren Verfahrensschritt gemäß Figur 1B wird ein Halbleiterchip 2 bereitgestellt und auf der Montagefläche 10 des Trägers 1 montiert und elektrisch angeschlossen.

30 Der Halbleiterchip 2 wird mittels eines Verbindungsmaterials (nicht gezeigt) auf dem Kontaktbereich 11 auf der Montagefläche 10 montiert und damit gleichzeitig elektrisch angeschlossen. Das Verbindungsmaterial wird durch einen

elektrisch leitenden Klebstoff, ein Lot oder besonders bevorzugt durch ein elektrisch leitendes Sintermaterial, insbesondere ein Silber-haltiges Sintermaterial, gebildet.

Der Halbleiterchip 2 weist dazu auf der dem Träger 1

5 zugewandten Seite eine entsprechende Elektrodeschicht beziehungsweise eine entsprechende Kontaktstruktur auf. Auf der dem Träger 1 abgewandten Seite des Halbleiterchips 2 ist eine weitere Elektrodeschicht beziehungsweise eine weitere elektrische Kontaktstruktur 20 vorhanden, die mittels einer
10 Drahtverbindung 5, gebildet durch einen Bonddraht, am Kontaktbereich 12 auf der Montagefläche 10 des Trägers 1 angeschlossen wird. Alternativ hierzu kann es auch möglich sein, dass der Halbleiterchip 2 auf der dem Träger 1 zugewandten Seite beide Kontaktstrukturen aufweist, so dass
15 beim Montieren des Halbleiterchips 2 der Halbleiterchip 2 schon komplett elektrisch angeschlossen wird.

Der Licht emittierende Halbleiterchip 2 weist im gezeigten Ausführungsbeispiel eine Halbleiterschichtenfolge auf, die

20 auf einem Nitrid-Verbindungshalbleitermaterial basiert und die insbesondere einen aktiven, Licht emittierenden Bereich basierend auf InGaN aufweist. Alternativ dazu kann der Licht emittierende Halbleiterchip 2 eines oder mehrere Merkmale wie oben im allgemeinen Teil beschrieben aufweisen.

25

In einem weiteren Verfahrensschritt gemäß Figur 1C wird eine Verkapselungsschicht 3 auf den nach der Montage und dem elektrischen Anschluss freien Oberflächen des Halbleiterchips 2 aufgebracht. Weiterhin wird im selben Verfahrensschritt die
30 Verkapselungsschicht 3 auch auf dem gesamten Bereich der Montagefläche 10, der neben dem Halbleiterchip 2 angeordnet ist, aufgebracht, so dass der Halbleiterchip 2 und die

gesamte Montagefläche 10 einschließlich des Bonddrahts 5 mit der Verkapselungsschicht 3 bedeckt sind.

Die Verkapselungsschicht 3 wird mittels Atomlagenabscheidung
5 aufgebracht und weist im gezeigten Ausführungsbeispiel eine Schichtenfolge aus einer oder mehreren Schichten aus Aluminiumoxid, Zirkoniumoxid, Titanoxid, Tantaloxid, Siliziumdioxid und/oder einer Kombination daraus auf. Die Verkapselungsschicht 3 wird dabei mit einer Dicke von größer
10 oder gleich 10 nm und kleiner 100 nm aufgebracht und bedeckt aufgrund des Atomlagenabscheideverfahrens alle geometrischen Erhebungen und Vertiefungen auf der Montagefläche 10 und dem Halbleiterchip 2 einschließlich des Bonddrahts 5. Dadurch kann eine Verkapselung des Halbleiterchips 2 sowie der
15 weiteren Bereiche des Trägers 1 beziehungsweise der Montagefläche 10 erreicht werden, die im gezeigten Ausführungsbeispiel eine Durchlässigkeit für Feuchtigkeit (WVTR) von weniger als 10^{-5} g/m²/Tag aufweist. Hierdurch weist das derartig hergestellte Halbleiterbauelement 101 die oben
20 im allgemeinen Teil beschriebenen Vorteile auf.

Alternativ oder zusätzlich zum Atomlagenabscheideverfahren kann auch eine Moleküllagenabscheidung durchgeführt werden.

25 In einem weiteren Verfahrensschritt, der in Verbindung mit Figur 1D gezeigt ist, werden die Anschlussbereiche 14 von der Verkapselungsschicht 3 gereinigt. Das Entfernen der Verkapselungsschicht 3 von den Anschlussbereichen 14 kann beispielsweise durch ein trockenchemisches Plasmaverfahren
30 erfolgen.

Im gezeigten Ausführungsbeispiel wird zur Fertigstellung des Licht emittierenden Halbleiterbauelements 101 in einem

weiteren Verfahrensschritt über dem Halbleiterchip 2 auf der Verkapselungsschicht 3 ein Wellenlängenkonversionselement 6 aufgebracht. Das Wellenlängenkonversionselement 6 kann wie im allgemeinen Teil beschrieben beispielsweise als

5 Keramikplättchen oder als Kunststoffelement mit darin angeordneten Wellenlängenkonversionsstoff ausgeführt oder auch elektrophoretisch abgeschieden sein. Das Wellenlängenkonversionselement 6 und der Halbleiterchip 2 können beispielsweise derart ausgeführt sein, dass das Licht
10 emittierende Halbleiterbauelement 101 weißes Licht abstrahlen kann. Derartige Kombinationen von Halbleiterchips und Wellenlängenkonversionselementen sind dem Fachmann bekannt und werden hier nicht weiter ausgeführt.

15 Alternativ hierzu kann das Wellenlängenkonversionselement 6 auch vor dem in Verbindung mit Figur 1C gezeigten Schritt des Aufbringens der Verkapselungsschicht 3 auf dem Halbleiterchip 2 angeordnet werden. Weiterhin ist es dabei auch möglich, dass das Wellenlängenkonversionselement 6 vor der Montage des
20 Halbleiterchips 2 auf diesem aufgebracht wird und der Halbleiterchip 2 zusammen mit dem Wellenlängenkonversionselement 6 auf dem Träger 1 im in Figur 1B gezeigten Verfahrensschritt montiert wird. Alternativ hierzu kann es auch möglich sein, dass kein
25 Wellenlängenkonversionselement 6 auf dem Halbleiterchip 2 angeordnet wird.

Weiterhin kann über der Verkapselungsschicht 3 noch eine Schutzschicht (nicht gezeigt) in Form einer oder mehrerer
30 Oxid-, Nitrid- oder Oxinitridschichten mittels eines PVD- oder CVD-Verfahrens mit einer Dicke von größer oder gleich 100 nm und kleiner oder gleich 5 µm aufgebracht werden, die einen mechanischen Schutz der Licht emittierenden

Halbleiterbauelements 101 bilden kann. Es ist auch möglich, dass als Schutzschicht Parylene aufgebracht wird, wie im allgemeinen Teil beschrieben ist.

5 In Figur 1E ist ein weiterer Verfahrensschritt zur Herstellung eines Licht emittierenden Halbleiterbauelements 102 gemäß einem weiteren Ausführungsbeispiel gezeigt, bei dem das Halbleiterbauelement weiterhin noch mit einem optischen Element 7, insbesondere einer Linse, versehen wird. Hierzu
10 kann eine bereits vorgefertigte Linse beispielsweise aus Glas oder einem Kunststoff auf der Verkapselungsschicht 3 über dem Halbleiterchip 2 montiert werden. Alternativ dazu ist es auch möglich, dass das optische Element 7 in Form einer Linse mittels Aufbringen (Dispensen) eines flüssigen Materials,
15 insbesondere eines Silikonharzes, über dem Halbleiterchip 2 ausgebildet wird.

Zusätzlich können auf dem Träger 1 und insbesondere auf der Montagefläche 10 noch weitere elektrische, elektronische
20 und/oder optoelektronische Bauteile angeordnet werden, insbesondere vor dem Aufbringen der Verkapselungsschicht 3. Diese können beispielsweise eine oder mehrere ESD-Schutzdioden, mehrere Sensoren, beispielsweise Licht- und/oder Temperatursensoren, und/oder eines oder mehrere
25 aktive und/oder passive elektronische Bauteile sein. Durch das Aufbringen der Verkapselungsschicht 3 über den weiteren Bauteilen können diese ebenfalls durch die Verkapselungsschicht 3 geschützt werden.

30 In den Figuren 2A bis 2C sind Träger 1 für Licht emittierende Halbleiterbauelemente gemäß weiteren Ausführungsbeispielen gezeigt, auf denen zumindest ein Licht emittierender Halbleiterchip 2 sowie die Verkapselungsschicht 3 und

gegebenenfalls auch ein Wellenlängenkonversionselement 6 und/oder ein optisches Element 7 gemäß dem vorab beschriebenen Verfahren aufgebracht werden können.

5 Der Träger 1 in Figur 2A weist in einem Auskoppelbereich, also in einem Bereich, auf den vom Halbleiterchip 2 im Betrieb Licht eingestrahlt wird, auf einer Leiterbahn 13 eine Spiegelschicht 8 auf, die im gezeigten Ausführungsbeispiel aus Silber ist. Beispielsweise kann die Leiterbahn 13 in
10 diesem Bereich auch durch die Spiegelschicht 8 aus Silber gebildet sein.

Der Träger 1 gemäß dem Ausführungsbeispiel in Figur 2B weist im Auskoppelbereich rund um den Kontaktbereich 11, auf dem
15 der Halbleiterchip 2 montiert wird, eine Spiegelschicht 8 als reflektierende Unterlage beziehungsweise als reflektierende Schicht auf. Diese kann durch eine Silberschicht, einen Bragg-Spiegel oder eine Bragg-ähnliche Schicht mit einer Silberschicht in Verbindung mit einer glasartigen
20 Beschichtung, beispielsweise aus Siliziumdioxid, gebildet werden.

Der Träger 1 gemäß dem Ausführungsbeispiel in Figur 2C weist wie das vorherige Ausführungsbeispiel eine Spiegelschicht 8
25 auf, wobei beide Kontaktbereiche 11, 12 in dem von der Spiegelschicht 8 umgebenen Bereich angeordnet sind. Insbesondere können die Bereiche, die in den Ausführungsbeispielen gemäß der Figuren 2B und 2C von der Spiegelschicht 8 bedeckt sind, dem Bereich des Trägers 1
30 beziehungsweise der Montagefläche 10 entsprechen, der unter einem optischen Element 7, also beispielsweise einer Linse, angeordnet ist, wie in den Figuren 2B und 2C durch die

eingezeichnete Umfangslinie eines beispielhaften optischen Elements 7 angedeutet ist..

Durch das Aufbringen der Verkapselungsschicht, wie in
5 Verbindung mit den Figuren 1A bis 1D beschrieben ist, kann insbesondere Silber als Material für die Spiegelschicht 8 gemäß den Ausführungsbeispielen der Figuren 2A bis 2C verwendet werden, da die hohe Migrationsanfälligkeit des Silbers insbesondere in feuchter Umgebung nicht mehr zum
10 Ausfall der Halbleiterbauelemente führen kann, da die Spiegelschicht 8 von der Verkapselungsschicht 3 umschlossen und somit geschützt ist.

In den Figuren 3A und 3B sind weitere Ausführungsbeispiele
15 für Licht emittierende Halbleiterbauelemente 103, 104 gemäß weiteren Ausführungsbeispielen jeweils in einer Schnittdarstellung gezeigt.

Gemäß dem Ausführungsbeispiel in Figur 3A sind auf einem
20 Träger 1, beispielsweise einem Keramikträger, auf der Montagefläche 10 Leiterbahnen 13 in Form von Metallisierungen aufgebracht. Ein Licht emittierender Halbleiterchip 2 ist mittels eines Verbindungsmaterials 4 auf einem durch einen Teil einer Leiterbahn gebildeten Kontaktbereich 11 montiert
25 und elektrisch angeschlossen. Das Verbindungsmaterial 4 wird dabei durch ein elektrisch leitendes Sintermaterial gebildet. Hierzu werden ein sinterbares Pulver oder Granulat, insbesondere ein Silber-haltiges Pulver oder Granulat, das gegebenenfalls weitere Sinterhilfsmittel und/oder Binder
30 aufweist, auf der Leiterbahn 13 und darauf der Halbleiterchip 2 aufgebracht. Durch Wärmeeinwirkung und/oder durch Laserschmelzen wird das Sintermaterial versintert, wodurch eine mechanische Befestigung des Halbleiterchips 2 auf der

Leiterbahn 13 erzeugt wird, die eine hohe Wärmeleitfähigkeit und gute elektrische Leitfähigkeit aufweist. Das Sintermaterial ist dabei porös, wobei die Anfälligkeit der porösen Struktur gegenüber Korrosion und Feuchtebeschädigung dadurch verhindert wird, dass die freien Oberflächen des Halbleiterchips 2 sowie des Sintermaterials und der Leiterbahnen 13 sowie auch der gesamten Montagefläche 10 durch eine wie oben beschriebene Verkapselungsschicht 3 bedeckt sind.

Im Vergleich zum Ausführungsbeispiel der Figur 3A ist im Ausführungsbeispiel der Figur 3B auf dem Halbleiterchip 2 ein Wellenlängenkonversionselement 6, beispielsweise ein Keramikplättchen oder ein Kunststoffelement, beispielsweise mit einem Silikon-haltigen Matrixmaterial und einem darin eingebetteten Wellenlängenkonversionsstoff, angeordnet, das ebenfalls von der Verkapselungsschicht 3 bedeckt ist.

Insbesondere Wellenlängenkonversionsstoffe, die in Verbindung mit blau emittierenden Halbleiterchips 2 zur Erzeugung von weißem, insbesondere warmweißen, Licht verwendet werden, weisen häufig eine Feuchteinstabilität auf. Durch Verkapselung der chipnah aufgebrachten Konversionsschicht beziehungsweise des Wellenlängenkonversionselements 6 kann die Feuchtesensitivität des Wellenlängenkonversionsstoffs reduziert werden. Alternativ hierzu kann ein Wellenlängenkonversionsstoff auch direkt auf den Halbleiterchip 2 elektrophoretisch zur Bildung des Wellenlängenkonversionselements 6 aufgebracht werden.

Auf der Verkapselungsschicht 3 der Halbleiterbauelemente 103 und/oder 104 kann weiterhin noch eine oben beschriebene Schutzschicht und/oder ein optisches Element aufgebracht sein.

Die in den Ausführungsbeispielen gezeigten Licht
emittierenden Halbleiterbauelemente können weitere oder
alternative Merkmale aufweisen, die im allgemeinen Teil
5 beschrieben sind.

Die Erfindung ist nicht durch die Beschreibung anhand der
Ausführungsbeispiele beschränkt. Vielmehr umfasst die
Erfindung jedes neue Merkmal sowie jede Kombination von
10 Merkmalen, was insbesondere jede Kombination von Merkmalen in
den Patentansprüchen beinhaltet, auch wenn dieses Merkmal
oder diese Kombination selbst nicht explizit in den
Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Patentansprüche

1. Verfahren zur Herstellung eines Licht emittierenden Halbleiterbauelements,
5 bei dem ein Licht emittierender Halbleiterchip (2) auf einer Montagefläche (10) eines Trägers (1) angeordnet wird, bei dem der Halbleiterchip (2) an elektrische Kontaktbereiche (11, 12) auf der Montagefläche (10) elektrisch angeschlossen wird,
10 bei dem eine Verkapselungsschicht (3) mittels Atomlagenabscheidung auf den Halbleiterchip (2) aufgebracht wird, wobei alle Oberflächen des Halbleiterchips (2), die nach der Montage und dem elektrischen Anschluss frei und von keinem Material
15 bedeckt sind, mit einer Verkapselungsschicht (3) bedeckt werden.
2. Verfahren nach Anspruch 1, bei dem die Verkapselungsschicht (3) zumindest auf einen Teil der
20 Montagefläche (10) des Trägers (1) aufgebracht wird.
3. Verfahren nach Anspruch 1 oder 2, bei dem die Verkapselungsschicht (3) auf der gesamten Montagefläche (10) des Trägers (1) aufgebracht wird.
25
4. Verfahren nach Anspruch 3, bei dem der Träger (1) auf der Montagefläche (10) elektrische Anschlussbereiche (14) zum elektrischen Anschluss des Halbleiterbauelements (2) aufweist und die
30 Verkapselungsschicht (3) von den Anschlussbereichen (14) entfernt wird.

5. Verfahren nach einem der vorherigen Ansprüche, bei dem der Halbleiterchip (2) an zumindest einen elektrischen Kontaktbereich (12) mittels einer Drahtverbindung (5) angeschlossen wird und bei dem die Drahtverbindung (5) durch die Verkapselungsschicht (3) bedeckt wird.
6. Verfahren nach einem der vorherigen Ansprüche, bei dem der Halbleiterchip (2) an zumindest einen elektrischen Kontaktbereich (11) mittels eines Verbindungsmaterials (4) angeschlossen wird, das ein elektrisch leitendes Sintermaterial aufweist.
7. Verfahren nach Anspruch 6, bei dem das Sintermaterial Silber aufweist.
8. Verfahren nach einem der vorherigen Ansprüche, bei dem auf zumindest einem Teil der Montagefläche (10) eine Spiegelschicht (8) angeordnet wird und die Spiegelschicht (8) durch die Verkapselungsschicht (3) bedeckt wird.
9. Verfahren nach Anspruch 8, bei dem die Spiegelschicht (8) auf zumindest einen Teil einer Leiterbahn (13) als Montagefläche (10) aufgebracht wird oder zumindest einen Teil einer Leiterbahn (13) bildet.
10. Verfahren nach Anspruch 8 oder 9, bei dem die Spiegelschicht (8) Silber aufweist.
11. Verfahren nach einem der vorherigen Ansprüche, bei dem vor dem Aufbringen der Verkapselungsschicht (3) ein Wellenlängenkonversionselement (6) auf dem Halbleiterchip (2) angeordnet wird und das

Wellenlängenkonversionselement (6) durch die Verkapselungsschicht (3) bedeckt wird.

12. Licht emittierendes Halbleiterbauelement mit
5 einem Licht emittierenden Halbleiterchip (2), der auf einer Montagefläche (10) eines Trägers (1) mittels eines Verbindungsmaterials (4) gebildet durch ein elektrisch leitendes Sintermaterial montiert und elektrisch angeschlossen ist, und
10 einer Verkapselungsschicht (3) auf dem Halbleiterchip (2), die alle nach der Montage und dem elektrischen Anschluss des Halbleiterchips (2) freien Oberflächen des Halbleiterchips (2) bedeckt.
- 15 13. Licht emittierendes Halbleiterbauelement nach Anspruch 12, wobei der Träger (1) als Keramikträger ausgebildet ist.
- 20 14. Licht emittierendes Halbleiterbauelement nach Anspruch 12 oder 13, wobei die Montagefläche (10) Anschlussbereiche (14) aufweist und die Montagefläche (10) und der Halbleiterchip (2) komplett bis auf die Anschlussbereiche (14) mit der Verkapselungsschicht (3) bedeckt sind.
- 25 15. Licht emittierendes Halbleiterbauelement nach einem der Ansprüche 12 bis 14, wobei das Sintermaterial Silber aufweist.

FIG 1A

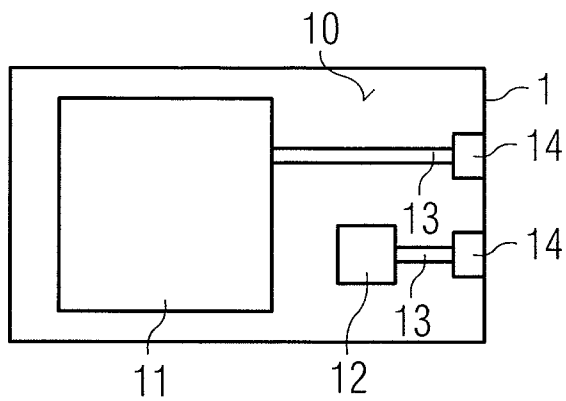


FIG 1B

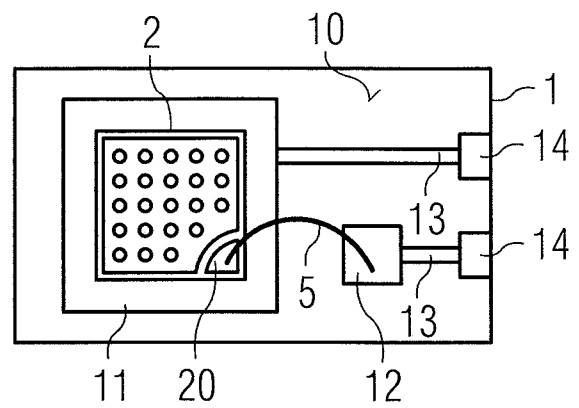


FIG 1C

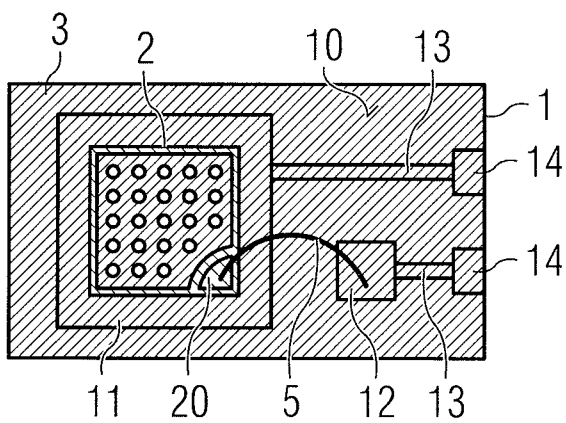


FIG 1D

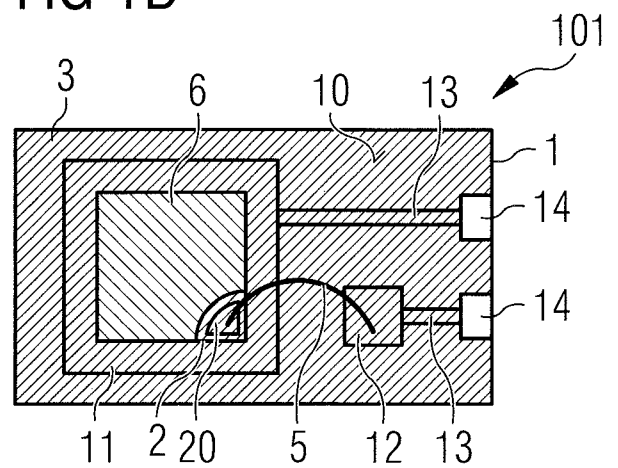


FIG 1E

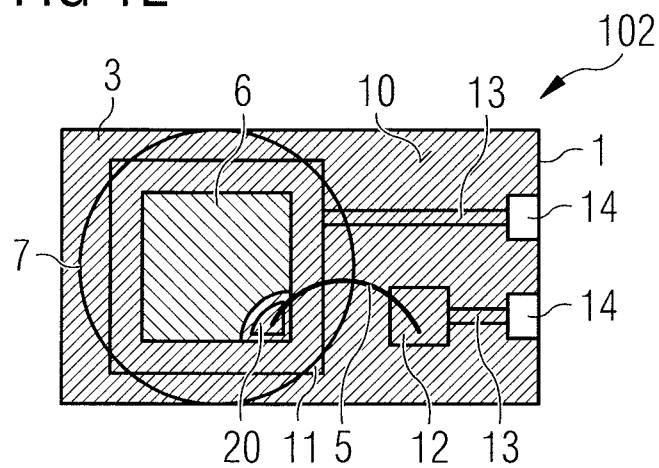


FIG 2A

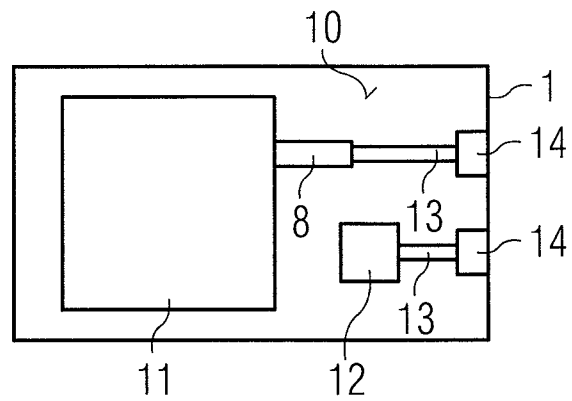


FIG 2B

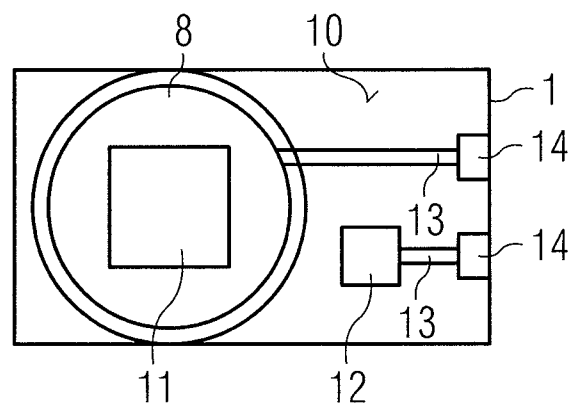


FIG 2C

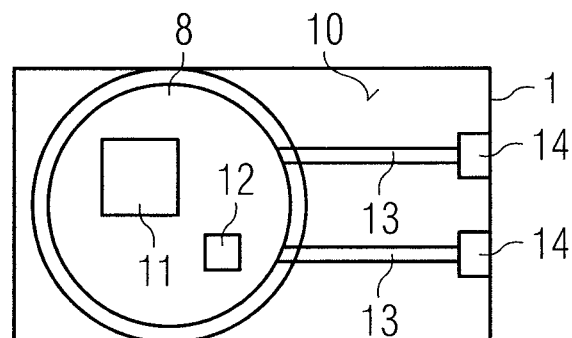


FIG 3A

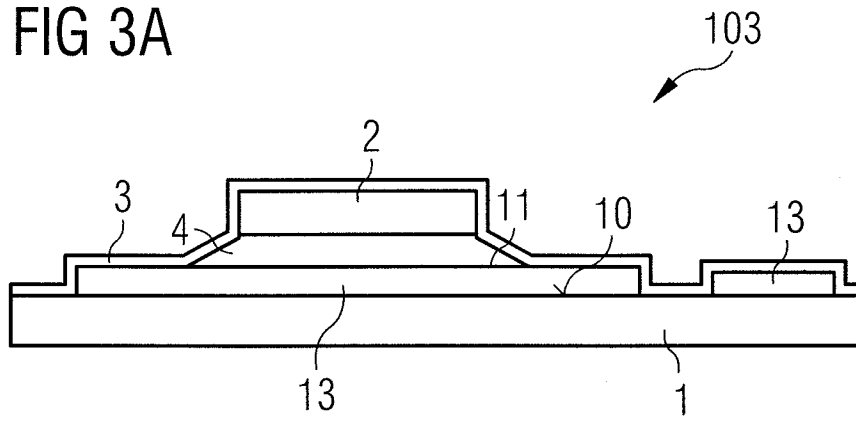


FIG 3B

