

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第1部門第2区分

【発行日】平成27年11月12日(2015.11.12)

【公開番号】特開2014-161417(P2014-161417A)

【公開日】平成26年9月8日(2014.9.8)

【年通号数】公開・登録公報2014-048

【出願番号】特願2013-33049(P2013-33049)

【国際特許分類】

A 6 3 F 7/02 (2006.01)

【F I】

A 6 3 F 7/02 3 2 6 Z

【手続補正書】

【提出日】平成27年9月29日(2015.9.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

遊技を統括的に制御する遊技制御装置を備えた遊技機において、

前記遊技制御装置は、

遊技制御プログラムを記憶する遊技制御プログラム記憶手段と、

前記遊技制御プログラムにより所要の演算処理を行う演算処理手段と、

複数バイトのアドレスが割り当てられ、前記演算処理手段によって更新される情報が記憶される更新情報記憶手段と、

前記演算処理を行う際にデータが記憶される第1のレジスタ群と、

前記第1のレジスタ群と同じ構成を有する第2のレジスタ群と、

前記第1のレジスタ群及び前記第2のレジスタ群の何れか一方を、アクセス可能に切り替えるレジスタ群切替手段と、

前記レジスタ群切替手段によって前記第1のレジスタ群及び前記第2のレジスタ群の何れがアクセス可能となっている場合であっても切り替えられずに共通で使用され、前記更新情報記憶手段のアドレスのうちの上位バイトを指定するための上位アドレス指定レジスタと、

を備え、

所定の起動信号が発生した際に、前記演算処理手段が前記遊技制御プログラムのリセットアドレスに設定された命令を実行するよりも前に、前記更新情報記憶手段のうち前記遊技の実行に関連する乱数を格納する領域のアドレスの上位バイトの値を前記上位アドレス指定レジスタに記憶させ、

さらに、前記遊技制御プログラムの実行を開始すると、前記上位アドレス指定レジスタに前記乱数を格納する領域のアドレスの上位バイトの値を再度記憶させることを特徴とする遊技機。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

呼び出し元のモジュールで用いられていたレジスタの値が、呼び出し先のサブモジュールで変更されてしまうと、C P Uの演算処理に支障を来たす。そのため、従来の遊技機では、呼び出し先のモジュール内にて、P U S H命令やP O P命令を記述する必要があり、プログラム容量が増えてしまう要因となっていた。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 6

【補正方法】削除

【補正の内容】

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 7

【補正方法】変更

【補正の内容】

【0 0 0 7】

本発明は、上記のような問題点を解決するためになされたもので、汎用レジスタの不足を解消することによって、プログラムの複雑化及びコード量の増大を防ぐことを目的とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 8

【補正方法】変更

【補正の内容】

【0 0 0 8】

本発明の代表的な一形態では、遊技を統括的に制御する遊技制御装置を備えた遊技機において、前記遊技制御装置は、遊技制御プログラムを記憶する遊技制御プログラム記憶手段と、前記遊技制御プログラムにより所要の演算処理を行う演算処理手段と、複数バイトのアドレスが割り当てられ、前記演算処理手段によって更新される情報が記憶される更新情報記憶手段と、前記演算処理を行う際にデータが記憶される第1のレジスタ群と、前記第1のレジスタ群と同じ構成を有する第2のレジスタ群と、前記第1のレジスタ群及び前記第2のレジスタ群の何れか一方を、アクセス可能に切り替えるレジスタ群切替手段と、前記レジスタ群切替手段によって前記第1のレジスタ群及び前記第2のレジスタ群の何れがアクセス可能となっている場合であっても切り替えられずに共通で使用され、前記更新情報記憶手段のアドレスのうちの上位バイトを指定するための上位アドレス指定レジスタと、を備え、所定の起動信号が発生した際に、前記演算処理手段が前記遊技制御プログラムのリセットアドレスに設定された命令を実行するよりも前に、前記更新情報記憶手段のうち前記遊技の実行に関連する乱数を格納する領域のアドレスの上位バイトの値を前記上位アドレス指定レジスタに記憶させ、さらに、前記遊技制御プログラムの実行を開始すると、前記上位アドレス指定レジスタに前記乱数を格納する領域のアドレスの上位バイトの値を再度記憶させる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 0

【補正方法】削除

【補正の内容】

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 1

【補正方法】削除

【補正の内容】

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】削除

【補正の内容】

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】削除

【補正の内容】

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】削除

【補正の内容】

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

本発明の一形態によれば、汎用レジスタの不足を解消することによって、プログラムの複雑化及びコード量の増大を防ぐことができる。