



(12) 发明专利

(10) 授权公告号 CN 103713683 B

(45) 授权公告日 2015.08.26

(21) 申请号 201210450347.7

CN 101667047 A, 2010.03.10, 全文.

(22) 申请日 2012.11.12

US 8054057 B2, 2011.11.08, 说明书第4栏第13-53行以及附图4.

(30) 优先权数据

101136947 2012.10.05 TW

审查员 高辉辉

(73) 专利权人 智原科技股份有限公司

地址 中国台湾新竹市

(72) 发明人 陈企扬 黄三岳

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 史新宏

(51) Int. Cl.

G05F 1/565(2006.01)

(56) 对比文件

US 8072247 B1, 2011.12.06, 说明书第7栏第43行-第8栏第37行以及附图3.

US 8129969 B1, 2012.03.06, 说明书第6栏第60行-第8栏第3行以及附图2A.

US 5610504 A, 1997.03.11, 说明书第3-4栏以及附图2.

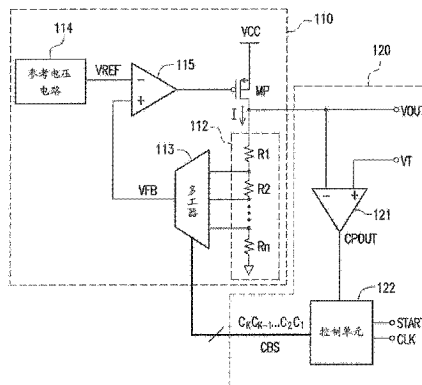
权利要求书2页 说明书4页 附图4页

(54) 发明名称

电压调节器校正电路

(57) 摘要

一种电压调节器校正电路,包括电压调节器和校正单元。电压调节器根据参考电压和反馈电压调节输出电压。上述的反馈电压和输出电压成正比。校正单元耦接电压调节器,使用二分搜寻法根据输出电压和目标电压产生控制码。此控制码决定反馈电压和输出电压的比例。



1. 一种电压调节器校正电路,包括:

一电压调节器,根据一参考电压和一反馈电压调节一输出电压,该反馈电压和该输出电压成正比;以及

一校正单元,耦接该电压调节器,使用一二分搜寻法根据该输出电压和一目标电压产生一控制码,该控制码决定该反馈电压和该输出电压的比例,其中该校正单元包括:

一比较器,耦接该电压调节器,根据该输出电压和该目标电压的比较输出一位值;以及

一控制单元,耦接该比较器和一多工器,根据该二分搜寻法和该位值产生该控制码,

其中该控制码的位数为 K , K 为预设正整数,该控制码的第1个位为最低有效位,该控制码的第 K 个位为最高有效位;该控制单元接收一时钟信号,在该时钟信号的第1个周期将该控制码设定为一初始值,在该时钟信号的第 i 个周期锁存该位值作为该控制码的第 $K-i+2$ 个位, i 为整数而且 $2 \leq i \leq K+1$,

其中该控制单元还接收一启动信号,而且该控制单元包括:

$K+1$ 个第一数据触发器,其中每一上述第一数据触发器的时钟端接收该时钟信号,第 j 个第一数据触发器的数据端耦接第 $j+1$ 个第一数据触发器的输出端, j 为整数而且 $0 \leq j \leq K-1$,第 K 个第一数据触发器的数据端接收该启动信号;以及

$K+1$ 个第二数据触发器,和上述 $K+1$ 个第一数据触发器一一对应,其中每一上述第二数据触发器的数据端接收该位值,每一上述第二数据触发器的设定端耦接对应的该第一数据触发器的输出端,第 j 个第二数据触发器的输出端耦接第 $j+1$ 个第二数据触发器的时钟端,该控制码由第1个第二数据触发器至第 K 个第二数据触发器的输出组成。

2. 根据权利要求1所述的电压调节器校正电路,其中该电压调节器包括:

一晶体管,耦接一操作电压;

一分压电路,耦接该晶体管,根据该晶体管所供应的一电流提供该输出电压和该输出电压的多个分压;

该多工器,耦接该分压电路和该校正单元,根据该控制码提供上述多个分压其中之一作为该反馈电压;

一参考电压电路,提供该参考电压;以及

一运算放大器,耦接该多工器、该参考电压电路以及该晶体管,根据该参考电压和该反馈电压之间的误差控制该电流的大小。

3. 根据权利要求2所述的电压调节器校正电路,其中该分压电路包括多个电阻,其中第一个电阻耦接该晶体管并提供该输出电压,其余每一电阻耦接前一电阻并提供上述多个分压其中之一。

4. 根据权利要求3所述的电压调节器校正电路,其中该分压电路包括 n 个电阻, $n = 2^K + 1$,当该控制码的数值为 m ,则该多工器提供该分压电路的第 $n-m$ 个电阻所提供的该分压作为该反馈电压, m 为整数而且 $0 < m \leq 2^K - 1$ 。

5. 根据权利要求1所述的电压调节器校正电路,其中当该输出电压高于该目标电压,该位值等于0;当该输出电压低于该目标电压,该位值等于1。

6. 根据权利要求1所述的电压调节器校正电路,其中当 i 小于 $K+1$,则该控制单元在该时钟信号的第 i 个周期将该控制码的第 $K-i+1$ 个位设为1。

7. 一种电压调节器校正电路,包括:

一比较器,根据一目标电压和一电压调节器的一输出电压的比较输出一位值;以及
一控制单元,耦接该比较器,根据一二分搜寻法和该位值产生一控制码,其中该电压调节器根据一参考电压和一反馈电压调节该输出电压,该反馈电压和该输出电压成正比,而且该控制码决定该反馈电压和该输出电压的比例,

其中该控制码的位数为 K , K 为预设正整数,该控制码的第1个位为最低有效位,该控制码的第 K 个位为最高有效位;该控制单元接收一时钟信号,在该时钟信号的第1个周期将该控制码设定为一初始值,在该时钟信号的第 i 个周期锁存该位值作为该控制码的第 $K-i+2$ 个位, i 为整数而且 $2 \leq i \leq K+1$,

其中该控制单元还接收一启动信号,而且该控制单元包括:

$K+1$ 个第一数据触发器,其中每一上述第一数据触发器的时钟端接收该时钟信号,第 j 个第一数据触发器的数据端耦接第 $j+1$ 个第一数据触发器的输出端, j 为整数而且 $0 \leq j \leq K-1$,第 K 个第一数据触发器的数据端接收该启动信号;以及

$K+1$ 个第二数据触发器,和上述 $K+1$ 个第一数据触发器一一对应,其中每一上述第二数据触发器的数据端接收该位值,每一上述第二数据触发器的设定端耦接对应的该第一数据触发器的输出端,第 j 个第二数据触发器的输出端耦接第 $j+1$ 个第二数据触发器的时钟端,该控制码由第1个第二数据触发器至第 K 个第二数据触发器的输出组成。

8. 根据权利要求7所述的电压调节器校正电路,其中当该输出电压高于该目标电压,该位值等于0;当该输出电压低于该目标电压,该位值等于1。

9. 根据权利要求7所述的电压调节器校正电路,其中当 i 小于 $K+1$,则该控制单元在该时钟信号的第 i 个周期将该控制码的第 $K-i+1$ 个位设为1。

电压调节器校正电路

技术领域

[0001] 本发明是有关于一种校正电路,且特别是有关于一种适用于电压调节器 (voltage regulator) 的校正电路。

背景技术

[0002] 现代的电系统经常需要电压调节器提供一个精确的输出电压,作为其它电路运作的基准。有许多电压调节器是自行产生一个参考电压,然后利用运算放大器 (operational amplifier) 和反馈机制,以调节上述的输出电压。

[0003] 不过,自行产生的参考电压未必精准,通常有误差 (error)。运算放大器本身也可能造成输出电压的偏移 (offset)。这些因素使电压调节器的输出电压不一定精准。这种电压调节器需要校正 (calibration) 才能有精准的输出电压。

发明内容

[0004] 本发明提供一种电压调节器校正电路,可以迅速完成校正,补偿上述的误差和偏移,使电压调节器能提供精确的输出电压。

[0005] 本发明提出一种电压调节器校正电路,包括电压调节器和校正单元。电压调节器根据参考电压和反馈电压调节输出电压。上述的反馈电压和输出电压成正比。校正单元耦接电压调节器,使用二分搜寻法 (binary search) 根据输出电压和目标电压产生控制码。此控制码决定反馈电压和输出电压的比例。

[0006] 本发明还提出一种电压调节器校正电路,包括比较器 (comparator) 和控制单元。比较器根据目标电压和上述电压调节器的输出电压的比较输出一位值。控制单元耦接比较器,根据上述的二分搜寻法和位值产生上述控制码。

[0007] 为了让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合所附图式作详细说明如下。

附图说明

[0008] 图 1 是依照本发明一实施例的一种电压调节器校正电路的示意图。

[0009] 图 2 是依照本发明一实施例的控制单元的示意图。

[0010] 图 3 是依照本发明一实施例的控制单元的信号波形图。

[0011] 图 4 是依照本发明一实施例的电压调节器校正电路的信号波形图。

[0012] [主要元件标号说明]

[0013] 100 :电压调节器校正电路	110 :电压调节器
[0014] 112 :分压电路	113 :多工器
[0015] 114 :参考电压电路	115 :运算放大器
[0016] 120 :校正单元	121 :比较器
[0017] 122 :控制单元	210、220 :数据触发器

[0018]	$C_1 \sim C_K$ 、CBS :控制码	CLK :时钟信号
[0019]	CPOUT :位值	I :电流
[0020]	MP :晶体管	R1 ~ Rn :电阻
[0021]	$S_0 \sim S_K$:数据触发器的输出	START :启动信号
[0022]	$T_1 \sim T_{K+1}$:时钟周期	VFB :反馈电压
[0023]	Vini :基准电压	VOUT :输出电压
[0024]	VREF :参考电压	Vs :电压范围
[0025]	VT :目标电压	

具体实施方式

[0026] 图 1 是依照本发明一实施例的一种电压调节器校正电路 100 的示意图,电压调节器校正电路 100 包括电压调节器 110 和校正单元 120,其中校正单元 120 耦接电压调节器 110。VOUT 是电压调节器 110 的输出电压,VREF 是电压调节器 110 内部自行产生的参考电压,VT 是来自电压调节器校正电路 100 的外部的目标电压。电压调节器 110 的目的是提供和目标电压 VT 一致的输出电压 VOUT,理论上参考电压 VREF 应该和目标电压 VT 相等,但是参考电压 VREF 通常有误差。目标电压 VT 可以在电压调节器 110 接受测试或校正时由外部的测试仪器提供,VT 是无误差的精准电压。但是电压调节器 110 在日常运作时不会有目标电压 VT,只能依靠参考电压 VREF,因此需要校正单元 120 来校正电压调节器 110,使电压调节器 110 仅根据参考电压 VREF 也能提供和目标电压 VT 一致的输出电压 VOUT。

[0027] 电压调节器包括晶体管 MP、分压电路 (voltage divider)112、多工器 (multiplexer)113、参考电压电路 114、以及运算放大器 115。晶体管 MP 耦接操作电压 VCC。本实施例的晶体管 MP 是一个金属氧化物半导体场效应晶体管 (MOSFET:metal-oxide-semiconductor field-effect transistor)。分压电路 112 的一端耦接晶体管 MP,另一端接地。分压电路 112 根据晶体管 MP 所供应的电流 I,提供输出电压 VOUT,并提供输出电压 VOUT 的多个分压。多工器 113 耦接分压电路 112 和校正单元 120。多工器 113 根据校正单元 120 提供的控制码 CBS 提供 VOUT 的多个分压其中之一作为反馈电压 VFB。因为分压电路 112 的电阻分压原理,输出电压 VOUT 的每一个分压都和 VOUT 成正比,所以反馈电压 VFB 必然与输出电压 VOUT 成正比。

[0028] 参考电压电路 114 产生并提供参考电压 VREF。运算放大器 115 耦接多工器 113、参考电压电路 114、以及晶体管 MP。运算放大器 115 放大反馈电压 VFB 和参考电压 VREF 之间的误差,用此误差电压驱动晶体管 MP。也就是说,运算放大器 115 可根据参考电压 VREF 和反馈电压 VFB 之间的误差控制电流 I 的大小,藉此调节输出电压 VOUT。

[0029] 分压电路 112 包括 n 个电阻 R1 至 Rn, n 是预设正整数。其中第一个电阻 R1 耦接晶体管 MP 并提供输出电压 VOUT,其余每一个电阻耦接前一个电阻并提供输出电压 VOUT 的多个分压其中之一,最后一个电阻 Rn 有一端接地。图 1 之中,上述每一个电阻各有上下两端。上述每一个电阻所提供的电压或分压,是指该电阻的上端的电压。

[0030] 本实施例的控制码 CBS 有 K 个位 (bit) C_1 至 C_K , K 为预设正整数。控制码 CBS 的第 1 个位 C_1 为最低有效位 (LSB:least significant bit),控制码 CBS 的第 K 个位 C_K 为最高有效位 (MSB:most significant bit)。分压电路 112 的电阻数量 $n=2^K+1$ 。当控制码 CBS

的数值为 i , 则多工器 113 提供分压电路 112 的第 $n-i$ 个电阻所提供的分压作为反馈电压 VFB, i 为整数而且 $0 \leq i \leq 2^k - 1$ 。因为控制码 CBS 可控制多工器 113 选择哪一个分压作为反馈电压 VFB, 所以控制码 CBS 可决定反馈电压 VFB 和输出电压 VOUT 的比例。

[0031] 校正单元 120 使用二分搜寻法根据输出电压 VOUT 和目标电压 VT 产生控制码 CBS。校正单元 120 包括比较器 121 和控制单元 122。比较器 121 耦接电压调节器 110。比较器 121 根据输出电压 VOUT 和目标电压 VT 的比较输出位值 CPOUT。当输出电压 VOUT 高于目标电压 VT, 位值 CPOUT 等于 0; 当输出电压 VOUT 低于目标电压 VT, 位值 CPOUT 等于 1。控制单元 122 耦接比较器 121 和多工器 113。控制单元 122 根据二分搜寻法和位值 CPOUT 产生控制码 CBS。

[0032] 图 2 是依照本发明一实施例的控制单元 122 的示意图。控制单元 122 接收位值 CPOUT、时钟信号 CLK 和启动信号 START。时钟信号 CLK 和启动信号 START 可在电压调节器 110 接受测试或校正时由外部的测试仪器提供。控制单元 122 包括 $K+1$ 个第一数据触发器 (data flip-flop) 210 和 $K+1$ 个第二数据触发器 220。以上两组数据触发器的编号顺序都是从下到上, 第 0 个数据触发器在最下方, 第 K 个数据触发器在最上方。

[0033] 每一个第一数据触发器 210 的时钟端 CK 接收时钟信号 CLK。第 j 个第一数据触发器 210 的数据端 D 耦接第 $j+1$ 个第一数据触发器 210 的输出端 O。 j 为整数而且 $0 \leq j \leq K-1$ 。第 K 个第一数据触发器的数据端 D 接收启动信号 START。

[0034] 上述的 $K+1$ 个第二数据触发器 220 和上述的 $K+1$ 个第一数据触发器 210 一一对应。每一个第二数据触发器 220 的数据端 D 接收位值 CPOUT。每一个第二数据触发器 220 的设定端 Set 耦接对应的第一数据触发器 210 的输出端 O。第 j 个第二数据触发器 220 的输出端 O 耦接第 $j+1$ 个第二数据触发器 220 的时钟端 CK。控制码 CBS 是由第 1 个第二数据触发器 220 至第 K 个第二数据触发器 220 的输出所组成。

[0035] 图 3 绘示依照本发明一实施例的控制单元 122 其中的时钟信号 CLK、启动信号 START、第一数据触发器 210 的输出 S_K 至 S_0 、以及控制码 CBS 的信号波形。 T_1 至 T_{K+1} 是启动信号 START 送出脉冲之后的 $K+1$ 个时钟周期。如图 3 所示, 上述 $K+1$ 个第一数据触发器 210 组成一个移位寄存器 (shift register), 将启动信号 START 逐级向前传送, 以产生 S_K 至 S_0 。 S_K 至 S_0 的脉冲可将对应的第二数据触发器 220 的输出端 O 强制设定为逻辑高电位, 进而触发后面的一个第二数据触发器 220 锁存目前的位值 CPOUT, 以产生控制码 CBS。

[0036] 图 4 绘示依照本发明一实施例的电压调节器校正电路 100 其中的时钟信号 CLK 和输出电压 VOUT 的信号波形, 其中范围 V_s 是控制码 CBS 的整个数值范围所对应的输出电压 VOUT 的变动范围, 基准电压 V_{ini} 是控制码 CBS 等于 0 时所对应的输出电压 VOUT。

[0037] 请参考图 3 和图 4。在时钟信号 CLK 的第 1 个周期 T_1 , 第 K 个第一数据触发器 210 锁存启动信号 START, 使其输出 S_K 成为 1。 S_K 将第 K 个第二数据触发器 220 的输出 C_K 设定为 1。此时控制码 CBS 的其余位 C_{K-1} 至 C_1 皆为 0。也就是说, 在时钟信号 CLK 的第 1 个周期 T_1 , 控制单元 122 将控制码 CBS 设定为一个初始值。

[0038] 这个初始值使输出电压 VOUT 等于 $V_{ini} + V_s / 2$ 。此时的输出电压 VOUT 高于目标电压 VT, 比较器 121 输出的位值 CPOUT 为 0。

[0039] 在时钟信号 CLK 的第 2 个周期 T_2 , 第 $K-1$ 个第一数据触发器 210 锁存 S_K , 使其输出 S_{K-1} 成为 1。 S_{K-1} 将第 $K-1$ 个第二数据触发器 220 的输出 C_{K-1} 设定为 1, 并且触发第 K 个

第二数据触发器 220,使第 K 个第二数据触发器 220 锁存位值 CPOUT。此时控制码 CBS 的位 C_{K-2} 至 C_1 皆为 0,控制码 CBS 所对应的输出电压 VOUT 等于 $V_{ini}+V_s/4$ 。由于此时的输出电压 VOUT 低于目标电压 VT,比较器 121 输出的位值 CPOUT 为 1。

[0040] 在时钟信号 CLK 的第 3 个周期 T_3 ,第 K-2 个第一数据触发器 210 锁存 S_{K-1} ,使其输出 S_{K-2} 成为 1。 S_{K-2} 将第 K-2 个第二数据触发器 220 的输出 C_{K-2} 设定为 1,并且触发第 K-1 个第二数据触发器 220,使第 K-1 个第二数据触发器 220 锁存位值 CPOUT。此时控制码 CBS 的位 C_{K-3} 至 C_1 皆为 0,控制码 CBS 所对应的输出电压 VOUT 等于 $V_{ini}+V_s*3/8$ 。由于此时的输出电压 VOUT 高于目标电压 VT,比较器 121 输出的位值 CPOUT 为 0。

[0041] 依此类推,控制单元 122 在时钟信号 CLK 的第 i 个周期锁存位值 CPOUT 作为控制码 CBS 的第 K-i+2 个位,i 为整数而且 $2 \leq i \leq K+1$ 。而且当 i 小于 K+1 时,控制单元 122 在时钟信号 CLK 的第 i 个周期将控制码 CBS 的第 K-i+1 个位设为 1。以上述机制,控制单元 122 可在 K+1 个时钟周期 T_1 至 T_{K+1} 之内使用二分搜寻法决定控制码 CBS 的每一位,以产生完整的控制码 CBS。在产生完整的控制码 CBS 之后,输出电压 VOUT 可表示如下。

[0042] $V_{OUT}=V_{ini}+C_K*V_s/2+C_{K-1}*V_s/2^2+C_{K-2}*V_s/2^3+\dots+C_2*V_s/2^{K-1}+C_1*V_s/2^K$ 。

[0043] 然后启动信号 START 不再送出脉冲,控制单元 122 锁存的控制码 CBS 可维持不变,持续发挥校正作用。

[0044] 综上所述,本发明的电压调节器校正电路可补偿参考电压的误差和运算放大器所造成的偏移,得到精确的输出电压。本发明的电压调节器校正电路使用二分搜寻法,可迅速完成校正程序。

[0045] 虽然本发明已以实施例揭露如上,然其并非用以限定本发明,任何所属技术领域中具有通常知识者,在不脱离本发明的精神和范围内,当可作些许的更动与润饰,故本发明的保护范围当视所附的权利要求范围所界定者为准。

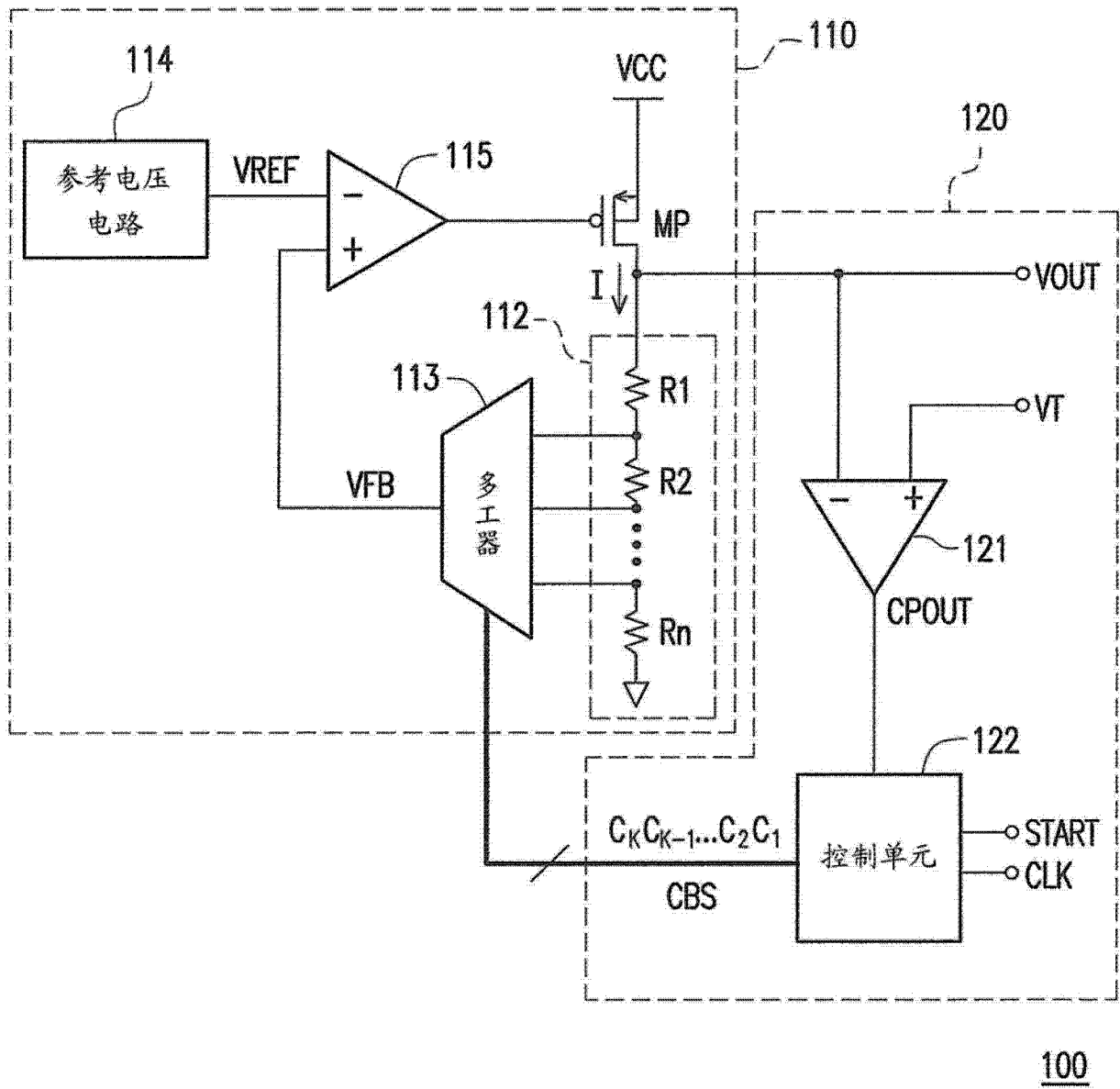
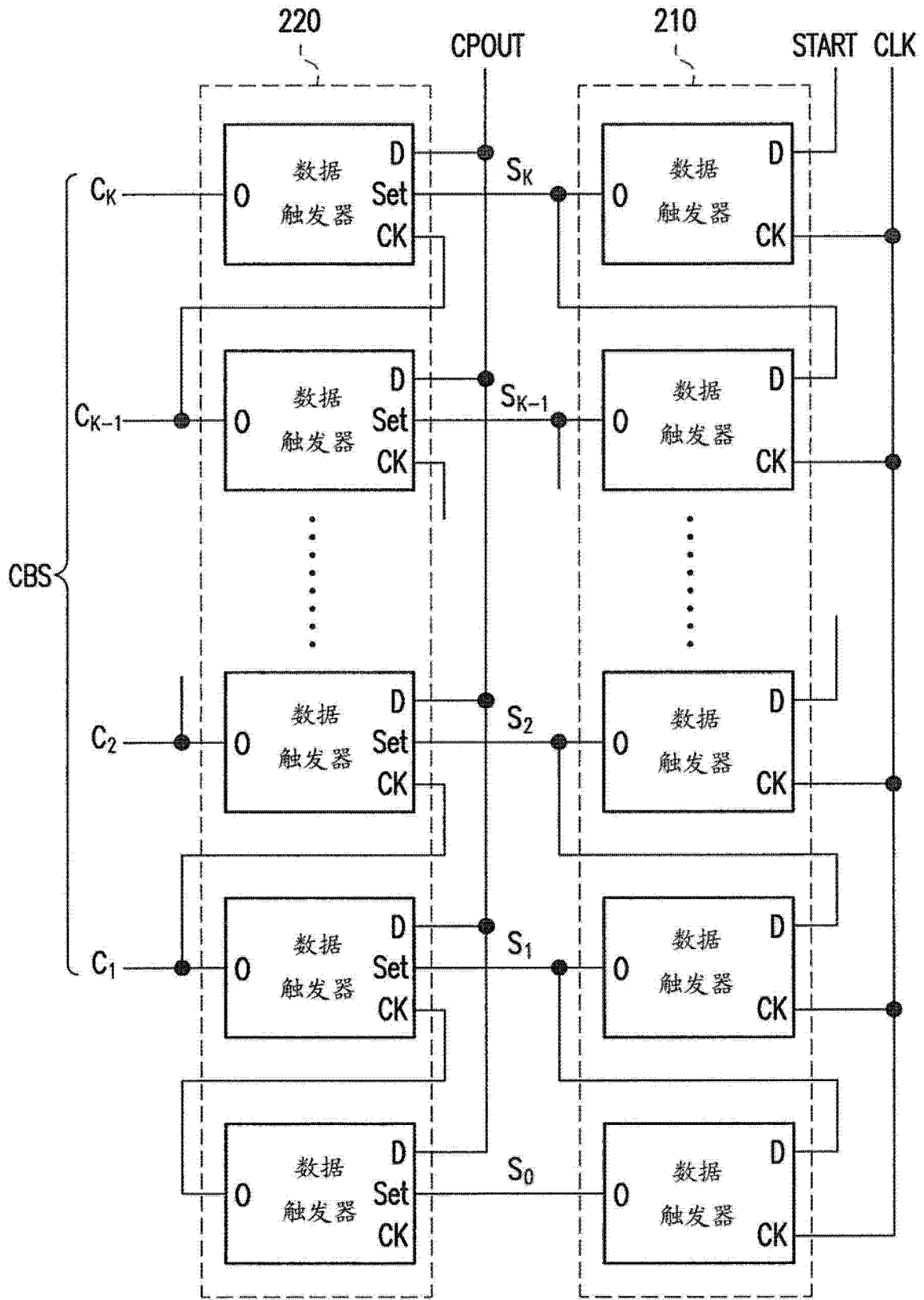


图 1



122

图 2

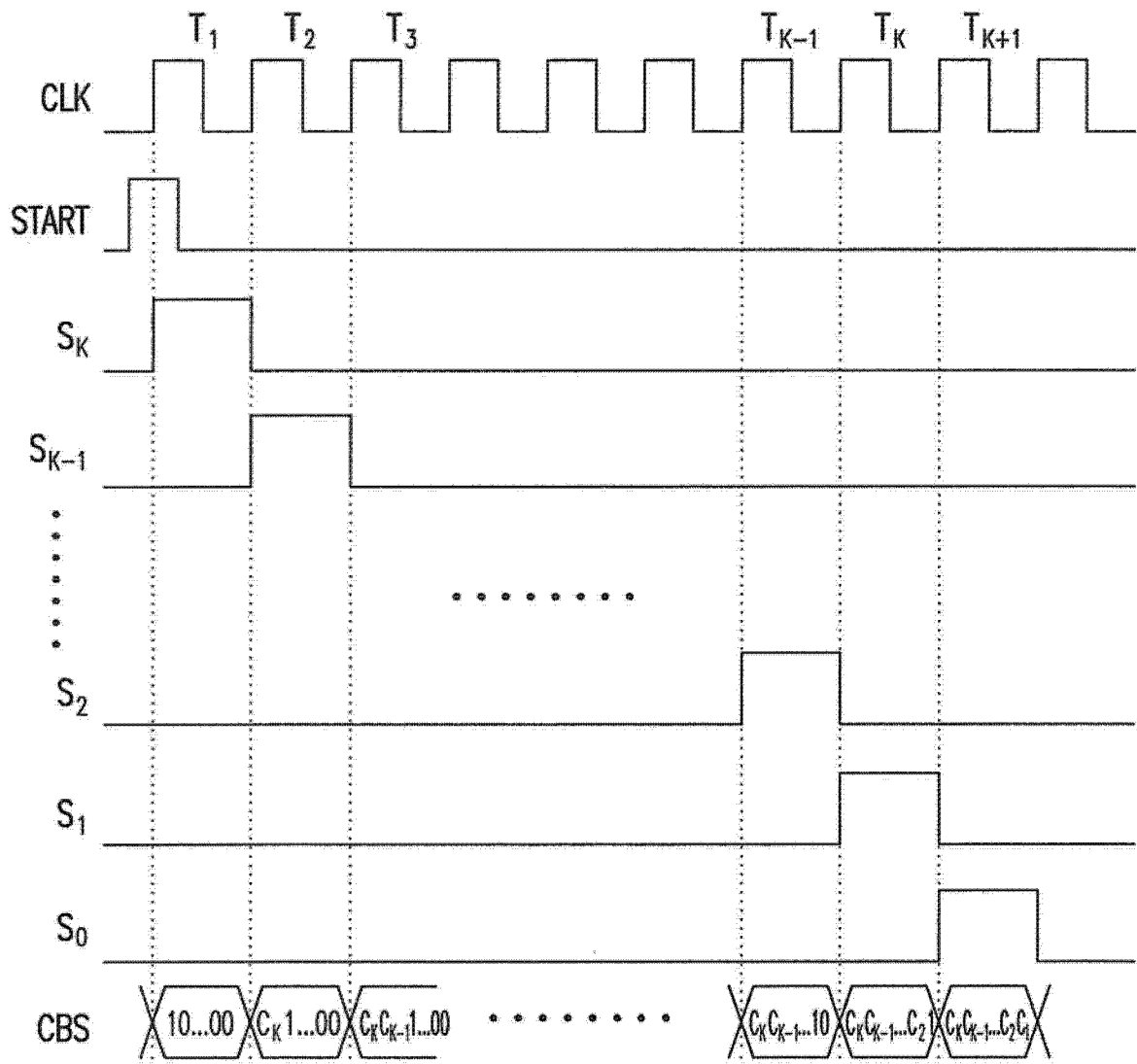


图 3

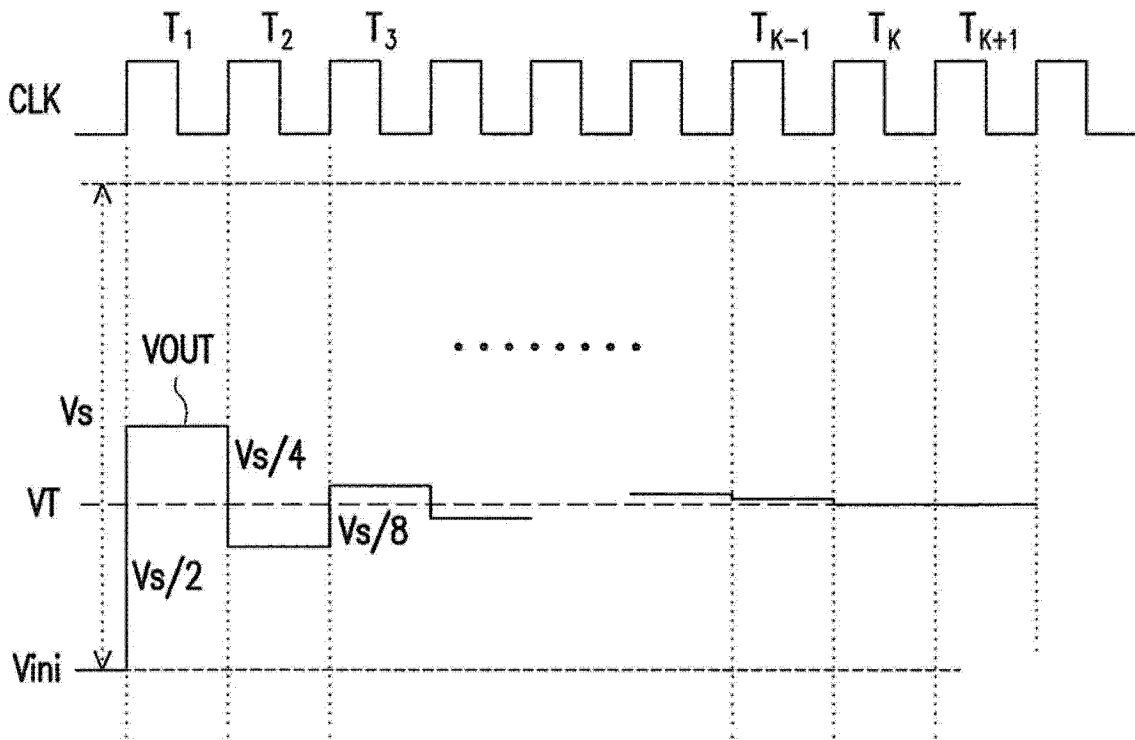


图 4