

(21)申請案號：100126777

(22)申請日：中華民國 100 (2011) 年 07 月 28 日

(51)Int. Cl. : **H02M7/5387 (2007.01)**

(30)優先權：2010/08/04 日本

2010-175001

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：遠藤正己 ENDO, MASAMI (JP)

(74)代理人：林志剛

申請實體審查：無 申請專利範圍項數：18 項 圖式數：12 共 46 頁

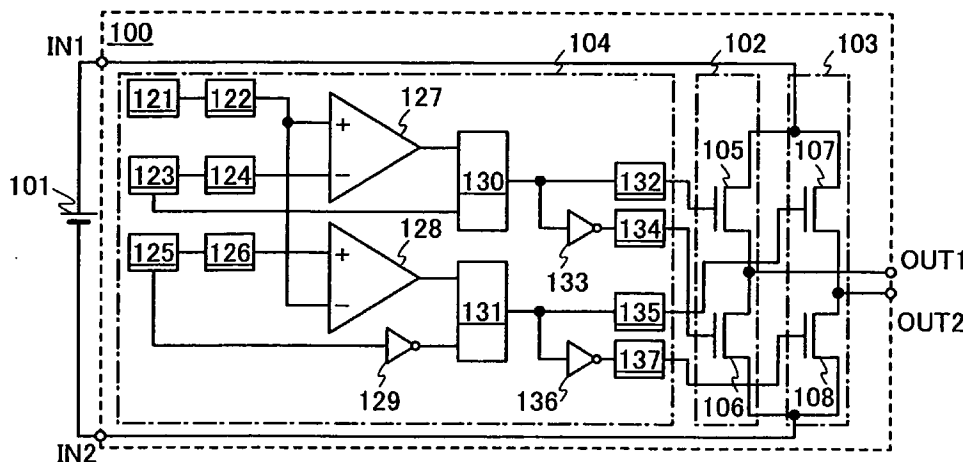
(54)名稱

反相器電路，電力轉換器電路，及電動車

INVERTER CIRCUIT, POWER CONVERTER CIRCUIT, AND ELECTRIC VEHICLE

(57)摘要

本發明之目標為以全橋反相器電路之控制電路減少該反相器電路的輸出信號變形，其係源於第一半橋電路及第二半橋電路中所包括之高側電晶體及低側電晶體的切換控制錯誤。控制該第一半橋電路及該第二半橋電路中所包括之該高側電晶體及低側電晶體之開啟/關閉的信號之脈衝寬度減少，即該信號之工作週期減少。此導致該高側電晶體及該低側電晶體二者開啟期間之短路時期減少，藉此減少信號變形。



100：反相器電路

101：DC 電源

102：第一半橋電路

103：第二半橋電路

104：脈衝寬度調變電路

105：高側電晶體

106：低側電晶體

107：高側電晶體

108：低側電晶體

121：數位正弦波信號產生器電路

122：正弦波數位-類比轉換器電路

123：第一數位鋸齒波信號產生器電路

- 124：第一鋸齒波數位-類比轉換器電路
- 125：第二數位鋸齒波信號產生器電路
- 126：第二鋸齒波數位-類比轉換器電路
- 127：第一比較器
- 128：第二比較器
- 129：NOT 閘
- 130：第一 AND 閘
- 131：第二 AND 閘
- 132：第一位準移位器
- 133：NOT 閘
- 134：第二位準移位器
- 135：第三位準移位器
- 136：NOT 閘
- 137：第四位準移位器

(21)申請案號：100126777

(22)申請日：中華民國 100 (2011) 年 07 月 28 日

(51)Int. Cl. : **H02M7/5387 (2007.01)**

(30)優先權：2010/08/04 日本

2010-175001

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：遠藤正己 ENDO, MASAMI (JP)

(74)代理人：林志剛

申請實體審查：無 申請專利範圍項數：18 項 圖式數：12 共 46 頁

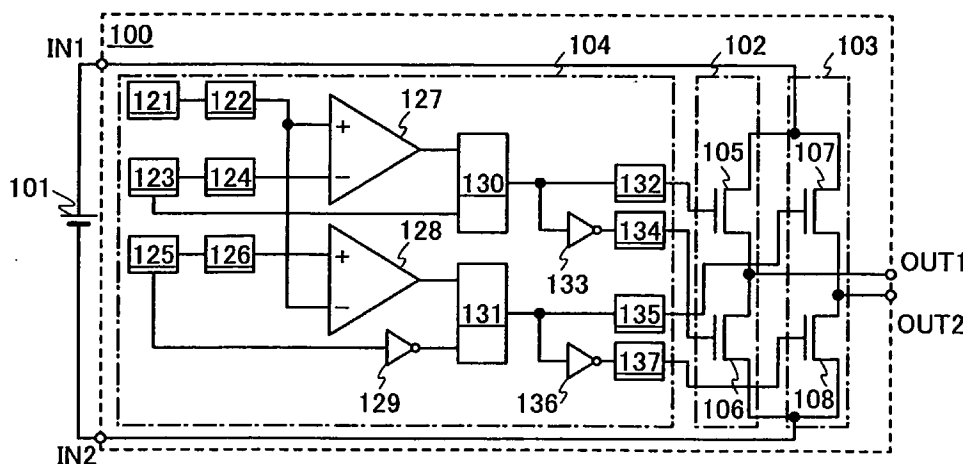
(54)名稱

反相器電路，電力轉換器電路，及電動車

INVERTER CIRCUIT, POWER CONVERTER CIRCUIT, AND ELECTRIC VEHICLE

(57)摘要

本發明之目標為以全橋反相器電路之控制電路減少該反相器電路的輸出信號變形，其係源於第一半橋電路及第二半橋電路中所包括之高側電晶體及低側電晶體的切換控制錯誤。控制該第一半橋電路及該第二半橋電路中所包括之該高側電晶體及低側電晶體之開啟/關閉的信號之脈衝寬度減少，即該信號之工作週期減少。此導致該高側電晶體及該低側電晶體二者開啟期間之短路時期減少，藉此減少信號變形。



100：反相器電路

101：DC 電源

102：第一半橋電路

103：第二半橋電路

104：脈衝寬度調變電
路

105：高側電晶體

106：低側電晶體

107：高側電晶體

108：低側電晶體

121：數位正弦波信號
產生器電路

122：正弦波數位-類
比轉換器電路

123：第一數位鋸齒波
信號產生器電路

六、發明說明：

【發明所屬之技術領域】

本發明關於反相器電路、包括反相器電路之電力轉換器電路、或包括電力轉換器電路之電動車。

【先前技術】

電力裝置為驅動諸如真空吸塵器及洗衣機之高電力電器之控制器不可缺少之元件。近年來，電力裝置開始應用於諸如電動汽車之電動車。因此，可製造未來較大市場之電力裝置的研究及發展正展開。

存在許多電力裝置之範例，諸如使用高電力之切換元件、DCDC轉換器電路、及反相器電路。反相器電路可用於絕緣DCDC轉換器電路，但當單獨使用時可充當直流（DC）-交流（AC）轉換器電路。反相器電路對於裝置之較低電力消耗及縮小尺寸是重要的。

在反相器電路之中，半橋反相器電路及全橋反相器電路使變壓器之雙向激勵產生高利用效率。全橋反相器電路允許輸入之電壓為變壓器所用而無漏失，藉此產生大電力轉變效率。全橋反相器電路因此特別適於使用高電力。

在全橋反相器電路中，半橋電路中電晶體之切換控制對於有效率的電力轉變是重要的。每一半橋電路包括高側電晶體及低側電晶體。全橋反相器電路中控制電路控制每一半橋電路中高側及低側電晶體之切換。

專利文獻1揭露一種全橋反相器電路之控制方法。

[參考文獻]

[專利文獻]

[專利文獻 1]日本公開專利申請案 No. H7-31163

【發明內容】

在全橋反相器電路中，第一半橋電路及第二半橋電路之切換係藉由脈衝寬度調變電路控制，其輸出控制高側電晶體及低側電晶體之 ON 時期之信號，該信號係從正弦波或鋸齒波（或錐形波）產生。第一半橋電路及第二半橋電路係交替選擇，使得以控制其高側電晶體及低側電晶體之開啓／關閉。

圖 12A 描繪包括半橋電路之簡單反相器電路。圖 12A 中反相器電路 400 經由輸入端子 IN1 及 IN2 而從 DC 電源 401 接收 DC 信號，並經由輸出端子 OUT1 及 OUT2 輸出 AC 信號。反相器電路 400 包括第一半橋電路 402、第二半橋電路 403、及脈衝寬度調變電路 404。

第一半橋電路 402 包括高側電晶體 405 及低側電晶體 406。第二半橋電路 403 包括高側電晶體 407 及低側電晶體 408。高側電晶體 405 之開啓／關閉係藉由來自脈衝寬度調變電路 404 之控制信號 A 予以控制。低側電晶體 406 之開啓／關閉係藉由來自脈衝寬度調變電路 404 之控制信號 C 予以控制。高側電晶體 407 之開啓／關閉係藉由來自脈衝寬度調變電路 404 之控制信號 B 予以控制。低側電晶體 408 之開

啓／關閉係藉由來自脈衝寬度調變電路404之控制信號D予以控制。

圖12B為正弦波及鋸齒波之波形及圖12A中控制信號A至D之波形之簡單時序圖。圖12B之時序圖描繪正弦波411及鋸齒波412。控制信號A及B以相同時序控制開啓／關閉。控制信號C及D以相同時序控制開啓／關閉。控制信號A至D藉由調變脈衝寬度控制開啓／關閉，導致AC信號具較小變形。

為控制高側電晶體及低側電晶體之切換，理想上，調整控制該些電晶體之ON時期之信號的脈衝寬度，以交替開啓或關閉該些電晶體。例如，若控制電路中所包括之電晶體的開啓時間及／或關閉時間延遲，結果高側電晶體及低側電晶體同步開啓，造成從反相器電路輸出之信號變形。

作為一範例，如圖12C中所示，當控制信號A及C及控制信號B及D歷經脈衝寬度調變時，其脈衝寬度之間隔T縮短。另一方面，控制電路等中所包括之電晶體的開啓時間及／或關閉時間延遲使控制信號需較長時間上升或下降。因此，高側電晶體及低側電晶體二者開啓之短電路時期增加。在短電路時期期間，尤其是在第一半橋電路及第二半橋電路之ON與OFF狀態之間切換時，造成從反相器電路輸出之信號變形。

鑒於以上問題，本發明之一實施例之目標為藉由全橋反相器電路之控制電路中發明減少源於第一半橋電路及第

二半橋電路中所包括之高側電晶體及低側電晶體之切換控制錯誤，而從反相器電路輸出之信號變形。

為解決以上問題，本發明之一實施例減少控制第一半橋電路及第二半橋電路中所包括之高側電晶體及低側電晶體之開啓／關閉之信號的脈衝寬度，即，減少信號之工作週期。此導致減少高側電晶體及低側電晶體二者為開啓之短路時期，藉此減少信號變形。

根據本發明之一實施例，提供一種反相器電路。反相器電路包含全橋電路及控制全橋電路之脈衝寬度調變電路。全橋電路包含：包含第一高側電晶體及第一低側電晶體之第一半橋電路；及包含第二高側電晶體及第二低側電晶體之第二半橋電路。脈衝寬度調變電路包含：根據藉由以正弦波及第一鋸齒波為基礎之第一比較器產生之第一輸出信號及依據從用於產生第一鋸齒波之數位信號的高階位元產生之信號之第一控制信號之AND作業提供之信號，而控制第一高側電晶體及第一低側電晶體之電路；及根據藉由以與正弦波及第二鋸齒波半週期相位差之第一鋸齒波為基礎之第二比較器產生之第二輸出信號及依據從用於產生第二鋸齒波之數位信號的高階位元產生之信號之第二控制信號之反相信號之AND作業提供之信號，而控制第二高側電晶體及第二低側電晶體之電路。

根據本發明之一實施例，提供一種反相器電路。反相器電路包含全橋電路及控制全橋電路之脈衝寬度調變電路。全橋電路包含：包含第一高側電晶體及第一低側電晶體

之第一半橋電路；及包含第二高側電晶體及第二低側電晶體之第二半橋電路。脈衝寬度調變電路包含：根據藉由以正弦波及第一鋸齒波為基礎之第一比較器產生之第一輸出信號及依據從用於產生第一鋸齒波之數位信號的高階位元產生之信號之第一控制信號之AND作業提供之第一信號而控制第一高側電晶體，並根據第一信號之反相信號而控制第一低側電晶體之電路；及根據藉由以與正弦波及第二鋸齒波半週期相位差之第一鋸齒波為基礎之第二比較器產生之第二輸出信號及依據從用於產生第二鋸齒波之數位信號的高階位元產生之信號之第二控制信號之反相信號之AND作業提供之第二信號而控制第二高側電晶體，並根據第二信號之反相信號而控制第二低側電晶體之電路。

根據本發明之一實施例，第一信號及第二信號可經由位準移位器而饋入第一半橋電路及第二半橋電路中電晶體之閘極。

根據本發明之一實施例，正弦波可為藉由以數位正弦波信號產生器電路產生數位正弦波信號，並將數位正弦波信號轉換為類比信號而製造之信號。

根據本發明之一實施例，第一鋸齒波可為藉由產生用於以第一數位鋸齒波信號產生器電路產生第一鋸齒波之數位信號，並將用於產生第一鋸齒波之數位信號轉換為類比信號而製造之信號。

根據本發明之一實施例，第二鋸齒波可為藉由產生用於以第二數位鋸齒波信號產生器電路產生第二鋸齒波之數

位信號，並將用於產生第二鋸齒波之數位信號轉換為類比信號而製造之信號。

藉由全橋反相器電路之控制電路中發明，本發明之一實施例可減少源於第一半橋電路及第二半橋電路中所包括之高側電晶體及低側電晶體之切換控制錯誤之反相器電路之輸出信號變形。

【實施方式】

以下將參照圖式詳細說明本發明之實施例。請注意，本發明可以各種模式予以實施。熟悉本技藝之人士將輕易理解，本發明之模式及細節可以各種方式加以修改，而未偏離本發明之精神及範圍。因此，本發明不應解譯為必然如以下實施例中說明。請注意，在以下說明之本發明之結構中，所有圖式中相同目標係藉由相同代號標示。

請注意，實施例之圖式等中所示每一目標之尺寸、層厚度、信號波形、及區域有時為求簡化而予誇大。因此每一目標不一定處於該等比例尺。

請注意，在本說明書中，諸如「第一」、「第二」、「第三」至「N（N為自然數）」之用詞，僅用於避免組件之間混淆，因而不侷限數量。請注意，除非特別指明，自然數係指1或更多。

（實施例1）

圖1A及1B描繪根據本發明之一實施例之全橋反相器

電路之組態。

圖 1A 描繪全橋反相器電路中所包括之半橋電路之組態。圖 1A 中反相器電路 100 經由輸入端子 IN1 及 IN2 而從 DC 電源 101 接收 DC 信號，並經由輸出端子 OUT1 及 OUT2 而輸出 AC 信號。反相器電路 100 包括第一半橋電路 102、第二半橋電路 103、及脈衝寬度調變電路 104。

第一半橋電路 102 包括高側電晶體 105 及低側電晶體 106。第二半橋電路 103 包括高側電晶體 107 及低側電晶體 108。二極體 109 係配置於高側電晶體 105 之源極端子與汲極端子之間。二極體 110 係配置於低側電晶體 106 之源極端子與汲極端子之間。二極體 111 係配置於高側電晶體 107 之源極端子與汲極端子之間。二極體 112 係配置於低側電晶體 108 之源極端子與汲極端子之間。二極體 109 至 112 對於反相器電路作業不具有任何特別影響，因而圖 1B 及圖 2 中省略。此外，第一半橋電路 102 及第二半橋電路 103 之組合亦稱為全橋電路。

高側電晶體 105、低側電晶體 106、高側電晶體 107、及低側電晶體 108 之閘極端子連接至脈衝寬度調變電路 104；因而，控制每一電晶體之開啓／關閉（導電狀態或非導電狀態）。請注意，高側電晶體 105、低側電晶體 106、高側電晶體 107、及低側電晶體 108 充當切換元件，並可簡稱開關。

在圖 1A 之組態中，高側電晶體 105、低側電晶體 106、高側電晶體 107、及低側電晶體 108 不一定為特定形式之

電晶體；其可各為使用非單晶半導體膜之薄膜電晶體（TFT），典型地為非結晶矽膜或多晶矽膜；使用半導體基板或SOI基板之電晶體；MOS電晶體；接面電晶體；雙極電晶體等。儘管此處在本實施例之說明假設電晶體均為n型導電性，其可為任何其他導電性。例如，此處電晶體可均為p型導電性或可為p型導電性及n型導電性二者。

圖1B描繪圖1A中脈衝寬度調變電路104之組態細節。

圖1B中脈衝寬度調變電路104包括數位正弦波信號產生器電路121、正弦波數位-類比轉換器電路（正弦波D/A轉換器電路）122、第一數位鋸齒波信號產生器電路123、第一鋸齒波數位-類比轉換器電路（第一鋸齒波D/A轉換器電路）124、第二數位鋸齒波信號產生器電路125、第二鋸齒波數位-類比轉換器電路（第二鋸齒波D/A轉換器電路）126、第一比較器127、第二比較器128、NOT閘（反相器）129、第一AND閘130、第二AND閘131、第一位準移位器132、NOT閘133、第二位準移位器134、第三位準移位器135、NOT閘136、及第四位準移位器137。

數位正弦波信號產生器電路121輸出數位信號以產生正弦波。正弦波數位-類比轉換器電路122輸出正弦波，其係從藉由數位正弦波信號產生器電路121輸出之數位信號產生之類比信號。

第一數位鋸齒波信號產生器電路123產生數位信號，以產生第一鋸齒波。第一鋸齒波數位-類比轉換器電路124輸出第一鋸齒波，其係從藉由第一數位鋸齒波信號產生器

電路 123 輸出之數位信號產生之類比信號。

第二數位鋸齒波信號產生器電路 125 產生數位信號，以產生第二鋸齒波。第二鋸齒波數位-類比轉換器電路 126 輸出第二鋸齒波，其係從藉由第二數位鋸齒波信號產生器電路 125 輸出之數位信號產生之類比信號。請注意，第一鋸齒波及第二鋸齒波彼此相位差為半週期。

第一比較器 127 經由非反相輸入端子而從正弦波數位-類比轉換器電路 122 接收正弦波。第一比較器 127 亦經由反相輸入端子而從第一鋸齒波數位-類比轉換器電路 124 接收第一鋸齒波。

第二比較器 128 經由非反相輸入端子而從第二鋸齒波數位-類比轉換器電路 126 接收第二鋸齒波。第二比較器 128 亦經由反相輸入端子而從正弦波數位-類比轉換器電路 122 接收正弦波。

第一 AND 閘 130 經由第一輸入端子而接收第一比較器 127 之輸出信號。第一 AND 閘 130 亦經由第二輸入端子而從第一數位鋸齒波信號產生器電路 123 接收第一控制信號。第一控制信號係從數位信號之高階位元產生，以產生第一鋸齒波。

第二 AND 閘 131 經由第一輸入端子而接收第二比較器 128 之輸出信號。第二 AND 閘 131 亦經由第二輸入端子而從 NOT 閘 129 接收信號。此信號係藉由 NOT 閘 129 而從第二控制信號產生，並從第二數位鋸齒波信號產生器電路 125 輸出。第二控制信號係從數位信號之高階位元產生，以產生

第二鋸齒波。

第一位準移位器 132 用於將來自第一 AND 閘 130 之輸出端子之信號的電壓位準增加至夠高之電壓位準，以開啓高側電晶體 105。

第二位準移位器 134 用於將來自 NOT 閘 133 之信號的電壓位準增加至夠高之電壓位準，以開啓低側電晶體 106。該信號係藉由 NOT 閘 133 而從來自第一 AND 閘 130 之輸出端子輸出之信號產生。

第三位準移位器 135 用於將來自第二 AND 閘 131 之輸出端子之信號的電壓位準增加至夠高之電壓位準，以開啓高側電晶體 107。

第四位準移位器 137 用於將來自 NOT 閘 136 之信號的電壓位準增加至夠高之電壓位準，以開啓低側電晶體 108。該信號係藉由 NOT 閘 136 而從來自第二 AND 閘 131 之輸出端子輸出之信號產生。

請注意，若從第一 AND 閘 130 及第二 AND 閘 131 輸出之信號的電壓位準夠高以開啓高側電晶體 105、低側電晶體 106、高側電晶體 107、及低側電晶體 108，第一位準移位器 132、第二位準移位器 134、第三位準移位器 135、及第四位準移位器 137 可省略。

其次，在圖 1B 中脈衝寬度調變電路 104 之作業的說明之前，將顯示從電路及閘輸出之信號代號。以下，如圖 2 中所描繪，「a」標示正弦波數位-類比轉換器電路 122 之輸出信號，「b」標示第一鋸齒波數位-類比轉換器電路

124之輸出信號，「c」標示第二鋸齒波數位-類比轉換器電路126之輸出信號，「d」標示第一比較器127之輸出信號，「e」標示第二比較器128之輸出信號，「f」標示從第一數位鋸齒波信號產生器電路123輸出之第一控制信號，「g」標示第二數位鋸齒波信號產生器電路125之第二控制信號，「h」標示NOT閘129之輸出信號，「i」標示第一AND閘130之輸出信號（第一信號），「j」標示第二AND閘131之輸出信號（第二信號），「k」標示NOT閘133之輸出信號，及「l」標示NOT閘136之輸出信號。

圖3A描繪正弦波數位-類比轉換器電路122之輸出信號之正弦波波形，及第一鋸齒波數位-類比轉換器電路124之輸出信號之第一鋸齒波波形。請注意，如圖3A中所描繪，正弦波及第一鋸齒波為具有相同電壓振幅之信號。振幅電壓係從最大電壓位準與最小電壓位準之間之差異予以估計。當正弦波具有例如約50 Hz之頻率時，第一鋸齒波較佳地具有約250 kHz之頻率。將第一鋸齒波之頻率設定為高於正弦波，允許將從反相器電路100輸出之AC信號具較小變形。

在以下使用之圖式中，正弦波及第一鋸齒波可誇張或概略描繪。例如，依據正弦波與第一鋸齒波之間大小關係之信號係以信號可以圖形表示之解決方案描繪。

如同圖3A，圖3B描繪正弦波數位-類比轉換器電路122之輸出信號之正弦波波形，及第一鋸齒波數位-類比轉換器電路124之輸出信號之第一鋸齒波波形，但為放大形

式。圖 3C 以較圖 3B 更加放大形式描繪正弦波數位-類比轉換器電路 122 之輸出信號之正弦波波形，及第一鋸齒波數位-類比轉換器電路 124 之輸出信號之第一鋸齒波波形。

如圖 3B 及 3C 中所描繪，當正弦波之電壓位準高於第一鋸齒波時，第一比較器 127 輸出高位準（H 位準）信號。相反地，當第一鋸齒波之電壓位準高於正弦波時，第一比較器 127 輸出低位準（L 位準）信號。因而，如圖 3B 及 3C 中所描繪，第一比較器 127 輸出脈衝寬度調變信號。

以類似於圖 3A 之方式，圖 4A 描繪正弦波數位-類比轉換器電路 122 之輸出信號之正弦波波形，及第二鋸齒波數位-類比轉換器電路 126 之輸出信號之第二鋸齒波波形。請注意，如圖 4A 中所描繪，正弦波及第二鋸齒波為具有相同電壓振幅之信號。請注意，第二鋸齒波之頻率較佳地設定為等於第一鋸齒波之頻率，例如約 250 kHz。請注意，如以上說明，第二鋸齒波及第一鋸齒波彼此相位差為半週期。

如同圖 4A，圖 4B 描繪正弦波數位-類比轉換器電路 122 之輸出信號之正弦波波形，及第二鋸齒波數位-類比轉換器電路 126 之輸出信號之第二鋸齒波波形，但為放大形式。圖 4C 以較圖 4B 更加放大形式描繪正弦波數位-類比轉換器電路 122 之輸出信號之正弦波波形，及第二鋸齒波數位-類比轉換器電路 126 之輸出信號之第二鋸齒波波形。

如圖 4B 及 4C 中所描繪，當第二鋸齒波之電壓位準高於正弦波時，第二比較器 128 輸出 H 位準信號。相反地，

當正弦波之電壓位準高於第二鋸齒波時，第二比較器 128 輸出 L 位準信號。因而，如圖 4B 及 4C 中所描繪，第二比較器 128 輸出脈衝寬度調變信號。

圖 5A 描繪從第一數位鋸齒波信號產生器電路 123 輸出之第一控制信號之波形。如以上說明，第一控制信號係從數位信號之高階位元產生，以產生第一鋸齒波。如圖 5A 中所描繪，當第一鋸齒波具有 1 之最大電壓位準及 0 之最小電壓位準時，第一控制信號為高，同時鋸齒波之電壓位準為高於 0.5。因此，如圖 5A 中所描繪，第一控制信號為具 50 % 工作週期之方波。

將參照圖 5B 並採簡單結構作為一範例而說明第一控制信號。在圖 5B 中，用於產生由此產生第一控制信號之第一鋸齒波之數位信號為二進位數位信號，即，用於產生第一鋸齒波之原始信號使用四值而歷經數位／類比轉變：「00」、「01」、「10」、及「11」。在圖 5B 中，用於產生第一鋸齒波之從數位信號之高階位元產生之信號出現於數位信號為「10」或「11」之時期，因而可為上述具 50 % 工作週期之方波之形式。

請注意，從第二數位鋸齒波信號產生器電路 125 輸出之第二控制信號之細節類似於第一控制信號。

圖 6 描繪第一鋸齒波及第二鋸齒波以及第一控制信號及第二控制信號之波形。如以上說明，第一鋸齒波及第二鋸齒波彼此相位差為半週期。為此原因，如圖 6 中所示，所獲得之第一控制信號及第二控制信號為彼此相對相位之

方波。因此，從 NOT 閘 129 輸出之信號，與第二控制信號（圖 6 中「h」）反相，而與第一控制信號相同相位。

如圖 3B 及 3C 中所描繪，當正弦波之電壓位準高於第一鋸齒波時，第一比較器 127 輸出 H 位準信號。相反地，當第一鋸齒波之電壓位準高於正弦波時，第一比較器 127 輸出 L 位準信號。因而，如圖 3B 及 3C 中所描繪，第一比較器 127 輸出頻率調變信號。類似地，如圖 4B 及 4C 中所描繪，當第二鋸齒波之電壓位準高於正弦波時，第二比較器 128 輸出 H 位準信號。相反地，當正弦波之電壓位準高於第二鋸齒波時，第二比較器 128 輸出 L 位準信號。因而，如圖 4B 及 4C 中所描繪，第二比較器 128 輸出頻率調變信號。

將參照圖 7 及圖 8 之時序圖說明圖 1B 中電路與閘級之輸出信號之間之關係。作為一範例，圖 7 描繪當第一鋸齒波及第二鋸齒波各具有 1 之最大電壓位準及 0 之最小電壓位準，且正弦波具有以「s」（其中 $0.5 < s < 1$ ）標示之大於 0.5 之固定電壓位準時，獲得輸出信號。作為一範例，圖 8 描繪當第一鋸齒波及第二鋸齒波各具有 1 之最大電壓位準及 0 之最小電壓位準，且正弦波具有以「t」（其中 $0 < t < 0.5$ ）標示之小於 0.5 之固定電壓位準時，獲得輸出信號。

經由第一比較器 127 及第一 AND 閘 130 而從第一鋸齒波及正弦波（圖 7 中所描繪）產生之第一 AND 閘 130 之輸出信號（圖 7 中「i」），具有較第一比較器 127 之輸出信號小之工作週期。第一 AND 閘 130 之輸出信號具有較第一比較器 127 之輸出信號小之工作週期，並為頻率調變信號。此

外，NOT閘 133之輸出信號（圖 7 中「k」）為第一 AND 閘 130之輸出信號之反相信號。

請注意，工作週期代表 H 位準信號或 L 位準信號出現作為脈衝之時期的百分比。對第一 AND 閘 130之輸出信號而言，工作週期代表週期中出現 H 位準信號之時期的百分比。對 NOT 閘 133之輸出信號而言，工作週期代表週期中出現 L 位準信號之時期的百分比。

經由第二比較器 128及第二 AND 閘 131而從第二鋸齒波及正弦波（圖 7 中所描繪）產生之第二 AND 閘 131之輸出信號（圖 7 中「j」）為 L 位準信號。此外，NOT 閘 136之輸出信號（圖 7 中「l」）為第二 AND 閘 131之輸出信號之反相信號（H 位準信號）。

以類似於圖 7 之方式，經由第一比較器 127及第一 AND 閘 130而從第一鋸齒波及正弦波（圖 8 中所描繪）產生之第一 AND 閘 130之輸出信號（圖 8 中「i」）為 L 位準信號。此外，NOT 閘 133之輸出信號（圖 8 中「k」）為第一 AND 閘 130之輸出信號之反相信號（H 位準信號）。

以類似於圖 7 之方式，經由第二比較器 128及第二 AND 閘 131而從第二鋸齒波及正弦波（圖 8 中所描繪）產生之第二 AND 閘 131之輸出信號（圖 8 中「j」）具有較第二比較器 128之輸出信號小之工作週期。第二 AND 閘 131之輸出信號具有較第二比較器 128之輸出信號小之工作週期，並為頻率調變信號。此外，NOT 閘 136之輸出信號（圖 8 中「l」）為第二 AND 閘 131之輸出信號之反相信號。

如參照圖 7 之說明，第一 AND 閘 130 之輸出信號（圖 7 中「i」）及 NOT 閘 133 之輸出信號（圖 7 中「k」）係從圖 7 中所描繪之第一鋸齒波及正弦波產生，具有較第一比較器 127 之輸出信號小之工作週期。類似地，如參照圖 8 之說明，第二 AND 閘 131 之輸出信號（圖 8 中「j」）及 NOT 閘 136 之輸出信號（圖 8 中「l」）係從圖 8 中所描繪之第二鋸齒波及正弦波產生，具有較第二比較器 128 之輸出信號小之工作週期。

作為一範例，如圖 9 之波形圖中所示，其脈衝寬度之每一間隔 T 相對於藉由第一 AND 閘 130 執行之第一控制信號及第一比較器 127 之輸出信號之 AND 作業之影響而延伸；或藉由第二 AND 閘 131 執行之與第二控制信號反相之從 NOT 閘 129 輸出之信號及第二比較器 128 之輸出信號之 AND 作業（圖 9 中虛線部分 901）之影響而延伸。此導致高側電晶體及低側電晶體二者為開啓期間短路時期減少，藉此減少特別是在第一半橋電路及第二半橋電路之 ON 與 OFF 狀態之間切換時從反相器電路輸出之信號之變形。

因而，本實施例之反相器電路可使用第一控制信號及第二控制信號用於 AND 作業之其餘簡單系統，而提供具小工作週期之信號。此導致高側電晶體及低側電晶體二者為開啓期間短路時期減少，藉此減少特別是在第一半橋電路及第二半橋電路之 ON 與 OFF 狀態之間切換時從反相器電路輸出之信號之變形。

(實施例 2)

在本實施例中，將說明包括實施例 1 之反相器電路之電力轉換器電路（電源電路）之組態實施例。圖 10 描繪電力轉換器電路之一實施例。

圖 10 中電力轉換器電路包括 AC 電源 601、開關 602、轉換器電路 603、反相器電路 604、變壓器 605、轉換器電路 606、及負載 607。實際電力轉換器電路包含轉換器電路 603、反相器電路 604、變壓器 605、及轉換器電路 606。

當開關 602 開啓時，圖 10 中轉換器電路 603 從 AC 電源 601 接收 AC 信號。轉換器電路 603 降壓 AC 信號之電壓，並將從 AC 信號產生之整流及平順 DC 信號輸出至反相器電路。

輸入至反相器電路 604 之 DC 信號藉由實施例 1 之組件而轉換為 AC 信號，接著輸出 AC 信號。因此，從反相器電路 604 輸出之 AC 信號具有較小變形。

變壓器 605 包括初級線圈及二次線圈。從反相器電路 604 輸出之 AC 信號經由初級線圈而輸入至變壓器 605，且轉換之 AC 信號經由二次線圈而從變壓器 605 輸出。較佳的是預先藉由轉換器電路 603 降壓從反相器電路 604 輸出之 AC 信號之電壓，因為此可縮小變壓器 605 之尺寸。

圖 10 中轉換器電路 606 從變壓器 605 接收 AC 信號。轉換器電路 606 將 AC 信號之電壓增加至負載操作之位準，接著將 AC 信號整流及平順以提供所欲電壓之 DC 信號。DC 信號被輸入至負載 607，使得負載 607 操作。

請注意，本實施例之圖式中所描繪者可適當地以另一實施例中所說明者自由組合或替代。

(實施例 3)

在本實施例中，將說明實施例 2 之電力轉換器電路之應用。實施例 2 之電力轉換器電路可用於例如以諸如電池電力之電力工作之電動車。

將參照圖 11A 及 11B 說明電動車之應用範例。

圖 11A 描繪作為包括電力轉換器電路之電動車之一範例之電動腳踏車 1010。當電流經由馬達 1011 饋送時，電動腳踏車 1010 獲得電力。電動腳踏車 1010 包括電池 1012，及用於經由馬達 1011 而饋送電流之電力轉換器電路 1013。儘管未描繪，為充電電池 1012 之目的，圖 11A 中電動腳踏車 1010 中可配置其餘電力產生器等。實施例 2 之電力轉換器電路可用作電力轉換器電路 1013。此可減少從電力轉換器電路 1013 中所包括之反相器電路輸出之信號變形，藉此允許以較少問題驅動電動腳踏車 1010。請注意，圖 11A 中踏板可省略。

圖 11B 描繪作為包括電力轉換器電路之電動車之一範例之電動汽車 1020。當電流經由馬達 1021 饋送時，電動汽車 1020 獲得電力。電動汽車 1020 包括電池 1022，及用於經由馬達 1021 而饋送電流之電力轉換器電路 1023。儘管未描繪，為充電電池 1022 之目的，圖 11B 中電動汽車 1020 中可配置其餘電力產生器等。實施例 2 之電力轉換器電路可用

作電力轉換器電路1023。此可減少從電力轉換器電路1023中所包括之反相器電路輸出之信號變形，藉此允許以較少問題驅動電動汽車1020。

請注意，本實施例之圖式中所描繪者可適當地以另一實施例中所說明者自由組合或替代。

本申請案係依據2010年8月4日向日本專利處提出申請之序號2010-175001日本專利申請案，其整個內容係以提及方式併入本文。

【圖式簡單說明】

圖1A及1B為描繪實施例1之電路圖。

圖2為描繪實施例1之電路圖。

圖3A至3C為描繪實施例1之波形圖。

圖4A至4C為描繪實施例1之波形圖。

圖5A及5B為描繪實施例1之波形圖。

圖6為描繪實施例1之波形圖。

圖7為描繪實施例1之時序圖。

圖8為描繪實施例1之時序圖。

圖9為描繪實施例1之波形圖。

圖10描繪電力轉換器電路之範例。

圖11A及11B描繪電子裝置。

圖12A至12C描繪反相器電路。

【主要元件符號說明】

- 100、400、604：反相器電路
- 101、401：DC電源
- 102、402：第一半橋電路
- 103、403：第二半橋電路
- 104、404：脈衝寬度調變電路
- 105、107、405、407：高側電晶體
- 106、108、406、408：低側電晶體
- 109、110、111、112：二極體
- 121：數位正弦波信號產生器電路
- 122：正弦波數位-類比轉換器電路
- 123：第一數位鋸齒波信號產生器電路
- 124：第一鋸齒波數位-類比轉換器電路
- 125：第二數位鋸齒波信號產生器電路
- 126：第二鋸齒波數位-類比轉換器電路
- 127：第一比較器
- 128：第二比較器
- 129、133、136：NOT閘
- 130：第一AND閘
- 131：第二AND閘
- 132：第一位準移位器
- 134：第二位準移位器
- 135：第三位準移位器
- 137：第四位準移位器
- 411：正弦波



- 412：鋸齒波
- 601：AC電源
- 602：開關
- 603、606：轉換器電路
- 605：變壓器
- 607：負載
- 901：虛線部分
- 1010：電動腳踏車
- 1011、1021：馬達
- 1012、1022：電池
- 1013、1023：電力轉換器電路
- 1020：電動汽車

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100126777

※申請日：100 年 07 月 28 日

※IPC 分類：H02M 7/5387 (2007.01)

一、發明名稱：(中文／英文)

反相器電路，電力轉換器電路，及電動車

Inverter circuit, power converter circuit, and electric vehicle

二、中文發明摘要：

本發明之目標為以全橋反相器電路之控制電路減少該反相器電路的輸出信號變形，其係源於第一半橋電路及第二半橋電路中所包括之高側電晶體及低側電晶體的切換控制錯誤。控制該第一半橋電路及該第二半橋電路中所包括之該高側電晶體及低側電晶體之開啓／關閉的信號之脈衝寬度減少，即該信號之工作週期減少。此導致該高側電晶體及該低側電晶體二者開啓期間之短路時期減少，藉此減少信號變形。

三、英文發明摘要：

An object is to reduce, with the control circuit of the full-bridge inverter circuit, distortions in an output signal of the inverter circuit resulting from an error in control of the switching of the high-side transistors and low-side transistors included in the first half-bridge circuit and the second half-bridge circuit. The pulse width of a signal that controls ON/OFF of the high-side transistors and low-side transistors included in the first half-bridge circuit and the second half-bridge circuit is reduced, i.e., the duty cycle of the signal is reduced. This results in a reduction in short-circuit periods during which both the high-side transistor and the low-side transistor are on, thereby reducing distortions in a signal.

七、申請專利範圍：

1.一種反相器電路，包含：

全橋電路，包含：

第一半橋電路，包含：

第一高側電晶體；以及

第一低側電晶體；以及

第二半橋電路，包含：

第二高側電晶體；以及

第二低側電晶體；以及

脈衝寬度調變電路，包含：

第一電路，經組配而根據第一信號以控制該第一高側電晶體及該第一低側電晶體，該第一電路包含：

第一AND閘，經組配而根據第一輸出信號及第一控制信號以產生該第一信號；

第一比較器，經組配而根據正弦波及第一鋸齒波以產生該第一輸出信號；以及

第一數位鋸齒波信號產生器電路，經組配而根據第一數位信號之高階位元及該第一數位信號之低階位元以產生該第一控制信號；以及

第二電路，經組配而根據第二信號以控制該第二高側電晶體及該第二低側電晶體，該第二電路包含：

第二AND閘，經組配而根據第二輸出信號及第二控制信號之反相信號以產生該第二信號；

第二比較器，經組配而根據該正弦波及第二

鋸齒波以產生該第二輸出信號；以及

第二數位鋸齒波信號產生器電路，經組配而根據第二數位信號之高階位元及該第二數位信號之低階位元以產生該第二控制信號，

其中，該第二鋸齒波與該第一鋸齒波之相位差為半週期。

2.如申請專利範圍第1項之反相器電路，

其中，該第一信號經由第一位準移位器而供應於該第一高側電晶體及該第一低側電晶體，以及

其中，該第二信號經由第二位準移位器而供應於該第二高側電晶體及該第二低側電晶體。

3.如申請專利範圍第1項之反相器電路，其中，該正弦波為藉由以數位正弦波信號產生器電路產生數位正弦波信號，並將該數位正弦波信號轉換為類比信號所製造之信號。

4.如申請專利範圍第1項之反相器電路，

其中，該第一鋸齒波為藉由將該第一數位信號轉換為類比信號所製造之信號，以及

其中，該第一數位信號係以該第一數位鋸齒波信號產生器電路產生。

5.如申請專利範圍第1項之反相器電路，

其中，該第二鋸齒波為藉由將該第二數位信號轉換為類比信號所製造之信號，以及

其中，該第二數位信號係以該第二數位鋸齒波信號產

生器電路產生。

6.如申請專利範圍第1項之反相器電路，

其中，該第一控制信號之高位準信號係根據該第一數位信號之高階位元而產生，及該第一控制信號之低位準信號係根據該第一數位信號之低階位元而產生，以及

其中，該第二控制信號之高位準信號係根據該第二數位信號之高階位元而產生，及該第二控制信號之低位準信號係根據該第二數位信號之低階位元而產生。

7.如申請專利範圍第1項之反相器電路，其中，該第一控制信號之工作週期及該第二控制信號之工作週期為50%。

8.一種電力轉換器電路，包含如申請專利範圍第1項之反相器電路。

9.一種電動車，包含如申請專利範圍第8項之電力轉換器電路。

10.一種反相器電路，包含：

全橋電路，包含：

第一半橋電路，包含：

第一高側電晶體；以及

第一低側電晶體；以及

第二半橋電路，包含：

第二高側電晶體；以及

第二低側電晶體；以及

脈衝寬度調變電路，包含：

第一電路，經組配而根據第一信號以控制該第一高側電晶體及根據該第一信號之反相信號以控制該第一低側電晶體，該第一電路包含：

第一AND閘，經組配而根據第一輸出信號及第一控制信號以產生該第一信號；

第一比較器，經組配而根據正弦波及第一鋸齒波以產生該第一輸出信號；以及

第一數位鋸齒波信號產生器電路，經組配而根據第一數位信號之高階位元及該第一數位信號之低階位元以產生該第一控制信號；以及

第二電路，經組配而根據第二信號以控制該第二高側電晶體及根據該第二信號之反相信號以控制該第二低側電晶體，該第二電路包含：

第二AND閘，經組配而根據第二輸出信號及第二控制信號之反相信號以產生該第二信號；

第二比較器，經組配而根據該正弦波及第二鋸齒波以產生該第二輸出信號；以及

第二數位鋸齒波信號產生器電路，經組配而根據第二數位信號之高階位元及該第二數位信號之低階位元以產生該第二控制信號，

其中，該第二鋸齒波與該第一鋸齒波之相位差為半週期。

11.如申請專利範圍第10項之反相器電路，其中，該第一信號、該第一信號之該反相信號、該第二信號、及該

第二信號之該反相信號分別經由位準移位器而供應於該第一高側電晶體、該第一低側電晶體、該第二高側電晶體、及該第二低側電晶體。

12.如申請專利範圍第10項之反相器電路，其中，該正弦波為藉由以數位正弦波信號產生器電路產生數位正弦波信號，並將該數位正弦波信號轉換為類比信號所製造之信號。

13.如申請專利範圍第10項之反相器電路，

其中，該第一鋸齒波為藉由將該第一數位信號轉換為類比信號所製造之信號，以及

其中，該第一數位信號係以該第一數位鋸齒波信號產生器電路產生。

14.如申請專利範圍第10項之反相器電路，

其中，該第二鋸齒波為藉由將該第二數位信號轉換為類比信號所製造之信號，以及

其中，該第二數位信號係以該第二數位鋸齒波信號產生器電路產生。

15.如申請專利範圍第10項之反相器電路，

其中，該第一控制信號之高位準信號係根據該第一數位信號之高階位元而產生，及該第一控制信號之低位準信號係根據該第一數位信號之低階位元而產生，以及

其中，該第二控制信號之高位準信號係根據該第二數位信號之高階位元而產生，及該第二控制信號之低位準信號係根據該第二數位信號之低階位元而產生。



16.如申請專利範圍第10項之反相器電路，其中，該第一控制信號之工作週期及該第二控制信號之工作週期為50%。

17.一種電力轉換器電路，包含如申請專利範圍第10項之反相器電路。

18.一種電動車，包含如申請專利範圍第17項之電力轉換器電路。

圖 1A

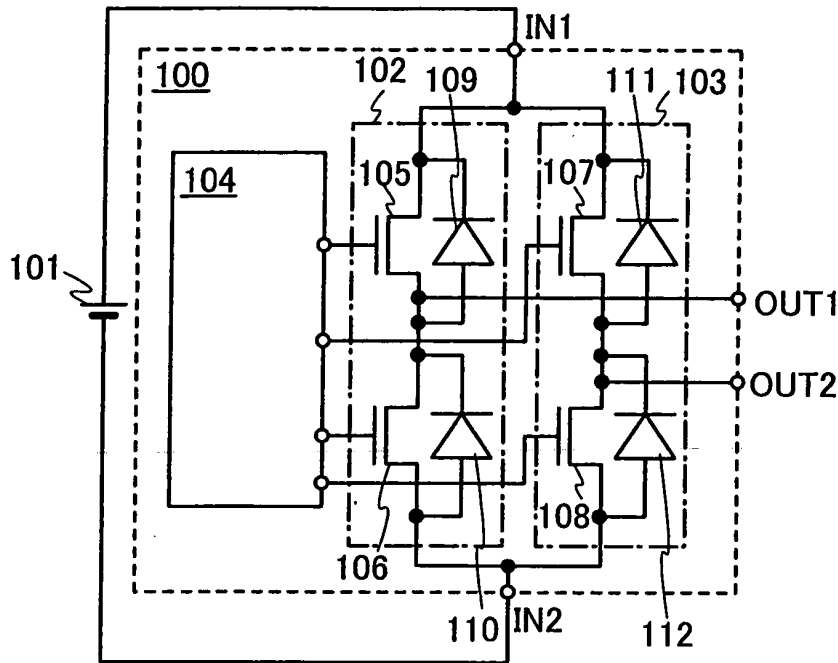


圖 1B

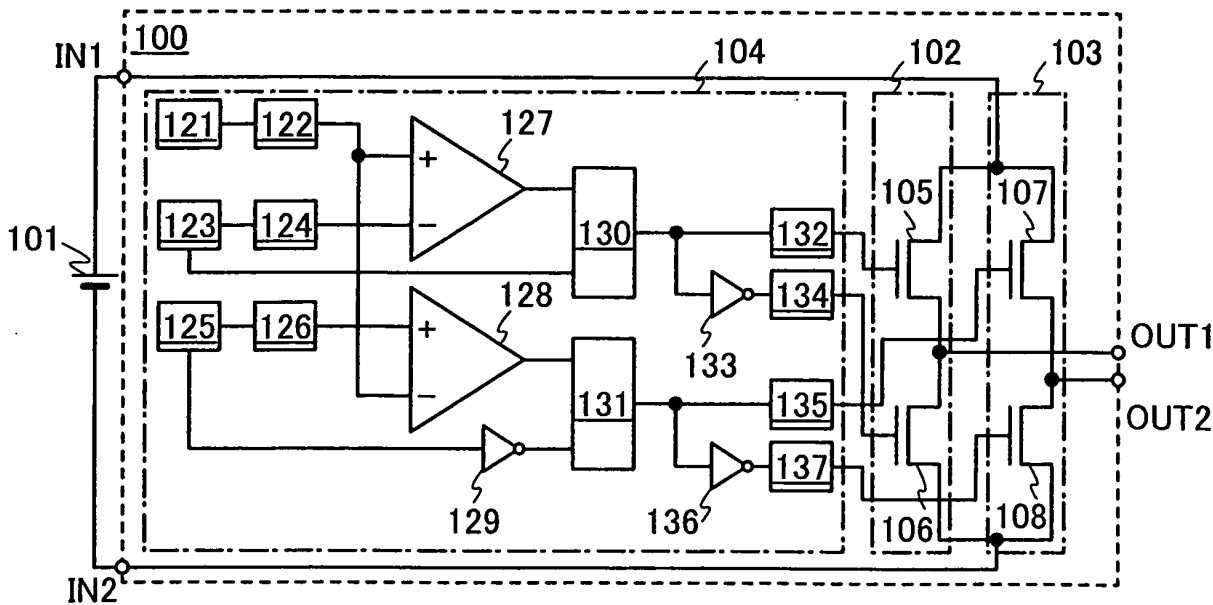


圖 2

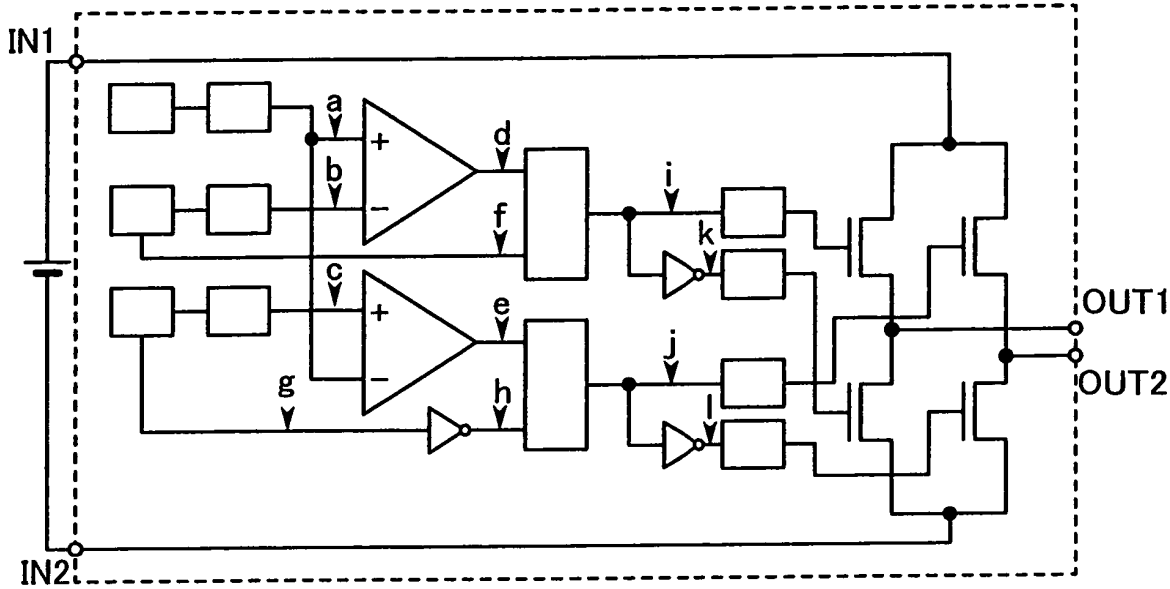


圖 3A

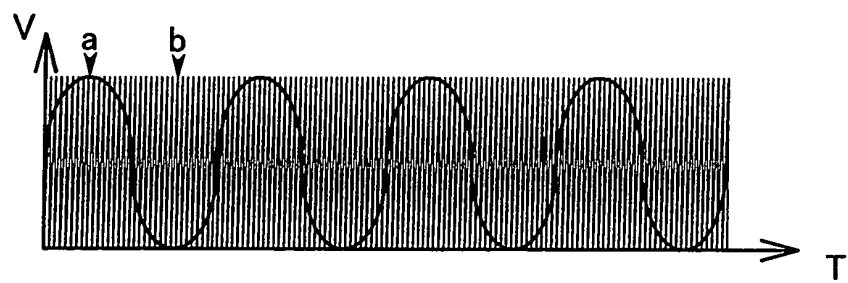


圖 3B

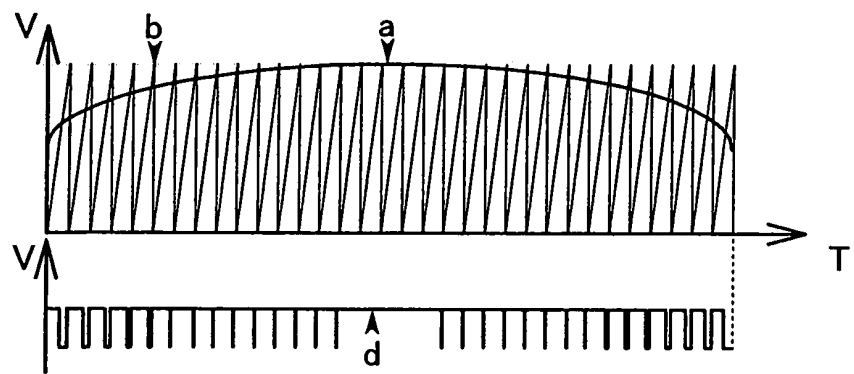


圖 3C

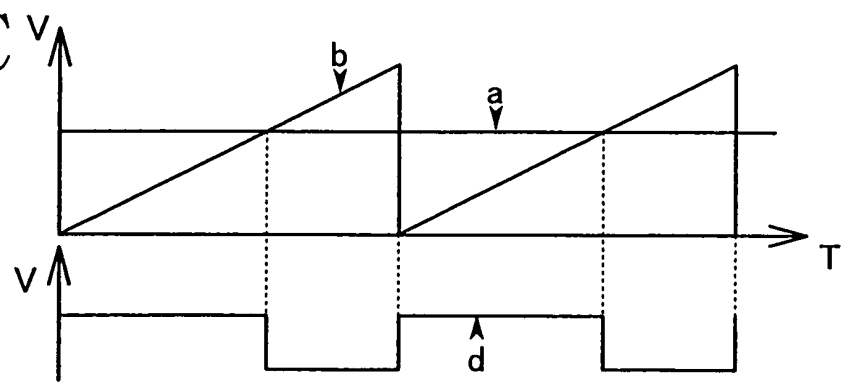


圖 4A

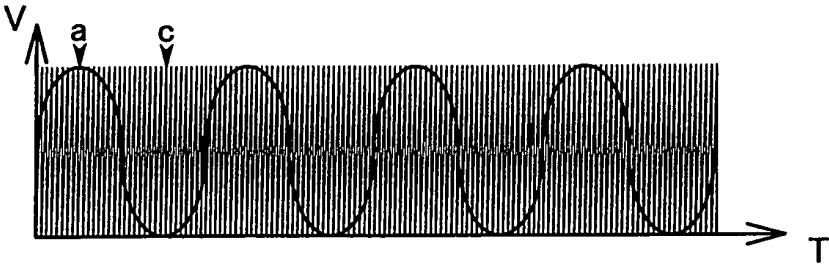


圖 4B

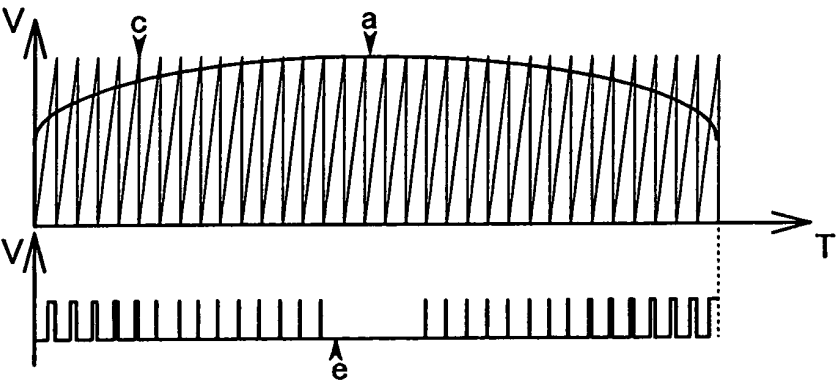


圖 4C

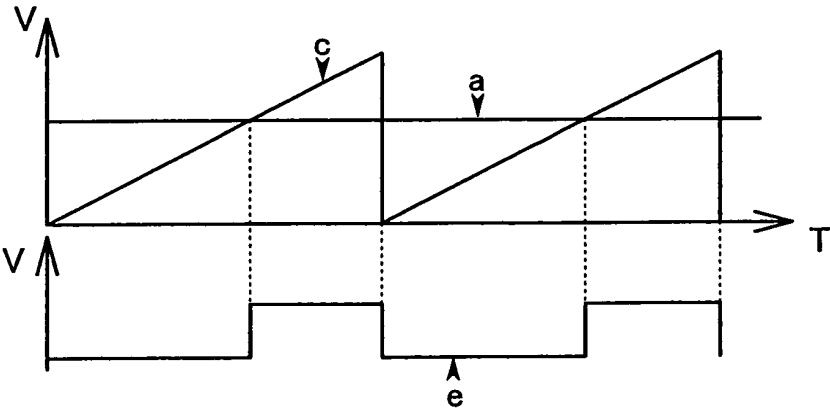


圖 5A

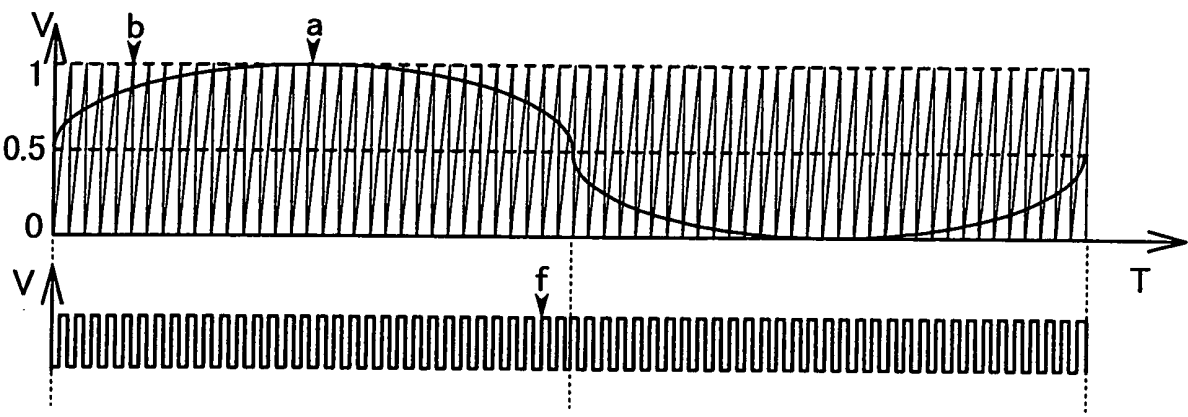


圖 5B

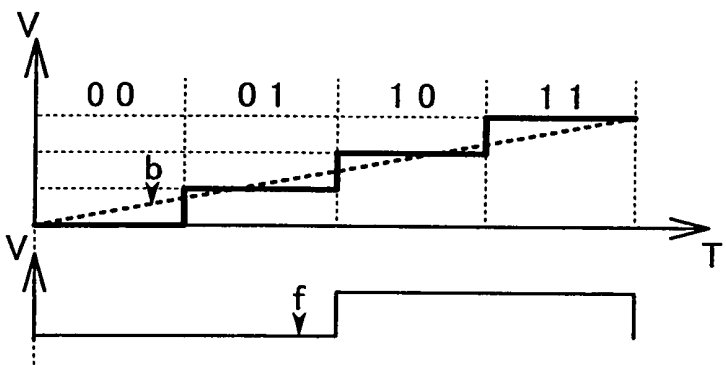


圖6

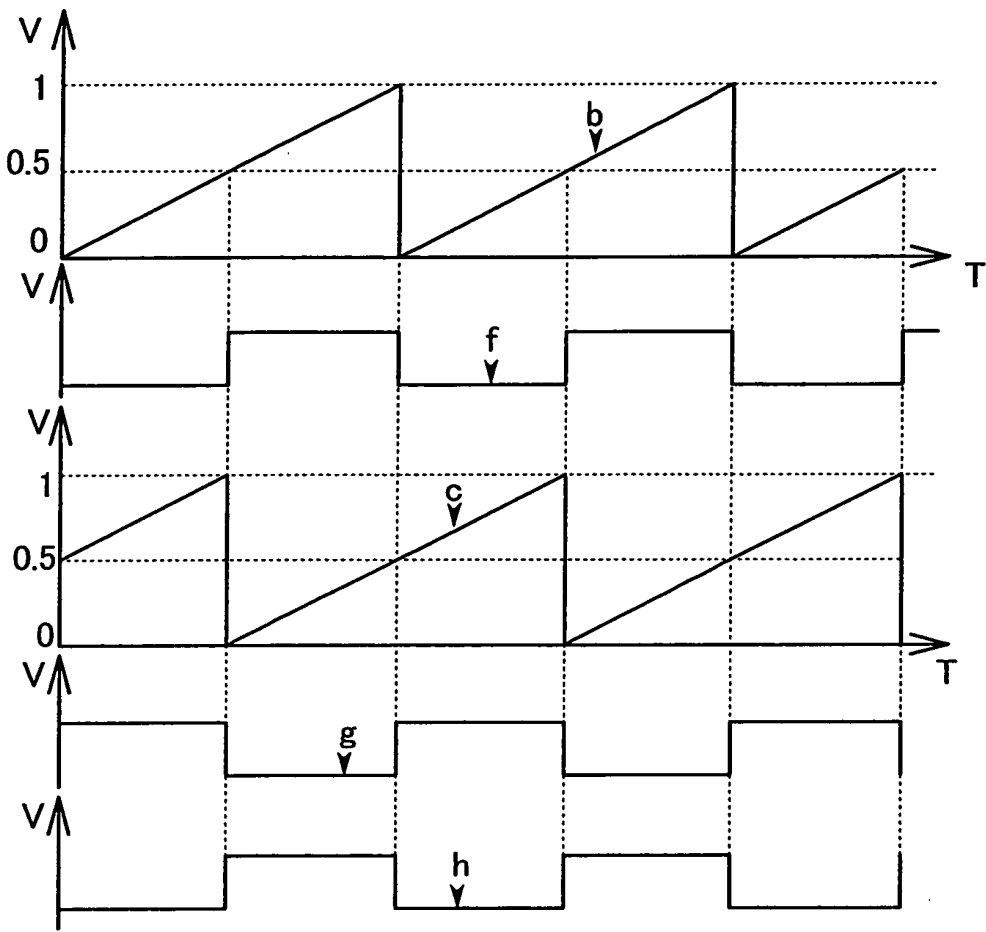


圖 7

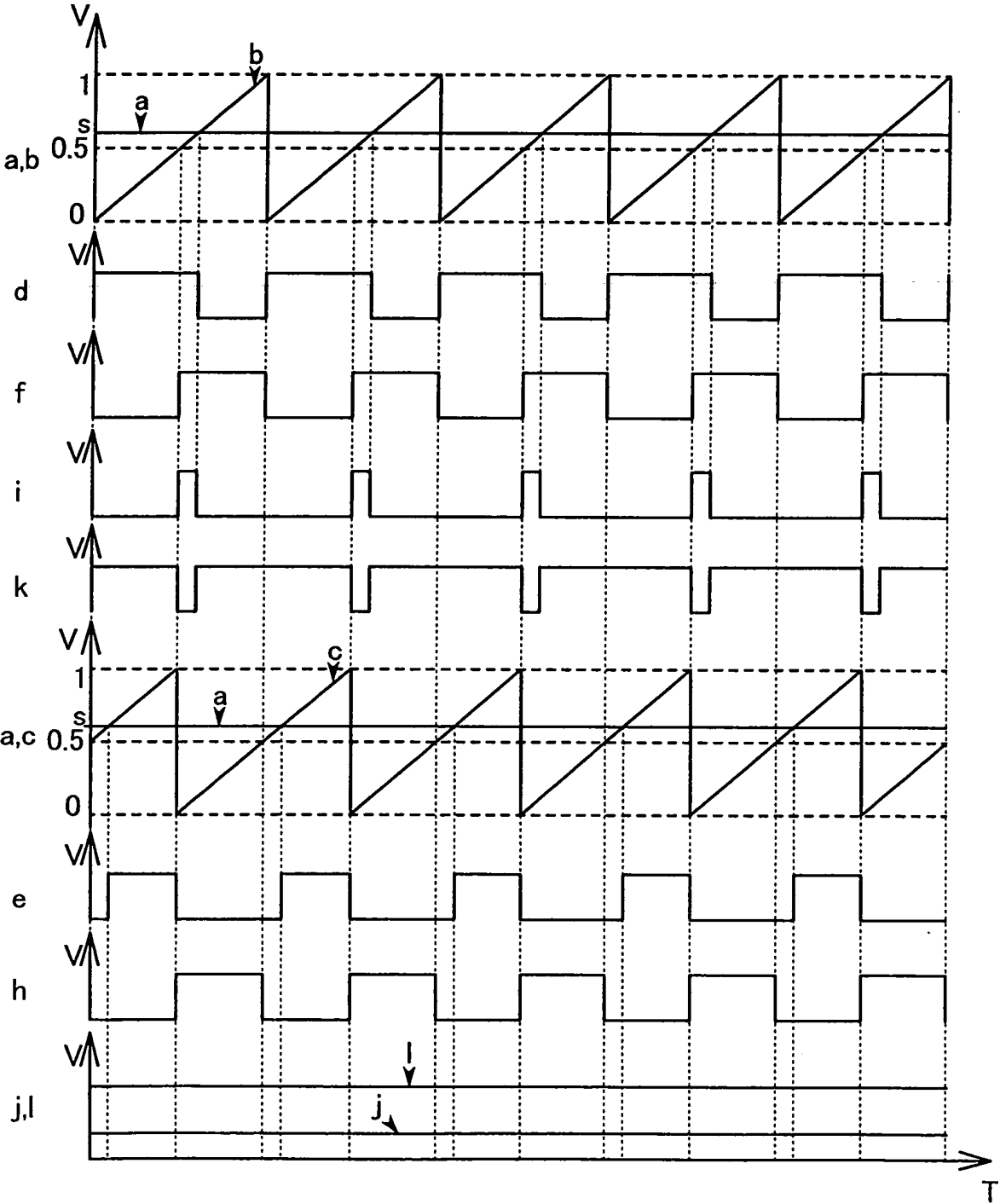


圖 8

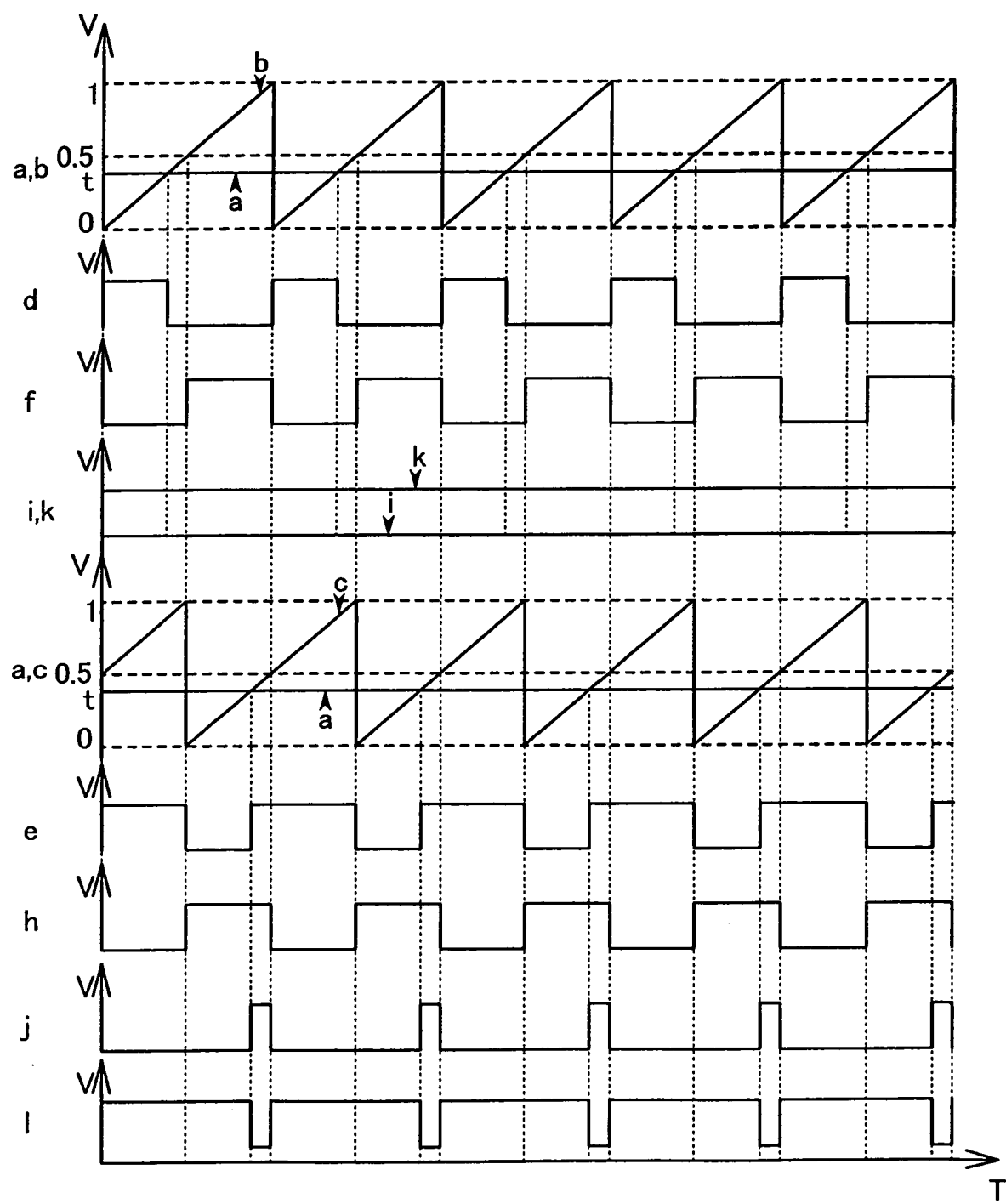


圖 9

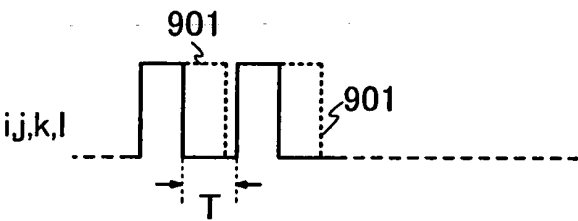


圖 10

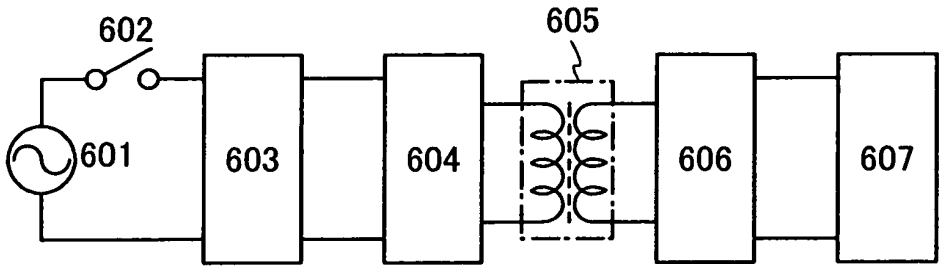


圖 11A

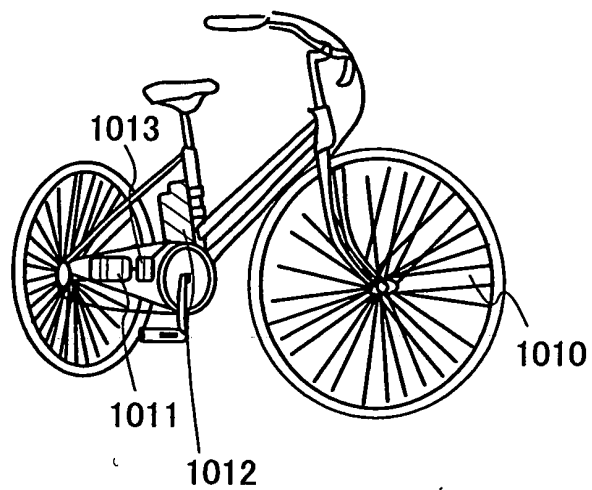


圖 11B

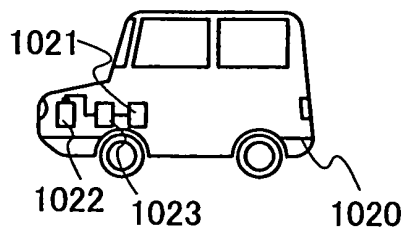


圖 12A

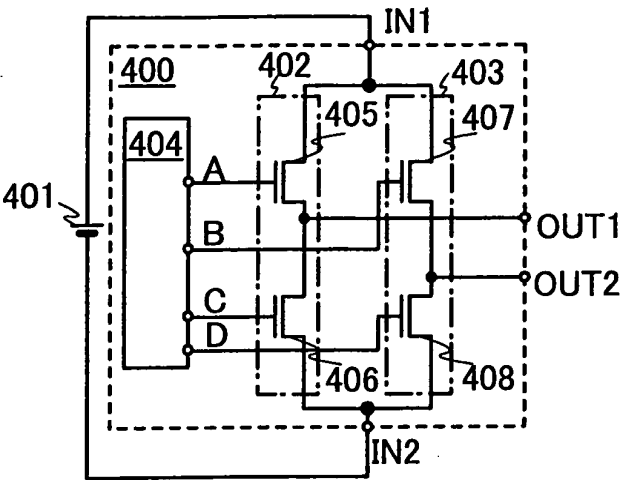


圖 12B

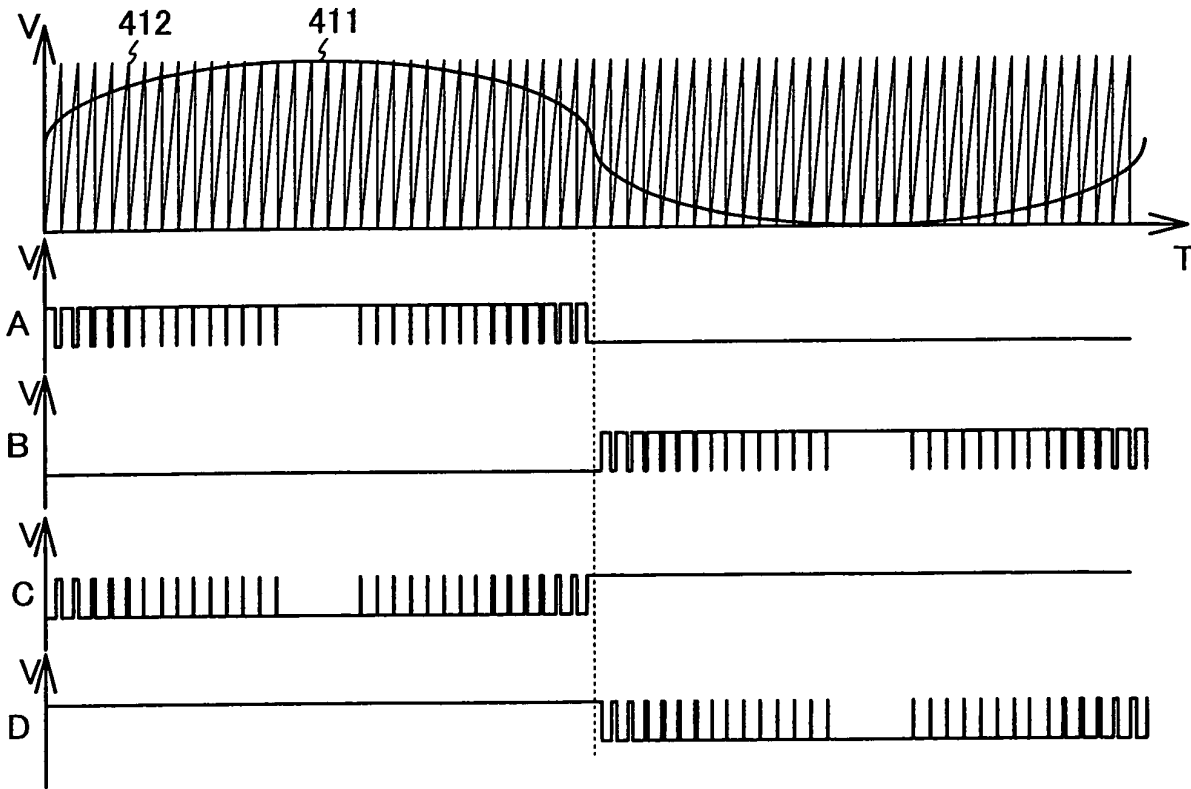
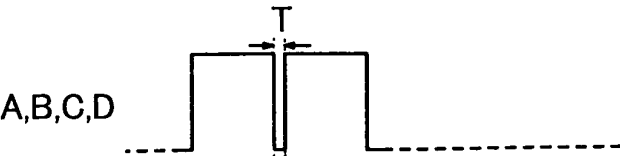


圖 12C



四、指定代表圖：

(一) 本案指定代表圖為：第 1B 圖。

(二) 本代表圖之元件符號簡單說明：

100：反相器電路

101：DC電源

102：第一半橋電路

103：第二半橋電路

104：脈衝寬度調變電路

105、107：高側電晶體

106、108：低側電晶體

121：數位正弦波信號產生器電路

122：正弦波數位-類比轉換器電路

123：第一數位鋸齒波信號產生器電路

124：第一鋸齒波數位-類比轉換器電路

125：第二數位鋸齒波信號產生器電路

126：第二鋸齒波數位-類比轉換器電路

127：第一比較器

128：第二比較器

129、133、136：NOT閘

130：第一AND閘

131：第二AND閘

132：第一位準移位器

134：第二位準移位器

135：第三位準移位器

137：第四位準移位器

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無