



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G01R 23/16 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년07월03일 10-0735144 2007년06월27일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0128799 2005년12월23일 2005년12월23일	(65) 공개번호 (43) 공개일자	10-2007-0067473 2007년06월28일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 학교법인 청석학원
 충청북도 청주시 상당구 복문로3가 100번지

 윤달환
 충북 제천시 신월동 산21-1

 김영미
 충북 제천시 신월동 21번지 세명창업보육센터 212호

 배동주
 충북 제천시 청전동 2차주공아파트 204동 106호

(72) 발명자 윤달환
 충북 제천시 신월동 산21-1

 배동주
 충북 제천시 청전동 2차주공아파트 204동 106호

 김영미
 충북 제천시 신월동 21번지 세명창업보육센터 212호

(74) 대리인 신관호

(56) 선행기술조사문헌 JP09113563 A JP11271368 A	JP2001124809 A KR1020040067768 A
---	-------------------------------------

심사관 : 우귀애

전체 청구항 수 : 총 3 항

(54) 발진기의 스펙트럼 분석 및 성능평가를 위한 지그 시스템

(57) 요약

본 발명은 발진기의 정확한 스펙트럼 분석 및 성능평가를 위한 지그 시스템을 제공하기 위한 것으로서, 본 발명에 따르면, 발진기의 성능 측정 시 발진기(VCO 또는 VCXO)의 양 출력단자의 전송선로 지연상수와 출력 임피던스에 대한 균형을 맞

추지 않으면 측정시 파형의 대칭성 문제가 발생할 수 있으므로 전송선로의 길이와 선폭을 동일하게 해야 하는 문제를 해결하기 위하여, RF 전송개념을 도입한 지그(jig) 시스템을 제공하여 발진기 출력의 반사파를 상쇄시킴으로써, 발진기의 정확한 스펙트럼 분석 및 성능평가를 가능하게 한다.

대표도

도 2

특허청구의 범위

청구항 1.

발진기와 계측기 사이의 전송선로에 연결하여 발진기의 성능측정에 사용되는 지그(jig) 시스템에 있어서,

상기 지그 시스템은,

발진기 패키지 칩(chip)과,

상기 칩의 제 1 핀과 접지 사이에 연결되는 제 1 커패시터와,

상기 칩의 제 4 핀과 접지 사이에 연결되는 제 1 저항과,

상기 제 1 커패시터와 상기 제 1 저항 사이에 연결되는 제 2 저항과,

상기 제 1 저항과 상기 칩의 제 2 핀 사이에 연결되는 제 1 스위치와,

상기 칩의 제 2 핀과 접지 사이에 연결되는 제 2 스위치와,

상기 칩의 제 4 핀과 접지 사이에 연결되는 제 2, 제 3 및 제 4 커패시터와,

상기 칩의 제 4 핀과 상기 제 1 저항 사이에 연결되는 제 1 전원과,

상기 칩의 제 5 핀과 제 1 출력단 사이에 직렬로 연결된 제 3 및 제 4 저항과,

상기 제 3 및 제 4 저항의 사이와 접지 사이에 연결되는 제 5 저항과,

상기 칩의 제 6 핀과 제 2 출력단 사이에 직렬로 연결된 제 6 및 제 7 저항과,

상기 제 6 및 제 7 저항의 사이와 접지 사이에 연결되는 제 8 저항과,

상기 제 3 저항과 상기 제 6 저항 사이에 직렬로 연결된 제 9 및 제 10 저항과,

상기 제 9 및 제 10 저항 사이와 제 2 전원 사이에 연결되는 인덕터와,

상기 제 2 전원과 접지 사이에 연결되는 제 5 및 제 6 커패시터를 포함하고,

상기 칩의 제 3 핀이 접지에 연결되도록 구성되어 상기 발진기의 반사파를 감쇄시키도록 구성된 것을 특징으로 하는 지그 시스템.

청구항 2.

제 1항에 있어서,

상기 발진기와 상기 계측기 사이의 전송선로에 연결되며, 신호레벨을 조정하는 임피던스 정합용으로 사용되고, 접속 시스템의 임피던스 변동에 의해 발생하는 반사파를 억압하여 진행파의 왜곡을 줄이는 회로구간 격리용으로 사용되는 정합 감쇄기(matched attenuator)를 더 포함하고,

상기 정합 감쇄기는 상기 제 1 출력단 및 제 2 출력단에 연결되도록 구성된 것을 특징으로 하는 지그 시스템.

청구항 3.

제 1항 또는 제 2항에 있어서,

한번에 복수의 측정대상에 대하여 측정 가능하도록 상기 지그 시스템 회로를 다수 개 연결하여 이루어지는 신뢰성 시험보드로 구성된 것을 특징으로 하는 지그 시스템.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

최근의 정보통신 시스템은 소형화, 경량화 및 저전력화를 지향하고 있고, 이에 따라 더 안정적인 시스템 품질을 위한 고주파수대의 소형 발진기 개발이 요구되고 있다.

일반적으로, 발진기에 사용되는 수정 진동자는 원하는 주파수에 맞추어 얇게 가공한 후, 전압을 인가하기 위한 전극을 구축하고, 외부 회로와 연결하기 위해 외부 패키지(package)를 사용하거나 집적회로에 적용된다.

진동자의 수정에 교류전압을 인가하면 진동이 발생하고, 이때 진동 형태는 수정이 절삭되는 방식에 따라 영향을 받게 된다. 수정의 진동은 고조파와 비고조파 신호를 발생시키며, 이때의 주파수 또는 진동율은 수정의 절삭 크기 및 공진의 형태에 의해서 결정된다. 이러한 수정진동자의 주파수는 다음의 [식 1]과 같이 결정된다.

[식 1]

$$f(\text{MHz}) = \frac{K \times N}{\text{두께}}$$

여기서 K는 수정진동자의 두께상수로 AT-cut일 경우 1670 kHz/mm이고 BT-cut일 경우 2560 kHz/mm의 값을 갖는다. N은 발진방식(1, 3, 5, 7, ...)에 따른 기계적인 진동의 체배를 나타낸다. AT-cut은 Z-Y로 면이 형성되어 있고 Y축을 길이 방향, Z축을 폭으로 형성하여 설계된다. 이때 Y축 변수를 고정으로 하고 주파수에 따라 Z축의 변수를 조정하여 설계한다. 이러한 발진기 수정편은 외부 충격으로부터 보호하기 위해 진동부와 보호부로 나누어 제작되는데, 보호부는 전극을 구성하며, 전극반경이 클수록 주파수 편차 특성이 불안정하게 된다.

도 1은 2°56'00" ±30"의 각도와 반경이 0.8Φ인 경우의 역메사(mesa)형 수정 발진자를 사용하여 제작된 VCXO 소자의 구동용 회로를 나타낸다. 상기 VCXO는 칩 크기가 1.55 × 1.475 mm이고, 출력주파수는 120 MHz이며 출력전류는 60 mA인 정격을 가진다.

발진기에 사용되는 패키지 인터페이스는 PECL(Positive Emitter-Coupled Logic), LVDS(Low-Voltage Differential Signals)와 CML(Current Mode Logic) 등이 있다. 도 1의 구형 HFF 수정(high fundamental frequency crystal)을 사용하는 PECL(positive emitter coupled logic) 전압제어 발진회로는 기본 모드의 발진을 통하여 안정적인 고주파수를 발진시키며, 높은 주파수의 신호처리를 위한 고부가가치 전자통신 제품에 응용되고 있다.

발진기 출력파형의 주파수 스펙트럼과 진폭의 고찰은 푸리에 급수(Fourier series)로 전개하여 직류와 교류성분을 다음의 [식 2]와 같이 표현할 수 있다.

[식 2]

$$f(t) = \frac{A_0}{2} + \sum_{n=1}^{\infty} [A_n \cos(n\omega t) + B_n \sin(n\omega t)]$$

$$A_n = \frac{2}{T} \int_0^T f(t) \cos(n\omega t) dt$$

$$B_n = \frac{2}{T} \int_0^T f(t) \sin(n\omega t) dt$$

삭제

삭제

여기서 n이 홀수(1, 3, 5, ...)일 때, 식 (2)는 $A_n = 0$ 이고, 다음의 [식 3]과 같이 쓸 수 있다.

[식 3]

$$f(t) = \frac{A_0}{2} + \sum_{n=1}^{\infty} B_n \sin(n\omega t)$$

[식 3]의 교류성분은 고조파 차수에 따라 신호레벨이 작아진다. 그러나 신호상승과 하강시간이 서로 다른 기함수파의 경우는, 홀수뿐만 아니라 짝수 고조파도 발생한다. 따라서 신호의 상승시간과 하강시간을 각각 반주기의 푸리에 급수로 전개하면, 보다 복잡한 형태의 고조파 성분들의 합으로 표현되게 된다.

일반적으로 낮은 주파수에서는 능동소자 내부의 출력으로부터 입력으로 귀환되는 신호의 양이 적기 때문에, 발진조건을 만족하기 위해 외부에 귀환회로를 추가하여, 증폭된 신호 크기와 귀환된 신호의 위상관계를 해석하는 정귀환 증폭기의 형태를 주로 설계한다. 그러나 주파수가 점점 상승할수록 능동소자 내부의 귀환량이 점점 상승하므로, 외부에 별도의 귀환회로를 추가하지 않아도 원하는 주파수에서 발진조건을 만족할 수 있게 된다. 따라서, 루프이득과 위상의 개념보다는 임피던스의 관계로 해석하는 것이 더욱 유용하다. 또한, 고조파의 전송손실을 줄이는 또 다른 방법은 PCB 기판 자체가 저손실 특성을 가지는 재질을 사용하거나, 전송선로 특성 임피던스를 시스템에 맞게 최적화하는 것이다.

발명이 이루고자 하는 기술적 과제

일반적으로, 초고속 데이터 전송에서는 전송선로 및 소자들의 적절한 정합이 이루어지지 않으면, 저속 데이터 전송과는 달리 지터(Jitter), 위상잡음, 반사 및 부호간 간섭과 같은 문제들이 발생하게 된다. 따라서 고속 데이터 전송시스템 및 고주파를 사용하는 시스템에서 주파수 안정도와 낮은 지터, 우수한 위상잡음을 갖는 것은 매우 중요하다.

더욱이 지터 특성이 나쁜 소자를 사용하게 되면, 타이밍 오차에 의한 데이터 손실이 발생할 수 있고, 또 PLL(Phase Locked Loop)을 사용하는 시스템에는 위상잡음이 증가하는 등 좋지 않은 결과들이 발생할 수 있다. 만일 이러한 소자가 디스플레이의 기준신호원으로 사용되면 선명한 영상을 얻지 못하고 흐릿한 영상을 얻게 된다.

또한, 지그(jig) 회로를 이용한 발진기의 정확한 스펙트럼 및 성능 특성 분석은 발진기의 가격뿐만 아니라 경쟁력평가에 중요한 요소가 된다. 도 1을 참조하여, 상기한 바와 같은 구성을 가지는 VCXO의 출력은 상보적인(complementary) 형태로 서, 양 출력단자의 전송선로 지연상수와 출력 임피던스에 대한 균형을 맞추어주지 않으면 두 출력 파형의 제로 교차(zero cross)점이 달라지는 현상이 발생하여 측정시 파형의 대칭성 문제가 발생할 수 있으므로, 전송선로의 길이와 폭을 동일하게 해야 한다. 이러한 VCXO의 출력신호는 직류성분을 포함한 다양한 고조파들로서, 진폭 감쇄 및 손실은 파형의 변형과 더불어 시정수의 변화를 발생시킨다.

따라서 본 발명은, 상기한 바와 같은 문제점을 해결하기 위하여, 발진기와 계측기 사이의 전송선로에 연결하여 반사파를 감쇄시킴으로써 발진기의 정확한 스펙트럼 분석 및 성능평가를 가능하게 하는 지그(jig) 시스템을 제공하는 것을 그 목적으로 한다.

발명의 구성

상기한 목적을 달성하기 위해, 본 발명에 따르면, 발진기와 계측기 사이의 전송선로에 연결하여 발진기의 성능측정에 사용되는 지그(jig) 시스템에 있어서, 발진기 패키지 칩(chip)과, 상기 칩의 제 1 핀과 접지 사이에 연결되는 제 1 커패시터와, 상기 칩의 제 4 핀과 접지 사이에 연결되는 제 1 저항과, 상기 제 1 커패시터와 상기 제 1 저항 사이에 연결되는 제 2 저항과, 상기 제 1 저항과 상기 칩의 제 2 핀 사이에 연결되는 제 1 스위치와, 상기 칩의 제 2 핀과 접지 사이에 연결되는 제 2 스위치와, 상기 칩의 제 4 핀과 접지 사이에 연결되는 제 2, 제 3 및 제 4 커패시터와, 상기 칩의 제 4 핀과 상기 제 1 저항 사이에 연결되는 제 1 전원과, 상기 칩의 제 5 핀과 제 1 출력단 사이에 직렬로 연결된 제 3 및 제 4 저항과, 상기 제 3 및 제 4 저항의 사이와 접지 사이에 연결되는 제 5 저항과, 상기 칩의 제 6 핀과 제 2 출력단 사이에 직렬로 연결된 제 6 및 제 7 저항과, 상기 제 6 및 제 7 저항의 사이와 접지 사이에 연결되는 제 8 저항과, 상기 제 3 저항과 상기 제 6 저항 사이에 직렬로 연결된 제 9 및 제 10 저항과, 상기 제 9 및 제 10 저항 사이와 제 2 전원 사이에 연결되는 인덕터와, 상기 제 2 전원과 접지 사이에 연결되는 제 5 및 제 6 커패시터를 포함하고, 상기 칩의 제 3 핀이 접지에 연결되도록 구성된 것을 특징으로 하는 발진기의 정확한 스펙트럼 분석 및 성능평가가 가능한 지그(jig) 시스템이 제공된다.

또한, 본 발명에 따르면, 상기 발진기와 상기 계측기 사이의 전송선로에 연결되며, 신호레벨을 조정하는 임피던스 정합용으로 사용되고, 접속 시스템의 임피던스 변동에 의해 발생하는 반사파를 억압하여 진행파의 왜곡을 줄이는 회로구간 격리용으로 사용되는 정합 감쇄기(matched attenuator)를 더 포함하고, 상기 정합 감쇄기는 상기 제 1 출력단 및 제 2 출력단에 연결되도록 구성된 것을 특징으로 하는 지그 시스템이 제공된다.

또한, 본 발명에 따르면, 한번에 복수의 측정대상에 대하여 측정 가능하도록 상기 지그 시스템을 다수 개 연결하여 이루어진 신뢰성 시험보드로 구성된 것을 특징으로 하는 지그 시스템이 제공된다.

이하, 도면을 참조하여 본 발명에 따른 지그 시스템의 상세한 내용에 대하여 설명한다.

도 2는 발진기의 성능평가에 사용되는 회로 구성의 기본구조를 나타내고 있다. 일반적으로 발진기의 성능측정은 도 2에 나타난 바와 같이 발진기(20)에 계측기(21)를 전송선로(22)를 통하여 연결하여 행해진다. 이때 발진기(VCXO)의 출력단 임피던스(Z_o)는 전송선로 임피던스(Z_s)와 임피던스 정합관계를 나타내는 입력 반사계수(Γ_{in}) 관계가 성립하고, 전송선로 임피던스(Z_s)와 계측기 입력임피던스(Z_l) 또는 측정단자(probe)의 입력 임피던스와 정합관계를 나타내는 출력 반사계수(Γ_o)가 중요한 요소가 된다. 따라서 이러한 임피던스 관계를 정확히 맞추지 못하게 되면, 임피던스 부정합으로 인해 진행파의 반사가 발생하여 출력단에 전송되는 신호 레벨에 손실이 생기고, 파형의 왜곡 및 파형 시정수의 악화가 초래되어 시스템 잡음으로 작용하게 된다.

입출력 반사계수는 다음의 [식 4]와 같이 표현되며, 임피던스 부정합으로 인한 손실은 데시벨(dB)로 나타낸다.

[식 4]

$$\Gamma_{in} = \frac{Z_s - Z_o}{Z_s + Z_o}, \Gamma_o = \frac{Z_l - Z_o}{Z_l + Z_o}$$

여기서, 입출력 임피던스와 전송선로 임피던스는 동축케이블과 계측기의 입출력 임피던스와의 정합성 때문에 50Ω으로 설정하여 사용한다. 만일, 75Ω일 경우는 특성임피던스가 75Ω인 RF 동축케이블을 사용해야 하고, PCB 기판상의 전송선로 임피던스를 75Ω이 되도록 선로 폭을 설계해야 한다.

도 3은 본 발명에 따른 발진기의 정확한 스펙트럼분석과 성능을 평가하기 위한 측정용 지그(jig) 시스템의 회로도를 나타낸 것이다. 도 3에 나타난 바와 같은 본 발명에 따른 지그 시스템은, 도 2의 발진기(20)와 계측기(21) 사이의 전송선로(22) 상에(도 2의 부호(110)과 (111) 사이) 연결되어, 반사파에 의한 영향을 감소시켜 전송파 만에 의한 정확한 측정이 가능하도록 한다.

도 3에 나타난 바와 같은 본 발명에 따른 지그 시스템 회로에 있어서, 본 실시예에서는 발진기 패키지 칩(1)으로서 PECL (Positive Emitter-Coupled Logic)을 사용하였고, 각 소자의 값은 $R1 = 50k\Omega$, $R2 = 10k\Omega$, $R3, R4, R6, R7 = 20\Omega$, $R5, R8 = 35\Omega$, $R9, R10 = 50\Omega$ 이며, $C1 = 0.1\mu F$, $C2 = 10\mu F$, $C3 = 0.1\mu F$, $C4, C5 = 1000pF$, $C6 = 0.1\mu F$ 이고, $L1 = 220nH$ 인 소자를 각각 사용하였으며, $V_{cc1} = 3.3V$, $V_{cc2} = 2V$ 이다.

상기한 바와 같은 구성의 지그 회로를 도 2에 나타난 바와 같이 발진기(20)와 계측기(21) 사이에(부호(100)와 부호(110) 사이) 연결하면, 발진기로부터 발생하는 반사파가 상기 지그 회로에 의해 상쇄되고, 따라서 반사파의 영향을 감쇄시켜 정확한 성능측정을 할 수 있다.

또한, 본 발명에 따른 지그 시스템은 임피던스 개선용 정합 감쇄기(matched attenuator)의 장착 유무에 따라 2가지로 분류하여 설계할 수 있다.

정합 감쇄기는, 토폴로지(topology)에 따라 π 형, T형, 브리지-T형 및 L형 등이 있으나, 여기서는 주로 많이 사용되는 3가지 유형을 설명한다. 우선, π 형 감쇄기 토폴로지의 각 소자의 설계값은 다음과 같다.

[식 5]

$$R1 = \frac{1}{\frac{10^{\frac{L}{10}} + 1}{Z_{in}(10^{\frac{L}{10}} - 1)} - \frac{1}{R3}}$$

[식 6]

$$R2 = \frac{1}{\frac{10^{\frac{L}{10}} + 1}{Z_{out}(10^{\frac{L}{10}} - 1)} - \frac{1}{R3}}$$

[식 7]

$$R3 = \frac{1}{2} (10^{\frac{L}{10}} - 1) \sqrt{\frac{Z_{in}}{10^{\frac{L}{10}}}}$$

여기서 Z_{in} 은 요구하는 입력저항, Z_{out} 은 출력저항, L 은 허용 전달손실(dB)이다. 따라서 감쇄기 삽입에 의한 최소 손실은 다음과 같이 쓸 수 있다.

[식 8]

$$L_{min} = 20 \log \left(\sqrt{\frac{Z_{in}}{Z_{out}}} + \sqrt{\frac{Z_{in}}{Z_{out}} - 1} \right)$$

다음으로 T형 감쇄기 토폴로지의 각 소자의 값은 다음과 같다.

[식 9]

$$R1 = \frac{10^{\frac{L}{10}} + 1}{10^{\frac{L}{10}} - 1} Z_{in} - R3$$

[식 10]

$$R2 = \frac{10^{\frac{L}{10}} + 1}{10^{\frac{L}{10}} - 1} Z_{out} - R3$$

[식 11]

$$R3 = \frac{2\sqrt{Z_{in}Z_{out}10^{L/10}}}{10^{L/10} - 1}$$

이때 T형 감쇄기 삽입에 의한 최소 손실은 [식 8]과 동일하다.

또한, 브리지-T형 토폴로지에서, 저항 R은 동일한 Zo값을 가진다.

[식 12]

$$R1 = Zo(10^{L/20} - 1)$$

[식 13]

$$R4 = \frac{Zo}{10^{L/20} - 1}$$

여기서 L은 요구하는 감쇄기 손실(dB)이고, Zo는 선로임피던스를 나타낸다.

전송선로 종단에 부착하는 정합 감쇄기는 신호레벨을 조정하고 접속되는 시스템의 입력 임피던스가 전송선로 임피던스와 일치하지 않을 경우 임피던스 정합용으로 사용되고, 접속시스템의 임피던스 변동(pulling)에 의해 발생하는 반사파를 억제하여 진행파의 왜곡을 감소하는 회로구간 격리용으로도 사용된다.

이러한 정합 감쇄기 특성은 사용 주파수 대역에 걸친 평탄도와 정재파비(voltage standing wave ratio : VSWR) 및 전력 크기로 결정된다. VSWR의 감소효과에 대한 식과 VSWR과 반사계수(Γ)와의 관계식은 다음과 같다.

[식 14]

$$\frac{1}{VSWR_{in}} = \tanh\left[\frac{1}{8.686} + \tanh^{-1}\frac{1}{VSWR_{out}}\right]$$

[식 15]

$$\Gamma = \frac{VSWR - 1}{VSWR + 1}, \quad VSWR = \frac{1 + \Gamma}{1 - \Gamma}$$

또한, 직렬성분 C_1 , L_1 및 R_1 과 병렬성분 Co 를 가정하여 저항성분 $Re(f)$ 와 리액턴스 성분 $Xe(f)$ 가 직렬로 연결된 수정 발진기 등가회로를 구성할 수 있으며, 주파수함수로 $Re(f)$ 와 $Xe(f)$ 에 대한 수식을 구하면 다음과 같다.

[식 16]

$$Re(f) = \frac{R1}{\left(\frac{R1}{Xo}\right)^2 + \left(\frac{Xm}{Xo} - 1\right)^2}$$

[식 17]

$$Xe(f) = \frac{Xm\left(1 - \frac{Xm}{Xo} - \frac{R1^2}{XmXo}\right)}{\left(\frac{R1}{Xo}\right)^2 + \left(\frac{Xm}{Xo} - 1\right)^2}$$

여기서, $X_o = \frac{1}{\omega C_o}$, $X_m = \omega L_1 - \frac{1}{\omega C_1}$ 이다.

상기 [식 16] 및 [식 17]을 이용하여 R_1 을 고려함으로써 임계주파수를 구할 수 있다. 먼저, 저항 R_1 을 무시했을 경우, 수정 임피던스의 허수 부분이 0이 되는 주파수로 직렬 공진 주파수(f_s)와 병렬 공진 주파수(f_p)를 다음과 같이 얻을 수 있다.

[식 18]

$$f_s = \frac{1}{2\pi\sqrt{L_1 C_1}}$$

[식 19]

$$f_p = \frac{1}{2\pi} \sqrt{\frac{1}{L_1 C_1} + \frac{1}{L_1 C_o}} \approx f_s \left(1 + \frac{C_1}{2C_o} \right)$$

다음의 경우는, 저항 R_1 을 고려한 주파수로써 어드미턴스 성분 중 서셉턴스가 0이 되어 임피던스가 실수인 저항 성분만으로 이루어지는 경우로서, 공진조건인 허수부를 0으로 둔 경우이다. 두 가지의 주파수 중 낮은 주파수를 공진 주파수(f_r)라 하고, 그보다 높은 주파수를 반공진 주파수(f_a)라 한다.

[식 20]

$$f_r = f_s \left(1 + \frac{\gamma}{2Q^2} \right)$$

[식 21]

$$f_a = f_p \left(1 + \frac{1}{2\gamma} - \frac{\gamma}{2Q^2} \right)$$

여기서, $\gamma = \frac{C_o}{C_1}$ 이고, $Q = \frac{\omega L_1}{R_1}$ 이다. 식에서 f_a 는 f_p 보다 $-1/2Q^2$ 만큼 주파수 차이가 나고, $f_r > f_s$ 및 $f_a > f_p$ 에서는 Q^2 에 반비례하므로, 그 값이 대단히 작다.

또한, 도 3에 나타난 바와 같은 회로구성을 사용하여, 본 발명에 따른 지그 회로를 다수 개 연결함으로써, 한 번의 측정으로 복수의 발진기에 대한 성능측정을 할 수 있도록 하는 시험 보드를 구성할 수 있다. 상기 시험 보드의 설계도 전송선로 종단에 임피던스 풀링(pulling) 개선용 정합 감쇄기(Matched Attenuator)의 장착 유무에 따라 T형 정합 감쇄기가 장착된 상태와, 전송선로만 형성된 상태의 2가지로 제작할 수 있다.

도 4는 상기와 같이 하여 제작된 시험 보드의 실제 모습을 나타낸 것이다. 도 4에서, 부호(41)로 나타난 좌측 부분은 T형 정합 감쇄기가 장착된 상태이고, 부호(42)로 나타난 우측 부분은 전송선로만 형성된 형태이다. 도 4의 실시예에서는 발진기(PECL VCXO) 단자 패드(PAD)와 시험 지그 단자간 접속은 자체의 고주파 인덕턴스를 갖는 핀(PIN)을 사용하지 않고 18GHz 대역까지 주파수 특성이 우수하고 접촉저항이 매우 작은 금속선(Gold-wire)이 수직으로 배열된 고주파용 접촉 PAD를 사용하였다.

전송선로 종단에 부착된 정합 감쇄기는, 상기 설명한 바와 같이, 신호레벨을 조정하고 접속되는 시스템의 입력 임피던스가 전송선로 임피던스와 일치하지 않을 경우 임피던스 정합용으로 사용되고, 접속시스템의 임피던스 변동(pulling)에 의해 발생하는 반사파를 억제하여 진행파의 왜곡을 감소하는 회로구간 격리용으로 사용되며, 그 특성은 사용주파수 대역에 걸친 평탄도와 입출력 VSWR, 전력취급한도로 판단한다. 정합 감쇄기의 삽입에 의한 VSWR(voltage standing wave ratio)의 감소효과에 대한 식과 VSWR과 반사계수와의 관계식은 상기한 [식 14] 및 [식 15]에 나타난 바와 같으며, VSWR의 감소는 신호의 반사를 감소시킨다.

이상, 상기한 실시예에 따라 본 발명을 설명하였으나, 본 발명은 상기한 실시예에만 한정되는 것은 아니며, 본 발명의 취지를 벗어나지 않는 범위 내에서 설계상의 필요에 따라 당업자에 의해 다양한 변경 및 수정, 조합 등이 가능한 것은 당연한 일이다.

발명의 효과

상기한 바와 같이, 본 발명의 지그(jig) 시스템을 사용하면, 발진기 출력의 반사파를 상쇄함으로써 더욱 정확한 분석결과를 얻을 수 있다.

따라서 본 발명의 구성에 따르면, 발진기의 신뢰성 및 결함 여부를 판단하기 위해 정확한 발진기의 스펙트럼 분석 및 성능 평가를 할 수 있는 지그(jig) 시스템을 제공할 수 있다.

도면의 간단한 설명

도 1은 VCXO의 발진제어회로의 구성을 나타내는 도면이다.

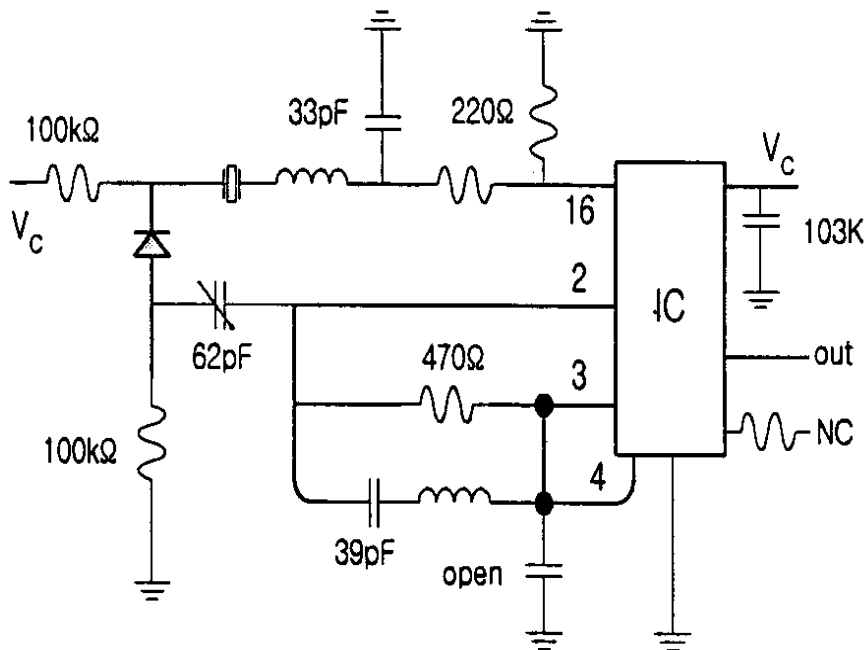
도 2는 VCXO의 성능을 측정하기 위한 구성을 나타내는 도면이다.

도 3은 본 발명에 따른 지그(jig) 회로를 나타내는 도면이다.

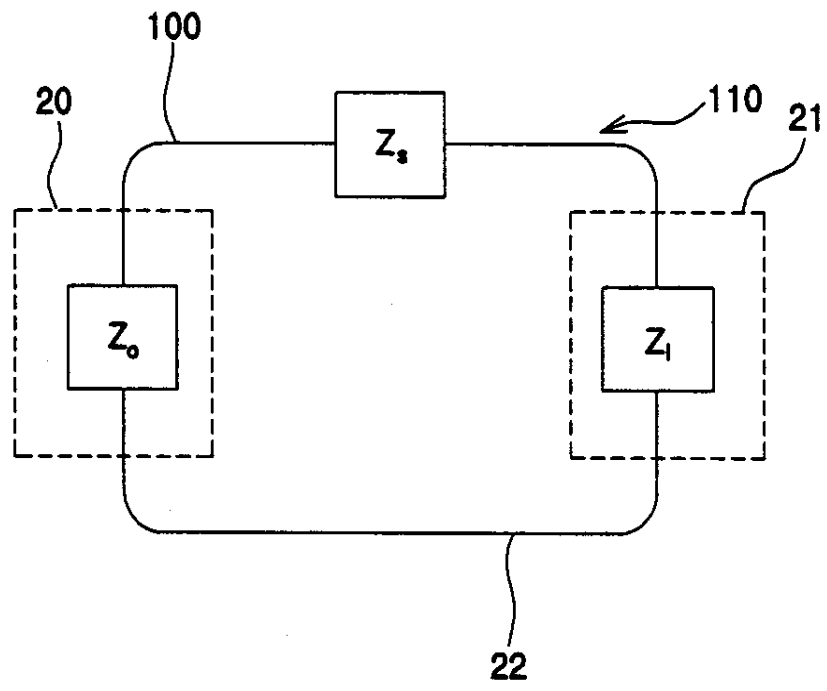
도 4는 본 발명에 따른 지그 시스템을 이용하여 구성된 발진기 신뢰성 시험 보드의 실제 구현 모습을 나타낸 도면이다.

도면

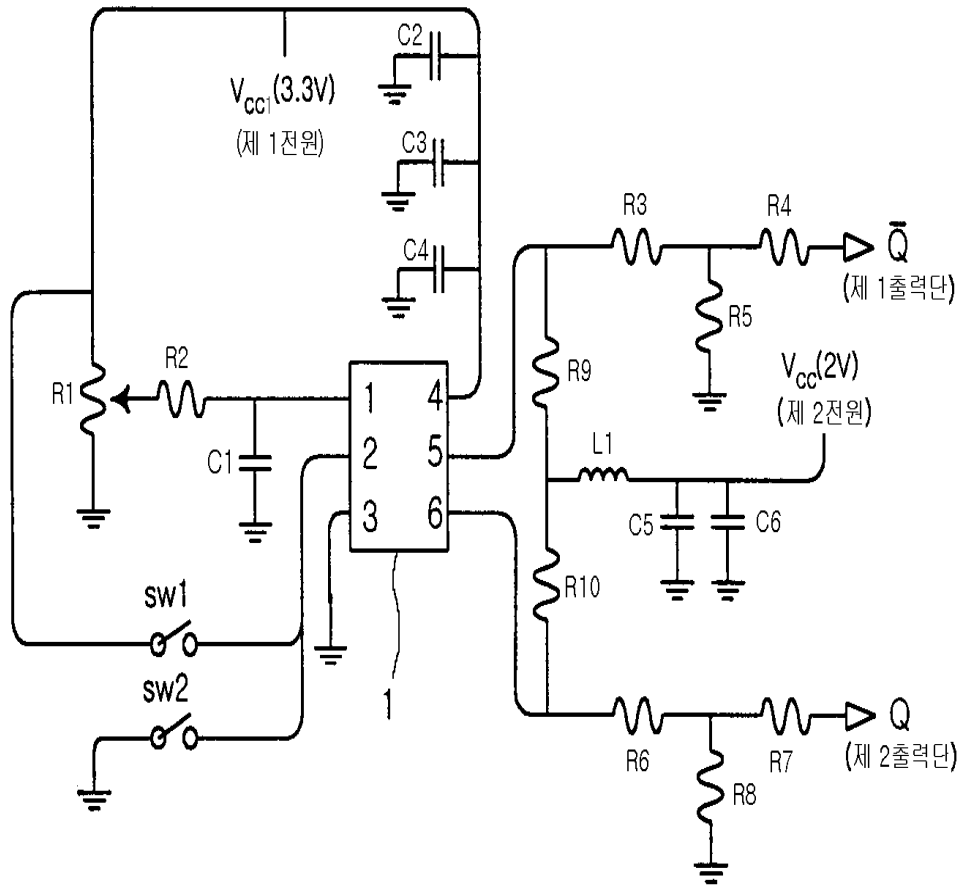
도면1



도면2



도면3



도면4

