

申請日期	90 年 7 月 9 日
案 號	90116779
類 別	

A4
C4

(以上各欄由本局填註)

發 明 型 專 利 說 明 書		
一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 金谷晃一
		(4) 日本
	國 籍	(4) 日本國群馬縣安中市磯部二丁目一三番一號
	住、居所	
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權日本 2000 年 7 月 10 日 2000-208870 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明 (1)

【技術領域】

本發明係關於可將使用於裝置製程之單結晶晶圓厚度較以往可使用更薄之晶圓，並且，關於使用其晶圓之 M I S 型半導體裝置，及太陽電池胞。

【背景技術】

由矽 (S i) 或鎵砷 (G a A s) 所代表之單結晶晶圓，係將使用捷克勞斯基法 (C Z 法) 或浮動區法 (F Z 法) 所製作之單結晶棒 (ingot 塊錠) 切割成晶圓狀即可得到。因此，將所切割之晶圓厚度儘量變薄，藉減少切割之加工裕度，盼望從 1 支塊錠得到更多之製品晶圓。亦即，從以往廣泛地就認識到藉減低晶圓厚度或晶圓製程之加工損失以消除原料之浪費，以降低製造成本之課題。

然而，只將晶圓厚度變薄時就在晶圓製程或裝置製程中容易發生裂痕或缺損，所以需要某程度之厚度 (例如，直徑 2 0 0 m m 之矽晶圓時為 7 0 0 ~ 8 0 0 μ m 左右) 。又，減少因切割之加工裕度具有切割裝置上之限制所以有其界限。

又，原料之損失不僅是在晶圓製程發生，也會在裝置製程發生。成為最終晶片所安裝之晶圓厚度為 1 0 0 ~ 2 0 0 μ m 左右，所以有從晶圓背面減厚加工工程後疊 (back lap) ，於此原料也被浪費地消費。

另一方面，主要為使用矽單結晶晶圓所製作之 M I S (金屬 / 絕緣膜 / 矽) 型電晶體之閘絕緣膜，被要求低洩

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (2)

漏電流特性，低界面準位密度，高載流子注入 (carrier injection) 耐壓性等高性能電特性，高可靠性。滿足這些要求之閘絕緣膜形成技術，以往為使用氧分子或水分子之 800°C 以上之熱氧化技術。使用此熱氧化技術，所以可得到良好之氧化膜／矽界面特性，氧化膜之耐壓特性，洩漏電流特性，以往，使用具有表面為從 $\{100\}$ 面所成之矽晶圓或從單結晶之 $\{100\}$ 面傾斜 4° 左右之面方位之矽晶圓之情形。於從其以外之另外面方位所成之矽晶圓形成使用熱氧化技術之閘氧化膜時，氧化膜／矽界面之界面準位密度為高，又氧化膜之耐壓特性，洩漏電流特性不良等電特性劣化。因此，形成 M I S 型電晶體等半導體裝置之矽晶圓，以往使用其表面為 $\{100\}$ 面之晶圓，或具有從單結晶之 $\{100\}$ 面傾斜 4° 左右之面方位之晶圓。然而，表面從 $\{100\}$ 面所成矽晶圓，係屬於劈開面之 $\{100\}$ 面為對於表面向垂直方向出現，所以，在製程中容易發生裂痕，缺損，滑動轉位等。因此，由 $\{100\}$ 面所成之矽晶圓之晶圓厚度，通常使用於直徑 200 mm 為 $700 \sim 800\text{ }\mu\text{ m}$ ，直徑 150 mm 為 $600 \sim 700\text{ }\mu\text{ m}$ 左右者，關於具有從單結晶之 $\{100\}$ 面傾斜 4° 左右之面方位之晶圓也相同。

近年，開發出不必依靠矽晶圓表面之面方位，就可形成良質絕緣膜之手法 (參照 2000Symposium on VLSI Technology,Honolulu,Hawai,June 13th-15th,2000 ” Advantage of Radical Oxidation for Improving Reliability of Ultra-Thin

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (3)

Gate Oxide”) 。因此，依據這種手法時，就可說不需要將製作 M I S 型半導體裝置之晶圓之面方位限定於 { 1 0 0 } 面。

【發明之揭示】

因此，本發明係爲了有效活用不依存此面方位以形成良質絕緣膜之手法，由面方位與晶圓之容易裂開度之關係，其目的係提供與較以往即使晶圓厚度爲薄，面與以往可得到同等耐得住裝置製程之單結晶晶圓，以減低單結晶之損失。又，其目的係提供藉利用具有像這種容易裂開之面方位之矽晶圓，M I S 型半導體裝置，或，將減低製造成本成爲大的課題之太陽電池以減低成本。

解決上述課題之本發明，其特徵爲：單結晶晶圓之主表面，爲單結晶之 (1 0 0) 軸，於 (0 1 1) 方向具 α ($0^\circ < \alpha < 90^\circ$)，於 (0 1 - 1) 方向具 β ($0^\circ < \beta < 90^\circ$)，於 (1 0 - 1) 方向或 (1 0 1) 方向具 γ ($0^\circ \leq \gamma < 45^\circ$) 之傾斜角度之面或與該面成等值之面。

這種單結晶晶圓之表面，因變成從容易劈開之所有 { 1 1 0 } 面之面方位，所以較以往之 { 1 1 0 } 面之單結晶晶圓對於從外部之應力變成不容易裂開。因此，可製作較以往厚度更薄之晶圓，所以從 1 支單結晶塊錠可製作之晶圓數就增加，而可減低製造成本。

此時，單結晶晶圓爲可從半導體矽所成。

五、發明說明 (4)

像這樣，單結晶晶圓為半導體矽時，係現在最被汎用之半導體，所以由製造成本之減低效果將變成非常大。

此時，可成為晶圓厚度 (μm) / 晶圓之直徑 (mm) 為 ≤ 3 。

像這樣，因本發明之單結晶晶圓之機械性強度將變成優異者，所以，以往不能實現對於晶圓厚度晶圓厚度 (μm) / 晶圓之直徑 (mm) ≤ 3 之晶圓直徑之晶圓厚度就可成為極薄之晶圓。因此，因製造成本減低之效果變成更大。

此情形時，在單結晶晶圓表面形成絕緣膜者較佳。

像這樣，使用本發明之矽單結晶晶圓在至少一方表面形成絕緣膜時，就可抑制晶圓之劈開。絕緣膜為形成於晶圓全面者其劈開抑制效果為高。又，使用這種晶圓，例如可製作 M I S 半導體裝置，在薄不容易裂開之晶圓上，可由低成本製作裝置。

此時，上述絕緣膜為含有 Kr 之矽氧化膜，或上述絕緣膜為含有 Ar 或 Kr 及氫之矽氮化膜較佳。絕緣膜為含有 Kr 之矽氧化膜，或含有 Ar 或 Kr 及氫之矽氮化膜時，就不必不存面方位可得到良好之絕緣膜。

並且，可使用這種本發明之單結晶晶圓製作太陽電池胞。

太陽電池因其製造成本偏高所以不太普及，所以若使用較以往之強度更高，可加工薄矽單結晶晶圓之本發明之晶圓時，就可減低太陽電池之製造成本，其效果甚大。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (5)

如以上，本發明之單結晶晶圓即使較以往晶圓厚度為薄，也與以往同等地變成得以耐得住裝置製程之單結晶晶圓。因此，可將單結晶原料之損失較以往顯著地降低，又因利用這種矽晶圓，就可將 M I S 型半導體裝置，或，可減低製造成本成為大課題之太陽電池胞，以低成本提供。

【實施發明之最佳形態】

茲就本發明更加詳細說明如下。

本發明人係受到開發上述不必依存矽晶圓表面之面方位形成良質之絕緣膜之手法，為了利用此，注目於晶圓之面方位與裂開容易度之關係。亦即，因限定裝置特性上晶圓之面方位之理由消失，藉儘量選擇強度高之面方位，即使製作較以往厚度更薄晶圓，也可得到發生晶圓之裂開，缺損較以往同等水準者，結果來說，可增加從 1 支塊錠所得到之晶圓枚數為多。

然而，作為製作裝置之矽晶圓之面方位，從早使用如 { 1 0 0 } 面或 { 1 1 1 } 面之低指數之外，也使用從此面方位傾斜之面方位之晶圓。例如，日本專利特開昭 5 6 - 1 0 9 8 9 6 號公報，日本專利特公平 3 - 6 1 6 3 4 號公報，日本專利特開平 8 - 2 6 8 9 1 號公報所記載之發明，係記載有從 { 1 0 0 } 面或 { 1 1 1 } 面就一個 { 1 1 0 } 面使用傾斜數度之面。然而，此係關於只就一個 { 1 1 0 } 面傾斜者，很難說是不容易裂開之晶圓。又，上述之技術，係關於防止製程感應結晶缺陷之發生或防止

五、發明說明(6)

磊晶成長時之缺陷發生。

另一方面，關於面方位與晶圓之容易裂開度，於日本專利特開平 9 - 2 6 2 8 2 5 號公報，係記載有使用鋼絲鋸 (wire saw) 切斷單結晶時，若鋸標誌 (saw mark) 與劈開方向相符時就容易裂開。但是，在此所考慮之劈開面，只有直交於 $\{ 1 0 0 \}$ 面之 $\{ 1 1 0 \}$ 面而已，對於與 $\{ 1 0 0 \}$ 面具有 45° 之 $\{ 1 1 0 \}$ 面完全沒有考慮到，所切斷之晶圓也只有從 $\{ 1 0 0 \}$ 面等之低指數面所成之晶圓而已。

本發明係發現欲製造不容易裂開之晶圓只有考慮直交於 $\{ 1 0 0 \}$ 面為不足夠，也需要考慮關於與 $\{ 1 0 0 \}$ 面具有 45° 角度之 $\{ 1 1 0 \}$ 面，終於完成本發明。茲邊參照圖式關於本發明說明如下，但是本發明並非限定於這些者。

第 1 圖係說明關於本發明之單結晶晶圓之面方位之圖。第 1 圖中以粗線所示箭頭 (向量)，為表示本發明之單結晶晶圓之面方位 (晶圓表面之法線方向) 對於 $(1 0 0)$ 軸 (X 軸)，於 $(0 1 1)$ 方向具 α ($0^\circ < \alpha < 90^\circ$)，於 $(0 1 - 1)$ 方向具 β ($0^\circ < \beta < 90^\circ$)，於 $(1 0 - 1)$ 方向具 γ ($0^\circ \leq \gamma < 45^\circ$) 之傾斜角度。

亦即，由此面方位所成之單結晶晶圓，係將具有從劈開面之 $(0 1 1)$ 面， $(0 1 - 1)$ 面， $(1 0 - 1)$ 面分別只傾斜角度 α ， β ， γ 傾斜之面，較以往之低指數之

五、發明說明(7)

面方位之晶圓，對於從外部之應力之機械性高度將變高。

於此， $\alpha = \beta$ 時因變成 $\gamma = 0^\circ$ ，所以將這種傾斜面之晶圓剖面從 $(0\ 1\ 0)$ 面所視時，屬於劈開面之 $(1\ 0\ -1)$ 面與 $(1\ 0\ 1)$ 面，係對於 $(1\ 0\ 0)$ 面成為分別具有 45° 左右對稱之面。因此，若結晶之有效鍵數無論任一面方位皆無差異時，認為 $\gamma = 0^\circ$ 將成為強度最高。然而，實際強度係認為面方位與有效鍵數之兩者所決定，因有效鍵數為依面方位而有差異，不能一概地說 $\gamma = 0^\circ$ 為最佳，即使位於 $0^\circ < \gamma < 45^\circ$ 範圍，也可得到高強度。蓋因，已知矽單結晶時之有效鍵數，係於 $(1\ 1\ 1)$ 面， $(1\ 1\ 0)$ 面， $(1\ 0\ 0)$ 面，分別具 11.8×10^{14} 個 / cm^2 ， 9.6×10^{14} 個 / cm^2 ， 6.8×10^{14} 個 / cm^2 。

又， $\alpha > \beta$ 時之 γ ，並非第 1 圖所示之 $(1\ 0\ -1)$ 方向之傾斜角，而是表示 $(1\ 0\ 1)$ 方向之傾斜角。

按，與第 1 圖之單結晶晶圓等值之面方位，若考慮結晶之對稱性時，存在有 3 面將第 1 圖之向量向 yz 平面各迴轉 90° 之方向。

從這種特定傾斜面製作晶圓時，將通常條件所製作之單結晶塊錠傾斜既定角度切割即可。矽單結晶時，作為通常製作之塊錠結晶方位，具有 $\langle 1\ 0\ 0 \rangle$ ， $\langle 1\ 1\ 1 \rangle$ ，除此之外，作為不引起結晶之太多變形可製作之結晶方位，已知有 $\langle 1\ 1\ 0 \rangle$ 或 $\langle 5\ 1\ 1 \rangle$ 。又，作為拉起單結晶時之種結晶，藉使用預先數度左右之附有偏角 (off angle

五、發明說明 (8)

) 之種結晶，因也可拉起附偏角 (off angle) 之結晶，所以使用這種結晶，也可簡化切割時之方位調整。

這種本發明之單結晶晶圓之表面，因變成從容易劈開之所有 { 1 1 0 } 面傾斜之面方位，所以較以往之 { 1 0 0 } 面之單結晶晶圓對於來自外部之應力不容易裂開，而可製作厚度薄之晶圓。

例如，從半導體矽製作單結晶晶圓時，於以往之 { 1 0 0 } 面之矽單結晶晶圓，需要以直徑 2 0 0 m m 之晶圓製作厚度為 7 0 0 ~ 8 0 0 μ m 左右者，但是在本發明之單結晶晶圓為可較此更薄，例如也可將直徑 2 0 0 m m 之晶圓成為厚度為 6 0 0 μ m 以下者。所以，從一支單結晶塊錠可製作之晶圓枚數就增加，而可減低製造成本。

接著，就使用具有這種傾斜面 (以下，稱為 (a b c) 面。) 之矽晶圓，形成 M I S 型半導體裝置所需之閘絕緣膜說明如下。

以下若以這種方法形成絕緣膜時，就可形成閘絕緣膜特性確實不遜於以往之無面方位依存性之絕緣膜。

第 2 圖係表示在本發明之單結晶晶圓形成氧化膜所用之徑向線縫槽天線 (radial line slot antenna) 裝置一例之圖。於本實施形態，其新穎特徵為，形成氧化膜時將 K r 作為電漿激勵氣體使用。將真空容器 (處理室) 1 內成為真空，從蓮蓬板 2 導入 K r 氣，O₂ 氣，將處理室內之壓力設定為 1 T o r r (約 1 3 3 P a) 左右。

將矽晶圓等之圓形狀基板 3，放置於具有加熱機構之

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(9)

試料台 4，將試料溫度設定為 400℃。此溫度設定為可位於 200～550℃ 左右之範圍。從同軸導波管 5，透過徑向線縫槽天線 6，電介質板 7，對於處理室內供應 2.45 GHz 微波，在處理室內產生高密度電漿。又，所供應之微波頻率，若只要位於 900 MHz 以上 10 MHz 以下左右之範圍時，則可選擇任一頻率。

蓮蓬板 2 與基板 3 之間隔，於本實施形態係成為 6 cm。此間隔為較狹者可進行更高速之成膜。於本實施形態，係表示使用徑向線縫槽天線之電漿裝置進行成膜之例，但是也可以使用其他方法將微波導入於處理室內。

於混合 Kr 氣與 O₂ 氣之高密度激勵電漿中，處於中間激勵狀態之 Kr* 與 O₂ 分子就發生衝突，有效率地產生原子狀氧 O*。由於此原子狀氧，基板表面就被氧化。以往之矽表面之氧化，係由 H₂O 分子，O₂ 分子進行，處理溫度為 800℃ 以上極高者，但是依本發明之原子狀氧之氧化，係 550℃ 以下為可在充分低之溫度進行。

欲使 Kr* 與 O₂ 之衝突機會增大時，雖然處理室壓力為高較佳，但是太高時，所產生之 O₂* 互相衝突，而恢復到 O₂ 分子。本發明人等將處理室內之壓力比保持為 Kr 97% 氧，測定改變處理室之氣壓時之矽基板溫度 400℃，10 分鐘之氧化處理所成長之氧化膜厚時，處理室之氣壓為 1 Torr 時氧化膜變成最厚，曉得了此壓力或其附近之氧化條件為較佳。此壓力條件為基板矽之面方位無論 (100) 面或 (111) 面也不改變，曉得了在 (a

五、發明說明 (10)

b c) 面也相同。

於第 3 圖表示使用 Kr/O_2 高密度電漿之矽晶圓表面氧化時之含有 Kr 之氧化膜厚與氧化時間之關係。矽基板係表示面方位 (1 0 0) 面與 (1 1 1) 面及 (a b c) 面者。於第 3 圖同時表示以往之 $900^\circ C$ 之乾熱氧化之氧化時間依存性。於基板溫度 $400^\circ C$ ，處理室內壓力 1 Torr 之 Kr/O_2 高密度電漿氧化之氧化速度，顯然地較基板溫度 $900^\circ C$ 之大氣壓乾 O_2 氧化之氧化溫度更快。

因導入使用 Kr/O_2 高密度電漿之矽基板表面氧化，也可大幅度地提升表面之氧化技術之生產力。於以往之高溫熱氧化技術，將形成於表面之氧化膜為由 O_2 分子或 H_2O 分子之擴散而通過，而到達矽／矽氧化膜之界面有助益於氧化，所以氧化速度係由 O_2 或 H_2O 分子之氧化膜之擴散速度所律速，對於氧化時間 t ，以 $t^{1/2}$ 增加為常識，但是於本發明之 Kr/O_2 高密度電漿氧化，係氧化膜厚為到 35 nm 氧化速度為直線性。此係表示原子狀氧之擴散速度為在矽氧化膜中極大，可自在地通過矽氧化膜。

將由上述步驟所形成之矽氧化膜中之 Kr 密度之深度方向分布，使用全反射熒光 X 線分光裝置進行調查。 Kr 密度係氧化膜厚越變成薄領域而減少，於矽氧化膜表面係以 $2 \times 10^{11} \text{ cm}^{-2}$ 左右之密度存在有 Kr 。亦即，此矽膜係膜厚為 4 nm 以上膜中之 Kr 濃度為一定，向矽／矽氧化膜之界面， Kr 濃度變成減少之膜。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (11)

第 4 圖係將氧化膜之界面準位密度從低頻率 C - V 測定求得之結果。矽氧化膜之形成係使用如第 2 圖所示之裝置，以基板溫度 400 °C 成膜。鈍氣中之氧氣分壓為 3 %，處理室內之壓力係固定於 1 Torr。爲了比較，也同時表示比較 900 °C 氧 100 % 之環境成膜之熱氧化膜之界面準位密度。使用 Kr 氣成膜之氧化膜之界面準位密度，係 (100) 面，(111) 面及 (a b c) 面都低，與形成於在 900 °C 氧化環境成膜之 (100) 面之熱氧化膜之界面準位密度相同。因此曉得了於 (a b c) 面也同樣可得到界面準位密度低之良質氧化膜。按，形成於 (111) 面之熱氧化膜之界面準位密度係與這些比較大上 1 位數以上。於本發明之所謂界面準位密度，係表示中間間隔之界面捕獲電荷密度 (D_{it} , interface trap density)，而由準靜性 C - V 法 (quasi-static capacitance-voltage technique) 所求取。

關於此氧化膜之耐壓特性，洩漏特性，熱載流子耐性，流動應力電流時之矽氧化膜到達破壞之電荷量 QBD (Charge -to Breakdown) 等電氣特性，可靠性特性，由使用 Kr / O₂ 高密度電漿之矽基板表面氧化之氧化膜，得到與 900 °C 之熱氧化同樣之良好特性。

如上述，由 Kr / O₂ 高密度電漿所產生之氧化膜，係儘管在 400 °C 之低溫氧化，也不會受到面方位之影響，即使於 (a b c) 面，呈現與以往之 (100) 面之高溫熱氧化膜同等或更優異之特性。所以可得到這種效果，係

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (12)

起因於在氧化膜中含有 K r 。因在氧化膜中含有 K r ，被認為可緩和在膜中或 S i / S i O ₂ 界面之應力，減低膜中電荷或界面準位密度，而大幅度地改善矽氧化膜之電氣特性。尤其，於表面密度包含 $5 \times 10^{11} \text{ cm}^{-2}$ 以下之 K r 被認為有助益於改善矽氧化膜之電氣特性，可靠性特性。

即使於使用此閘氧化膜之 M I S 電晶體等之面方位也顯示良好之特性，即使於 (a b c) 面也可得到與 (1 0 0) 面同等之特性。

按，爲了實現本發明之氧化膜，除了第 2 圖之裝置之外，也可使用使用電漿可在形成低溫之氧化膜之另外電漿製程用裝置。

例如，也可由使用微波爲了激勵電漿所需釋出 K r 氣之第 1 氣體釋放裝置，與具有釋放氧氣之上述第 1 氣體釋放裝置不同之第 2 氣體釋放裝置之 2 段蓮蓬板型電漿製程裝置形成。

茲就使用電漿之低溫氮化膜形成說明如下。低溫氮化膜形成裝置係於第 2 圖所示者幾乎相同。於本實施形態，爲了形成氮化膜將 A r 或 K r 作爲電漿激勵氣體使用。將真空容器 (處理室) 1 內成爲真空，從蓮蓬板 2 導入 A r 氣，N H ₃ 氣，將處理室內壓力設定爲 1 0 0 m T o o r 左右。將矽晶圓等之圓形狀基板 3 ，放置在具有加熱機構之試料台 4 上，設定爲試料溫度成爲 5 0 0 ° C 。此溫度設定爲位於 2 0 0 ~ 5 5 0 ° C 左右範圍即可。

從同軸導波管 5 ，透過徑向線縫槽天線 6 ，電介質板

五、發明說明 (13)

7，在處理室內供應 2 . 4 5 G H z 微波，在處理室內產生高密度電漿。又，所供應之微波之頻率，係位於 9 0 0 M H z 以上 1 0 G H z 以下左右之範圍即可。蓮蓬板 2 與基板 3 之間隔，於本實施例係成為 6 c m。此間隔為狹者就可更高速地成膜。

於本實施形態，雖然表示使用徑向線縫槽天線之電漿裝置成膜之例，但是也可以使用其他方法將微波導入於處理室內。又，電漿激勵氣體雖然使用 A r，但是使用 K r 也可得到同樣之結果。又，電漿製程氣體使用 N H₃，但是也可以使用 N₂與 H₂等混合氣體。

在 A r 或 K r 與 N H₃ (或 N₂， H₂) 之混合氣體之高密度激勵電漿中，由處於中間激勵狀態之 A r ※ 或 K r ※，就可有效率地產生 N H ※ 自由基。由此 N H ※ 自由基氮化基板表面。若依據此這種矽氮化，就不必選擇矽之面方位，在低溫可形成高品質之氮化膜。

於本發明之矽氮化膜形成，存在有氫為一個重要要件。在電漿中因存在有氫，於矽氮化膜中及界面之懸掛鍵 (dangling bond) 為形成 S i - H， N - H 鍵而被終端，其結果矽氮化膜及界面之電子陷阱 (trap) 就消失。S i - H 鍵， N - H 鍵存在於本發明之氮化膜係分別測定紅外吸收光譜， X 線光電子分光光譜就可確認。因存在有氫，而 C V 特性之遲滯 (hysteresis) 也消失，矽 / 矽氮化膜界面準位密度也被抑制為 $3 \times 10^{10} \text{ V}^{-1} \text{ cm}^{-2}$ 之低值。使用鈍氣 (A r 或 K r) 與 N₂ / H₂ 之混合氣形成矽氮化膜時藉

五、發明說明 (14)

將氫氣之分壓成爲 0 . 5 % 以上，膜中之電子或正孔之陷阱就急激地減少。

本實施形態之矽氮化膜之比介電常數 (dielectric constant ratio) 爲 7 . 9 ，得到了矽氧化膜之大約 2 倍者。

爲了實現本發明之氮化膜，除了第 2 圖之裝置之外，也無妨使用使用電漿之可形成低溫氮化膜之其他電漿製程用裝置。也可使用具有使用微波以釋放激勵電漿所用之 Ar 或 Kr 氣之第 1 氣體釋放裝置，與釋放 NH₃ (或 N₂ / H₂ 氣) 之上述第 1 氣體釋放裝置不同之第 2 氣體釋放裝置之 2 段蓮蓬板型電漿製程裝置

茲使用具有如本發明之 (a b c) 面之矽晶圓，製造太陽電池胞之方法說明如下。

如已上述，主表面由 (a b c) 面所成之矽晶圓係其機械性強度高。因此，可切割成較以往太陽電池用之矽單結晶塊錠之厚度 (在直徑 1 0 0 ~ 1 5 0 m m 爲 4 0 0 ~ 6 0 0 μ m 左右) 切割成更薄，例如在直徑 1 0 0 ~ 1 5 0 m m 爲 3 0 0 ~ 4 5 0 μ m ，或可成爲其以下。因此其分量可提升晶圓良率，所以可降低成本。

切割係由鋼絲鋸或內周刀進行，但是由於切割時之機械衝擊致使結晶發生應變。此應變係使晶圓之電氣特性劣化，也對於胞特性發生影響。因此，爲了去除此應變層可進行 1 0 ~ 2 0 μ m 左右之化學蝕刻。這種蝕刻係一般爲 HF 與 HNO₃ 之混酸進行，其時，將數十枚之晶圓放入於

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (15)

蝕刻之載流子，爲了面內均勻地進行蝕刻邊迴轉載流子進行蝕刻。因此，於這種蝕刻工程也有效地利用晶圓高強度，即使薄晶圓也不容易裂開。又，爲了提高變換效率也進行稱爲組織處理使用鹼之蝕刻。

其後，因通常所使用者爲 p 型之矽晶圓，對此擴散 n 型雜質形成 p n 接合，經過電極形成，反射防止膜之形成，製作太陽電池。

又，在 p 型晶圓表面將 n 型層，p 型層，n 型層使用磊晶成長依序形成，由 p n p n 型之串聯構造，就可達成 20 % 以上之變換效率與輸出電壓 1 . 5 V 。

像這樣，本發明之主表面爲由 (a b c) 面所成之晶圓，即使將厚度變薄也可充分耐得住裝置或製作太陽電池之工程，可達成顯著地製造成本之減低效果。

按，本發明係並非限定於上述實施形態。上述實施形態係例示而已，具有與本發明之申請專利範圍所記載之技術性思想實質上同一之構成，發揮同樣作用效果者，任一也都包含在本發明之技術範圍。

例如，於上述實施形態，雖然列舉單結晶晶圓爲由半導體矽所成之情形爲例說明，但是本發明並非限定於此，關於矽以外之單結晶或化合物半導體也可適用，並且包含在本發明之範圍。

圖式之簡單說明

第 1 圖係用來說明本發明之單結晶晶圓之面方位之說

五、發明說明 (16)

明圖。

第 2 圖係表示本發明之單結晶晶圓使用形成氧化膜所用之徑向線縫槽天線之裝置一例之圖。

第 3 圖係使用 Kr/O_2 高密度電漿之矽晶圓表面氧化時，含有 Kr 之氧化膜厚與氧化時間關係之圖。

第 4 圖係表示將氧化膜之界面準位密度由低頻率 $C - V$ 測定所求取結果之圖。

元件對照表

- 1：真空容器
- 2：蓮蓬板
- 3：圓形狀基板
- 4：試料台
- 5：同軸導波管
- 6：徑向線縫槽天線
- 7：電介質板

(請先閱讀背面之注意事項再填寫本頁)

訂

線

四、中文發明摘要(發明之名稱：單結晶晶圓及太陽電池胞)

本發明係一種單結晶晶圓，其單結晶之主表面，係對於單結晶之(100)軸，於(011)方向具 α ($0^\circ < \alpha < 90^\circ$)，於(01-1)方向具 β ($0^\circ < \beta < 90^\circ$)，於(10-1)方向或(101)方向具 γ ($0^\circ \leq \gamma < 45^\circ$)之傾斜角度之面或與該面成等值之面。藉此，晶圓厚度即使薄因提供可耐於裝置製程之單結晶晶圓所以可減少單結晶原料之損失。又，因利用這種晶圓可用低成本提供MIS型半導體裝置或太陽電池胞(solar battery cell)。

英文發明摘要(發明之名稱：Single crystal wafer and solar battery cell)

A single crystal wafer, wherein the principal surface of the single crystal wafer constitutes a surface or a surface equivalent to the surface having angles of inclination of α ($0^\circ < \alpha < 90^\circ$) in [011] orientation, β ($0^\circ < \beta < 90^\circ$) in [01-1] orientation, and γ ($0^\circ \leq \gamma < 45^\circ$) in [10-1] or [101] direction with respect to the [100] axis of the single crystal. Accordingly, single crystal material losses are reduced by providing a single crystal wafer that withstands a device process despite a thin wafer, and a MIS type semiconductor device or a solar battery cell can be offered at low costs by using such a wafer.

六、申請專利範圍

1 . 一種單結晶晶圓，其特徵為：

單結晶晶圓之主表面，為對於單結晶之 (100) 軸，於 (011) 方向具 α ($0^\circ < \alpha < 90^\circ$)，於 $(01-1)$ 方向具 β ($0^\circ < \beta < 90^\circ$)，於 $(10-1)$ 方向或 (101) 方向具 ($0^\circ \leq \gamma < 45^\circ$) 之傾斜角度之面或與該面等值之面。

2 . 如申請專利範圍第 1 項之單結晶晶圓，其中上述單結晶晶圓為由半導體晶圓所成。

3 . 一種單結晶晶圓，其特徵為：申請專利範圍第 1 或第 2 項之單結晶晶圓，晶圓之厚度 (μm) / 晶圓之直徑 (mm) 為 ≤ 3 。

4 . 一種單結晶晶圓，其特徵為；在申請專利範圍第 2 項之單結晶晶圓表面形成絕緣膜者。

5 . 一種單結晶晶圓，其特徵為；在申請專利範圍第 3 項之單結晶晶圓表面形成絕緣膜者。

6 . 如申請專利範圍第 4 項之單結晶晶圓，其中上述絕緣膜為含有 Kr 之矽氧化膜。

7 . 如申請專利範圍第 5 項之單結晶晶圓，其中上述絕緣膜為含有 Kr 之矽氧化膜。

8 . 如申請專利範圍第 4 項之單結晶晶圓，其中上述絕緣膜為含有 Ar 或 Kr 及氫之矽氮化膜。

9 . 如申請專利範圍第 5 項之單結晶晶圓，其中上述絕緣膜為含有 Ar 或 Kr 及氫之矽氮化膜。

10 . 一種太陽電池胞，其係使用申請專利範圍第 1

六、申請專利範圍

項，第 2 項，第 4 項至第 9 項中之任一項單結晶晶圓所製作者。

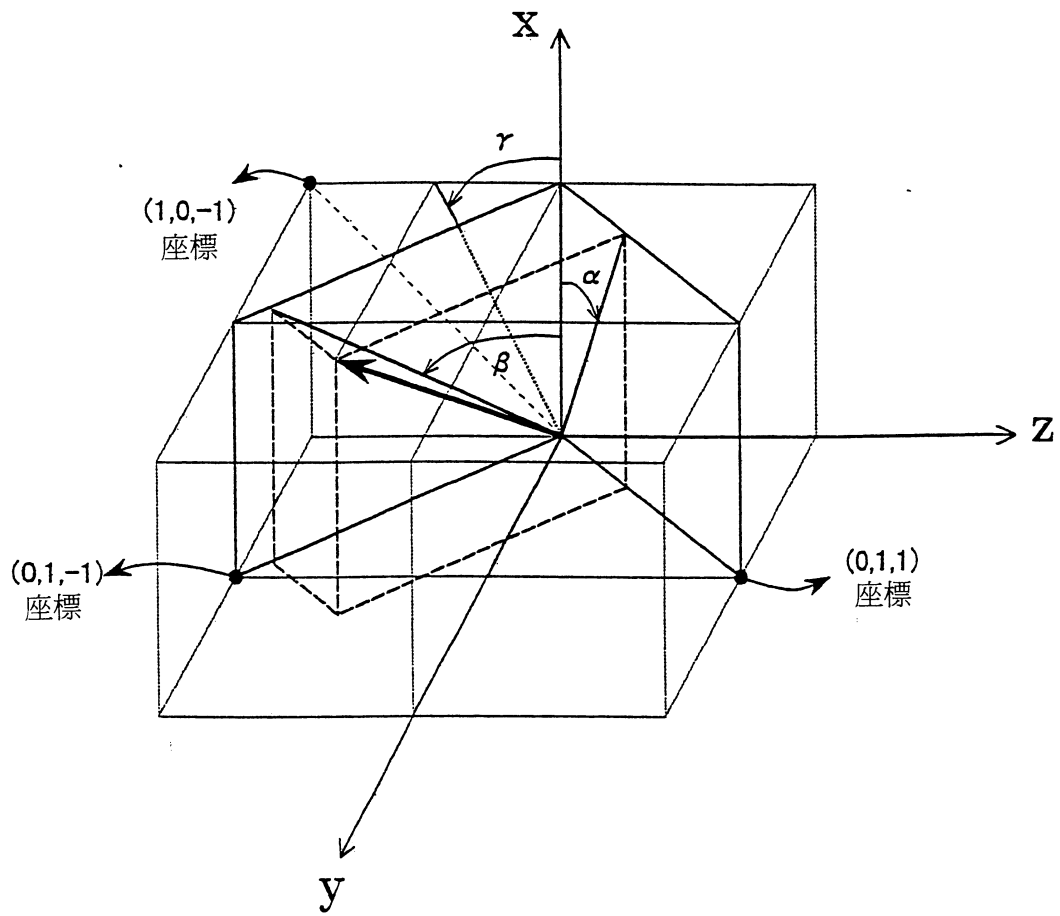
1 1 . 一種太陽電池胞，其係使用申請專利範圍第 3 項之單結晶晶圓所製作者。

(請先閱讀背面之注意事項再填寫本頁)

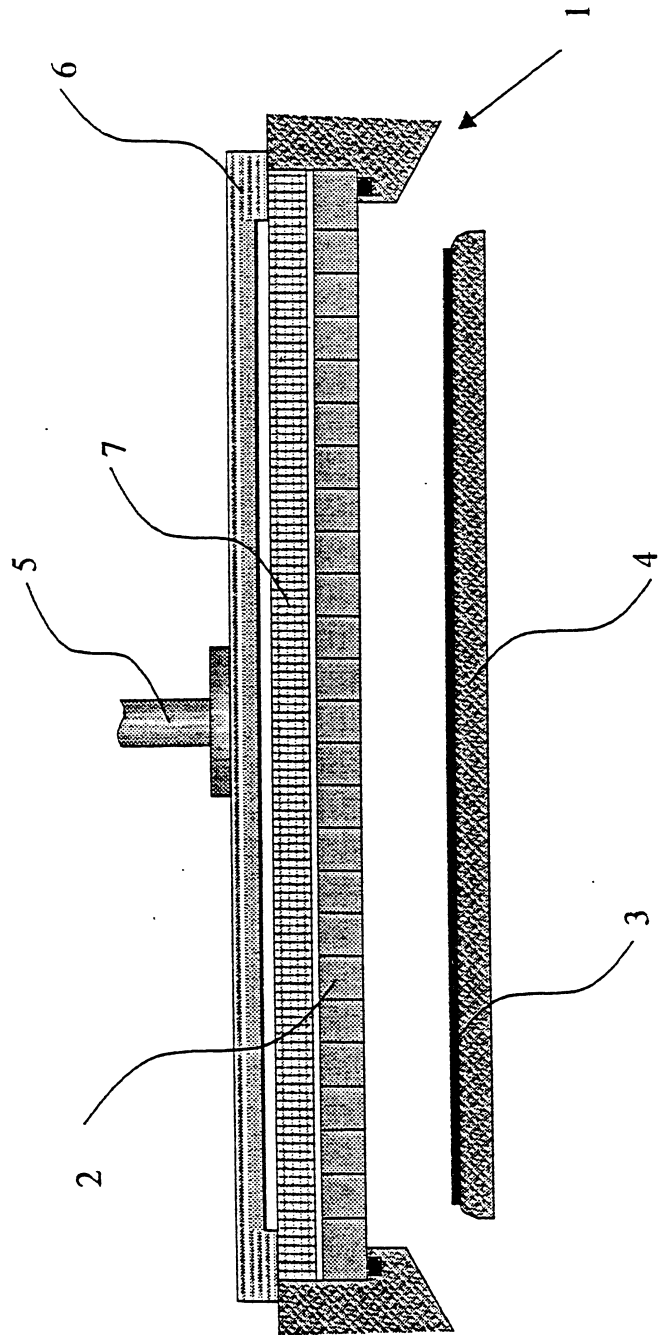
裝

訂

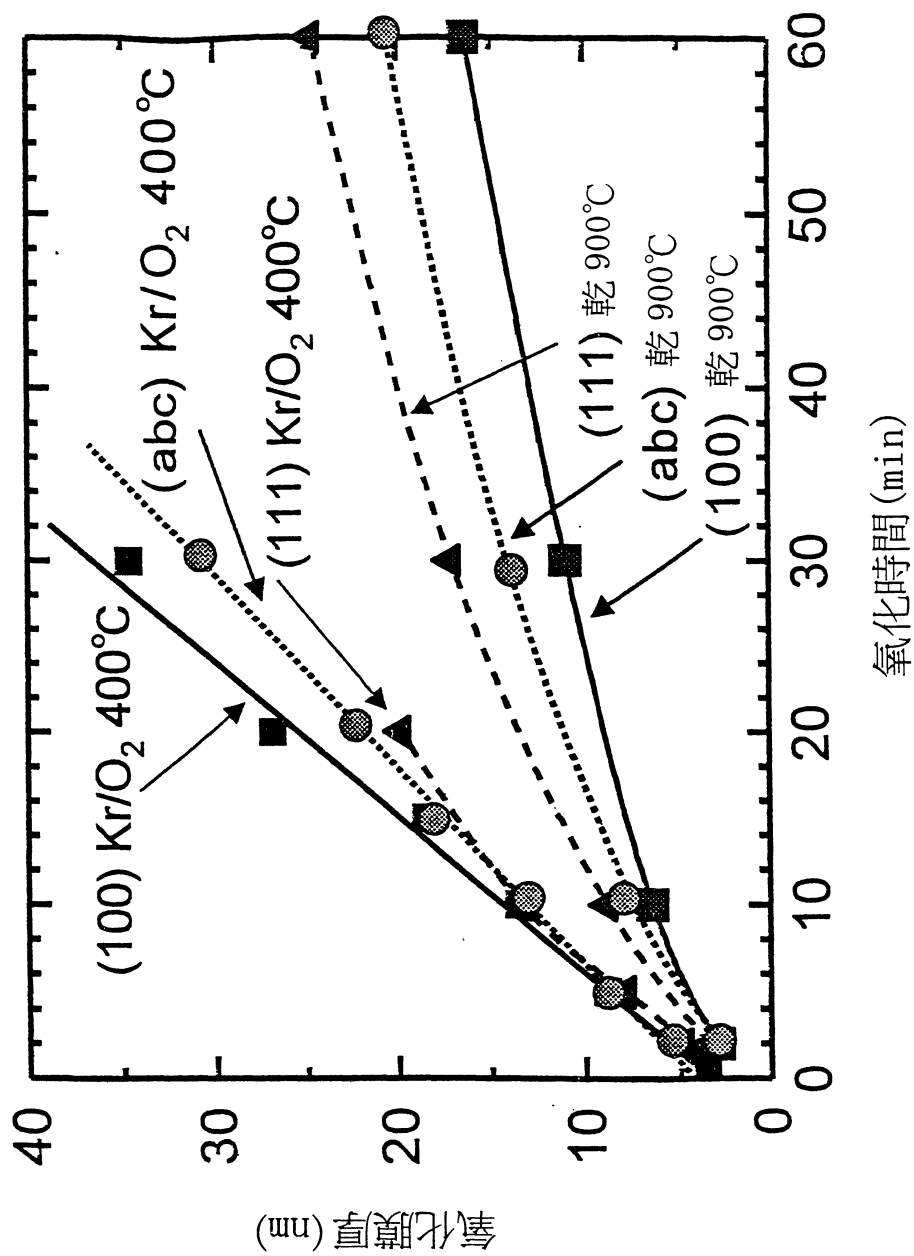
線



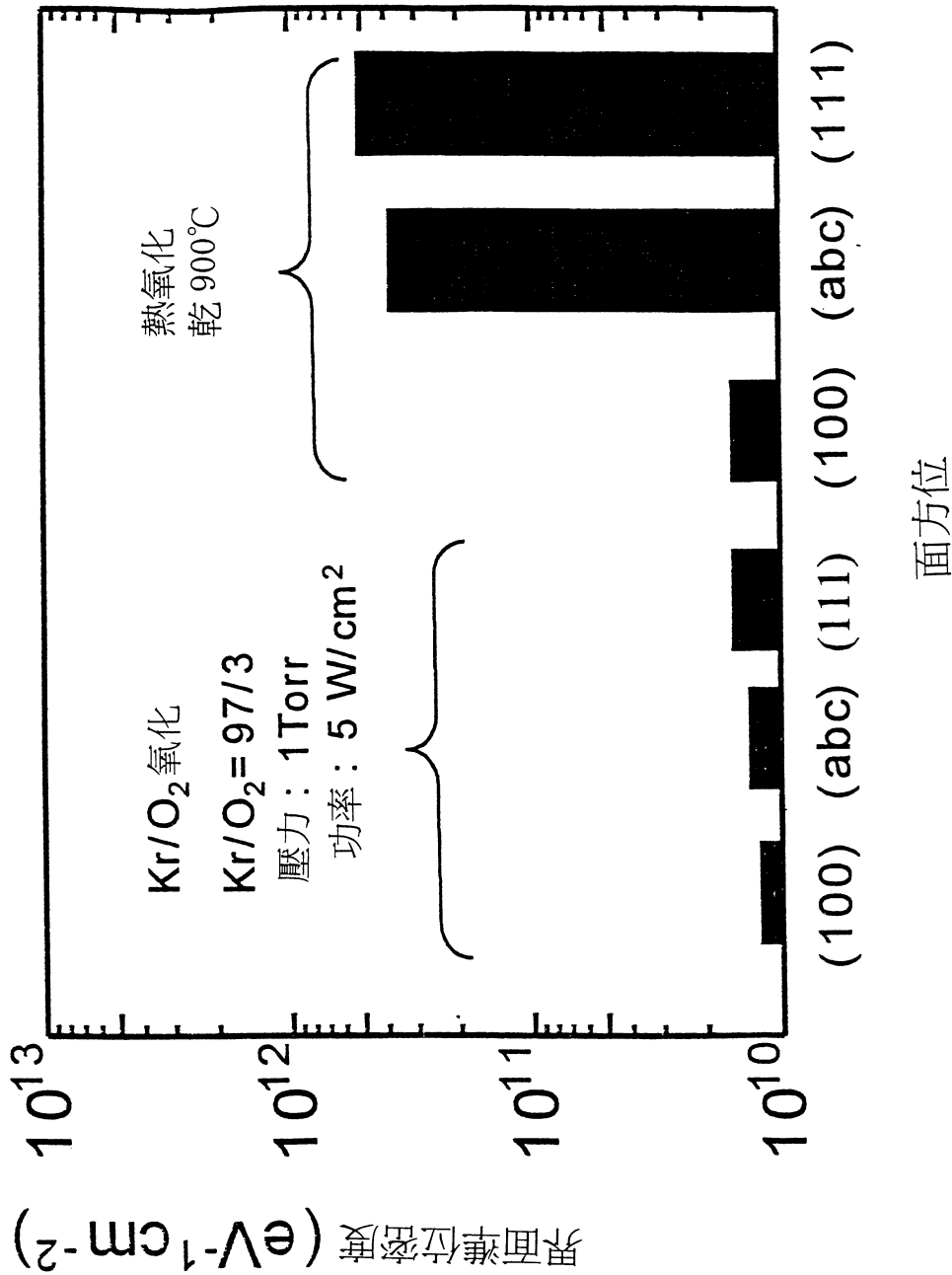
第1圖



第2圖



第3圖



第 4 圖

附件：

申請日期	90 年 7 月 9 日
案 號	90116779
類 別	H01L 21/02 C30B 29/06

91.11.18 修正
第4月 日
C4 補充

527635

(以上各欄由本局填註)

發 明 專 利 說 明 書 (修正頁)

一、發明 新型名稱	中 文	單結晶晶圓及太陽電池胞
	英 文	Single crystal wafer and solar battery cell
二、發明 創作人	姓 名	(1) 大見忠弘 (2) 須川成利 (3) 伊藤辰夫 (1) 日本 (2) 日本 (3) 日本
	國 籍	(1) 日本國宮城縣仙台市青葉區米袋二之一之一七之三〇一
	住、居所	(2) 日本國宮城縣仙台市青葉區荒卷字青葉〇五東北大學大學院工學研究科電子工學科內 (3) 日本國群馬縣安中市磯部二丁目一三番一號
三、申請人	姓 名 (名稱)	(1) 信越半導體股份有限公司 信越半導体株式会社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都千代田區丸之內一丁目四番二號
	代 表 人 姓 名	(1) 小柳俊一

裝

訂

線