

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2007年6月14日 (14.06.2007)

PCT

(10) 国際公開番号
WO 2007/066762 A1(51) 国際特許分類:
H04N 5/335 (2006.01)

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 橋本 征史
(HASHIMOTO, Masashi) [JP/JP]; 〒6008530 京都府
京都市下京区塩小路通堀川東入南不動堂町 801 番
地 Kyoto (JP).

(21) 国際出願番号: PCT/JP2006/324562

(74) 代理人: 恩田 博宣 (ONDA, Hironori); 〒5008731 岐阜
県岐阜市大宮町 2丁目 12 番地の 1 Gifu (JP).

(22) 国際出願日: 2006年12月8日 (08.12.2006)

(81) 指定国(表示のない限り、全ての種類の国内保護
が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG,
BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,
DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK,

(25) 国際出願の言語: 日本語

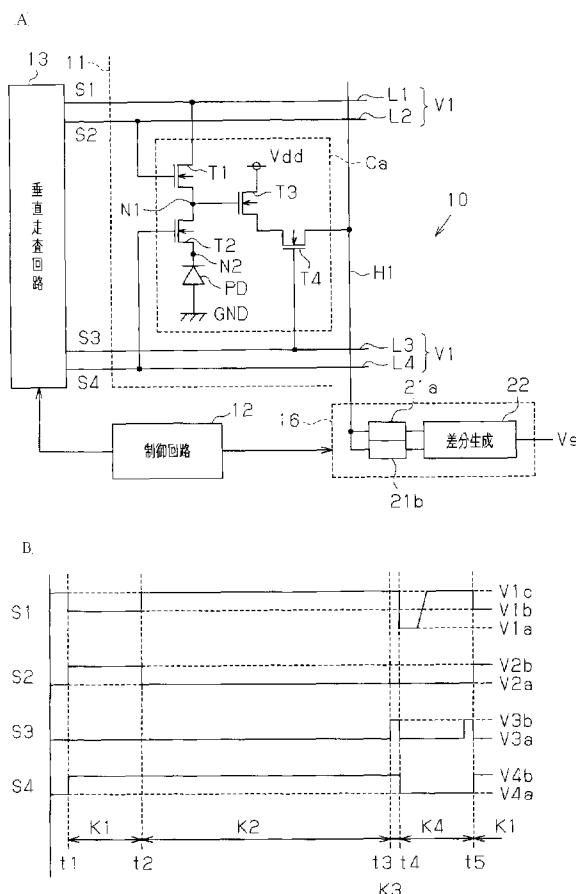
[続葉有]

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2005-356557 2005年12月9日 (09.12.2005) JP(71) 出願人(米国を除く全ての指定国について): オム
ロン株式会社 (OMRON CORPORATION) [JP/JP]; 〒
6008530 京都府京都市下京区塩小路通堀川東入南不
動堂町 801 番地 Kyoto (JP).

(54) Title: SOLID-STATE IMAGING DEVICE

(54) 発明の名称: 固体撮像装置



(57) Abstract: Fixed pattern noise (FPN) is reduced and area increase of an image cell is suppressed. A photoelectric conversion signal is generated from a photo current flowing in a photodiode (PD) in a pixel (Ca). A first transistor (T1) functioning as a load transistor is driven to operate within a sub-threshold region after being operated in strong inversion status. The potential of a sense node (N1) is read as a reset signal while the first transistor (T1) is operating within the sub-threshold region. Then, an image signal (Vs) is generated by calculating the difference between the photoelectric conversion signal and the reset signal.

(57) 要約: 固定パターンノイズ (FPN) を低減する
とともに画像セルの面積増大を抑える。画素 (Ca)
においてフォトダイオード (PD) に流れるフォト電
流から光電変換信号が生成される。負荷トランジスタ
として機能する第1トランジスタ (T1) は強反転状
態で動作した後にサブスレショールド領域で動作する
よう駆動される。第1トランジスタ (T1) がサブス
レショールド領域で動作中に、センスノード (N1)
の電位がリセット信号として読み出される。そして、
該光電変換信号とリセット信号との差分値を算出する
ことにより、画像信号 (Vs) が生成される。



SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

固体撮像装置

技術分野

[0001] 本発明は、固体撮像装置に関するものである。

背景技術

[0002] 従来、種々の画像データを取得するために、MOS型の撮像デバイスが用いられている。この種の撮像デバイスは、フォトダイオードのpn接合容量に蓄積された電荷をMOS型のトランジスタ(例えば、電界効果型トランジスタ(FET))を介して読み出すようになっている。

[0003] 一般に、MOS型等の撮像デバイスのラティテュード、即ちダイナミック・レンジは、撮影に用いられるネガ・フィルムに比べて狭いと言われている。ラティテュードが狭いことは、画像の暗い部分が黒い画素データとして記録され、画像の明るい部分が白い画素データとして記録される。

[0004] このダイナミック・レンジを拡大する技術として、対数変換型の撮像デバイスがある。図6に示すように、撮像デバイスの画像セルは、フォトダイオードPD、負荷トランジスタT51、増幅用トランジスタT52、選択用トランジスタT53により構成されている。フォトダイオードPDのカソードはトランジスタT51のソースに接続され、そのトランジスタT51のドレインは信号線L1に接続されている。トランジスタT51のゲートには、同トランジスタT51がサブスレショールド(subthreshold)領域にて動作するように、信号線L2を介してゲート電圧が供給されている。

[0005] 画素セルに光が当ると、この光量に応じてフォトダイオードPDにフォト電流 I_p が流れる。トランジスタT51は、ゲート電圧により弱反転状態で動作するため、トランジスタT51にはフォト電流 I_p と実質的に同量のサブスレショールド電流(subthreshold current)が流れる。従って、ノードN51の電位は、フォト電流 I_p に応じた電位で安定する。このセンスノードN51の電位が安定した状態を電気的安定状態(又は電気的平衡状態)という。トランジスタT51に流れるサブスレショールド電流はフォトダイオードPDに流れるフォト電流 I_p と等しい。このため、ノードN51の電位は、フォト電流 I_p を対数変換

して求められる。即ち、ノードN51の電位 V_{pxo} は、

$$V_{pxo} = V_g - V_{t_1} - nkT/q \times \ln(I_p/I_{p0}) \dots (1)$$

により求められる(詳細は例えば非特許文献1参照)。

[0006] ノードN51には増幅用トランジスタT52のゲートが接続されている。増幅用トランジスタT52は、ノードN51の電位 V_{pxo} により電流を増幅し、その増幅電流は選択用トランジスタT53を介して信号線H1に出力される。この信号線H1には図示しない電流源が接続され、この電流源により増幅用トランジスタT52はソースフォロアとして動作する。ここで電流源の電流値を I_s 、トランジスタT52のトランスコンダクタンスおよび閾値をそれぞれ β_2 および V_{t_2} とすると、信号線H1の電位 V_o は次式(2)により求められる。

$$\begin{aligned} V_o &= V_{ps0} - V_{t_2} - \text{SQR}(2I_s/\beta_2) \\ &= V_g - V_{t_1} - nkT/q \times \ln(I_p/I_{p0}) - V_{t_2} - \text{SQR}(2I_s/\beta_2) \\ &= V_g - nkT/q \times \ln(I_p/I_{p0}) - \{V_{t_1} + V_{t_2} + \text{SQR}(2I_s/\beta_2)\} \dots (2) \end{aligned}$$

上記の式(2)において、右辺の大括弧{}でくくった項の値は、製造工程に起因する負荷トランジスタT51及び増幅用トランジスタT52の閾値ばらつきやトランスコンダクタンスばらつきにより変動する。これらの変動によって信号線H1の電位 V_o 、即ち画素信号の値が変動し、この画素信号の値のばらつきによって画像信号ノイズが発生する。このノイズは画像の固定した位置に現れるので固定パターンノイズ(以下FPNと呼ぶ)と呼ばれる。

[0007] 対数変換型の撮像デバイスにおいて、上記のFPNを軽減するため、様々な構成の画像セルが提案されている。例えば非特許文献1では、1つの画像セルを、1個のフォトダイオードと6個のMOSFETと1個のキャパシタにより構成している。また、非特許文献2では、1つの画像セルを、1個のフォトダイオードと5個のMOSFETにより構成している。

[0008] FPNは、対数変換型の撮像デバイス以外においても対応が必要な問題とされている。これらの撮像デバイスは、フォトダイオード等の光電変換素子にて発生するフォト電流による電荷を蓄積する容量を持ち、この容量の電荷量に応じた電圧の画素信号を生成する。容量の電荷量は、蓄積時間に応じて変化する。即ち、これらの撮像デ

バイスは、容量に対する電荷の蓄積が終了するまでの間にその容量の電荷量を読み出す、つまり過渡的な状態において電荷量を読み出している。

非特許文献1:「対数変換形CMOSイメージセンサの開発」、KONICA MINOLTA TECHNOLOGY REPORT vol.1、2004年、pp45-50

非特許文献2:「A Logarithmic Response CMOS Image Sensor with On-Chip Calibration」、IEEE Journal of Solid-State Circuits、2000年8月、vol.35、pp1146-1152 上記の過渡的な状態で画素信号を生成する撮像デバイスにおいては、相関2重サンプリング(CDS)等の回路を用いてFPNが低減されている。しかし、図6に示すように、電気的平衡状態にあるときにノードN51の電位に応じた画素信号を生成する対数変換型の撮像デバイスにおいては、上記の過渡的な状態で画素信号を生成する撮像デバイスに用いられる相関2重サンプリング(CDS)等の回路をそのまま適用することはできない。これは、各画素から信号を生成する制御が異なるからである。上記の非特許文献1及び非特許文献2に記載された技術は、対数変換を用いているものの、コンデンサに蓄積した電荷により画素信号を生成するため、上記の過渡的な状態で信号を生成する撮像デバイスと同じ動作となる。

[0009] また、上記の非特許文献1及び非特許文献2に記載された技術では、1画素を構成する素子の数が多いため、1画素におけるフォトダイオードの占有面積比率いわゆる開口率が低くなる。また、1画素あたりの面積が大きくなるためチップサイズが大きくなり、チップの不良率が高くなつて生産効率が悪くなるという問題点があった。

[0010] フォト電流Ipを検出するノードN51を介したリーク電流を極力少なくするために、素子を付加することは好ましくない。しかしながら、上記の非特許文献1及び非特許文献2に記載された技術では図6の構成に対して素子の追加が不可欠であり、追加された素子によるリーク電流、即ちダーク電流が増大するという問題点があった。

発明の開示

[0011] この発明は、固定パターンノイズを低減するとともに画像セルの面積増大を抑える固体撮像装置を提供する。

本発明の第1の態様において、固体撮像装置が提供される。この固体撮像装置は、画素であつて、当該画素が、入射光を光電変換する受光素子と、第1駆動信号を

受け取り、第2駆動信号に応答して動作する負荷トランジスタと、前記負荷トランジスタと前記受光素子との間に接続されたスイッチトランジスタであって、前記負荷トランジスタと前記スイッチトランジスタとの間にセンスノードが設けられた、スイッチトランジスタと、前記センスノードに接続された制御端子を有する増幅トランジスタと、前記増幅トランジスタに接続された選択トランジスタとを含む、画素と、少なくとも光電変換期間とデータ読出期間とりセット期間において前記画素を駆動する制御手段であって、当該制御手段は、前記光電変換期間において前記第1駆動信号及び前記第2駆動信号により前記負荷トランジスタをサブスレショールド領域にて動作させて前記受光素子により前記入射光を光電変換させ、前記データ読出期間において前記選択トランジスタをオンして前記センスノードの電位を光電変換信号として読み出し、当該制御手段は更に、前記リセット期間において前記スイッチトランジスタをオフするとともに、前記負荷トランジスタを一旦オンした後に該負荷トランジスタをサブスレショールド領域にて動作させ、その動作中に前記選択トランジスタをオンして前記センスノードの電位をリセット信号として読み出す、制御手段と、前記光電変換信号と前記リセット信号とを取得し、前記光電変換信号から前記リセット信号を減算する相関二重サンプリング回路と、を備える。

[0012] この発明によると、入射光量が多い場合、受光素子に流れるフォト電流が対数変換され、センスノードにおける電位が光電変換信号として読み出される。この光電変換信号は固定パターンノイズを含んでいる。リセット信号は、固定パターンノイズの原因となる負荷トランジスタ及び増幅トランジスタの閾値電圧と、増幅トランジスタのトランスクンダクタンスを含んでいる。従って、光電変換信号とリセット信号との差分を生成することにより、固定パターンノイズを含まない画像信号が得られる。そして、画素を1つの受光素子と4つのトランジスタにより構成することで、1画素におけるフォトダイオードの占有面積比率いわゆる開口率を大きくすることができる。また、1画素あたりの面積の増大を抑えることができるため、チップサイズが大きくなるのを防止し、チップの不良率の上昇をおさえて生産効率の低下を抑えることができる。

[0013] 本発明の第2の態様において、固体撮像装置が提供される。この固体撮像装置は、画素であって、当該画素が、入射光を光電変換する受光素子と、第1駆動信号を

受け取り、第2駆動信号に応答して動作する負荷トランジスタと、前記負荷トランジスタと前記受光素子との間に接続されたスイッチトランジスタであって、前記負荷トランジスタと前記スイッチトランジスタとの間にセンスノードが設けられた、スイッチトランジスタと、前記センスノードに接続された制御端子を有する増幅トランジスタと、前記増幅トランジスタに接続された選択トランジスタとを含む、画素と、少なくとも光電変換期間とデータ読出期間とりセット期間において前記画素を駆動する制御手段であって、当該制御手段は、前記光電変換期間において前記第1駆動信号及び前記第2駆動信号により前記負荷トランジスタをサブスレショールド領域にて動作させて前記受光素子により前記入射光を光電変換させ、前記データ読出期間において前記選択トランジスタをオンして前記センスノードの電位を光電変換信号として読み出し、当該制御手段は更に、前記リセット期間において前記スイッチトランジスタをオフし、前記負荷トランジスタをオンし、前記選択トランジスタをオンして前記センスノードの電位をリセット信号として読み出す、制御手段と、前記光電変換信号と前記リセット信号とを取得し、前記光電変換信号から前記リセット信号を減算する相關二重サンプリング回路と、を備える。

- [0014] この発明によると、入射光量が少ない場合、受光素子に流れるフォト電流が線形変換され、センスノードにおける電位が光電変換信号として読み出される。この光電変換信号は固定パターンノイズを含んでいる。リセット信号は、固定パターンノイズの原因となる増幅トランジスタの閾値電圧とトランスコンダクタンスを含んでいる。従って、光電変換信号とリセット信号との差分を生成することにより、固定パターンノイズを含まない画像信号が得られる。そして、画素を1つの受光素子と4つのトランジスタにより構成することで、1画素におけるフォトダイオードの占有面積比率いわゆる開口率を大きくすることができる。また、1画素あたりの面積の増大を抑えることができるため、チップサイズが大きくなるのを防止し、チップの不良率の上昇をおさえて生産効率の低下を抑えることができる。
- [0015] 本発明の第3の態様において、固体撮像装置が提供される。この固体撮像装置は、画素であって、当該画素が、入射光を光電変換する受光素子と、第1駆動信号を受け取り、第2駆動信号に応答して動作する負荷トランジスタと、前記負荷トランジス

タと前記受光素子との間に接続されたスイッチトランジスタであって、前記負荷トランジスタと前記スイッチトランジスタとの間にセンスノードが設けられた、スイッチトランジスタと、前記センスノードに接続された制御端子を有する増幅トランジスタと、前記増幅トランジスタに接続された選択トランジスタとを含む、画素と、少なくとも光電変換期間とデータ読出期間とリセット期間とにおいて前記画素を駆動する制御手段であって、当該制御手段は、前記光電変換期間において前記第1駆動信号及び前記第2駆動信号により前記負荷トランジスタをサブスレショールド領域にて動作させて前記受光素子により前記入射光を光電変換させ、前記データ読出期間において前記選択トランジスタをオンして前記センスノードの電位を光電変換信号として読み出し、当該制御手段は更に、前記リセット期間において前記スイッチトランジスタをオフするとともに、前記負荷トランジスタを一旦オンした後に該負荷トランジスタをサブスレショールド領域にて動作させ、その動作中に前記選択トランジスタをオンして前記センスノードの電位を第1リセット信号として読み出し、前記負荷トランジスタがオンしているときの前記センスノードの電位を第2リセット信号として読み出す、制御手段と、前記光電変換信号と前記第1リセット信号と前記第2リセット信号とを取得し、前記光電変換信号と前記第1リセット信号との第1の差分値と、前記第1リセット信号と前記第2リセット信号との第2の差分値に基づいて画像信号を生成する相関二重サンプリング回路と、を備える。

- [0016] この発明によると、受光素子に流れるフォト電流が変換され、センスノードにおける電位が光電変換信号として読み出される。この光電変換信号は固定パターンノイズを含んでいる。第1リセット信号は、固定パターンノイズの原因となる負荷トランジスタ及び増幅トランジスタの閾値電圧と、増幅トランジスタのトランスクンダクタンスを含んでいる。第2リセット信号は、増幅トランジスタの閾値電圧とトランスクンダクタンスを含んでいる。従って、受光素子の入射光量が多い場合、フォト電流は対数変換される。従って、対数変換された光電変換信号と第1リセット信号との差分を生成することにより、固定パターンノイズを含まない画像信号が得られる。受光素子の入射光量が少ない場合、フォト電流は線形変換される。この場合、光電変換信号と第1リセット信号の差分値は第1トランジスタの閾値電圧を含んでいない。第1リセット信号と第2リセット

信号の差分値を求めてことで、第1トランジスタの閾値電圧が得られる。従って、光電変換信号と第1リセット信号の差分値に、第1リセット信号と第2リセット信号の差分値を加算することで、入射光量が少ない場合において固定パターンノイズを除去した画像信号が得られる。そして、画素を1つの受光素子と4つのトランジスタにより構成することで、1画素におけるフォトダイオードの占有面積比率いわゆる開口率を大きくすることができる。また、1画素あたりの面積の増大を抑えることができるため、チップサイズが大きくなるのを防止し、チップの不良率の上昇をおさえて生産効率の低下を抑えることができる。

- [0017] 前記相関二重サンプリング回路は、前記光電変換信号を保持する第1サンプルホールド回路と、前記第1リセット信号を保持する第2サンプルホールド回路と、前記第2リセット信号を保持する第3サンプルホールド回路と、前記第1サンプルホールド回路に保持された光電変換信号と第2サンプルホールド回路に保持された第1リセット信号との差分値を計算して第1出力信号を生成する第1差分生成回路と、前記第2サンプルホールド回路に保持された第1リセット信号と第3サンプルホールド回路に保持された第2リセット信号との差分値を計算して出力信号を生成する第2差分生成回路と、前記第1差分生成回路の第1出力信号に前記第2差分生成回路の出力信号を加算して第2出力信号を生成する加算回路と、前記第1差分生成回路の第1出力信号と基準電圧とを比較して選択信号を生成する比較回路と、前記比較回路の選択信号に基づいて前記第1差分生成回路の第1出力信号と前記加算回路の第2出力信号とのうちのいずれか一方を前記画像信号として選択する選択回路と、を含む。
- [0018] 第1差分生成回路の出力信号と基準電圧とを比較することにより、受光素子への入射光量を判断することができる。このため、選択回路により、第1差分生成回路の第1出力信号と加算回路の第2出力信号とのうちの何れか一方を画像信号として選択することにより、入射光量によらず固定パターンノイズを除去した画像信号が得られる。
- [0019] 以上記述したように、本発明によれば、固定パターンノイズを低減するとともに画像セルの面積増大を抑えることができる。

図面の簡単な説明

- [0020] [図1A]本発明の第1の実施の形態の固体撮像装置の要部を示す概略的なブロック

回路図。

[図1B]図1Aの画素の駆動波形図。

[図2]本発明の第1の実施の形態の固体撮像装置の概略的なブロック回路図。

[図3]本発明の第2の実施の形態の画素の駆動波形図。

[図4]本発明の第3の実施の形態の固体撮像装置の要部を示す概略的なブロック回路図。

[図5]本発明の第3の実施の形態の画素の駆動波形図。

[図6]従来の画素の回路図。

発明を実施するための最良の形態

[0021] 以下、本発明の第1の実施の形態の固体撮像装置10を図面に従って説明する。

図2は、固体撮像装置10の概略的なブロック回路図である。

固体撮像装置10は、撮像部11、制御回路12、垂直走査回路13、水平走査回路14、出力回路15を含む。

[0022] 撮像部11は、行列配列された複数の画素Caを備えている。尚、説明を簡単にするため、第1の実施の形態では、4行4列のマトリックス状に配列された16個の画素Caを備えた撮像部11について説明する。

[0023] 制御回路12は、クロック信号 Φ_0 に基づいて、撮像部11の行を選択する選択信号としての垂直クロック信号 Φ_v と、撮像部11の列を選択する選択信号としての水平クロック信号 Φ_h と、各画素Ca等の駆動を制御するための制御信号とを生成する。

[0024] 垂直走査回路13は、垂直方向のシフトレジスタと、各画素Caに供給する電圧を制御する電圧制御回路とを含み、撮像部11の行数に対応する4本の行信号線V1～V4に接続されている。垂直走査回路13は、垂直クロック信号 Φ_v に応答して行信号線V1～V4を順次選択するとともに、電圧制御回路により制御された電圧の駆動信号を選択された行信号線に接続された画素Ca(図2では4つ)に供給する。

[0025] 水平走査回路14は、撮像部11の列数に対応する4つの相關二重サンプリング(Correlated Double Sampling)回路(以下、CDS回路)16とシフトレジスタ17とを含み、撮像部11の列数に対応する4本の列信号線H1～H4に接続されている。各行信号線V1～V4と各列信号線H1～H4との交点に対応する位置に画素Caが接続されてい

る。

[0026] 各画素Caは、行信号線V1～V4のうちの対応する1つを介して供給された駆動信号に応答して光電変換信号とリセット信号とを列信号線H1～H4のうちの対応する1つに出力する。各列信号線H1～H4に接続されたCDS回路16は、列信号線H1～H4のうちの対応する1つを介して供給された光電変換信号とリセット信号とをそれぞれサンプリングし、両サンプリング信号の差分値を持つ信号を生成する。シフトレジスタ17は、各CDS回路16から供給された前記信号を水平クロック信号 Φ_h に従って出力回路15に転送する。

[0027] 出力回路15は、水平走査回路14から供給された前記信号のパルス幅を伸長し、その伸長結果を示す出力信号outを生成する。

次に、画素Caの構成を説明する。尚、各画素Caの構成は同じであるため、行選択線V1と列信号線H1とに接続された画素Caについて説明する。

[0028] 図1Aに示すように、画素Caは、受光素子としてのフォトダイオードPDと、4つのトランジスタT1, T2, T3, T4とから構成されている。第1～第4トランジスタT1～T4の各々は、同じ導電チャネル型のトランジスタ(第1実施形態ではNチャネル型MOSトランジスタ)であり、図示しないが各トランジスタT1～T4のバックゲートがグランドGNDに接続されている。また、行選択線V1は、4本の信号線L1～L4から構成され、画素Caには信号線L1～L4を介して垂直走査回路13から駆動信号S1～S4がそれぞれ供給される。

[0029] 負荷トランジスタとしての第1トランジスタT1のドレイン(第1端子)は第1信号線L1に接続され、ゲート(第2端子)は第2信号線L2に接続され、ソースはスイッチトランジスタとしての第2トランジスタT2のドレインに接続されている。従って、第1トランジスタT1のドレインには第1駆動信号S1が供給され、ゲートには第2駆動信号S2が供給され、第1トランジスタT1は第1駆動信号S1と第2駆動信号S2に応じて動作する。

[0030] 第2トランジスタT2のゲートは第4信号線L4に接続されている。従って、第2トランジスタT2は、第4駆動信号S4に応じて動作する。第2トランジスタT2のソースはフォトダイオードPDのカソードに接続されている。フォトダイオードPDのアノードは低電位電源(第1実施形態ではグランドGND)に接続されている。

- [0031] 第1トランジスタT1と第2トランジスタT2との間の接続点であるセンスノードN1は増幅トランジスタとしての第3トランジスタT3のゲートに接続されている。第3トランジスタT3のドレインには駆動電圧Vddが供給され、ソースは画素選択トランジスタとしての第4トランジスタT4のドレインに接続されている。第4トランジスタT4のゲートは第3信号線L3に接続され、ソースは列信号線H1に接続されている。従って、第4トランジスタT4は第3駆動信号S3に応じて動作する。
- [0032] 列信号線H1はCDS回路16に接続されている。CDS回路16は2つのサンプルホールド回路(以下、SH回路)21a, 21bと差分生成回路22とから構成されている。各SH回路21a, 21bは、制御回路12から供給された制御信号に応答して列信号線H1を介して伝達された信号を保持する。尚、第1SH回路21aは、画素Caから供給された光電変換信号を保持し、第2SH回路21bは、画素Caから供給されたリセット信号を保持する。差分生成回路22は両SH回路21a, 21bによって保持された光電変換信号とリセット信号との差分を求め、その差分値を示す信号を生成する。
- [0033] 上記のように構成された画素Caは、行信号線L1～L4の電位、即ち駆動信号S1～S4の電圧に従って動作する。垂直走査回路13は、制御回路12からの制御信号に応答して、図1Bに示すように、各駆動信号S1～S4の電圧を変更する。
- [0034] 先ず、時刻t1から時刻t2までの第1のリセット期間K1において、第1トランジスタT1のドレインには第1信号線L1を介して電圧V1bの第1駆動信号S1が供給され、第1トランジスタT1のゲートには第2信号線L2を介して電圧V2bの第2駆動信号S2が供給される。また、第2トランジスタT2のゲートには第4信号線L4を介して電圧V4bの第4駆動信号S4が供給され、第4トランジスタT4のゲートには第3信号線L3を介して電圧V3aの第3駆動信号S3が供給される。
- [0035] ここで、第1駆動信号S1の電圧V1bと第2駆動信号S2の電圧V2bは、第1トランジスタT1が強反転状態にて動作する、つまり第1トランジスタT1がオンするように、例えば $V1b=2.5[V]$, $V2b=4[V]$ に設定されている。第4駆動信号S4の電圧V4bは、第2トランジスタT2がオンするように、例えば $V4b=4[V]$ に設定されている。第3駆動信号S3の電圧V3aは、第4トランジスタT4がオフするように、例えば $V3a=0[V]$ に設定されている。

- [0036] 従って、センスノードN1と、第2トランジスタT2とフォトダイオードPDとの間のノードN2の電位は、第1駆動信号S1と実質的に同じ電圧V1b(V1b=2.5[V])を示し、その結果出力電位が初期化される。この初期化により、過去にフォトダイオードPDに入射された光が次の光電変換信号に影響する、即ち残像の影響を防ぐことができる。
- [0037] 次に、時刻t2から時刻t3までの光電変換期間K2において、画像情報の光電変換が行われる。即ち、この光電変換期間K2において、第1トランジスタT1のドレインには第1信号線L1を介して電圧V1cの第1駆動信号S1が供給され、第1トランジスタT1のゲートには第2信号線L2を介して電圧V2aの第2駆動信号S2が供給される。ここで、第1駆動信号S1の電圧V1cと第2駆動信号S2の電圧V2aは、第1トランジスタT1が弱反転状態、いわゆるサブスレショールド領域で動作するように、例えばV1c=3.3[V], V2a=3.3[V]に設定されている。
- [0038] 第2トランジスタT2は、第1のリセット期間K1と同様に電圧V4bの第4駆動信号S4によりオン状態であり、第4トランジスタは、第1のリセット期間K1と同様に電圧V3aの第3駆動信号S3によりオフ状態である。従って、第2トランジスタT2により、センスノードN1とノードN2は実質的に同一電位を有する。
- [0039] 明るい画像が撮影される、つまり入射光量が多い場合におけるセンスノードN1の電位Vpxoは、以下により決定される。
- 明るい画像が撮影される、つまり入射光量が多い場合、フォトダイオードPDに比較的大きなフォト電流Ipが流れる。センスノードN1の電位Vpxoはフォト電流Ipに応じた電位を示し、この電位が安定した定常状態に達するまでの時間が、所定の光電変換期間K2よりも短い。つまり、次のデータ読出期間K3の開始前にセンスノードN1の電位が定常状態となる。そして、センスノードN1とフォトダイオードPDの間の第2トランジスタT2は、強反転状態にて動作しているため単にオンされたスイッチとして見ればよい。従って、センスノードN1の電位Vpxoは、式(1)の関係を満たすように決定される。即ちセンスノードN1の電位Vpxoは、フォト電流の対数変換によって表される。
- [0040] 次に、時刻t3から時刻t4までのデータ読出期間K3において、第4トランジスタT4のゲートに第3信号線L3を介して電圧V3bの第3駆動信号S3が供給される。このときの電圧V3bは、第4トランジスタT4がオンするように、例えばV3b=3.3[V]に設

定されている。従って、オンされた第4トランジスタT4を介して第3トランジスタT3のソースが列信号線H1と接続される。この列信号線H1には図示しない電流源が接続されており、この電流源により第3トランジスタT3はソースフォロアとして動作する。したがって、列信号線H1の電位は、第3トランジスタT3のゲート電圧即ちセンスノードN1の電位に応じた電位を示す。つまり、フォト電流Ipが列信号線H1に光電変換信号として読み出される。この光電変換信号Voは、上記の式(2)に示される。

- [0041] 次に、時刻t4から時刻t5までの第2のリセット期間K4において、第1トランジスタT1の閾値電圧Vt_1と、第3トランジスタT3の閾値電圧Vt_2及びトランスクンダクタンスβ2を検出する。検出された各値は、製造工程に起因するばらつきの補正処理に用いられる。
- [0042] 詳述すると、第2のリセット期間K4において、先ず、第1トランジスタT1のドレインには、第1信号線L1を介して電圧V1aの第1駆動信号S1が供給され、第1トランジスタT1のゲートには第2信号線L2を介して電圧V2aの第2駆動信号S2が供給される。第2トランジスタT2のゲートには第4信号線L4を介して電圧V4aの第4駆動信号S4が供給され、第4トランジスタT4のゲートには、第3信号線L3を介して電圧V3aの第3駆動信号S3が供給される。
- [0043] ここで、第1駆動信号S1の電圧V1aは、第1トランジスタT1が強反転状態で動作するように、つまり第1トランジスタT1がオンするように、第2駆動信号S2の電圧V2aに対して、例えば $V1a=2[V]$ ($V2a=3.3[V]$)に設定されている。第4駆動信号S4の電圧V4bは、第2トランジスタT2がオフするように、例えば $V4a=0[V]$ に設定されている。
- [0044] 従って、第2トランジスタT2により第1トランジスタT1からフォトダイオードPDへの電流経路が遮断される。これにより、センスノードN1の電位は、オンした第1トランジスタT1により第1駆動信号S1の電圧V1aとほぼ等しくなる。
- [0045] 次に、第1トランジスタT1のドレインに供給される第1駆動信号S1の電圧を、電圧V1aから電圧V1cへ上昇させる。この時、第1トランジスタT1のゲートには電圧V2aの第2駆動信号S2が供給されているため、第1トランジスタT1はサブスレショールド領域にて動作する。その結果、センスノードN1の電位が、第1トランジスタT1のゲート

に供給される第2駆動信号S2の電圧V2aから同トランジスタT1の閾値電圧Vt_1だけ低い電圧まで低下する。即ち、この時のセンスノードN1の電位Vpx_compは、第1トランジスタT1のゲート電圧V2aと同トランジスタT1の閾値電圧Vt_1の差であり、

$$V_{px_comp} = V2a - Vt_1 \cdots (3)$$

で表される。

[0046] 次に、第4トランジスタT4のゲートに供給される第3駆動信号S3の電圧を、電圧V3aから電圧V3bへ上昇させる。この電圧V3aの第3駆動信号S3により第4トランジスタT4がオンし、列信号線H1にセンスノードN1の電位がリセット信号Vo_compとして読み出される。

[0047] この時、リセット信号Vo_compは、

$$\begin{aligned} V_{o_comp} &= V_{px_comp} - Vt_2 - \text{SQR}(2I_s / \beta 2) \\ &= V2a - \{Vt_1 + Vt_2 + \text{SQR}(2I_s / \beta 2)\} \cdots (4) \end{aligned}$$

で表される。つまり、リセット信号Vo_compは、第1トランジスタT1のゲート電圧V2aとFPNの原因である電圧成分{Vt_1 + Vt_2 + SQR(2I_s / β 2)}との差で表される。

[0048] 図1Aに示すCDS回路16において、第1SH回路21aは光電変換信号Voを保持し、第2SH回路21bはリセット信号Vo_compを保持する。差分生成回路22は、第1SH回路21aの光電変換信号Voと第2SH回路21bのリセット信号Vo_compの差分を演算する。更に、差分生成回路22は、その演算結果に予め設定された電圧V2aを加える。これにより、差分生成回路22は、光電変換信号VoからFPNの原因である電圧成分を差し引いた画像信号Vsを生成する。この画像信号Vsは、FPNが除去された画像情報として生成される。

[0049] 第1の実施の形態の固体撮像装置10は、以下の利点を有する。

- ・第1の実施の形態では、画素Caにおいてフォト電流Ipを対数変換した光電変換信号に対して、負荷トランジスタとして機能する第1トランジスタT1が強反転状態で動作した後にサブフレームド領域で動作するように駆動される。そして、その状態の時にセンスノードN1の電位がリセット信号として読み出される。従って、電気的平衡状態におけるセンスノードN1の電位に応じた信号を生成する撮像デバイスにおいて、画素をリセットした後のリセット信号が読み出される。そして、光電変換信号とリセット

信号との差分値を用いて画像信号Vsが生成される。従って、フォトダイオードPDに対する入射光量が多い場合においても固定パターンノイズ(FPN)を除去した画像信号Vsを得ることができる。

- [0050] • 第1の実施の形態では、画素Caにおいて、負荷トランジスタとして機能する第1トランジスタT1と受光素子としてのフォトダイオードPDとの間にスイッチトランジスタとしての第2トランジスタT2が直列に接続されている。第2トランジスタT2は第2リセット期間においてオフされ、この第2リセット期間において画素Caからリセット信号が読み出されることによりFPNが除去される。従って、画素Caを1つのフォトダイオードPDと4個のトランジスタT1～T4により構成したため、1画素におけるフォトダイオードの占有面積比率いわゆる開口率を大きくすることができる。また、1画素あたりの面積の増大を抑えることができるため、チップサイズが大きくなるのを防止し、チップの不良率の上昇をおさえて生産効率の低下を抑えることができる。
- [0051] • 1つの画素Caを1つのフォトダイオードPDと4個のトランジスタT1～T4により構成したため、追加の素子数が少ない。従って、追加された素子によるリーク電流、即ちダーク電流の増大を抑えることができる。
- [0052] 以下、本発明の第2の実施の形態を図面に従って説明する。
尚、第2の実施の形態は、暗い画像の撮影時に画素Caが適切に駆動されるように、第1の実施の形態と比べて画素の駆動波形が異なる。
- [0053] 図1Aに示す垂直走査回路13は、制御回路12からの制御信号に応答して、図3に示すように、各駆動信号S1～S4の電圧を変更する。
時刻t1から時刻t2までの第1のリセット期間K1において、垂直走査回路13は、第1の実施の形態と同様に各駆動信号S1～S4を信号線L1～L4に供給し、出力電位を初期化する。
- [0054] 次に、時刻t2から時刻t3までの光電変換期間K2において、垂直走査回路13は、第1の実施の形態と同様に各駆動信号S1～S4を信号線L1～L4に供給する。そして、暗い画像が撮影される、つまり入射光量が少ない場合のセンスノードN1の電位Vpxoは、以下のように決定される。
- [0055] 暗い画像が撮影される、つまり入射光量が少ない場合、フォトダイオードPDに流れ

るフォト電流 I_p は小さい。このため、センスノードN1の電位が所定の光電変換期間K2内で定常状態に至らない。光電変換期間K2内においてフォト電流 I_p が変化している過渡状態では、センスノードN1の電位はほぼ直線に近似される値で変化する。つまり、フォト電流 I_p は線形変換される。

[0056] 詳述すると、光電変換期間K2の開始と同時に第1トランジスタT1は電圧V1cの第1駆動信号S1と電圧V2aの第2駆動信号S2によりサブスレッシュホールド領域動作に入る。光電変換期間K2の直前、つまり第1のリセット期間K1におけるセンスノードN1の電位は第1駆動信号S1に設定された電圧V1b ($V1b = 2.5[V]$) であったため、第1トランジスタT1に流れる電流 I_{M1} は、

$$\begin{aligned} I_{M1} &= A * \exp\left\{q / nkt(Vg - Vs - Vt_1)\right\} \\ &= A * \exp\left\{q / nkt(V1c - V1b - Vt_1)\right\} \cdots (5) \end{aligned}$$

で表される。

[0057] フォトダイオードPDには入射光に応じたフォト電流 I_p が流れるが、このフォト電流 I_p と第1トランジスタT1に流れる電流 I_{M1} は、

$$I_p \gg I_{M1} \cdots (6)$$

の関係を有する。このため、センスノードN1の電位は、フォト電流 I_p と第1トランジスタT1に流れる電流 I_{M1} とが等しくなる ($I_p = I_{M1}$) まで低下する。電流 I_{M1} は式(5)で示されるようにセンスノードN1の電位変化(式(5)では V_s の項)に対し対数的に変化する。従って、 $I_p = I_{M1}$ となる直前まで式(6)の関係が成り立つとしてよい。ところで、このような $I_p = I_{M1}$ が成り立つまでの非定常状態においては、センスノードN1及びノードN2に存在する寄生容量に蓄積された電荷量により電気的な平衡が得られている。センスノードN1及びノードN2の実効的な寄生容量を C_p とすると、この容量 C_p には、

$$Q(t=0) = CV = C_p \times V1b \cdots (7)$$

で求められる電荷 Q が、光電変換期間K2の開始直前に蓄積されている。尚、第2トランジスタT2は、定常状態においては低抵抗スイッチとして働くが、非定常状態つまり交流的には容量 C_p を形成する容量素子として働く。

[0058] 光電変換期間K2に入ると、センスノードN1の電位が非定常状態になり、容量 C_p に

蓄積されていた電荷Qは、フォト電流Ipと第1トランジスタT1の電流I_M1との差分として、フォトダイオードPDを介してグランドGNDに流れ、第1トランジスタT1を介して流れ出ない。この流れ出る電荷量は、

$$Ip - I_M1 = dQ / dt = Cp \times dV / dt \cdots (8)$$

で表される。Ip=I_M1となる直前まで式(6)の関係が成り立つので、式(8)の左辺Ip-I_M1はIpと近似できる。Ipは一定電流であるから右辺dV/dtも一定である。従って、センスノードN1の電位は線形変化する。

[0059] 次に、時刻t3から時刻t4までのデータ読出期間K3において、第1の実施の形態と同様に、第4トランジスタT4がオンされ、センスノードN1の電位が列信号線H1に光電変換信号として読み出される。センスノードN1の電位は線形変化しているため、列信号線H1には、フォト電流Ipを線形変換した電圧が読み出される。

[0060] 線形変換の場合、第1トランジスタT1から供給された電流はフォト電流に比べて無視できる小さな値である。このため、光電変換期間K2の開始から終了までの時間をt_a(t_a=t3-t4)とすれば、センスノードN1の電位Vpxo(t_a)は式(6)から、

$$Vpxo(t_a) = (Ip / Cp) \times t_a \cdots (9)$$

で表される。従って、列信号線H1に読み出される光電変換信号Vo(t_a)は、

$$Vo(t_a) = (Ip / Cp) \times ta - Vt_2 - SQR(2I_s / \beta^2) \cdots (10)$$

で表される。この光電変換信号Vo(t_a)には第1トランジスタT1の閾値電圧Vt_1の項が存在しない。従って、電圧Vo(t_a)は第1トランジスタT1の閾値電圧Vt_1に依存しない。

[0061] ところで、第1の実施の形態においては、リセット信号を得るために、第2のリセット期間K4において第1駆動信号S1が一度電圧V1a (= 2.0[V])に引き下げられた後に電圧V1c (= 3.3[V])に引き上げられた。このとき、第1駆動信号S1が電圧V1a (= 2.0[V])に保持されれば、センスノードN1の電位は変化しない。つまり、第1トランジスタT1の閾値電圧Vt_1がリセット信号に関与しない。従って、第2の実施の形態では、第2のリセット期間K4において、第1駆動信号S1が電圧V1aに維持される。これにより、この第2のリセット期間K4において読み出されるリセット信号Vo_comp2は、

$$Vo_{comp2} = V1a - \{Vt_2 + SQR(2I_s / \beta^2)\} \cdots (11)$$

で表される。

- [0062] 式(10)の光電変換信号 $V_o(t_a)$ と式(11)のリセット信号 V_{o_comp2} とは図1Aに示すSH回路21a, 21bにそれぞれ保持される。従って、第1の実施の形態と同様に、両信号の差分を差分生成回路22により算出することで、相関二重サンプリングによりFPNが除去され、FPNを含まない画像情報が得られる。
- [0063] 第2の実施の形態は、以下の利点を有する。
・第2の実施の形態では、画素 C_a においてフォト電流 I_p を線形変換した光電変換信号に対して、負荷トランジスタとして機能する第1トランジスタT1が強反転状態で動作している時にセンスノードN1の電位がリセット信号として読み出される。そして、該光電変換信号とリセット信号との差分値を用いて画像信号が生成される。従って、フォトダイオードPDに対する入射光量が少ない場合においてもFPNを除去した画像信号を得ることができる。
- [0064] 以下、本発明の第3の実施の形態を図面に従って説明する。
尚、第3の実施の形態において、第1及び第2の実施の形態と同様の構成部材については同じ符号を用いる。
- [0065] 図4に示すように、第3の実施の形態のCDS回路16は、3つのSH回路31a, 31b, 31c、2つの差分生成回路32a, 32b、加算回路33、比較回路34、選択回路35を備えている。
- [0066] SH回路31a～31cは列信号線H1に接続され、該列信号線H1の信号を保持する。第1SH回路31aに保持された信号は第1差分生成回路32aに供給され、第2SH回路31bに保持された信号は第1差分生成回路32aと第2差分生成回路32bとに供給され、第3SH回路31cに保持された信号は第2差分生成回路32bに供給される。
- [0067] 第1差分生成回路32aは、第1SH回路31aと第2SH回路31bとに保持された2つの信号の差分を求め、その差分値を示す信号を生成する。第2差分生成回路32bは、第2SH回路31bと第3SH回路31cに保持された2つの信号の差分を求め、その差分値を示す信号を生成する。
- [0068] 加算回路33は、第1差分生成回路32aの出力信号に第2差分生成回路32bの出力信号を加算し、その加算結果を示す信号を生成する。比較回路34は、第1差分生

成回路32aの出力信号と基準電圧Vrefとを比較し、該比較結果を示す選択信号を生成する。選択回路35は、選択信号に基づいて第1差分生成回路32aの出力信号と第2差分生成回路32bの出力信号との何れか一方を画像信号D1として選択する。

- [0069] 上記のように構成された固体撮像装置において、垂直走査回路13(図1A参照)は、制御回路12からの制御信号に応答して図5に示すように、各駆動信号S1～S4の電圧を変更する。
- [0070] 時刻t1から時刻t2までの第1のリセット期間K1、時刻t2から時刻t3までの光電変換期間K2、時刻t3から時刻t4までのデータ読出期間K3においては、画素Caは、第1の実施の形態におけるそれらの期間と同様に動作する。時刻t3から時刻t4までのデータ読出期間K3において画素Caから読み出された光電変換信号は第1SH回路31aに保持される。
- [0071] 次に、第2のリセット期間K4において、第1駆動信号S1の電圧が、電圧V1a(=2[V])に一旦引き下げられた後、電圧V1c(=3.3[V])まで引き上げられる。そして、第1駆動信号S1が電圧V1aである期間と、第1駆動信号S1が電圧V1cである期間に、パルス状の電圧V3b(=3.3[V])を有する第3駆動信号S3が信号線S3に供給される。
- [0072] つまり、第1の実施の形態と同様に、第1駆動信号S1の電圧が電圧V1aから電圧V1cへと上昇した後に、第3駆動信号S3により画素Caから信号が読み出され、このように読み出された信号が第1リセット信号として第2SH回路31bに保持される。また、第2の実施の形態と同様に、第1駆動信号S1の電圧が電圧V1aであるときに第3駆動信号S3により画素Caから信号が読み出され、このように読み出された信号が第2リセット信号として第3SH回路31cに保持される。
- [0073] 第1差分生成回路32aは、第1SH回路31aに保持された信号、つまり光電変換信号と、第2SH回路31bに保持された信号、つまり第1リセット信号との差分を求め、その差分値を示す信号を生成する。第2差分生成回路32bは、第2SH回路31bに保持された信号、つまり第1リセット信号と、第3SH回路31cに保持された信号、つまり第2リセット信号との差分を求め、その差分値を示す信号を生成する。
- [0074] 比較回路34は、第1差分生成回路32aの出力信号と基準電圧Vrefとを比較して選

択信号を生成する。詳述すると、第1差分生成回路32aの出力信号は、データ読出期間K3において読み出された光電変換信号(光電変換期間K2に生成されたセンスノードN1の電位)と、第2のリセット期間K4において第1駆動信号S1が電圧V1cに上昇した後に読み出された第1リセット信号との差分値である。従って、第1差分生成回路32aに供給された光電変換信号は、フォト電流Ipを対数変換して得られた信号である、つまり入射光量が多い場合に画素Caから読み出された信号である。しかし、入射光量が少ない場合、画素CaのセンスノードN1は、上記第2の実施の形態で説明したように、フォト電流Ipを線形変換して得られた電位を有する。このため、第1差分生成回路32aによる上記の演算結果はそのまま採用できない。このため、画素Caにおいて、フォト電流が対数変換されたかそれとも線形変換されたかを判断するために比較回路34が設けられている。

- [0075] 即ち、対数変換された光電変換信号の値は、線形変換された光電変換信号の値と異なるため、これらの信号を判断するために基準電圧Vrefが設定されている。この基準電圧Vrefは、

$$Vg - nkT/q \times \ln(I_{p_tr}/I_{p0}) = (I_{p_tr}/C_p) \times t_a \dots (12)$$

が成立する時の電流Ip_trにより決定されている。

- [0076] 第1差分生成回路32aの出力信号が基準電圧Vrefと等しいか大きい場合、光電変換信号は対数変換された信号である。従って、選択回路35は、比較回路34の比較結果に基づき、第1差分生成回路32aの出力信号を画像信号D1として選択する。

- [0077] 第1差分生成回路32aの出力信号が基準電圧Vrefより小さい場合、光電変換信号は線形変換された信号である。この場合、第1差分生成回路32aの出力信号は、第1トランジスタT1の閾値電圧Vt_1だけ余計に減算されている。従って、この閾値電圧Vt_1を第1差分生成回路32aの出力信号に加算することで、線形変換した場合の光電変換信号が得られる。即ち、式(11)で得られた値と式(4)で得られた値の差分を算出することにより、Vt_1 - (V2a - V1a)が得られる。ここで、(V2a - V1a)の項におけるV2aとV1aとは、予め設定される既知の値であるため、(V2a - V1a)の項は定数として得られる。従って、第2差分生成回路32bは、第3SH回路31cに保持された第2リセット信号(式(11)により得られる値)と、第2SH回路31bに保持された第1リセット信号(式(

4)により得られる値)と、所定の定数($V_{2a}-V_{1a}$)に基づいて第1トランジスタT1の閾値電圧 V_{t_1} を得る。

[0078] 加算回路33は、第1差分生成回路32aの出力信号に、第2差分生成回路32bの出力信号から求めた第1トランジスタT1の閾値電圧 V_{t_1} を加算して、加算信号を生成する。この加算信号は、フォト電流 I_p を線形変換して得られる光電変換信号であり、この光電変換信号はFPNを実質的に含まない。選択回路35は、比較回路34の出力信号に基づき、加算回路33の出力信号を画像信号D1として選択する。

[0079] 第3の実施の形態は、以下の利点を有する。

- ・第3の実施の形態のCDS回路16は、画素Caから読み出された光電変換信号が対数変換された信号か線形変換された信号かを判断し、その判断結果に応じて演算した信号を出力する。従って、画素Caへの入射光量が多い場合と少ない場合とに自動的に対応してFPNを除去した画像信号D1を生成することができる。

[0080] 尚、上記各実施の形態は、以下の態様で実施してもよい。

- ・上記各実施の形態では、画素Caを1個のフォトダイオードPDと4個のPチャネルMOSトランジスタで形成してもよい。

[0081] ・第3実施形態では、第2の差分生成回路32bが、第1リセット信号と第2リセット信号との差分値から第1トランジスタT1(負荷トランジスタ)の閾値電圧 V_{t_1} を求めてよい。この場合、加算回路33は、第1の差分生成回路32aの出力信号に、第2の差分生成回路32bの出力信号(閾値電圧 V_{t_1})を加算するように構成される。

請求の範囲

- [1] 画素であって、当該画素が、
 入射光を光電変換する受光素子と、
 第1駆動信号を受け取り、第2駆動信号に応答して動作する負荷トランジスタと、
 前記負荷トランジスタと前記受光素子との間に接続されたスイッチトランジスタであ
 って、前記負荷トランジスタと前記スイッチトランジスタとの間にセンスノードが設けら
 れた、スイッチトランジスタと、
 前記センスノードに接続された制御端子を有する増幅トランジスタと、
 前記増幅トランジスタに接続された選択トランジスタとを含む、画素と、
 少なくとも光電変換期間とデータ読出期間とリセット期間とにおいて前記画素を駆
 動する制御手段であって、当該制御手段は、前記光電変換期間において前記第1
 駆動信号及び前記第2駆動信号により前記負荷トランジスタをサブスレショールド領
 域にて動作させて前記受光素子により前記入射光を光電変換させ、前記データ読出
 期間において前記選択トランジスタをオンして前記センスノードの電位を光電変換信
 号として読み出し、当該制御手段は更に、前記リセット期間において前記スイッチトラ
 ンジスタをオフするとともに、前記負荷トランジスタを一旦オンした後に該負荷トランジ
 スタをサブスレショールド領域にて動作させ、その動作中に前記選択トランジスタをオ
 ンして前記センスノードの電位をリセット信号として読み出す、制御手段と、
 前記光電変換信号と前記リセット信号とを取得し、前記光電変換信号から前記リセ
 ット信号を減算する相関二重サンプリング回路と、
 を備えた、固体撮像装置。
- [2] 画素であって、当該画素が、
 入射光を光電変換する受光素子と、
 第1駆動信号を受け取り、第2駆動信号に応答して動作する負荷トランジスタと、
 前記負荷トランジスタと前記受光素子との間に接続されたスイッチトランジスタであ
 って、前記負荷トランジスタと前記スイッチトランジスタとの間にセンスノードが設けら
 れた、スイッチトランジスタと、
 前記センスノードに接続された制御端子を有する増幅トランジスタと、

前記増幅トランジスタに接続された選択トランジスタとを含む、画素と、少なくとも光電変換期間とデータ読出期間とリセット期間とにおいて前記画素を駆動する制御手段であって、当該制御手段は、前記光電変換期間において前記第1駆動信号及び前記第2駆動信号により前記負荷トランジスタをサブスレショールド領域にて動作させて前記受光素子により前記入射光を光電変換させ、前記データ読出期間において前記選択トランジスタをオンして前記センスノードの電位を光電変換信号として読み出し、当該制御手段は更に、前記リセット期間において前記スイッチトランジスタをオフし、前記負荷トランジスタをオンし、前記選択トランジスタをオンして前記センスノードの電位をリセット信号として読み出す、制御手段と、前記光電変換信号と前記リセット信号とを取得し、前記光電変換信号から前記リセット信号を減算する相關二重サンプリング回路と、を備えた、固体撮像装置。

[3] 画素であって、当該画素が、

入射光を光電変換する受光素子と、第1駆動信号を受け取り、第2駆動信号に応答して動作する負荷トランジスタと、前記負荷トランジスタと前記受光素子との間に接続されたスイッチトランジスタであって、前記負荷トランジスタと前記スイッチトランジスタとの間にセンスノードが設けられた、スイッチトランジスタと、前記センスノードに接続された制御端子を有する増幅トランジスタと、前記増幅トランジスタに接続された選択トランジスタとを含む、画素と、少なくとも光電変換期間とデータ読出期間とリセット期間とにおいて前記画素を駆動する制御手段であって、当該制御手段は、前記光電変換期間において前記第1駆動信号及び前記第2駆動信号により前記負荷トランジスタをサブスレショールド領域にて動作させて前記受光素子により前記入射光を光電変換させ、前記データ読出期間において前記選択トランジスタをオンして前記センスノードの電位を光電変換信号として読み出し、当該制御手段は更に、前記リセット期間において前記スイッチトランジスタをオフするとともに、前記負荷トランジスタを一旦オンした後に該負荷トランジスタをサブスレショールド領域にて動作させ、その動作中に前記選択トランジスタをオ

ンして前記センスノードの電位を第1リセット信号として読み出し、前記負荷トランジスタがオンしているときの前記センスノードの電位を第2リセット信号として読み出す、制御手段と、

前記光電変換信号と前記第1リセット信号と前記第2リセット信号とを取得し、前記光電変換信号と前記第1リセット信号との第1の差分値と、前記第1リセット信号と前記第2リセット信号との第2の差分値に基づいて画像信号を生成する相関二重サンプリング回路と、

を備えた、固体撮像装置。

[4] 前記相関二重サンプリング回路は、

前記光電変換信号を保持する第1サンプルホールド回路と、

前記第1リセット信号を保持する第2サンプルホールド回路と、

前記第2リセット信号を保持する第3サンプルホールド回路と、

前記第1サンプルホールド回路に保持された光電変換信号と前記第2サンプルホールド回路に保持された第1リセット信号との第1の差分値を計算して第1出力信号を生成する第1差分生成回路と、

前記第2サンプルホールド回路に保持された第1リセット信号と前記第3サンプルホールド回路に保持された第2リセット信号との第2の差分値を計算して第2出力信号を生成する第2差分生成回路と、

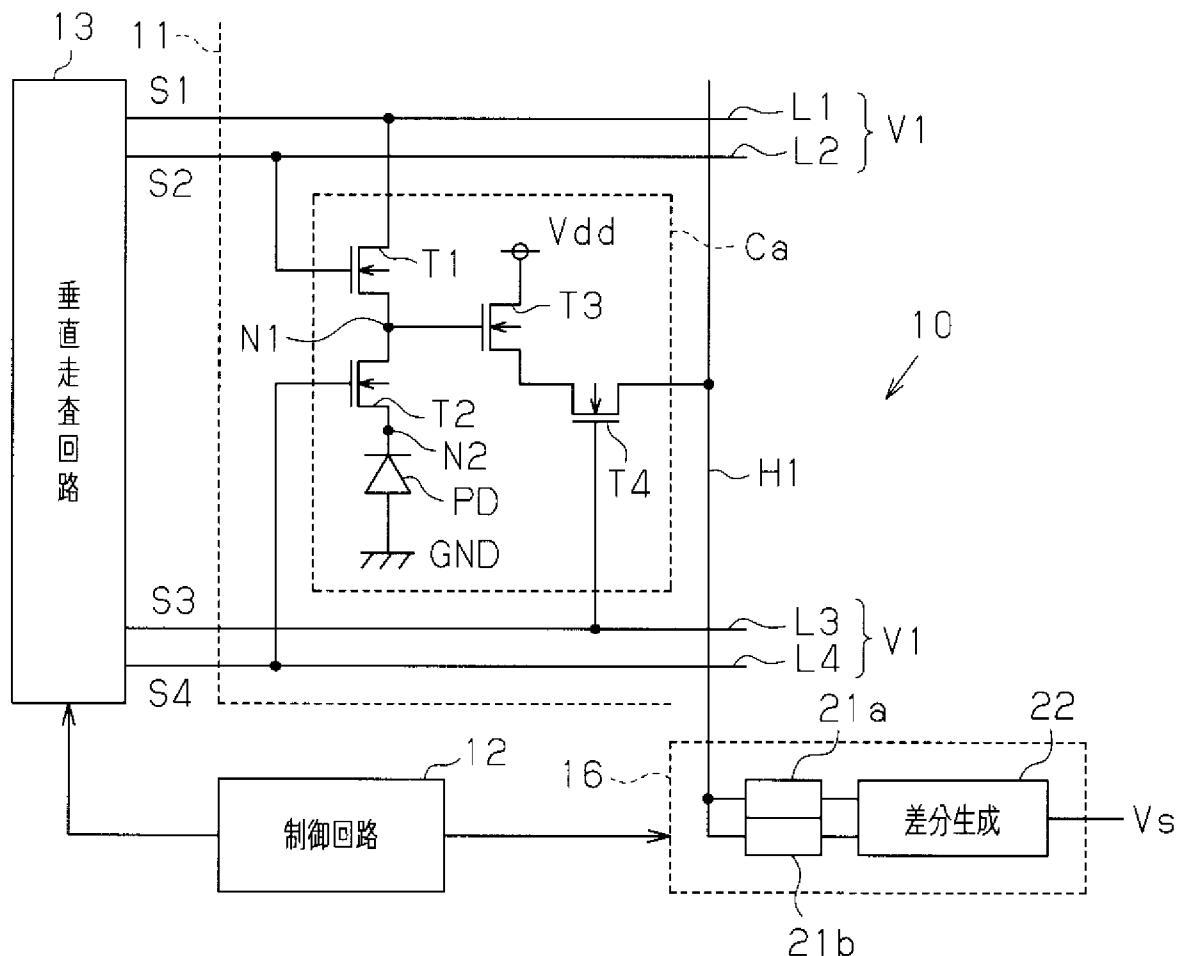
前記第1差分生成回路の第1出力信号に前記第2差分生成回路の第2出力信号を加算して加算信号を生成する加算回路と、

前記第1差分生成回路の第1出力信号と基準電圧とを比較して選択信号を生成する比較回路と、

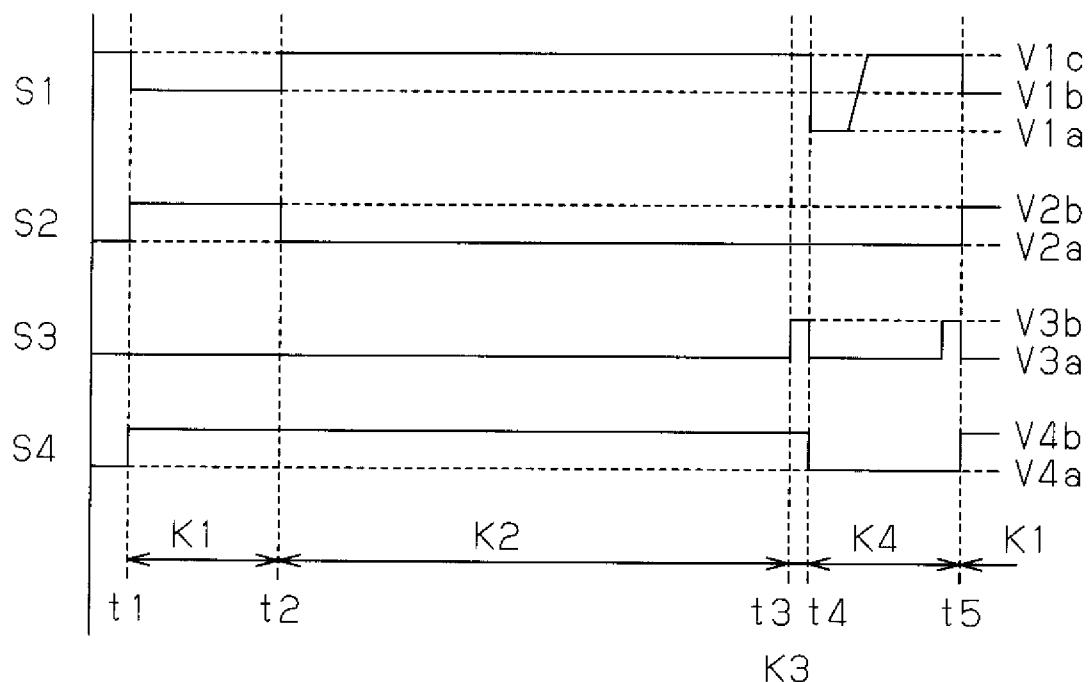
前記比較回路の選択信号に基づいて、前記第1差分生成回路の第1出力信号と前記加算回路の加算信号とのうちのいずれか一方を前記画像信号として選択する選択回路と、

を含む、請求項3記載の固体撮像装置。

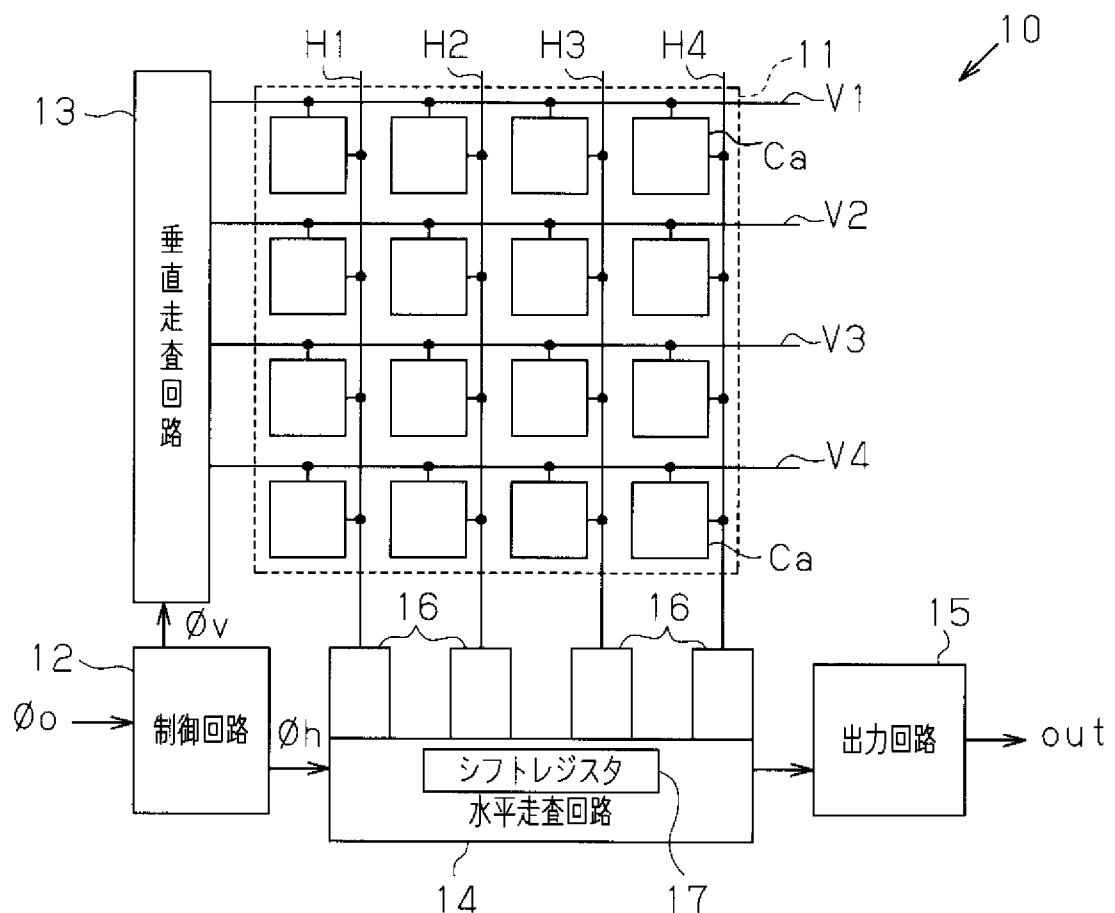
[図1A]



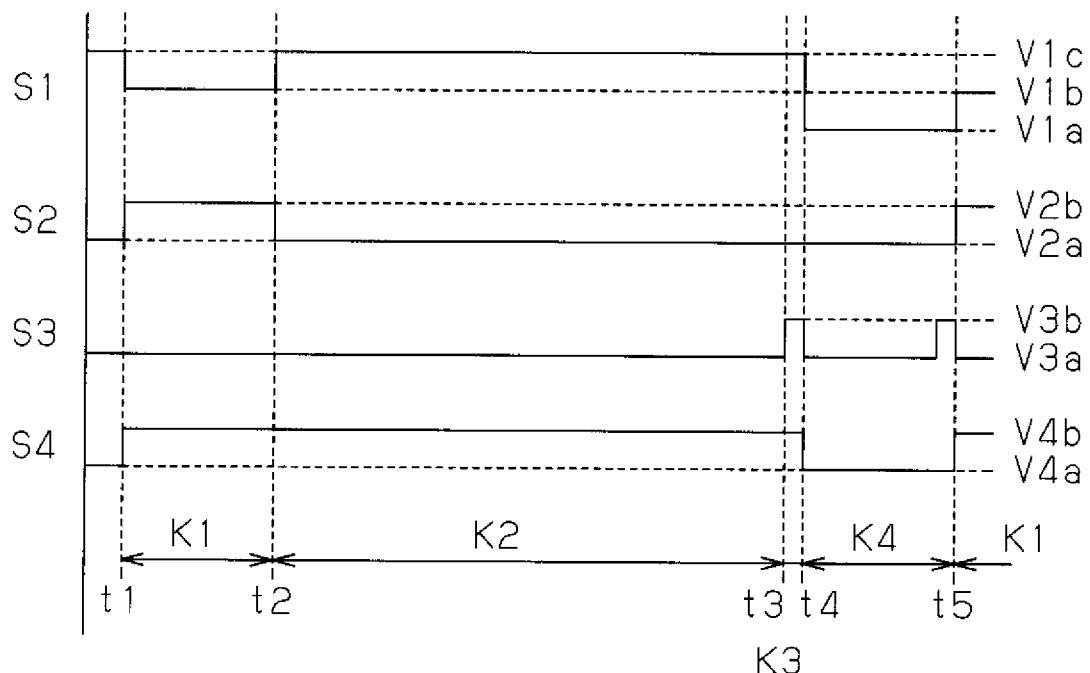
[図1B]



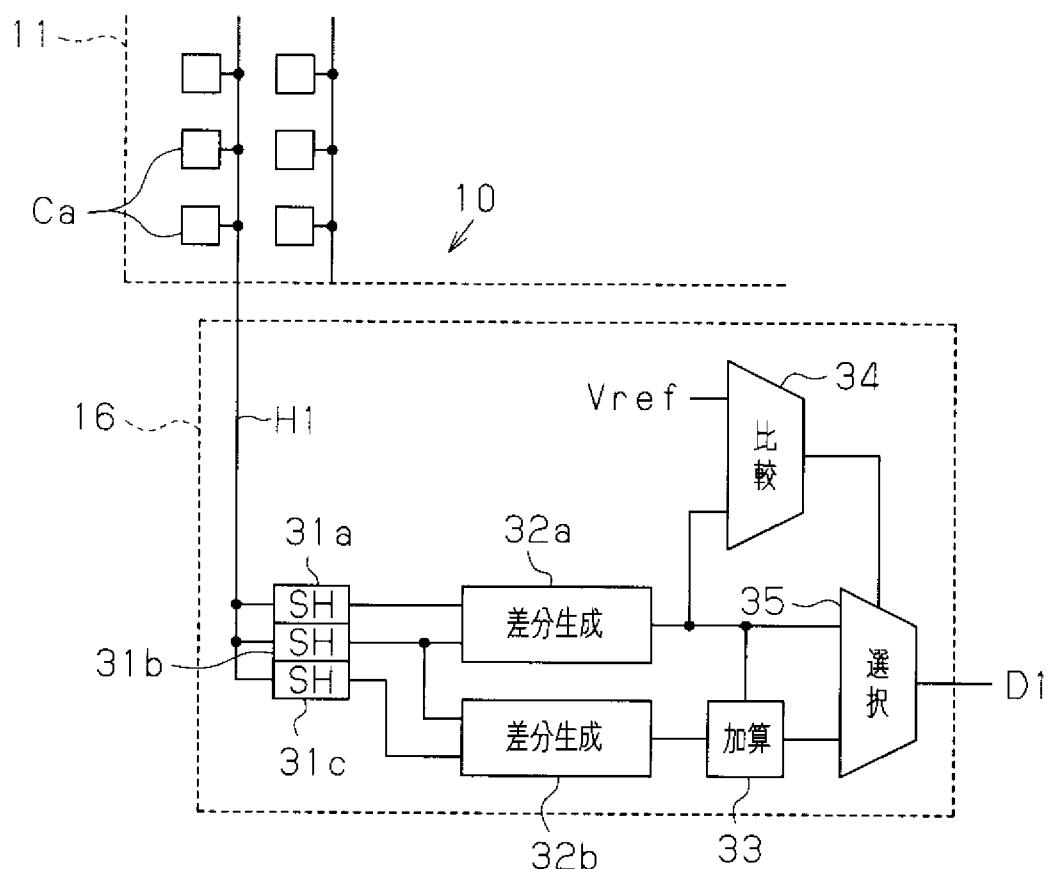
[図2]



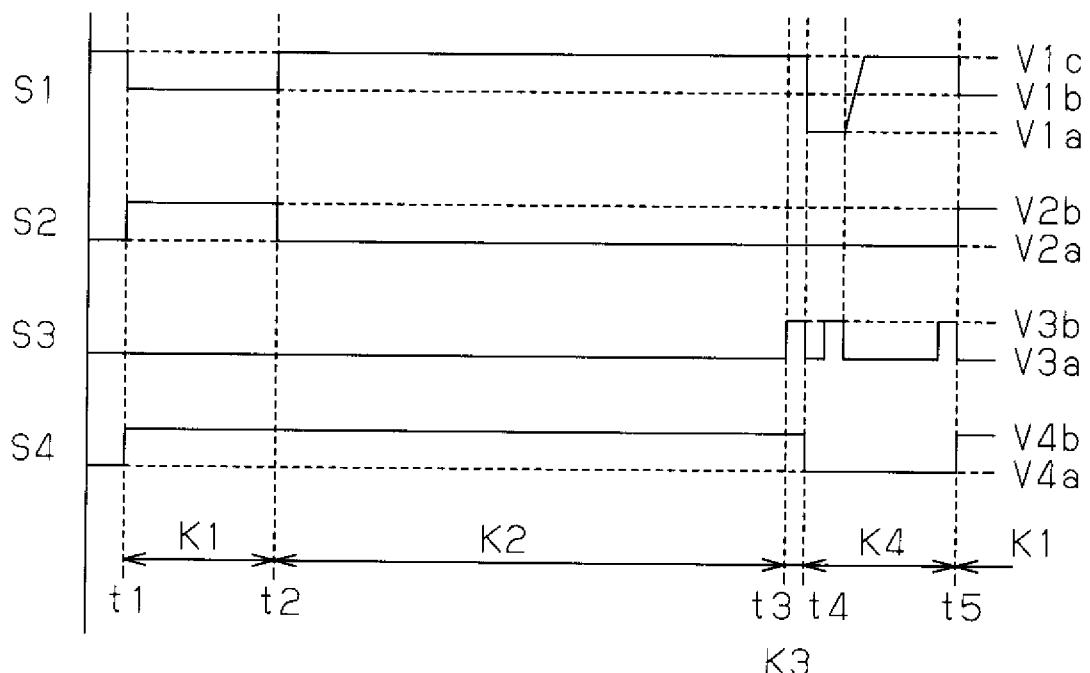
[図3]



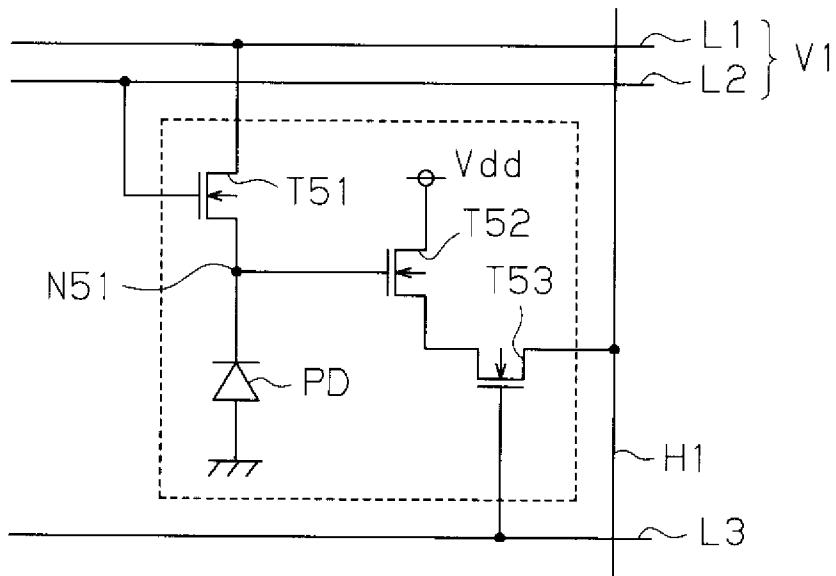
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/324562

A. CLASSIFICATION OF SUBJECT MATTER
H04N5/335 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N5/335

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2007
 Kokai Jitsuyo Shinan Koho 1971-2007 Toroku Jitsuyo Shinan Koho 1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-290835 A (Minolta Co., Ltd.), 04 October, 2002 (04.10.02), Par. Nos. [0078] to [0086]; Figs. 1, 13, 14 (Family: none)	1 2-4
Y	JP 2001-223948 A (Minolta Co., Ltd.), 17 August, 2001 (17.08.01), Full text; Figs. 1 to 10 & US 2001/13571 A1	1, 2
Y A	JP 2002-300476 A (Minolta Co., Ltd.), 11 October, 2002 (11.10.02), Par. Nos. [0069] to [0082]; Figs. 1, 11, 12 (Family: none)	2 1, 3, 4

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
07 March, 2007 (07.03.07)

Date of mailing of the international search report
20 March, 2007 (20.03.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/324562

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E , A	JP 2007-19650 A (Honda Motor Co., Ltd.), 25 January, 2007 (25.01.07), Par. Nos. [0002] to [0005]; Fig. 6 (Family: none)	1-4
P , A	JP 2006-74663 A (Renesas Technology Corp.), 16 March, 2006 (16.03.06), Par. Nos. [0009] to [0040]; Figs. 1 to 9 (Family: none)	1-4

A. 発明の属する分野の分類(国際特許分類(IPC))

Int.Cl. H04N5/335 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int.Cl. H04N5/335

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2007年
日本国実用新案登録公報	1996-2007年
日本国登録実用新案公報	1994-2007年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2002-290835 A (ミノルタ株式会社)	1
A	2002. 10. 04, 段落【0078】-【0086】, 図1, 13, 14 (ファミリーなし)	2-4
Y	J P 2001-223948 A (ミノルタ株式会社) 2001. 08. 17, 全文, 図1-10, & U S 2001/13571 A1	1, 2

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 07. 03. 2007	国際調査報告の発送日 20. 03. 2007
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 松田 岳士 電話番号 03-3581-1101 内線 3581 5P 3137

C(続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	J P 2002-300476 A (ミノルタ株式会社) 2002. 10. 11, 段落【0069】-【0082】, 図1, 11, 12 (ファミリーなし)	2 1, 3, 4
E, A	J P 2007-19650 A (本田技研工業株式会社) 2007. 01. 25, 段落【0002】-【0005】，図6 (フ アミリーなし)	1-4
P, A	J P 2006-74663 A (株式会社ルネサステクノロジ) 2006. 03. 16, 段落【0000】-【0040】，図1-9 (ファミリーなし)	1-4