

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成22年3月11日(2010.3.11)

【公開番号】特開2008-199493(P2008-199493A)
 【公開日】平成20年8月28日(2008.8.28)
 【年通号数】公開・登録公報2008-034
 【出願番号】特願2007-35016(P2007-35016)
 【国際特許分類】

H 0 4 L 25/49 (2006.01)
 H 0 4 J 13/00 (2006.01)
 H 0 3 K 5/19 (2006.01)
 H 0 3 K 5/1532 (2006.01)

【F I】

H 0 4 L 25/49 J
 H 0 4 J 13/00 Z
 H 0 3 K 5/19 P
 H 0 3 K 5/153 P

【手続補正書】

【提出日】平成21年12月22日(2009.12.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】パルス検出回路及び包絡線検出回路

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

コンデンサと、前記コンデンサを介して信号が入力される増幅回路と、前記増幅回路の負帰還路に介挿されゲートおよびドレインを短絡したM O Sトランジスタと、前記増幅回路の出力から前記信号が担うパルスを検出する検出回路と、を含んで構成されることを特徴とするパルス検出回路。

【請求項2】

コンデンサと、前記コンデンサを介して信号が入力される増幅回路と、前記増幅回路の負帰還路に介挿されゲートおよびドレインを短絡したM O Sトランジスタとをそれぞれ含む複数の回路ユニットを縦続接続して構成され各個の前記回路ユニットにおける前記帰還路のM O Sトランジスタの向きは当該縦続接続における隣接する前記回路ユニット毎に逆方向となるように接続された信号波形変換部と、

前記信号波形変換部の出力から前記入力信号が担うパルスを検出するパルス検出部と、を備えて構成されることを特徴とするパルス検出回路。

【請求項3】

前記増幅回路は相補接続されたPチャンネルおよびNチャンネルM O Sトランジスタにより構成されることを特徴とする請求項1および2の何れか一項に記載のパルス検出回路。

【請求項4】

供給される信号の波形をその変動における一方の極性側のピークが略一定レベルとなるように揃え、且つ、他方の極性側に向けて当該変動に相応する振幅の変化を呈する波形を成すように変換し、前記波形を変換した信号から前記供給される信号が担うパルスを検出するパルス検出部と、を備えて構成されることを特徴とするパルス検出回路。

【請求項 5】

コンデンサと、前記コンデンサを介して信号が入力される増幅回路と、前記増幅回路の出力信号から該信号に含まれる高周波成分を低減または除去する濾波手段と、前記増幅回路の負帰還路にゲートおよびドレインを短絡した MOS トランジスタを含み、前記濾波手段の出力として前記信号の包絡線を得るように構成されることを特徴とする包絡線検出回路。

【請求項 6】

コンデンサと、前記コンデンサを介して信号が入力される増幅回路と、前記増幅回路の負帰還路に介挿されゲートおよびドレインを短絡した MOS トランジスタとをそれぞれ含む複数の回路ユニットを縦続接続して構成され各個の前記回路ユニットにおける前記帰還路の MOS トランジスタの向きは当該縦続接続における隣接する前記回路ユニット毎に逆方向となるように接続された信号波形変換部と、

前記信号波形変換部の出力から前記入力信号の包絡線を検出する包絡線検出部と、を備えて構成されることを特徴とする包絡線検出回路。

【請求項 7】

差動入力信号の双方の系統に各対応して、コンデンサと、前記コンデンサを介して信号が入力される増幅回路と、前記増幅回路の負帰還路にゲートおよびドレインを短絡した MOS トランジスタを設け、前記双方の系統の各増幅回路の出力を合成する合成手段を備えていることを特徴とする包絡線検出回路。

【請求項 8】

差動入力信号の双方の系統に各対応して、コンデンサと、前記コンデンサを介して信号が入力される増幅回路と、前記増幅回路の負帰還路に介挿されゲートおよびドレインを短絡した MOS トランジスタとをそれぞれ含む複数の回路ユニットを縦続接続して構成され各個の前記回路ユニットにおける前記帰還路の MOS トランジスタの向きは当該縦続接続における隣接する前記回路ユニット毎に逆方向となるように接続された信号波形変換部と、前記双方の系統の各増幅回路の出力を合成する合成手段とを備え、

前記合成手段の出力から前記入力信号の包絡線を検出する包絡線検出部と、を備えて構成されることを特徴とする包絡線検出回路。

【請求項 9】

前記ゲートおよびドレインを短絡した MOS トランジスタに替えて PN 接合ダイオードを前記負帰還回路に介挿したことを特徴とする請求項 5 乃至 8 の何れか一項に記載の包絡線検出回路。