

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

connected to a data signal and the nth-stage scanning signal, separately; the sixth thin film transistor is further connected to the common grounding end and the enable signal, separately. The present invention can reduce the influence of a threshold voltage of the thin film transistor on the light-emitting device, so that the brightness of the light-emitting device during light emitting is more uniform.

(57) 摘要: 本发明提供一种像素补偿电路及像素补偿方法, 补偿电路中: 第二薄膜晶体管与第一薄膜晶体管的栅极和漏极连接, 第一薄膜晶体管的源极接入恒定直流电压信号, 第二薄膜晶体管还接入第n级扫描信号; 第三薄膜晶体管与第一薄膜晶体管的漏极连接, 还通过发光器件与公共接地端连接以及接入使能信号; 第四薄膜晶体管接入第n-1级扫描信号, 还与存储电容的第一端和第一薄膜晶体管的栅极连接, 存储电容的第二端与第五薄膜晶体管以及第六薄膜晶体管连接; 第五薄膜晶体管还分别接入数据信号以及第n级扫描信号; 第六薄膜晶体管还分别与公共接地端连接以及接入使能信号。本发明可以降低薄膜晶体管阈值电压对发光器件的影响, 使得发光器件在发光时的亮度更均匀。

一种像素补偿电路及像素补偿方法

本申请要求于 2018 年 4 月 18 日提交中国专利局、申请号为 201810350263.3、发明名称为“一种像素补偿电路及像素补偿方法”的中国专利申请的优先权，上述专利的全部内容通过引用结合在本申请中。

技术领域

本发明涉及显示技术领域，尤其涉及一种像素补偿电路及像素补偿方法。

背景技术

在 AMOLED(Active-matrix organic light emitting diode，有源矩阵有机发光二极管)显示装置的显示区域内，像素被设置成包括多行、多列的矩阵状，每一像素通常采用由两个薄膜晶体管与一个电容构成，俗称 2T1C 电路。这种 2T1C 的设计对下列因素都很敏感：TFT(薄膜晶体管)的阈值电压(V_{th})和沟道迁移率(Mobility)、OLED(organic light emitting diode，有机发光二极管)的启动电压和量子效率以及供电电源的瞬变过程。这些因素会导致不同的 OLED 发光时亮度不均匀。因此一般需要采用补偿电路，来降低这些因素影响，例如七个薄膜晶体管和一个电容构成的 7T1C 电路，6 个薄膜晶体管和 2 个电容构成的 6T2C 电路等。

发明内容

为解决上述技术问题，本发明提供一种像素补偿电路及像素补偿方法，可以降低薄膜晶体管阈值电压等因素对发光器件的影响，使得发光器件在发光时的亮度更均匀。

本发明提供的一种像素补偿电路，包括：

第一薄膜晶体管，所述第一薄膜晶体管的源极接入恒定直流电压信号；

第二薄膜晶体管，所述第二薄膜晶体管的第一端与所述第一薄膜晶体管的栅极连接，第二端与所述第一薄膜晶体管的漏极连接，所述第二薄膜晶体管的第三端接入第 n 级扫描信号；

第三薄膜晶体管，所述第三薄膜晶体管的第一端与所述第一薄膜晶体管的漏极连接，所述第三薄膜晶体管的第二端通过所述发光器件与公共接地端连接，所述第三薄膜晶体管的第三端接入使能信号；

第四薄膜晶体管，所述第四薄膜晶体管的第一端和第三端均接入第 $n-1$ 级扫描信号；

存储电容，所述存储电容的第一端与所述第一薄膜晶体管的栅极以及所述第四薄膜晶体管的第二端连接；

第五薄膜晶体管，所述第五薄膜晶体管的第一端与所述存储电容的第二端连接，所述第五薄膜晶体管的第二端接入数据信号，所述第五薄膜晶体管的第三端接入所述第 n 级扫描信号；

第六薄膜晶体管，所述第六薄膜晶体管的第一端与所述存储电容的第二端连接，所述第六薄膜晶体管的第二端与公共接地端连接，所述第六薄膜晶体管的第三端接入所述使能信号；

其中，通过所述第 n 级扫描信号控制所述第二薄膜晶体管以及所述第五薄膜晶体管打开或关断，通过所述第 $n-1$ 级扫描信号控制所述第四薄膜晶体管打开或关断，通过所述使能信号控制所述第三薄膜晶体管和所述第六薄膜晶体管打开或关断。

优选地，所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管均为 P 型薄膜晶体管。

优选地，所述发光器件为 OLED 器件。

优选地，当所述发光器件工作时，通过所述发光器件的电流根据所述第一薄膜晶体管的空穴迁移率、所述第一薄膜晶体管中单位面积的栅极绝缘层的电容、所述第一薄膜晶体管的沟道宽度和沟道长度以及所述数据信号的电压值计算得到。

本发明还提供一种像素补偿方法，应用于像素补偿电路中，所述像素补偿电路包括：

第一薄膜晶体管，所述第一薄膜晶体管的源极接入恒定直流电压信号；

第二薄膜晶体管，所述第二薄膜晶体管的第一端与所述第一薄膜晶体管的栅极连接，第二端与所述第一薄膜晶体管的漏极连接，所述第二薄膜晶体管的第三端接入第 n 级扫描信号；

第三薄膜晶体管，所述第三薄膜晶体管的第一端与所述第一薄膜晶体管的漏极连接，所述第三薄膜晶体管的第二端通过所述发光器件与公共接地端连接，所述第三薄膜晶体管的第三端接入使能信号；

第四薄膜晶体管，所述第四薄膜晶体管的第一端和第三端均接入第 $n-1$ 级扫描信号；

存储电容，所述存储电容的第一端与所述第一薄膜晶体管的栅极以及所述第四薄膜晶体管的第二端连接；

第五薄膜晶体管，所述第五薄膜晶体管的第一端与所述存储电容的第二端连接，所述第五薄膜晶体管的第二端接入数据信号，所述第五薄膜晶体管的第三端接入所述第 n 级扫描信号；

第六薄膜晶体管，所述第六薄膜晶体管的第一端与所述存储电容的第二端连接，所述第六薄膜晶体管的第二端与公共接地端连接，所述第六薄膜晶体管的第三端接入所述使能信号；

像素补偿方法包括下述步骤：

S1、开启所述第四薄膜晶体管，清空所述存储电容的电荷；

S2、开启所述第二薄膜晶体管，将所述第一薄膜晶体管的栅极电位以及所述存储电容第一端的电位拉至第一电位值，且开启所述第五薄膜晶体管，将所述存储电容第二端的电位拉至第二电位值，所述第一电位值为 $V_{dd}-|V_{th1}|$ ，所述第二电位值为 V_{data} ，其中， V_{dd} 为所述第一薄膜晶体管的源极所接入的恒定直流电压信号的电压值， V_{th1} 为所述第一薄膜晶体管的阈值电压， V_{data} 为所述第五薄膜晶体管接入的数据信号的电压值；

S3、开启所述第六薄膜晶体管，将所述第一薄膜晶体管栅极的电位拉至第三电位值，控制所述第一薄膜晶体管开启，还开启所述第三薄膜晶体管，驱动发光器件发光，所述第三电位值为 $V_{dd}-|V_{th1}|-V_{data}$ 。

优选地，通过第 $n-1$ 级扫描信号开启所述第四薄膜晶体管，通过第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管，通过使能信号开

启所述第三薄膜晶体管和所述第六薄膜晶体管。

优选地，通过所述第 $n-1$ 级扫描信号开启所述第四薄膜晶体管时，所述第 $n-1$ 级扫描信号为低电位信号；

通过所述第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管时，所述第 n 级扫描信号为低电位信号；

通过所述使能信号开启所述第三薄膜晶体管和所述第六薄膜晶体管时，所述使能信号为低电位信号。

优选地，

当所述发光器件工作时，通过所述发光器件的电流根据所述第一薄膜晶体管的空穴迁移率、所述第一薄膜晶体管中单位面积的栅极绝缘层的电容、所述第一薄膜晶体管的沟道宽度和沟道长度以及所述数据信号的电压值计算得到。

本发明还提供一种像素补偿方法，应用于像素补偿电路中，所述像素补偿电路包括：

第一薄膜晶体管，所述第一薄膜晶体管的源极接入恒定直流电压信号；

第二薄膜晶体管，所述第二薄膜晶体管的第一端与所述第一薄膜晶体管的栅极连接，第二端与所述第一薄膜晶体管的漏极连接，所述第二薄膜晶体管的第三端接入第 n 级扫描信号；

第三薄膜晶体管，所述第三薄膜晶体管的第一端与所述第一薄膜晶体管的漏极连接，所述第三薄膜晶体管的第二端通过所述发光器件与公共接地端连接，所述第三薄膜晶体管的第三端接入使能信号；

第四薄膜晶体管，所述第四薄膜晶体管的第一端和第三端均接入第 $n-1$ 级扫描信号；

存储电容，所述存储电容的第一端与所述第一薄膜晶体管的栅极以及所述第四薄膜晶体管的第二端连接；

第五薄膜晶体管，所述第五薄膜晶体管的第一端与所述存储电容的第二端连接，所述第五薄膜晶体管的第二端接入数据信号，所述第五薄膜晶体管的第三端接入所述第 n 级扫描信号；

第六薄膜晶体管，所述第六薄膜晶体管的第一端与所述存储电容的第二

端连接，所述第六薄膜晶体管的第二端与公共接地端连接，所述第六薄膜晶体管的第三端接入所述使能信号；

像素补偿方法包括下述步骤：

S1、开启所述第四薄膜晶体管，清空所述存储电容的电荷；

S2、开启所述第二薄膜晶体管，将所述第一薄膜晶体管的栅极电位以及所述存储电容第一端的电位拉至第一电位值，且开启所述第五薄膜晶体管，将所述存储电容第二端的电位拉至第二电位值，所述第一电位值为 $V_{dd}-|V_{th1}|$ ，所述第二电位值为 V_{data} ，其中， V_{dd} 为所述第一薄膜晶体管的源极所接入的恒定直流电压信号的电压值， V_{th1} 为所述第一薄膜晶体管的阈值电压， V_{data} 为所述第五薄膜晶体管接入的数据信号的电压值；

S3、开启所述第六薄膜晶体管，将所述第一薄膜晶体管栅极的电位拉至第三电位值，控制所述第一薄膜晶体管开启，还开启所述第三薄膜晶体管，驱动发光器件发光，所述第三电位值为 $V_{dd}-|V_{th1}|-V_{data}$ ；

其中，通过第 $n-1$ 级扫描信号开启所述第四薄膜晶体管，通过第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管，通过使能信号开启所述第三薄膜晶体管和所述第六薄膜晶体管；

当所述发光器件工作时，通过所述发光器件的电流根据所述第一薄膜晶体管的空穴迁移率、所述第一薄膜晶体管中单位面积的栅极绝缘层的电容、所述第一薄膜晶体管的沟道宽度和沟道长度以及所述数据信号的电压值计算得到。

优选地，通过所述第 $n-1$ 级扫描信号开启所述第四薄膜晶体管时，所述第 $n-1$ 级扫描信号为低电位信号；

通过所述第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管时，所述第 n 级扫描信号为低电位信号；

通过所述使能信号开启所述第三薄膜晶体管和所述第六薄膜晶体管时，所述使能信号为低电位信号。

实施本发明，具有如下有益效果：由于第一薄膜晶体管的阈值电压容易发生漂移，导致流过不同发光器件的电流大小不同，进而造成发光器件发光时亮度不均。本发明中的像素补偿电路中可以通过第二薄膜晶体管实现对

第一薄膜晶体管阈值电压的补偿，使得在发光器件进行发光时，流过发光器件的电流大小与第一薄膜晶体管的阈值电压无关还降低了发光器件中的电子、空穴传输效率以及发光器件的量子效率等因素的影响。因而，本发明中，可以忽略第一薄膜晶体管对发光器件的影响，使得不同的发光器件在发光时的亮度均匀。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 是本发明提供的像素补偿电路的电路图。

图 2 是本发明提供的像素补偿电路工作时的信号时序图。

具体实施方式

本发明提供一种像素补偿电路，如图 1 所示，该像素补偿电路包括存储电容 C_{st} 、第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4、第五薄膜晶体管 T5、第六薄膜晶体管 T6 以及发光器件。一般地，存储电容 C_{st} 由像素电极和公共电极线构成。

第一薄膜晶体管 T1 的源极接入恒定直流电压信号 VDD。

第二薄膜晶体管 T2 的第一端与第一薄膜晶体管 T1 的栅极连接，第二薄膜晶体管 T2 的第二端与第一薄膜晶体管 T1 的漏极连接，第二薄膜晶体管 T2 的第三端接入 GOA(Gate Driver on Array，阵列基板行驱动技术)电路中第 n 级 GOA 单元输出的第 n 级扫描信号 $S[n]$ ， $n>1$ 。

第三薄膜晶体管 T3 的第一端与第一薄膜晶体管 T1 的漏极连接，第三薄膜晶体管 T3 的第二端通过发光器件与公共接地端 V_{ss} 连接，第三薄膜晶体管 T3 的第三端接入使能信号 EM。

第四薄膜晶体管 T4 的第一端和第三端均接入 GOA 电路中第 n-1 级 GOA 单元输出的第 n-1 级扫描信号 $S[n-1]$ 。

存储电容 C_{st} 的第一端与第一薄膜晶体管 T1 的栅极以及第四薄膜晶体管 T4 的第二端连接于 A 节点。

第五薄膜晶体管 T5 的第一端与存储电容 Cst 的第二端连接于 B 节点，第五薄膜晶体管 T5 的第二端接入数据信号 DS，第五薄膜晶体管 T5 的第三端接入第 n 级扫描信号 S[n]。

第六薄膜晶体管 T6 的第一端与存储电容 Cst 的第二端连接于 B 节点，第六薄膜晶体管 T6 的第二端与公共接地端 Vss 连接，第六薄膜晶体管 T6 的第三端接入使能信号 EM。

其中，通过第 n 级扫描信号 S[n] 控制第二薄膜晶体管 T2 以及第五薄膜晶体管 T5 打开或关断，通过第 n-1 级扫描信号 S[n-1] 控制第四薄膜晶体管 T4 打开或关断，通过使能信号 EM 控制第三薄膜晶体管 T3 和第六薄膜晶体管 T6 打开或关断。薄膜晶体管的第一端为源极和漏极中的一个，薄膜晶体管的第二端为源极和漏极中的另一个，薄膜晶体管的第三端为栅极。当第一薄膜晶体管 T1 和第三薄膜晶体管 T3 都打开时，发光器件开始工作。

进一步地，第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4、第五薄膜晶体管 T5 以及第六薄膜晶体管 T6 均为 P 型薄膜晶体管。

进一步地，发光器件为 OLED 器件，该 OLED 器件的正极与第一薄膜晶体管 T1 的漏极连接，该 OLED 器件的负极与公共接地端 Vss 连接。

进一步地，当发光器件工作时，通过发光器件的电流根据第一薄膜晶体管 T1 的空穴迁移率、第一薄膜晶体管 T1 中单位面积的栅极绝缘层的电容、第一薄膜晶体管 T1 的沟道宽度和沟道长度以及数据信号的电压值计算得到。

通过发光器件的电流为 Id，且 Id 满足：

$$I_d = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{sg} + V_{th1})^2;$$

进一步得到：

$$I_d = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} [V_{dd} - (V_{dd} - |V_{th1}| - V_{data}) + V_{th1}]^2;$$

又进一步得到：

$$I_d = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{data})^2 ;$$

可以知道的是, I_d 的最终结果与第一薄膜晶体管 T1 的阈值电压不相关。

其中 μ_p 为第一薄膜晶体管 T1 的空穴迁移率(也可以称为沟道迁移率), C_{ox} 为第一薄膜晶体管 T1 中单位面积的栅极绝缘层的电容, W 为第一薄膜晶体管 T1 的沟道宽度, L 为第一薄膜晶体管 T1 的沟道长度, V_{data} 为数据信号 DS 的电压值, V_{sg} 为第一薄膜晶体管 T1 的源极和栅极之间的电压, V_{th1} 为第一薄膜晶体管 T1 的阈值电压, V_{dd} 为第一薄膜晶体管 T1 接入的恒定直流电压信号 VDD 的电压值。

本发明还提供一种像素补偿方法, 应用于上述的像素补偿电路中, 该像素补偿方法包括下述步骤：

S1、开启第四薄膜晶体管 T4, 清空存储电容 C_{st} 的电荷；一般地, 存储电容 C_{st} 的电荷可以传导至与第四薄膜晶体管 T4 连接的第 $n-1$ 级 GOA 单元。

S2、开启第二薄膜晶体管 T2, 将第一薄膜晶体管 T1 的栅极电位以及存储电容 C_{st} 第一端的电位(即 A 节点的电位)拉至第一电位值, 且开启第五薄膜晶体管 T5, 将存储电容 C_{st} 第二端的电位(即 B 节点的电位)拉至第二电位值；第一电位值为 $V_{dd}-|V_{th1}|$, 第二电位值为 V_{data} , 其中, V_{dd} 为第一薄膜晶体管 T1 的源极所接入的恒定直流电压信号 VDD 的电压值, V_{th1} 为第一薄膜晶体管 T1 的阈值电压, V_{data} 为第五薄膜晶体管 T5 接入的数据信号 DS 的电压值。

S3、开启第六薄膜晶体管 T6, 将第一薄膜晶体管 T1 的栅极和漏极短接, 第一薄膜晶体管 T1 相当于二极管, 可以将第一薄膜晶体管 T1 栅极的电位拉至第三电位值, 控制第一薄膜晶体管 T1 开启, 还开启第三薄膜晶体管 T3, 驱动发光器件发光。第三电位值为 $V_{dd}-|V_{th1}|-V_{data}$ 。

进一步地, 通过第 $n-1$ 级扫描信号 $S[n-1]$ 开启第四薄膜晶体管 T4, 通过第 n 级扫描信号 $S[n]$ 开启第二薄膜晶体管 T2 和第五薄膜晶体管 T5, 通过使能信号 EM 开启第三薄膜晶体管 T3 和第六薄膜晶体管 T6。

进一步地,通过第 n-1 级扫描信号 S[n-1]开启第四薄膜晶体管 T4 时,第 n-1 级扫描信号 S[n-1]为低电位信号。

通过第 n 级扫描信号 S[n]开启第二薄膜晶体管 T2 和第五薄膜晶体管 T5 时,第 n 级扫描信号 S[n]为低电位信号。

通过使能信号 EM 开启第三薄膜晶体管 T3 和第六薄膜晶体管 T6 时,使能信号 EM 为低电位信号。

步骤 S1、S2、S3 分别对应图 2 中的 t1 时间段、t2 时间段、t3 时间段。在 t1 时间段,第 n-1 级扫描信号 S[n-1]为低电位 VGL,第 n 级扫描信号 S[n]和使能信号 EM 为高电位 VGH。在 t2 时间段,第 n-1 级扫描信号 S[n-1]和使能信号 EM 为高电位 VGH,第 n 级扫描信号 S[n]为低电位 VGL。在 t3 时间段,第 n-1 级扫描信号 S[n-1]和第 n 级扫描信号 S[n]均为高电位 VGH,使能信号 EM 为低电位 VGL。

进一步地,当发光器件工作时,通过发光器件的电流根据第一薄膜晶体管 T1 的空穴迁移率、第一薄膜晶体管 T1 中单位面积的栅极绝缘层的电容、第一薄膜晶体管 T1 的沟道宽度和沟道长度以及数据信号的电压值计算得到。

通过发光器件的电流为 I_d , 且 I_d 满足:

$$I_d = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{data})^2;$$

其中, μ_p 为第一薄膜晶体管 T1 的空穴迁移率, C_{ox} 为第一薄膜晶体管 T1 中单位面积的栅极绝缘层的电容, W 为第一薄膜晶体管 T1 的沟道宽度, L 为第一薄膜晶体管 T1 的沟道长度。

综上所述,本发明提供的像素补偿电路及像素补偿方法中,在第一阶段,可以控制第四薄膜晶体管 T4 打开,将存储电容 C_{st} 所存储的电荷清空;在第二阶段,控制第二薄膜晶体管 T2 和第五薄膜晶体管 T5 开启,控制第二薄膜晶体管 T2 开启可以将第一薄膜晶体管 T1 的栅极和漏极短接,此时,第一薄膜晶体管 T1 相当于二极管,可以将第一薄膜晶体管 T1 栅极的电位拉至 $V_{dd}-|V_{th1}|$;控制第五薄膜晶体管 T5 开启,可以将存储电容 C_{st} 第二端的电

位拉至 V_{data} ，此时存储电容 C_{st} 的压降为 $V_{dd}-|V_{th1}|-V_{data}$ ；在第三阶段，控制第三薄膜晶体管 $T3$ 和第六薄膜晶体管 $T6$ 开启；第六薄膜晶体管 $T6$ 开启时，由于存储电容 C_{st} 的电容特性，可以将第一薄膜晶体管 $T1$ 的栅极电位拉至 $V_{dd}-|V_{th1}|-V_{data}$ ，可以控制第一薄膜晶体管 $T1$ 开启；同时，第三薄膜晶体管 $T3$ 也开启了，第一薄膜晶体管 $T1$ 的电流通过第三薄膜晶体管 $T3$ 流向发光器件，驱动发光器件发光。

由于第一薄膜晶体管 $T1$ 的阈值电压容易发生漂移，导致流过不同发光器件的电流大小不同，进而造成发光器件发光时亮度不均。本发明中的像素补偿电路中可以通过第二薄膜晶体管 $T2$ 实现对第一薄膜晶体管 $T1$ 阈值电压的补偿，使得在发光器件进行发光时，流过发光器件的电流大小与第一薄膜晶体管 $T1$ 的阈值电压无关。

当像素补偿电路为 OLED 器件等发光器件提供的电压漂移不定时，会影响发光器件的电子、空穴传输效率(即沟道迁移率)，进而影响发光器件的发光稳定性，影响发光器件的量子效率；也即是，第一薄膜晶体管 $T1$ 的阈值电压会影响发光器件中的电子、空穴传输效率以及发光器件的量子效率。因此，本发明降低第一薄膜晶体管 $T1$ 的阈值电压对发光器件影响的同时，还降低了发光器件中的电子、空穴传输效率以及发光器件的量子效率等因素的影响。

因而，本发明中，可以降低第一薄膜晶体管 $T1$ 对发光器件的影响，使得不同的发光器件在发光时的亮度均匀。而且，本发明相对于 7T1C 或 6T2C 等像素补偿电路，少了一个薄膜晶体管或一个电容，减少了像素补偿电路的设计难度。

以上内容是结合具体的优选实施方式对本发明所作的进一步详细说明，不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说，在不脱离本发明构思的前提下，还可以做出若干简单推演或替换，都应当视为属于本发明的保护范围。

权 利 要 求

1、一种像素补偿电路，其中，包括：

第一薄膜晶体管，所述第一薄膜晶体管的源极接入恒定直流电压信号；

第二薄膜晶体管，所述第二薄膜晶体管的第一端与所述第一薄膜晶体管的栅极连接，第二端与所述第一薄膜晶体管的漏极连接，所述第二薄膜晶体管的第三端接入第 n 级扫描信号；

第三薄膜晶体管，所述第三薄膜晶体管的第一端与所述第一薄膜晶体管的漏极连接，所述第三薄膜晶体管的第二端通过所述发光器件与公共接地端连接，所述第三薄膜晶体管的第三端接入使能信号；

第四薄膜晶体管，所述第四薄膜晶体管的第一端和第三端均接入第 $n-1$ 级扫描信号；

存储电容，所述存储电容的第一端与所述第一薄膜晶体管的栅极以及所述第四薄膜晶体管的第二端连接；

第五薄膜晶体管，所述第五薄膜晶体管的第一端与所述存储电容的第二端连接，所述第五薄膜晶体管的第二端接入数据信号，所述第五薄膜晶体管的第三端接入所述第 n 级扫描信号；

第六薄膜晶体管，所述第六薄膜晶体管的第一端与所述存储电容的第二端连接，所述第六薄膜晶体管的第二端与公共接地端连接，所述第六薄膜晶体管的第三端接入所述使能信号；

其中，通过所述第 n 级扫描信号控制所述第二薄膜晶体管以及所述第五薄膜晶体管打开或关断，通过所述第 $n-1$ 级扫描信号控制所述第四薄膜晶体管打开或关断，通过所述使能信号控制所述第三薄膜晶体管和所述第六薄膜晶体管打开或关断。

2、根据权利要求 1 所述的像素补偿电路，其中，所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管均为 P 型薄膜晶体管。

3、根据权利要求 2 所述的像素补偿电路，其中，所述发光器件为 OLED 器件。

4、根据权利要求 3 所述的像素补偿电路，其中，当所述发光器件工作时，通过所述发光器件的电流根据所述第一薄膜晶体管的空穴迁移率、所述第一薄膜晶体管中单位面积的栅极绝缘层的电容、所述第一薄膜晶体管的沟道宽度和沟道长度以及所述数据信号的电压值计算得到。

5、一种像素补偿方法，其中，应用于像素补偿电路中，所述像素补偿电路包括：

第一薄膜晶体管，所述第一薄膜晶体管的源极接入恒定直流电压信号；

第二薄膜晶体管，所述第二薄膜晶体管的第一端与所述第一薄膜晶体管的栅极连接，第二端与所述第一薄膜晶体管的漏极连接，所述第二薄膜晶体管的第三端接入第 n 级扫描信号；

第三薄膜晶体管，所述第三薄膜晶体管的第一端与所述第一薄膜晶体管的漏极连接，所述第三薄膜晶体管的第二端通过所述发光器件与公共接地端连接，所述第三薄膜晶体管的第三端接入使能信号；

第四薄膜晶体管，所述第四薄膜晶体管的第一端和第三端均接入第 $n-1$ 级扫描信号；

存储电容，所述存储电容的第一端与所述第一薄膜晶体管的栅极以及所述第四薄膜晶体管的第二端连接；

第五薄膜晶体管，所述第五薄膜晶体管的第一端与所述存储电容的第二端连接，所述第五薄膜晶体管的第二端接入数据信号，所述第五薄膜晶体管的第三端接入所述第 n 级扫描信号；

第六薄膜晶体管，所述第六薄膜晶体管的第一端与所述存储电容的第二端连接，所述第六薄膜晶体管的第二端与公共接地端连接，所述第六薄膜晶体管的第三端接入所述使能信号；

像素补偿方法包括下述步骤：

S1、开启所述第四薄膜晶体管，清空所述存储电容的电荷；

S2、开启所述第二薄膜晶体管，将所述第一薄膜晶体管的栅极电位以及所述存储电容第一端的电位拉至第一电位值，且开启所述第五薄膜晶体管，将所述存储电容第二端的电位拉至第二电位值，所述第一电位值为

$V_{dd}-|V_{th1}|$ ，所述第二电位值为 V_{data} ，其中， V_{dd} 为所述第一薄膜晶体管的源极所接入的恒定直流电压信号的电压值， V_{th1} 为所述第一薄膜晶体管的阈值电压， V_{data} 为所述第五薄膜晶体管接入的数据信号的电压值；

S3、开启所述第六薄膜晶体管，将所述第一薄膜晶体管栅极的电位拉至第三电位值，控制所述第一薄膜晶体管开启，还开启所述第三薄膜晶体管，驱动发光器件发光，所述第三电位值为 $V_{dd}-|V_{th1}|-V_{data}$ 。

6、根据权利要求 5 所述的像素补偿方法，其中，通过第 $n-1$ 级扫描信号开启所述第四薄膜晶体管，通过第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管，通过使能信号开启所述第三薄膜晶体管和所述第六薄膜晶体管。

7、根据权利要求 6 所述的像素补偿方法，其中，通过所述第 $n-1$ 级扫描信号开启所述第四薄膜晶体管时，所述第 $n-1$ 级扫描信号为低电位信号；

通过所述第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管时，所述第 n 级扫描信号为低电位信号；

通过所述使能信号开启所述第三薄膜晶体管和所述第六薄膜晶体管时，所述使能信号为低电位信号。

8、根据权利要求 5 所述的像素补偿方法，其中，

当所述发光器件工作时，通过所述发光器件的电流根据所述第一薄膜晶体管的空穴迁移率、所述第一薄膜晶体管中单位面积的栅极绝缘层的电容、所述第一薄膜晶体管的沟道宽度和沟道长度以及所述数据信号的电压值计算得到。

9、一种像素补偿方法，其中，应用于像素补偿电路中，所述像素补偿电路包括：

第一薄膜晶体管，所述第一薄膜晶体管的源极接入恒定直流电压信号；

第二薄膜晶体管，所述第二薄膜晶体管的第一端与所述第一薄膜晶体管的栅极连接，第二端与所述第一薄膜晶体管的漏极连接，所述第二薄膜晶体管的第三端接入第 n 级扫描信号；

第三薄膜晶体管，所述第三薄膜晶体管的第一端与所述第一薄膜晶体管的漏极连接，所述第三薄膜晶体管的第二端通过所述发光器件与公共接地端

连接，所述第三薄膜晶体管的第三端接入使能信号；

第四薄膜晶体管，所述第四薄膜晶体管的第一端和第三端均接入第 $n-1$ 级扫描信号；

存储电容，所述存储电容的第一端与所述第一薄膜晶体管的栅极以及所述第四薄膜晶体管的第二端连接；

第五薄膜晶体管，所述第五薄膜晶体管的第一端与所述存储电容的第二端连接，所述第五薄膜晶体管的第二端接入数据信号，所述第五薄膜晶体管的第三端接入所述第 n 级扫描信号；

第六薄膜晶体管，所述第六薄膜晶体管的第一端与所述存储电容的第二端连接，所述第六薄膜晶体管的第二端与公共接地端连接，所述第六薄膜晶体管的第三端接入所述使能信号；

像素补偿方法包括下述步骤：

S1、开启所述第四薄膜晶体管，清空所述存储电容的电荷；

S2、开启所述第二薄膜晶体管，将所述第一薄膜晶体管的栅极电位以及所述存储电容第一端的电位拉至第一电位值，且开启所述第五薄膜晶体管，将所述存储电容第二端的电位拉至第二电位值，所述第一电位值为 $V_{dd}-|V_{th1}|$ ，所述第二电位值为 V_{data} ，其中， V_{dd} 为所述第一薄膜晶体管的源极所接入的恒定直流电压信号的电压值， V_{th1} 为所述第一薄膜晶体管的阈值电压， V_{data} 为所述第五薄膜晶体管接入的数据信号的电压值；

S3、开启所述第六薄膜晶体管，将所述第一薄膜晶体管栅极的电位拉至第三电位值，控制所述第一薄膜晶体管开启，还开启所述第三薄膜晶体管，驱动发光器件发光，所述第三电位值为 $V_{dd}-|V_{th1}|-V_{data}$ ；

其中，通过第 $n-1$ 级扫描信号开启所述第四薄膜晶体管，通过第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管，通过使能信号开启所述第三薄膜晶体管和所述第六薄膜晶体管；

当所述发光器件工作时，通过所述发光器件的电流根据所述第一薄膜晶体管的空穴迁移率、所述第一薄膜晶体管中单位面积的栅极绝缘层的电容、所述第一薄膜晶体管的沟道宽度和沟道长度以及所述数据信号的电压值计算得到。

10、根据权利要求 9 所述的像素补偿方法，其中，通过所述第 $n-1$ 级扫描信号开启所述第四薄膜晶体管时，所述第 $n-1$ 级扫描信号为低电位信号；

通过所述第 n 级扫描信号开启所述第二薄膜晶体管和所述第五薄膜晶体管时，所述第 n 级扫描信号为低电位信号；

通过所述使能信号开启所述第三薄膜晶体管和所述第六薄膜晶体管时，所述使能信号为低电位信号。

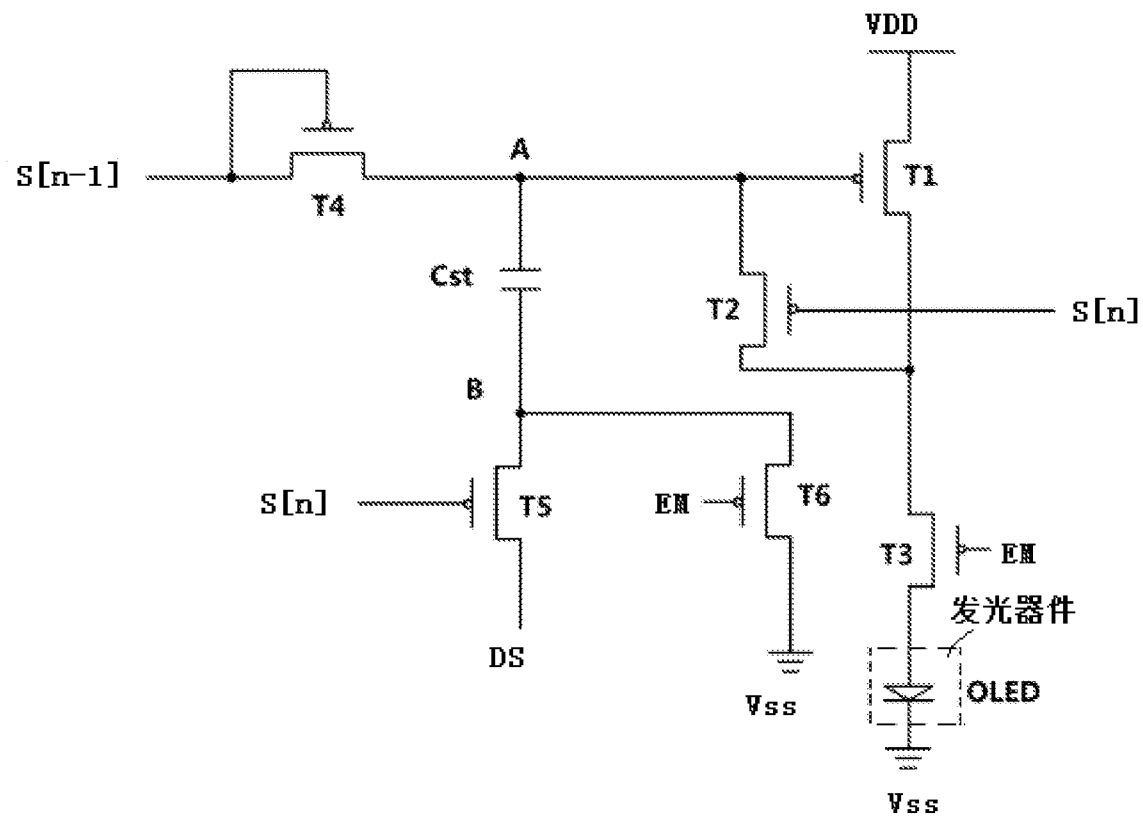


图 1

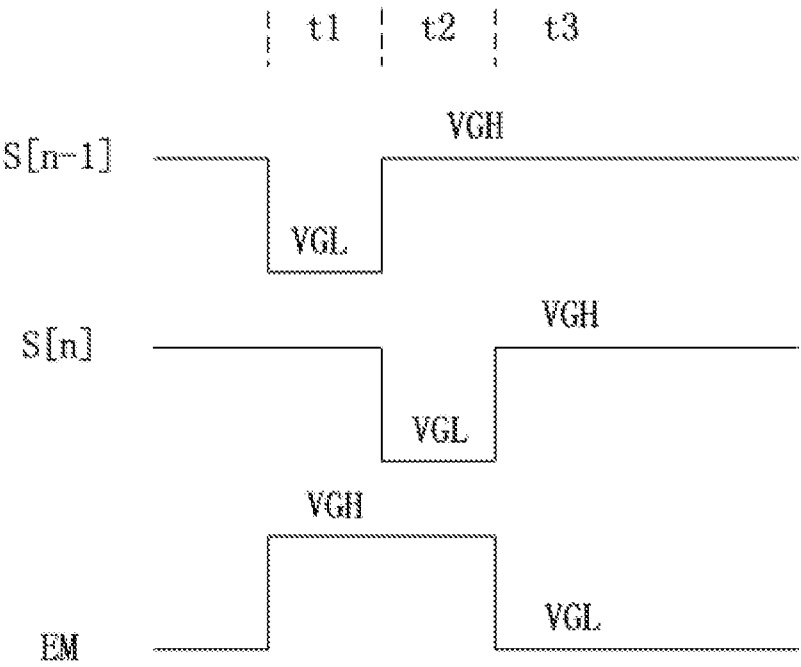


图 2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/089413

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3258(2016.01)i; G09G 3/3266(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; EPTXT; WOTXT; 发光二极管, 像素, 补偿, 晶体管, 栅极, 漏极, 连接, 直流, 电压, 扫描, 使能, 开关, 电容, 存储, 电流, 亮度, 均匀, LED, pixel+, compensat+, transistor+, gate+, drain+, connect+, direct+, current+, scan+, enabl+, switch+, capacitanc+, storag+, luminanc+, uniform+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 202976780 U (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 05 June 2013 (2013-06-05) description, paragraphs [0028]-[0069] and figures 1-6	1-10
A	CN 104537984 B (BOE TECHNOLOGY GROUP CO., LTD.) 03 May 2017 (2017-05-03) entire document	1-10
A	CN 103258501 B (BOE TECHNOLOGY GROUP CO., LTD.) 25 February 2015 (2015-02-25) entire document	1-10
A	CN 102930822 B (BOE TECHNOLOGY GROUP CO., LTD.) 24 December 2014 (2014-12-24) entire document	1-10
A	US 2012026143 A1 (JANG, H.S. ET AL.) 02 February 2012 (2012-02-02) entire document	1-10

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 November 2018

Date of mailing of the international search report

12 December 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/089413

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	202976780	U	05 June 2013	None			
CN	104537984	B	03 May 2017	CN	104537984	A	22 April 2015
CN	103258501	B	25 February 2015	US	9355597	B2	31 May 2016
				WO	2014187026	A1	27 November 2014
				CN	103258501	A	21 August 2013
				US	2015028766	A1	29 January 2015
CN	102930822	B	24 December 2014	US	9984626	B2	29 May 2018
				CN	102930822	A	13 February 2013
				US	2014132642	A1	15 May 2014
US	2012026143	A1	02 February 2012	KR	101681097	B1	02 December 2016
				KR	20120010829	A	06 February 2012
				US	8937585	B2	20 January 2015

国际检索报告

国际申请号

PCT/CN2018/089413

A. 主题的分类

G09G 3/3258(2016.01)i; G09G 3/3266(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;CNKI;VEN;USTXT;EPTXT;WOTXT: 发光二极管, 像素, 补偿, 晶体管, 栅极, 漏极, 连接, 直流, 电压, 扫描, 使能, 开关, 电容, 存储, 电流, 亮度, 均匀, LED, pixel+, compensat+, transistor+, gate+, drain+, connect+, direct+, current+, scan+, enabl+, switch+, capacitanc+, storag+, luminanc+, uniform+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 202976780 U (北京京东方光电科技有限公司) 2013年 6月 5日 (2013 - 06 - 05) 说明书第[0028]-[0069]段, 及附图1-6	1-10
A	CN 104537984 B (京东方科技集团股份有限公司) 2017年 5月 3日 (2017 - 05 - 03) 全文	1-10
A	CN 103258501 B (京东方科技集团股份有限公司) 2015年 2月 25日 (2015 - 02 - 25) 全文	1-10
A	CN 102930822 B (京东方科技集团股份有限公司) 2014年 12月 24日 (2014 - 12 - 24) 全文	1-10
A	US 2012026143 A1 (JANG HWAN-SOO 等) 2012年 2月 2日 (2012 - 02 - 02) 全文	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 11月 14日

国际检索报告邮寄日期

2018年 12月 12日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

高慧霞

电话号码 86-(0512)-88997287

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/089413

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	202976780	U	2013年 6月 5日	无			
CN	104537984	B	2017年 5月 3日	CN	104537984	A	2015年 4月 22日
CN	103258501	B	2015年 2月 25日	US	9355597	B2	2016年 5月 31日
				WO	2014187026	A1	2014年 11月 27日
				CN	103258501	A	2013年 8月 21日
				US	2015028766	A1	2015年 1月 29日
CN	102930822	B	2014年 12月 24日	US	9984626	B2	2018年 5月 29日
				CN	102930822	A	2013年 2月 13日
				US	2014132642	A1	2014年 5月 15日
US	2012026143	A1	2012年 2月 2日	KR	101681097	B1	2016年 12月 2日
				KR	20120010829	A	2012年 2月 6日
				US	8937585	B2	2015年 1月 20日

表 PCT/ISA/210 (同族专利附件) (2015年1月)