(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0089484
(43) 공개일자 2024년06월20일

(51) 국제특허분류(Int. Cl.)
C09K 13/08 (2006.01) *C09K 13/10* (2006.01)
H01L 21/02 (2006.01) *H01L 21/306* (2006.01)
(52) CPC특허분류
C09K 13/08 (2013.01)
C09K 13/10 (2013.01)
(21) 출원번호 10-2024-7015383
(22) 출원일자(국제) 2022년10월06일
심사청구일자 없음
(85) 번역문제출일자 2024년05월08일
(86) 국제출원번호 PCT/US2022/045845
(87) 국제공개번호 WO 2023/064145
국제공개일자 2023년04월20일
(30) 우선권주장
63/254,625 2021년10월12일 미국(US)

(71) 출원인
후지필름 일렉트로닉 머티리얼스 유.에스.에이., 아이엔씨.
미국, 로드 아일랜드 02852, 노스 킹스타운, 80 써킷 드라이브
(72) 발명자
비엘로파블릭, 믹
미국, 85249 애리조나, 챈들러, 이스트 샌 마티오 웨이 3831
바예스테로스, 카를
미국, 85143 애리조나, 산 탄 밸리, 웨스트 덱스터 웨이 25
(74) 대리인
안소영

전체 청구항 수 : 총 67 항

(54) 발명의 명칭 **에칭 조성물**

(57) 요 약

본 개시내용은, 예를 들어, 다단계 반도체 제조 공정에서 중간 단계로서 반도체 기판으로부터 실리콘 게르마늄(SiGe)을 선택적으로 제거하는 데 유용한 에칭 조성물에 관한 것이다.

(52) CPC특허분류
H01L 21/02019 (2013.01)
H01L 21/30604 (2013.01)

명 세 서

청구범위

청구항 1

에칭 조성물(etching composition)에 있어서,

플루오린화수소산 또는 헥사플루오로규산을 포함하는 적어도 하나의 플루오린 함유 산;

적어도 하나의 산화제;

포름산, 아세트산, 프로피온산, 또는 부티르산을 포함하는 적어도 하나의 유기산 또는 이의 무수물;

적어도 하나의 중합 나프탈렌 설폰산;

적어도 하나의 헥사플루오로실리케이트 염;

식 (I): $N-R_1R_2R_3$의 아민을 포함하고, 상기 식에서, R_1은 OH 또는 NH_2로 선택적으로 치환된 C_1-C_8 알킬이고, R_2는 H이거나 OH로 선택적으로 치환된 C_1-C_8 알킬이고, R_3은 OH로 선택적으로 치환된 C_1-C_8 알킬인, 적어도 하나의 아민; 및

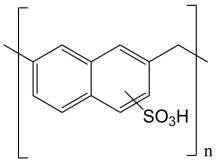
물을

포함하는, 에칭 조성물.

청구항 2

제1항에 있어서,

적어도 하나의 중합 나프탈렌 설폰산은 다음 구조를 갖는 설폰산을 포함하고



상기 식에서, n은 3 내지 6인, 에칭 조성물.

청구항 3

제1항에 있어서,

적어도 하나의 중합 나프탈렌 설폰산은 조성물의 약 0.005 중량% 내지 약 0.15 중량%의 양으로 존재하는, 에칭 조성물.

청구항 4

제1항에 있어서,

식 (I)의 아민은 디이소프로필아민, N-부틸디에탄올아민, N-(3-아미노프로필)-디에탄올아민, N-옥틸글루카민, N-에틸글루카민, N-메틸글루카민, 또는 1-[비스(2-히드록시에틸)아미노]-2-프로판올인, 에칭 조성물.

청구항 5

제4항에 있어서,

적어도 하나의 아민은 조성물의 약 0.001 중량% 내지 약 0.15 중량%의 양으로 존재하는, 에칭 조성물.

청구항 6

제1항에 있어서,

적어도 하나의 플루오린 함유 산은 조성물의 약 0.05 중량% 내지 약 2 중량%의 양으로 존재하는, 에칭 조성물.

청구항 7

제1항에 있어서,

적어도 하나의 산화제는 과산화수소 또는 과아세트산을 포함하는, 에칭 조성물.

청구항 8

제1항에 있어서,

적어도 하나의 산화제는 조성물의 약 5 중량% 내지 약 20 중량%의 양으로 존재하는, 에칭 조성물.

청구항 9

제1항에 있어서,

적어도 하나의 유기산 또는 이의 무수물은 아세트산 또는 아세트산 무수물을 포함하는, 에칭 조성물.

청구항 10

제1항에 있어서,

적어도 하나의 유기산 또는 이의 무수물은 조성물의 약 30 중량% 내지 약 90 중량%의 양으로 존재하는, 에칭 조성물.

청구항 11

제1항에 있어서,

적어도 하나의 헥사플루오로실리케이트 염은 암모늄 헥사플루오로실리케이트 또는 테트라알킬암모늄 헥사플루오로실리케이트를 포함하는, 에칭 조성물.

청구항 12

제1항에 있어서,

적어도 하나의 헥사플루오로실리케이트 염은 조성물의 약 0.01 중량% 내지 약 1 중량%의 양으로 존재하는, 에칭 조성물.

청구항 13

제1항에 있어서,

물은 조성물의 약 10 중량% 내지 약 75 중량%의 양으로 존재하는, 에칭 조성물.

청구항 14

제1항에 있어서,

적어도 하나의 유기 용매를 추가로 포함하는, 에칭 조성물.

청구항 15

제14항에 있어서,

적어도 하나의 유기 용매는 알코올 또는 알킬렌 글리콜 에테르를 포함하는, 에칭 조성물.

청구항 16

제15항에 있어서,

적어도 하나의 유기 용매는 프로필렌 글리콜, 헥실렌 글리콜, 1,3-프로판디올, 또는 에틸렌 글리콜 부틸 에테르를 포함하는, 에칭 조성물.

청구항 17

제14항에 있어서,

적어도 하나의 유기 용매는 조성물의 약 10 중량% 내지 약 40 중량%의 양으로 존재하는, 에칭 조성물.

청구항 18

제1항에 있어서,

적어도 하나의 무기산을 추가로 포함하는, 에칭 조성물.

청구항 19

제18항에 있어서,

적어도 하나의 무기산은 황산 또는 붕산을 포함하는, 에칭 조성물.

청구항 20

제18항에 있어서,

적어도 하나의 무기산은 조성물의 약 0.1 중량% 내지 약 5 중량%의 양으로 존재하는, 에칭 조성물.

청구항 21

제1항에 있어서,

조성물은 1 내지 3의 pH를 갖는, 에칭 조성물.

청구항 22

제1항에 있어서,

적어도 하나의 플루오린 함유 산은 플루오린화수소산을 포함하고, 조성물의 약 0.05 중량% 내지 약 0.5 중량%의 양으로 존재하며;

적어도 하나의 산화제는 조성물의 약 5 중량% 내지 약 10 중량%의 양으로 존재하고;

적어도 하나의 유기산 또는 이의 무수물은 조성물의 약 50 중량% 내지 약 80 중량%의 양으로 존재하고;

적어도 하나의 중합 나프탈렌 설폰산은 조성물의 약 0.005 중량% 내지 약 0.1 중량%의 양으로 존재하고;

적어도 하나의 헥사플루오로실리케이트 염은 조성물의 약 0.01 중량% 내지 약 1 중량%의 양으로 존재하고;

적어도 하나의 아민은 조성물의 약 0.001 중량% 내지 약 0.1 중량%의 양으로 존재하는, 에칭 조성물.

청구항 23

제22항에 있어서,

적어도 하나의 산화제는 조성물의 약 6 중량% 내지 약 10 중량%인, 에칭 조성물.

청구항 24

제22항에 있어서,

적어도 하나의 유기산 또는 이의 무수물은 조성물의 약 60 중량% 내지 약 80 중량%인, 에칭 조성물.

청구항 25

제22항에 있어서,

적어도 하나의 중합 나프탈렌 설폰산은 조성물의 약 0.005 중량% 내지 약 0.05 중량%인, 에칭 조성물.

청구항 26

제22항에 있어서,

적어도 하나의 헥사플루오로실리케이트 염은 조성물의 약 0.05 중량% 내지 약 0.5 중량%인, 에칭 조성물.

청구항 27

제22항에 있어서,

적어도 하나의 아민은 조성물의 약 0.005 중량% 내지 약 0.05 중량%인, 에칭 조성물.

청구항 28

제22항에 있어서,

무기산을 추가로 포함하는, 에칭 조성물.

청구항 29

제28항에 있어서,

적어도 하나의 무기산은 황산을 포함하는, 에칭 조성물.

청구항 30

제28항에 있어서,

적어도 하나의 무기산은 조성물의 약 0.1 중량% 내지 약 5 중량%의 양으로 존재하는, 에칭 조성물.

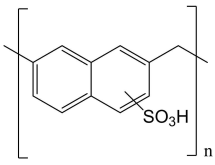
청구항 31

제1항에 있어서, 조성물은

플루오린화수소산;

과산화수소;

아세트산;



의 구조(상기 식에서 n은 3 내지 6임)를 갖는 설폰산;

N-(3-아미노프로필)-디에탄올아민;

황산;

암모늄 헥사플루오로실리케이트; 및

물을

포함하는, 에칭 조성물.

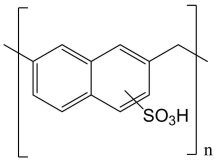
청구항 32

제31항에 있어서, 조성물은

조성물의 약 0.05 중량% 내지 약 0.5 중량%의 양으로 존재하는 플루오린화수소산;

조성물의 약 5 중량% 내지 약 10 중량%의 양으로 존재하는 과산화수소;

조성물의 약 50 중량% 내지 약 80 중량%의 양으로 존재하는 아세트산;



의 구조(상기 식에서 n은 3 내지 6임)를 갖고, 조성물의 약 0.005 중량% 내지 약 0.1 중량%의 양으로 존재하는 설폰산;

조성물의 약 0.001 중량% 내지 약 0.1 중량%의 양으로 존재하는 N-(3-아미노프로필)-디에탄올아민;

조성물의 약 0.1 중량% 내지 약 5 중량%의 양으로 존재하는 황산;

조성물의 약 0.01 중량% 내지 약 1 중량%의 양으로 존재하는 암모늄 헥사플루오로실리케이트; 및

물을

포함하는, 에칭 조성물.

청구항 33

방법에 있어서,

SiGe 막을 함유하는 반도체 기판을 제1항의 조성물과 접촉시켜 SiGe 막을 실질적으로 제거하는 단계를

포함하는, 방법.

청구항 34

제33항에 있어서,

SiGe 막은 약 10 중량% 내지 약 25 중량%의 Ge를 포함하는, 방법.

청구항 35

제33항에 있어서,

접촉 단계 후에 반도체 기판을 헹굼 용매(rinse solvent)로 헹구는 단계를 추가로 포함하는, 방법.

청구항 36

제33항에 있어서,

헹굼 단계 후에 반도체 기판을 건조시키는 단계를 추가로 포함하는, 방법.

청구항 37

제33항에 있어서,

SiN, 폴리-Si, 또는 SiCO를 실질적으로 제거하지 않는, 방법.

청구항 38

방법에 있어서,

SiGe 막 및 붕소로 도핑된 SiGe를 함유하는 막을 포함하는 반도체 기판을 에칭 조성물과 접촉시켜 SiGe 막을 실질적으로 제거하는 단계를

포함하고,

여기서 에칭 조성물은

플루오린화수소산 또는 헥사플루오로규산을 포함하는 적어도 하나의 플루오린 함유 산;

적어도 하나의 산화제;

포름산, 아세트산, 프로피온산, 또는 부티르산을 포함하는 적어도 하나의 유기산 또는 이의 무수물;

적어도 하나의 중합 나프탈렌 설폰산;

적어도 하나의 플루오린 함유 산과 상이한 적어도 하나의 무기산;

식 (I): $N-R_1R_2R_3$의 아민을 포함하고, 상기 식에서, R_1은 OH 또는 NH_2로 선택적으로 치환된 C_1-C_8 알킬이고, R_2는 H이거나 OH로 선택적으로 치환된 C_1-C_8 알킬이고, R_3은 OH로 선택적으로 치환된 C_1-C_8 알킬인, 적어도 하나의 아민; 및

물을

포함하는, 방법.

청구항 39

제38항에 있어서,

붕소로 도핑된 SiGe를 함유하는 막을 실질적으로 제거하지 않는, 방법.

청구항 40

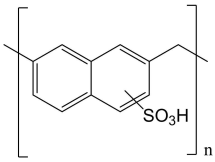
제38항에 있어서,

25℃에서 최대 약 3 Å/분의 에칭 속도(etch rate)로 붕소로 도핑된 SiGe를 함유하는 막을 제거하는, 방법.

청구항 41

제38항에 있어서,

적어도 하나의 중합 나프탈렌 설폰산은 다음 구조를 갖는 설폰산을 포함하고



상기 식에서, n은 3 내지 6인, 방법.

청구항 42

제38항에 있어서,

적어도 하나의 중합 나프탈렌 설폰산은 조성물의 약 0.005 중량% 내지 약 0.15 중량%의 양으로 존재하는, 방법.

청구항 43

제38항에 있어서,

식 (I)의 아민은 디이소프로필아민, N-부틸디에탄올아민, N-(3-아미노프로필)-디에탄올아민, N-옥틸글루카민, N-에틸글루카민, N-메틸글루카민, 또는 1-[비스(2-히드록시에틸)아미노]-2-프로판올인, 방법.

청구항 44

제38항에 있어서,

적어도 하나의 아민은 조성물의 약 0.001 중량% 내지 약 0.15 중량%의 양으로 존재하는, 방법.

청구항 45

제38항에 있어서,

적어도 하나의 플루오린 함유 산은 조성물의 약 0.1 중량% 내지 약 2 중량%의 양으로 존재하는, 방법.

청구항 46

제38항에 있어서,

적어도 하나의 산화제는 과산화수소 또는 과아세트산을 포함하는, 방법.

청구항 47

제38항에 있어서,

적어도 하나의 산화제는 조성물의 약 5 중량% 내지 약 20 중량%의 양으로 존재하는, 방법.

청구항 48

제38항에 있어서,

적어도 하나의 유기산 또는 이의 무수물은 아세트산 또는 아세트산 무수물을 포함하는, 방법.

청구항 49

제38항에 있어서,

적어도 하나의 유기산 또는 이의 무수물은 조성물의 약 30 중량% 내지 약 90 중량%의 양으로 존재하는, 방법.

청구항 50

제38항에 있어서,

물은 조성물의 약 10 중량% 내지 약 75 중량%의 양으로 존재하는, 방법.

청구항 51

제38항에 있어서,

적어도 하나의 유기 용매를 추가로 포함하는, 방법.

청구항 52

제51항에 있어서,

적어도 하나의 유기 용매는 알코올 또는 알킬렌 글리콜 에테르를 포함하는, 방법.

청구항 53

제52항에 있어서,

적어도 하나의 유기 용매는 프로필렌 글리콜, 헥실렌 글리콜, 1,3-프로판디올, 또는 에틸렌 글리콜 부틸 에테르를 포함하는, 방법.

청구항 54

제51항에 있어서,

적어도 하나의 유기 용매는 조성물의 약 10 중량% 내지 약 40 중량%의 양으로 존재하는, 방법.

청구항 55

제38항에 있어서,

적어도 하나의 보론산을 추가로 포함하는, 방법.

청구항 56

제55항에 있어서,

적어도 하나의 보론산은 페닐 보론산 또는 나프탈렌-1-보론산을 포함하는, 방법.

청구항 57

제55항에 있어서,

적어도 하나의 보론산은 조성물의 약 0.01 중량% 내지 약 0.5 중량%의 양으로 존재하는, 방법.

청구항 58

제38항에 있어서,

적어도 하나의 무기산을 추가로 포함하는, 방법.

청구항 59

제58항에 있어서,

적어도 하나의 무기산은 황산 또는 붕산을 포함하는, 방법.

청구항 60

제58항에 있어서,

적어도 하나의 무기 용매는 조성물의 약 0.1 중량% 내지 약 5 중량%의 양으로 존재하는, 방법.

청구항 61

제38항에 있어서,

조성물은 1 내지 3의 pH를 갖는, 방법.

청구항 62

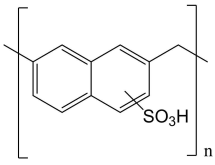
제38항에 있어서, 조성물은

플루오린화수소산;

과산화수소;

아세트산;

아세트산 무수물;



n의 구조(상기 식에서 n은 3 내지 6임)를 갖는 설폰산;

N-(3-아미노프로필)-디에탄올아민;

황산; 및

물을

포함하는, 방법.

청구항 63

제62항에 있어서,

조성물은 페닐 보론산을 추가로 포함하는, 방법.

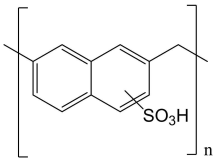
청구항 64

제38항에 있어서, 조성물은

조성물의 약 0.05 중량% 내지 약 0.5 중량%의 양으로 존재하는 플루오린화수소산;

조성물의 약 5 중량% 내지 약 10 중량%의 양으로 존재하는 과산화수소;

총량이 조성물의 약 50 중량% 내지 약 80 중량%의 양으로 존재하는 아세트산과 아세트산 무수물;



의 구조(상기 식에서 n은 3 내지 6임)를 갖고, 조성물의 약 0.005 중량% 내지 약 0.1 중량%의 양으로 존재하는 설폰산;

조성물의 약 0.001 중량% 내지 약 0.1 중량%의 양으로 존재하는 N-(3-아미노프로필)-디에탄올아민;

조성물의 약 0.1 중량% 내지 약 5 중량%의 양으로 존재하는 황산; 및

물을

포함하는, 방법.

청구항 65

제64항에 있어서,

조성물은 조성물의 약 0.01 중량% 내지 약 0.5 중량%의 양으로 존재하는 페닐 보론산을 추가로 포함하는, 방법.

청구항 66

제33항의 방법에 의해 형성된 물품에 있어서,

물품은 반도체 디바이스인, 물품.

청구항 67

제66항에 있어서,

반도체 디바이스는 집적 회로인, 물품.

발명의 설명

기 술 분 야

[0001] **관련 출원에 대한 상호 참조**

[0002] 본 출원은 2021년 10월 12일자로 출원된 미국 임시 출원 제63/254,625호에 대한 우선권을 주장하고, 이는 그 전체 내용이 본원에 참조로 포함된다.

[0003] **개시내용의 분야**

[0004] 본 개시내용은 에칭 조성물(etching composition) 및 에칭 조성물을 사용하는 공정에 관한 것이다. 특히, 본 개시내용은 금속 전도체(예를 들어, 구리), 배리어 재료, 절연체 재료(예를 들어, 저유전율 유전체 재료(low-k dielectric material))와 같은 다른 노출되거나 밑에 있는 재료의 존재하에 실리콘 게르마늄(silicon germanium)을 선택적으로 에칭할 수 있는 에칭 조성물에 관한 것이다.

배 경 기 술

[0005] 반도체 산업은 마이크로 전자 디바이스, 실리콘 칩, 액정 디스플레이, MEMS(마이크로 전자 기계 시스템(Micro Electro Mechanical Systems)), 인쇄 배선 기판(printed wiring board) 등의 전자 회로 및 전자 부품의 크기를 신속하게 줄이고 밀도를 높이고 있다. 이들 내의 집적 회로는, 각 회로 층 사이의 절연 층의 두께가 지속적으로 감소하고 피처 크기(feature size)는 점점 더 작아지면서, 층을 이루거나 적층된다. 피처 크기가 줄어들면서 패턴은 더 작아지게 되고, 디바이스 성능 파라미터는 더 엄격해지고 더 강력해진다. 따라서, 피처 크기가 더 작아지는 것으로 인해, 이전에는 용인될 수 있었던 다양한 문제가 더 이상 용인될 수 없거나 더 큰 문제가 되었다.

[0006] 첨단 집적 회로의 생산에서는 더 높은 밀도와 관련된 문제를 최소화하고 성능을 최적화하기 위해, 고유전율

(high k) 절연체와 저유전율(low k) 절연체 둘 모두와, 다양한 배리어 층(barrier layer) 재료가 사용되었다.

[0007] 실리콘 게르마늄(SiGe)은 나노와이어 및/또는 나노시트로서 반도체 디바이스, 액정 디스플레이, MEMS(마이크로 전자 기계 시스템), 인쇄 배선 기판 등의 제조에 활용될 수 있다. 예를 들어, 이것은 다중 게이트(multiple-gate) 전계 효과 트랜지스터(FET: field-effect transistor)(예를 들어, 게이트 올 어라운드(gate-all-around) FET)와 같은 멀티게이트 디바이스에서 게이트 재료로 사용될 수 있다.

발명의 내용

해결하려는 과제

[0008] 반도체 디바이스의 구성에서, 실리콘 게르마늄(SiGe)은 빈번하게 에칭할 필요가 있다. SiGe의 다양한 유형의 용도 및 디바이스 환경에서, 다른 층은 이 재료가 에칭되는 것과 동시에 접촉하거나 그렇지 않으면 노출된다. 디바이스 수율(device yield)과 긴 수명을 위해서는, 이러한 다른 재료(예를 들어, 금속 전도체, 유전체, 및 하드 마크(hard mark))의 존재하에 SiGe의 매우 선택적인 에칭이 일반적으로 필요하다. SiGe에 대한 에칭 공정은 플라스마 에칭 공정일 수 있다. 그러나 SiGe 층 위에 플라스마 에칭 공정을 사용하면 게이트 절연 층과 반도체 기판 중 하나 또는 둘 모두에 손상이 일어날 수 있다. 또한 에칭 공정은 게이트 전극에 의해 노출된 게이트 절연층을 에칭하여 반도체 기판의 일부를 제거할 수 있다. 트랜지스터의 전기적인 특징이 부정적인 영향을 받을 수 있다. 이러한 에칭 손상을 피하기 위해, 추가적인 보호 디바이스 제조 단계가 사용될 수 있지만 상당한 비용이 든다.

[0009] 본 개시내용은 반도체 디바이스에 존재하는 하드 마스크 층(hard mask layer), 게이트 재료(예를 들어, SiN, 폴리-Si, 또는 SiOx), 전기 전도성 재료(예를 들어, 붕소로 도핑된 SiGe) 및 저유전율 유전체 층(예를 들어, SiN, 폴리-Si, SiOx, 탄소 도핑된 산화물, 또는 SiCO)에 대해 SiGe를 선택적으로 에칭하기 위한 조성물 및 공정에 관한 것이다. 더 구체적으로, 본 개시내용은 붕소로 도핑된 SiGe 또는 저유전율 유전체 층에 대해 SiGe를 선택적으로 에칭하기 위한 조성물 및 공정에 관한 것이다.

과제의 해결 수단

[0010] 일 양상에서, 본 개시내용은 a) 플루오린화수소산 또는 헥사플루오로규산을 함유하는 적어도 하나의 플루오린 함유 산; b) 적어도 하나의 산화제; c) 포름산, 아세트산, 프로피온산, 또는 부티르산을 포함하는 적어도 하나의 유기산 또는 이의 무수물; d) 적어도 하나의 중합 나프탈렌 설폰산; e) 적어도 하나의 헥사플루오로실리케이트 염; f) 식 (I): $N\text{-}R_1R_2R_3$의 아민을 포함하고, 상기 식에서, R_1은 OH 또는 NH_2로 선택적으로 치환된 $C_1\text{-}C_8$ 알킬이고, R_2는 H이거나 OH로 선택적으로 치환된 $C_1\text{-}C_8$ 알킬이고, R_3은 OH로 선택적으로 치환된 $C_1\text{-}C_8$ 알킬인, 적어도 하나의 아민; 및 g) 물을 포함하는 에칭 조성물을 특징으로 한다.

[0011] 다른 양상에서, 본 개시내용은 SiGe 막을 함유하는 반도체 기판을 본원에 기술된 에칭 조성물과 접촉시켜 SiGe 막을 실질적으로 제거하는 단계를 포함하는 방법을 특징으로 한다.

[0012] 다른 양상에서, 본 개시내용은 SiGe 막 및 붕소로 도핑된 SiGe를 함유하는 막을 포함하는 반도체 기판을 에칭 조성물과 접촉시켜 SiGe 막을 실질적으로 제거하는 단계를 포함하는 방법을 특징으로 하고, 여기서 에칭 조성물은 a) 플루오린화수소산 또는 헥사플루오로규산을 포함하는 적어도 하나의 플루오린 함유 산; b) 적어도 하나의 산화제; c) 포름산, 아세트산, 프로피온산, 또는 부티르산을 포함하는 적어도 하나의 유기산 또는 이의 무수물; d) 적어도 하나의 중합 나프탈렌 설폰산; e) 적어도 하나의 플루오린 함유 산과 상이한 적어도 하나의 무기산; f) 식 (I): $N\text{-}R_1R_2R_3$의 아민을 포함하고, 상기 식에서, R_1은 OH 또는 NH_2로 선택적으로 치환된 $C_1\text{-}C_8$ 알킬이고, R_2는 H이거나 OH로 선택적으로 치환된 $C_1\text{-}C_8$ 알킬이고, R_3은 OH로 선택적으로 치환된 $C_1\text{-}C_8$ 알킬인, 적어도 하나의 아민; 및 g) 물을 포함한다.

[0013] 또 다른 양상에서, 본 개시내용은 본원에 기술된 방법에 의해 형성된 물품을 특징으로 하고, 이 물품은 반도체 디바이스(예를 들어, 집적 회로)이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본원에 정의된 바와 같이, 달리 명시되지 않는 한, 표현된 모든 백분율은 조성물의 총 중량에 대한 중량 백분율(percentage by weight)인 것으로 이해해야 한다. 달리 명시되지 않는 한, 주위 온도는 섭씨(℃) 약 16도 내지

약 27도인 것으로 정의된다.

[0015] 일반적으로, 본 개시내용은 a) 플루오린화수소산(HF) 또는 헥사플루오로규산(H_2SiF_6)을 포함하는 적어도 하나의 플루오린 함유 산; b) 과산화수소를 포함하는 적어도 하나의 산화제; c) 포름산, 아세트산, 프로피온산, 또는 부티르산을 포함하는 적어도 하나의 유기산 또는 이의 무수물; d) 적어도 하나의 중합 나프탈렌 설폰산; e) 식 (I): $N-R_1R_2R_3$의 아민을 포함하고, 상기 식에서, R_1은 OH 또는 NH_2로 선택적으로 치환된 C_1-C_8 알킬이고, R_2는 H이거나 OH로 선택적으로 치환된 C_1-C_8 알킬이고, R_3은 OH로 선택적으로 치환된 C_1-C_8 알킬인, 적어도 하나의 아민; 및 f) 물을 포함하는 에칭 조성물(예를 들어, SiGe를 선택적으로 제거하기 위한 에칭 조성물)을 특징으로 한다.

[0016] 일반적으로, 본 개시내용의 에칭 조성물은 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 플루오린 함유 산을 포함할 수 있다. 본원에 기술된 플루오린 함유 산은 HF 또는 H_2SiF_6와 같은 무기산일 수 있다. 일부 구현예에서, 적어도 하나의 플루오린 함유 산은 본 개시내용의 에칭 조성물의 적어도 약 0.05 중량%(예를 들어, 적어도 약 0.06 중량%, 적어도 약 0.07 중량%, 적어도 약 0.08 중량%, 적어도 약 0.09 중량%, 적어도 약 0.1 중량%, 적어도 약 0.15 중량%, 적어도 약 0.2 중량%, 적어도 약 0.4 중량%, 적어도 약 0.5 중량%, 적어도 약 0.6 중량%, 적어도 약 0.8 중량%, 적어도 약 1 중량%, 적어도 약 1.2 중량%, 적어도 약 1.4 중량%, 또는 적어도 약 1.5 중량%) 내지 최대 약 2 중량%(예를 들어, 최대 약 1.9 중량%, 최대 약 1.8 중량%, 최대 약 1.7 중량%, 최대 약 1.6 중량%, 최대 약 1.5 중량%, 최대 약 1.2 중량%, 최대 약 1 중량%, 최대 약 0.5 중량%, 최대 약 0.4 중량%, 또는 최대 약 0.2 중량%)의 양으로 존재한다. 이론에 얽매이기를 원하는 것은 아니지만, 플루오린 함유 산은 에칭 공정 중에 반도체 기판 위에서 SiGe의 제거를 용이하게 하고 향상시킬 수 있는 것으로 여겨진다.

[0017] 일부 구현예에서, 본 개시내용의 에칭 조성물은 (예를 들어, 위에 기술된 플루오린 함유 산에 더하여) 플루오린 함유 산의 적어도 하나(예를 들어, 2종, 3종 또는 4종)의 염을 선택적으로 포함할 수 있다. 예를 들어, 염은 플루오린화물 염(예를 들어, 플루오린화암모늄) 또는 헥사플루오로실리케이트 염일 수 있다. 헥사플루오로실리케이트 염의 예는 암모늄 헥사플루오로실리케이트($(NH_4)_2SiF_6$) 또는 테트라알킬암모늄 헥사플루오로실리케이트(예를 들어, C_1-C_6 알킬기가 포함됨)를 포함한다. 테트라알킬암모늄 헥사플루오로실리케이트의 예는 테트라메틸암모늄 헥사플루오로실리케이트, 테트라에틸암모늄 헥사플루오로실리케이트, 테트라프로필암모늄 헥사플루오로실리케이트(예를 들어, 테트라(n-프로필)암모늄 헥사플루오로실리케이트 또는 테트라이소프로필암모늄 헥사플루오로실리케이트), 및 테트라부틸암모늄 헥사플루오로실리케이트(예를 들어, 테트라(n-부틸)암모늄 헥사플루오로실리케이트, 테트라이소부틸암모늄 헥사플루오로실리케이트, 및 테트라(t-부틸)암모늄 헥사플루오로실리케이트)를 포함한다.

[0018] 일부 구현예에서, 플루오린 함유 산의 염은 본 개시내용의 에칭 조성물의 적어도 약 0.01 중량%(예를 들어, 적어도 약 0.02 중량%, 적어도 약 0.04 중량%, 적어도 약 0.05 중량%, 적어도 약 0.06 중량%, 적어도 약 0.08 중량%, 적어도 약 0.1 중량%, 적어도 약 0.12 중량%, 적어도 약 0.14 중량%, 또는 적어도 약 0.15 중량%) 내지 최대 약 1 중량%(예를 들어, 최대 약 0.9 중량%, 최대 약 0.8 중량%, 최대 약 0.7 중량%, 최대 약 0.6 중량%, 최대 약 0.5 중량%, 최대 약 0.4 중량%, 최대 약 0.3 중량%, 최대 약 0.2 중량%, 또는 최대 약 0.15%)의 양으로 존재할 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 플루오린 함유 산의 염은 에칭 공정 중에 반도체 기판 위에서 Si의 에칭 또는 제거를 줄일 수 있는 것으로 여겨진다.

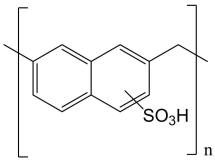
[0019] 본 개시내용의 에칭 조성물은 마이크로 전자 응용 분야에 사용하기 적합한 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 산화제를 포함할 수 있다. 적합한 산화제의 예는 산화 산(oxidizing acid) 또는 이의 염(예를 들어, 질산, 과망간산, 또는 과망간산칼륨), 과산화물(예를 들어, 과산화수소, 디알킬퍼옥사이드, 과산화요소(urea hydrogen peroxide)), 과설폰산(예를 들어, 헥사플루오로프로판과설폰산, 메탄과설폰산, 트리플루오로메탄과설폰산, 또는 p-톨루엔과설폰산) 및 이의 염, 오존, 퍼옥시카르복시산(예를 들어, 과아세트산) 및 이의 염, 과인산 및 이의 염, 과황산 및 이의 염(예를 들어, 과황산암모늄 또는 과황산테트라메틸암모늄), 과염소산 및 이의 염(예를 들어, 과염소산암모늄, 과염소산나트륨, 또는 과염소산테트라메틸암모늄), 및 과요오드산 및 이의 염(예를 들어, 과요오드산, 과요오드산암모늄, 또는 과요오드산테트라메틸암모늄)을 포함하지만 이에 제한되지는 않는다. 이들 산화제는 단독으로 사용되거나 조합하여 사용될 수 있다.

[0020] 일부 구현예에서, 적어도 하나의 산화제는 본 개시내용의 에칭 조성물의 적어도 약 5 중량%(예를 들어, 적어도 약 6 중량%, 적어도 약 7 중량%, 적어도 약 8 중량%, 적어도 약 9 중량%, 적어도 약 10 중량%, 적어도 약 11 중량%, 적어도 약 13 중량%, 또는 적어도 약 15 중량%) 내지 최대 약 20 중량%(예를 들어, 최대 약 18 중량%, 최대 약 16 중량%, 최대 약 15 중량%, 최대 약 14 중량%, 최대 약 12 중량%, 또는 최대 약 10 중량%)일 수 있다.

이론에 얽매이기를 원하는 것은 아니지만, 산화제는 반도체 기판 위에서 SiGe의 제거를 용이하게 하고 향상시킬 수 있는 것으로 여겨진다.

[0021] 일반적으로, 본 개시내용의 에칭 조성물은 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 유기산 또는 이의 무수물을 포함할 수 있다. 일부 구현예에서, 유기산은 포름산, 아세트산, 프로피온산, 또는 부티르산일 수 있다. 일부 구현예에서, 유기산 무수물은 포름산 무수물, 아세트산 무수물, 프로피온산 무수물, 또는 부티르산 무수물일 수 있다. 일부 구현예에서, 적어도 하나의 유기산 또는 이의 무수물은 (단독으로 또는 조합하여) 본 개시내용의 에칭 조성물의 적어도 약 30 중량%(예를 들어, 적어도 약 35 중량%, 적어도 약 40 중량%, 적어도 약 45 중량%, 적어도 약 50 중량%, 적어도 약 55 중량%, 또는 적어도 약 60 중량%) 내지 최대 약 90 중량%(예를 들어, 최대 약 85 중량%, 최대 약 80 중량%, 최대 약 75 중량%, 최대 약 70 중량%, 최대 약 65 중량%, 최대 약 60 중량%, 최대 약 55 중량%, 최대 약 50 중량%, 최대 약 45 중량%, 또는 최대 약 40 중량%)일 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 유기산 또는 이의 무수물은 반도체 기판 위에서 SiGe의 제거를 용이하게 하고 향상시킬 수 있는 것으로 여겨진다.

[0022] 본 개시내용의 에칭 조성물은 일반적으로 예를 들어 계면활성제 또는 선택적 억제제로서 적어도 하나의 중합 나프탈렌 설폰산(또는 폴리(나프탈렌 설폰산))을 포함할 수 있다. 일부 구현예에서, 중합 나프탈렌 설폰산은 다음 화학 구조를 갖는 설폰산일 수 있고:

[0023] 

[0024] 상기 식에서, n은 3, 4, 5, 또는 6이다. 이러한 중합 나프탈렌 설폰산의 상업적으로 입수 가능한 예는 Takemoto Oil & Fat Co., Ltd.에서 입수 가능한 Takesurf A-47 시리즈 제품을 포함한다. 일부 구현예에서, 적어도 하나의 중합 나프탈렌 설폰산은 본 개시내용의 에칭 조성물의 적어도 약 0.005 중량%(예를 들어, 적어도 약 0.006 중량%, 적어도 약 0.007 중량%, 적어도 약 0.008 중량%, 적어도 약 0.009 중량%, 적어도 약 0.01 중량%, 적어도 약 0.02 중량%, 적어도 약 0.03 중량%, 적어도 약 0.04 중량%, 적어도 약 0.05 중량%, 또는 적어도 약 0.1 중량%) 내지 최대 약 0.15 중량%(예를 들어, 최대 약 0.14 중량%, 최대 약 0.12 중량%, 최대 약 0.1 중량%, 최대 약 0.08 중량%, 최대 약 0.06 중량%, 최대 약 0.05 중량%, 최대 약 0.04 중량%, 또는 최대 약 0.02 중량%)일 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 본 개시내용의 에칭 조성물을 사용하여 반도체 기판으로부터 SiGe를 제거할 때 중합 나프탈렌 설폰산은 SiN, 폴리-Si, 및 SiCO의 제거를 선택적으로 억제할 수 있는 것으로 여겨진다.

[0025] 일반적으로, 본 개시내용의 에칭 조성물은 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 아민을 포함할 수 있다. 일부 구현예에서, 아민은 식 (I): $N\text{-}R_1R_2R_3$의 아민일 수 있고, 상기 식에서, R_1은 OH 또는 NH_2로 선택적으로 치환된 C_1-C_8 알킬이고, R_2는 H이거나 OH로 선택적으로 치환된 C_1-C_8 알킬이고, R_3은 OH로 선택적으로 치환된 C_1-C_8 알킬이다. 식 (I)의 적합한 아민의 예는 디이소프로필아민, N-부틸디에탄올아민, N-(3-아미노프로필)-디에탄올아민, N-옥틸글루카민, N-에틸글루카민, N-메틸글루카민 및 1-[비스(2-히드록시에틸)아미노]-2-프로판올을 포함한다.

[0026] 일부 구현예에서, 적어도 하나의 아민은 본 개시내용의 에칭 조성물의 적어도 약 0.001 중량%(예를 들어, 적어도 약 0.002 중량%, 적어도 약 0.004 중량%, 적어도 약 0.005 중량%, 적어도 약 0.006 중량%, 적어도 약 0.008 중량%, 적어도 약 0.01 중량%, 적어도 약 0.02 중량%, 적어도 약 0.05 중량%, 또는 적어도 약 0.1 중량%) 내지 최대 약 0.15 중량%(예를 들어, 최대 약 0.14 중량%, 최대 약 0.12 중량%, 최대 약 0.1 중량%, 최대 약 0.08 중량%, 최대 약 0.06 중량%, 최대 약 0.05 중량%, 최대 약 0.04 중량%, 또는 최대 약 0.02 중량%)일 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 본 개시내용의 에칭 조성물을 사용하여 반도체 기판으로부터 SiGe를 제거할 때 아민은 SiN, 폴리-Si, 및 SiCO의 제거를 선택적으로 억제할 수 있는 것으로 여겨진다.

[0027] 일반적으로, 본 개시내용의 에칭 조성물은 용매로서 물을 포함할 수 있다. 일부 구현예에서, 물은 탈이온화되고 초순수(ultra-pure)할 수 있으며, 유기 오염물질을 함유하지 않고 약 4 메가 옴 내지 약 17 메가 옴, 또는 적어도 약 17 메가 옴의 최소 비저항(resistivity)을 가질 수 있다. 일부 구현예에서, 물은 에칭 조성물의 적어도 약 10 중량%(예를 들어, 적어도 약 12 중량%, 적어도 약 14 중량%, 적어도 약 15 중량%, 적어도 약 16 중량%, 적어도 약 18 중량%, 적어도 약 20 중량%, 적어도 약 25 중량%, 적어도 약 30 중량%, 적어도 약 35 중량%, 적어

도 약 40 중량%, 적어도 약 45 중량%, 적어도 약 50 중량%, 적어도 약 55 중량%, 또는 적어도 약 60 중량%) 내지 최대 약 75 중량%(예를 들어, 최대 약 70 중량%, 최대 약 65 중량%, 최대 약 60 중량%, 최대 약 55 중량%, 최대 약 50 중량%, 최대 약 45 중량%, 최대 약 40 중량%, 최대 약 35 중량%, 최대 약 30 중량%, 최대 약 25 중량%, 또는 최대 약 20 중량%)의 양으로 존재한다. 이론에 얽매이기를 원하는 것은 아니지만, 물의 양이 조성물의 75 중량%를 초과하면, SiGe 에칭 속도(etch rate)에 악영향을 미치고 에칭 공정 중에 그것의 제거가 감소할 것이다. 한편, 이론에 얽매이기를 원하는 것은 아니지만, 본 개시내용의 에칭 조성물은 다른 모든 성분을 용해된 상태로 유지하고 에칭 성능의 저하를 방지하기 위해 특정 수준의 물(예를 들어, 적어도 약 10 중량%)을 포함해야 하는 것으로 여겨진다.

[0028] 일부 구현예에서, 본 개시내용의 에칭 조성물은 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 유기 용매를 추가로 포함할 수 있다. 일부 구현예에서, 적어도 하나의 유기 용매는 알코올 또는 알킬렌 글리콜 에테르를 포함할 수 있다. 적합한 유기 용매의 예는 프로필렌 글리콜, 헥실렌 글리콜, 1,3-프로판디올, 에틸렌 글리콜 부틸 에테르, 및 3-메톡시-3-메틸-1-부탄올을 포함한다. 일부 구현예에서, 적어도 하나의 유기 용매는 에칭 조성물의 적어도 약 10 중량%(예를 들어, 적어도 약 15 중량%, 적어도 약 20 중량%, 적어도 약 25 중량%, 적어도 약 30 중량%, 또는 적어도 약 35 중량%) 내지 최대 약 40 중량%(예를 들어, 최대 약 35 중량%, 최대 약 30 중량%, 최대 약 25 중량%, 최대 약 20 중량%, 또는 최대 약 15 중량%)일 수 있다.

[0029] 일부 구현예에서, 본 개시내용의 에칭 조성물은 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 당 알코올(sugar alcohol)(예를 들어, 만니톨 또는 소르비톨)을 추가로 포함할 수 있다. 일부 구현예에서, 적어도 하나의 당 알코올은 에칭 조성물의 적어도 약 0.001 중량%(예를 들어, 적어도 약 0.002 중량%, 적어도 약 0.005 중량%, 적어도 약 0.01 중량%, 적어도 약 0.02 중량%, 또는 적어도 약 0.05 중량%) 내지 최대 약 0.1 중량%(예를 들어, 최대 약 0.08 중량%, 최대 약 0.06 중량%, 최대 약 0.05 중량%, 최대 약 0.04 중량%, 최대 약 0.02 중량%, 또는 최대 약 0.01 중량%)일 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 본 개시내용의 에칭 조성물에 당 알코올을 포함시키면 폴리실리콘 에칭 속도를 억제할 수 있는 것으로 여겨진다.

[0030] 일부 구현예에서, 본 개시내용의 에칭 조성물은 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 보론산을 추가로 포함할 수 있다. 예를 들어, 보론산은 다음 식: $R\text{-}B(OH)_2$일 수 있고, 상기 식에서, R은 C_1-C_{10} 알킬, 아릴, 또는 헤테로아릴이고, 여기서 아릴 또는 헤테로아릴은 1개 내지 6개(예를 들어, 1개, 2개, 3개, 4개, 5개, 또는 6개)의 C_1-C_{10} 알킬로 선택적으로 치환될 수 있다. 적합한 보론산의 예는 페닐 보론산과 나프탈렌-1-보론산을 포함한다.

[0031] 일부 구현예에서, 적어도 하나의 보론산은 에칭 조성물의 적어도 약 0.01 중량%(예를 들어, 적어도 약 0.02 중량%, 적어도 약 0.03 중량%, 적어도 약 0.04 중량%, 적어도 약 0.05 중량%, 적어도 약 0.1 중량%, 적어도 약 0.2 중량%, 또는 적어도 약 0.3 중량%) 내지 최대 약 0.5 중량%(예를 들어, 최대 약 0.4 중량%, 최대 약 0.3 중량%, 최대 약 0.2 중량%, 최대 약 0.1 중량%, 최대 약 0.08 중량%, 또는 최대 약 0.05 중량%)일 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 본 개시내용의 에칭 조성물에 보론산을 포함시키면 SiOx 에칭 속도를 억제할 수 있는 것으로 여겨진다.

[0032] 일부 구현예에서, 본 개시내용의 에칭 조성물은 적어도 하나(예를 들어, 2종, 3종, 또는 4종)의 무기산(예를 들어, 광산(mineral acid))을 추가로 포함할 수 있다. 적합한 무기산의 예는 황산과 붕산을 포함한다. 일반적으로, 보론산은 일반적으로 유기산으로 간주되기 때문에 본원에 기술된 무기산은 보론산이 아니다.

[0033] 일부 구현예에서, 적어도 하나의 무기산은 에칭 조성물의 적어도 약 0.1 중량%(예를 들어, 적어도 약 0.2 중량%, 적어도 약 0.3 중량%, 적어도 약 0.4 중량%, 적어도 약 0.5 중량%, 적어도 약 0.6 중량%, 적어도 약 0.7 중량%, 적어도 약 0.8 중량%, 적어도 약 0.9 중량%, 적어도 약 1 중량%, 적어도 약 2 중량%, 또는 적어도 약 3 중량%) 내지 최대 약 5 중량%(예를 들어, 최대 약 4.5 중량%, 최대 약 4 중량%, 최대 약 3.5 중량%, 최대 약 3 중량%, 최대 약 2.5 중량%, 최대 약 2 중량%, 최대 약 1.5 중량%, 또는 최대 약 1 중량%)일 수 있다.

[0034] 일부 구현예에서, 본 개시내용의 에칭 조성물은 적어도 약 1(예를 들어, 적어도 약 1.2, 적어도 약 1.4, 적어도 약 1.5, 적어도 약 1.6, 적어도 약 1.8, 적어도 약 2, 적어도 약 2.2, 적어도 약 2.4, 또는 적어도 약 2.5) 및/또는 최대 약 3(예를 들어, 최대 약 2.8, 최대 약 2.6, 최대 약 2.5, 최대 약 2.4, 최대 약 2.2, 최대 약 2, 또는 최대 약 1.5)의 pH를 가질 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 3보다 높은 pH를 갖는 에칭 조성물은 이러한 에칭 조성물이 현저히 증가된 저유전율 유전체 재료 에칭 속도를 가질 수 있기 때문에 저유전율 유전체 재료(예를 들어, SiOx)에 비해 충분한 SiGe 선택성(selectivity)을 갖지 못할 것으로 여겨진다. 또한

1보다 낮은 pH를 갖는 에칭 조성물은 강한 산성으로 인해 조성물 내의 특정 성분을 분해시킬 수 있는 것으로 여겨진다.

[0035] 또한, 일부 구현예에서, 본 개시내용의 에칭 조성물은 pH 조정제, 부식 억제제, 계면활성제, 추가 유기 용매, 살생물제, 및 소포제와 같은 첨가제를 선택 성분으로서 함유할 수 있다. 적합한 첨가제의 예는 알코올(예를 들어, 폴리비닐 알코올) 및 유기산(예를 들어, 이미니디아세트산(iminidiacetic acid), 말론산, 옥살산, 숙신산, 및 말산)을 포함한다. 적합한 소포제의 예는 폴리실록산 소포제(예를 들어, 폴리디메틸실록산), 폴리에틸렌 글리콜 메틸 에테르 중합체, 에틸렌 산화물/프로필렌 산화물 공중합체, 및 글리시딜 에테르 캡핑된 아세틸렌계 디올 에톡실레이트(본원에 참조로 포함되는 미국 특허 제6,717,019호에 기술된 것과 같은)를 포함한다. 적합한 계면활성제의 예는 양이온성, 음이온성, 비이온성 또는 양쪽성일 수 있다.

[0036] 일반적으로, 본 개시내용의 에칭 조성물은 비교적 높은 SiGe/유전체 재료(예를 들어, SiN, 폴리실리콘, 또는 SiCO) 에칭 선택비(etch selectivity)(즉, 동일한 조건에서 에칭 속도를 측정할 때 유전체 재료 에칭 속도에 대한 SiGe 에칭 속도의 높은 비율)를 가질 수 있다. 일부 구현예에서, 에칭 조성물은 적어도 약 2(예를 들어, 적어도 약 3, 적어도 약 4, 적어도 약 5, 적어도 약 6, 적어도 약 7, 적어도 약 8, 적어도 약 9, 적어도 약 10, 적어도 약 15, 적어도 약 20, 적어도 약 30, 적어도 약 40, 또는 적어도 약 50) 및 /또는 최대 약 500(예를 들어, 최대 약 100)의 SiGe/유전체 재료 에칭 선택비를 가질 수 있다.

[0037] 일부 구현예에서, 본 개시내용의 에칭 조성물은 붕소로 도핑된 SiGe(즉, SiGe:B)를 함유하는 막을 제거하기 위한 비교적으로 낮은 에칭 속도를 가질 수 있다. 예를 들어, 에칭 조성물은 25℃에서 최대 약 3 Å/분(예를 들어, 최대 약 2.5 Å/분, 최대 약 2 Å/분, 최대 약 1.5 Å/분, 최대 약 1 Å/분, 또는 최대 약 0.5 Å/분) 내지 0 Å/분의 SiGe:B 에칭 속도를 가질 수 있다.

[0038] 일부 구현예에서, 본 개시내용의 에칭 조성물은 첨가제 성분이 하나를 초과하는 경우 첨가제 성분 중 하나 이상을 임의의 조합으로 구체적으로 제외할 수 있다. 이러한 성분은 유기 용매, pH 조정제, 중합체, 산소 제거제(oxygen scavenger), 사차 암모늄 화합물(사차 암모늄 수산화물(TMAH와 같은) 및 염 포함), 아민, 알칼리성 염기(NaOH, KOH, 및 LiOH와 같은), 소포제 이외의 계면활성제, 소포제, 플루오린 함유 화합물(예를 들어, 플루오린화물 화합물 또는 플루오린화 화합물(예를 들어, 중합체/계면활성제)), 연마제(예를 들어, 실리카/세리아 연마제, 비이온 연마제, 표면 개질 연마제 또는 음전하/양전하 연마제), 실리콘 함유 화합물(예를 들어, 실리케이트 또는 실란(예를 들어, 알콕시실란)), 계면활성제(예를 들어, 양이온성 계면활성제, 음이온성 계면활성제, 또는 비이온성 계면활성제), 가소제, 히드록시카르복시산(예를 들어, 2개를 초과하는 히드록실기를 함유하는 것), 아미노기가 결여된 카르복시산 및 폴리카르복시산, 고리형 화합물(예를 들어, 아졸(디아졸, 트리아졸 또는 테트라졸과 같은), 트리아진, 및 치환되거나 비치환된 나프탈렌, 또는 치환되거나 비치환된 비페닐에테르와 같이 적어도 2개의 고리를 함유하는 고리형 화합물), 완충제, 비아졸 부식 억제제, 및 금속염(예를 들어, 금속 할로겐화물)으로 이루어지는 군으로부터 선택된다.

[0039] 본 개시내용의 에칭 조성물은 단순히 성분을 함께 혼합함으로써 제조될 수 있거나, 키트(kit) 내의 두 조성물을 배합(blending)함으로써 제조될 수 있다. 키트 내의 제1 조성물은 산화제(예를 들어, H_2O_2)의 수용액일 수 있다.

키트 내의 제2 조성물은 두 조성물의 배합이 본 개시내용의 원하는 에칭 조성물을 생성하도록 본 개시내용의 에칭 조성물의 나머지 성분을 농축된 형태로 미리 결정된 비율로 함유할 수 있다.

[0040] 일부 구현예에서, 본 개시내용은 적어도 하나의 SiGe 막을 함유하는 반도체 기판을 에칭하는 방법을 특징으로 한다. 이 방법은 적어도 하나의 SiGe 막을 함유하는 반도체 기판을 본 개시내용의 에칭 조성물과 접촉시켜 SiGe 막을 제거하는 단계를 포함할 수 있다. 이 방법은 접촉 단계 후에 반도체 기판을 헹굼 용매(rinse solvent)로 헹구는 단계 및/또는 헹굼 단계 후에 반도체 기판을 건조시키는 단계를 추가로 포함할 수 있다. 일부 구현예에서, 이 방법은 반도체 기판에서 금속 전도체(예를 들어, Cu) 또는 유전체 재료(예를 들어, SiN, 폴리실리콘, SiCO)를 실질적으로 제거하지 않는다. 예를 들어, 이 방법은 반도체 기판에서 약 5 중량%를 초과하는(예를 들어, 약 3 중량% 초과 또는 약 1 중량% 초과) 금속 전도체 또는 유전체 재료를 제거하지 않는다.

[0041] 일부 구현예에서, 반도체 기판 내의 SiGe 막은 SiGe 막에 적어도 약 10 중량%(예를 들어, 적어도 약 12 중량%, 적어도 약 14 중량%, 적어도 약 15 중량%, 적어도 약 16 중량%, 적어도 약 18 중량%, 또는 적어도 약 20 중량%) 및/또는 최대 약 35 중량%(예를 들어, 최대 약 34 중량%, 최대 약 32 중량%, 최대 약 30 중량%, 최대 약 28 중량%, 최대 약 26 중량%, 최대 약 25 중량%, 최대 약 24 중량%, 최대 약 22 중량%, 최대 약 20 중량%, 최대 약 18 중량%, 최대 약 16 중량%, 또는 최대 약 15 중량%)의 Ge를 포함할 수 있다. 이론에 얽매이기를 원하는 것은 아니지만, 약 10 중량% 내지 약 35 중량%의 Ge를 함유하는 SiGe 막은 35 중량% 초과 또는 10 중량% 미만의 Ge를

함유하는 막과 비교하여 에칭 조성물에 의해 반도체 기판으로부터 더 쉽게 제거될 수 있는 것으로 여겨진다.

[0042] 일부 구현예에서, 에칭 방법은 다음의 단계를 포함한다:

[0043] (A) SiGe 막을 함유하는 반도체 기판을 제공하는 단계;

[0044] (B) 반도체 기판을 본원에 기술된 에칭 조성물과 접촉시키는 단계;

[0045] (C) 반도체 기판을 하나 이상의 적합한 헹굼 용매로 헹구는 단계; 및

[0046] (D) 선택적으로, 반도체 기판을 (예를 들어, 헹굼 용매를 제거하고 반도체 기판의 무결성(integrity)을 손상시키지 않는 임의의 적합한 수단에 의해) 건조시키는 단계.

[0047] 일부 구현예에서, 본 개시내용은 또한 SiGe 막 및 붕소로 도핑된 SiGe를 함유하는 막을 포함하는 반도체 기판을 에칭하는 방법을 특징으로 한다. 이 방법은 반도체 기판을 본 개시내용의 에칭 조성물과 접촉시켜 SiGe 막을 제거하는 단계를 포함할 수 있다. 일부 구현예에서, 이 방법은 붕소로 도핑된 SiGe를 함유하는 막을 실질적으로 제거하지 않는다.

[0048] 이 방법에서 에칭될 SiGe를 함유하는 반도체 기판은 유기 및 유기금속 잔류물과 다양한 금속 산화물을 함유할 수 있고, 이들 중 일부 또는 전부는 에칭 공정 중에 제거될 수도 있다.

[0049] 본원에 기술된 반도체 기판(예를 들어, 웨이퍼)은 일반적으로 실리콘, 실리콘 게르마늄, GaAs와 같은 III-V족 화합물, 또는 이들의 임의의 조합으로 구성된다. 반도체 기판은 인터커넥트 피처(interconnect feature)(예를 들어, 금속 배선(metal line) 및 유전체 재료)와 같은 노출된 집적 회로 구조를 부가적으로 함유할 수 있다. 인터커넥트 피처에 사용되는 금속 및 금속 합금은 알루미늄, 구리와 합금된 알루미늄, 구리, 티타늄, 탄탈럼, 코발트, 실리콘, 티타늄 질화물, 탄탈럼 질화물, 및 텅스텐을 포함하지만 이에 제한되지는 않는다. 반도체 기판은 또한 층간 유전체, 폴리실리콘, 실리콘 산화물, 실리콘 질화물, 실리콘 카바이드, 티타늄 산화물, 및 탄소 도핑된 실리콘 산화물의 층을 함유할 수 있다.

[0050] 반도체 기판은, 에칭 조성물을 탱크 안에 넣고 반도체 기판을 에칭 조성물 안에 침지(immersing) 및/또는 액침(submerging)시키는 것, 에칭 조성물을 반도체 기판 위에 분무하는 것, 에칭 조성물을 반도체 기판 위에 흐르게 하는 것, 또는 이들의 임의의 조합과 같은 임의의 적합한 방법에 의해 에칭 조성물과 접촉될 수 있다.

[0051] 본 개시내용의 에칭 조성물은 약 85℃의 온도까지(예를 들어, 약 20℃ 내지 약 80℃, 약 55℃ 내지 약 65℃, 또는 약 60℃ 내지 약 65℃) 효과적으로 사용될 수 있다. SiGe의 에칭 속도는 이 범위에서 온도에 따라 증가하므로, 더 높은 온도에서 공정은 더 짧은 시간 동안 진행될 수 있다. 역으로, 더 낮은 에칭 온도는 일반적으로 더 긴 에칭 시간을 필요로 한다.

[0052] 에칭 시간은 사용되는 특정 에칭 방법, 두께, 및 온도에 따라 광범위하게 달라질 수 있다. 침지 배치(immersion batch) 유형의 공정에서 에칭할 때, 적합한 시간 범위는, 예를 들어, 최대 약 10분(예를 들어, 약 1분 내지 약 7분, 약 1분 내지 약 5분, 또는 약 2분 내지 약 4분)이다. 단일 웨이퍼 공정에 대한 에칭 시간은 약 30초 내지 약 5분(예를 들어, 약 30초 내지 약 4분, 약 1분 내지 약 3분, 또는 약 1분 내지 약 2분) 범위일 수 있다.

[0053] 본 개시내용의 에칭 조성물의 에칭 능력을 추가로 증진시키기 위해 기계적 교반 수단이 사용될 수 있다. 적합한 교반 수단의 예는, 에칭 공정 중에 기판 위에 에칭 조성물을 순환시키는 것, 기판 위에 에칭 조성물을 흐르게 하거나 분무하는 것, 및 초음파 또는 메가소닉 교반을 포함한다. 지면에 대한 반도체 기판의 배향은 임의의 각도일 수 있다. 수평 또는 수직 배향이 바람직하다.

[0054] 에칭 뒤에, 반도체 기판은 교반 수단을 사용하거나 사용하지 않고 약 5초 내지 약 5분 동안 적합한 헹굼 용매로 헹굴 수 있다. 다양한 헹굼 용매를 사용하여 다수의 헹굼 단계가 사용될 수 있다. 적합한 헹굼 용매의 예는 탈이온(DI)수, 메탄올, 에탄올, 이소프로필 알코올, N-메틸피롤리디논, 감마-부티로락톤, 디메틸 설폭시드, 에틸 락테이트 및 프로필렌 글리콜 모노메틸 에테르 아세테이트를 포함하지만 이에 제한되지는 않는다. 대안적으로 또는 부가적으로, pH>8인 수성 헹굼액(aqueous rinse)(묽은 수성 수산화암모늄과 같은)을 사용할 수 있다. 헹굼 용매의 예는 묽은 수성 수산화암모늄, 탈이온수, 메탄올, 에탄올 및 이소프로필 알코올을 포함하지만 이에 제한되지는 않는다. 헹굼 용매는 본원에 기술된 에칭 조성물을 적용하는 데 사용되는 것과 유사한 수단을 사용하여 적용될 수 있다. 에칭 조성물은 헹굼 단계의 시작 전에 반도체 기판으로부터 제거되었을 수 있거나, 헹굼 단계의 시작 시에 반도체 기판과 여전히 접촉하고 있을 수 있다. 일부 구현예에서, 헹굼 단계에서 사용되는 온도는 16℃ 내지 27℃이다.

[0055] 선택적으로, 반도체 기판은 헹굼 단계 후에 건조된다. 당업계에 공지된 임의의 적합한 건조 수단이 사용될 수 있다. 적합한 건조 수단의 예는 스핀 건조(spin drying), 반도체 기판 전체에 건조 가스를 유동시키는 것, 핫플레이트 또는 적외선 램프와 같은 가열 수단으로 반도체 기판을 가열하는 것, 마랑고니 건조(Marangoni drying), 로타고니 건조(rotagoni drying), IPA 건조, 또는 이들의 임의의 조합을 포함한다. 건조 시간은 사용되는 구체적인 방법에 따라 다를 것이지만, 일반적으로는 약 30초 내지 몇 분이다.

[0056] 일부 구현예에서, 본원에 기술된 에칭 방법은 위에 기술된 방법으로 수득된 반도체 기판으로부터 반도체 디바이스(예를 들어, 반도체 칩과 같은 집적 회로 디바이스)를 형성하는 단계를 추가로 포함한다.

[0057] 본 개시내용은, 예시적인 목적을 위한 것이고 본 개시내용의 범위를 제한하는 것으로 해석되어서는 안 되는 다음 실시예를 참조하여 더 상세히 예시된다.

[0058] **실시예**

[0059] 달리 명시되지 않는 한, 나열된 모든 백분율은 중량을 기준으로 한다(중량%). 달리 명시되지 않는 한, 시험 중의 교반 제어는 250 rpm에서 1 인치 교반 막대로 수행되었다.

[0060] **일반 절차 1**

[0061] **제제 배합(formulation blending)**

[0062] 에칭 조성물의 샘플은 교반하면서 계산된 양의 용매에 제제의 나머지 성분을 첨가함으로써 제조하였다. 균일한 용액이 이루어진 후, 사용된 경우, 선택적 첨가제를 첨가하였다.

[0063] **일반 절차 2**

[0064] **재료 및 방법**

[0065] 평가를 위해 0.5"×1.0" 시험 쿠폰(test coupon)으로 절단된 상업적으로 입수 가능한 패턴화되지 않은 300 mm 직경 웨이퍼를 사용하여 막 위의 블랭킷 막(blanket film) 에칭 속도 측정을 실행하였다. 시험에 사용된 주요 블랭킷 막 재료는 1) 실리콘 기판 위에 증착된 약 500 Å 두께를 갖는 SiGe 막, 2) 실리콘 기판 위에 증착된 약 600 Å 두께를 갖는 SiN 막, 3) 실리콘 기판 위에 증착된 약 1000 Å 두께를 갖는 폴리실리콘 막, 4) 실리콘 기판 위에 증착된 약 200 Å 두께를 갖는 SiCO 막, 5) 실리콘 기판 위에 증착된 약 1200 Å 두께를 갖는 SiOx 막, 및 6) 실리콘 기판 위에 증착된 약 250 Å 두께를 갖는 붕소로 도핑된 SiGe 막을 포함한다.

[0066] 블랭킷 막 에칭 속도를 결정하기 위해 처리 전(pre-treatment) 및 처리 후(post-treatment) 블랭킷 막 시험 쿠폰의 두께를 측정하였다. SiGe, SiOx 및 폴리실리콘 블랭킷 막에 대해서는, Woollam VASE를 사용하여 타원 편광법(Ellipsometry)으로 처리 전 및 처리 후의 막 두께를 측정하였다.

[0067] **일반 절차 3**

[0068] **비커 시험(beaker test)을 이용한 에칭 평가**

[0069] 증발 손실을 최소화하기 위해 PFA 스크류(screw)를 항상 제자리에 사용하고, 250 rpm에서 계속 교반하면서 100 g의 샘플 용액을 함유하는 125 mL PFA 병에서 온도 제어 물 배치(water batch)(25℃) 하에 모든 블랭킷 막 에칭 시험을 실행하였다. 샘플 용액에 한쪽 면이 노출된 블랭킷 유전체 막을 갖는 모든 블랭킷 시험 쿠폰을 비커 스케일 시험(beaker scale testing)을 위해 다이아몬드 스크라이브(diamond scribe)로 0.5"×1.0" 정사각형 시험 쿠폰 크기로 절단하였다. 각각의 개별 시험 쿠폰을 단일 4" 길이의 플라스틱 잠금 핀셋 클립(locking plastic tweezers clip)을 사용하여 제자리에 고정시켰다. 잠금 핀셋 클립으로 한쪽 가장자리가 고정된 시험 쿠폰을 125 mL PFA 병 안에 매달고 100 g의 시험 용액 안에 침지시키면서 용액을 25℃에서 250 rpm으로 계속 교반하였다. 처리 시간(일반 절차 3A에 기술된 바와 같은)이 경과할 때까지 시험 쿠폰을 교반된 용액에 그대로 두었다. 시험 용액에서 처리 시간이 경과한 후, 샘플 쿠폰을 125 mL PFA 병에서 즉시 꺼내고 일반 절차 3A에 따라 헹구었다. 최종 IPA 헹굼 단계 후, 휴대용 질소 기체 송풍기를 사용하여 모든 시험 쿠폰을 여과 질소 기체 블로우 오프(blow off) 단계를 거치게 하였고, 이는 IPA의 모든 흔적을 강제로 제거하여 시험 측정을 위한 최종 건조 샘플을 생성하였다.

[0070] **일반 절차 3A(블랭킷 시험 쿠폰)**

[0071] 일반 절차 3에 따른 2분 내지 10분의 처리 시간 후 즉시, 쿠폰을 300 mL 부피의 초고순도 탈이온(DI)수에 15초 동안 부드럽게 교반하면서 침지시킨 다음, 300 mL의 이소프로필 알코올(IPA)에 15초 동안 부드럽게 교반하면서

침지시키고, 마지막으로 300 mL의 IPA에 15초 동안 부드럽게 교반하면서 헹구어 내었다. 일반 절차 3에 따라 공정 처리를 완료하였다.

[0072] **실시예 1**

[0073] 일반 절차 1에 따라 제제 실시예 1 내지 8(FE-1 내지 FE-8)을 제조하고, 일반 절차 2, 3, 및 3A에 따라 평가하였다. 구체적으로, 시험된 각 기판에 대해, 에칭 조성물을 250 rpm으로 교반하면서 25℃에서 2분 동안 에칭 시험을 수행하였다. 제제 및 시험 결과는 아래 표 1에 요약되어 있다.

[0074] **표 1**

[0075]

조성물 [중량%]	FE-1	FE-2	FE-3
플루오린화수소산	0.2%	0.065%	0.105%
과산화수소	8.5%	7.05%	7.05%
아세트산	69.24%	47.4%	47.005%
Takesurf A-47Q	0.01%	0.01%	0.01%
APDA	0.01%	0.01%	0.01%
황산	0.9%	0.65%	0.65%
아세트산 무수물	없음	27.50%	27.5%
페닐보론산	없음	없음	0.05%
물	21.14%	17.315%	17.62%
총계	100%	100%	100%
시험 결과			
SiGe25 ER (Å/분)	182.6	54.1	73.7
SiGe:B ER (Å/분)	45.7	1.8	0
폴리-Si ER (Å/분)	5.3	0	1
SiCO ER (Å/분)	2.4	0	0
SiOx ER (Å/분)	19.7	1.3	2.9
SiN ER (Å/분)	0.6	0	0

[0076] APDA = N-(3-아미노프로필)-디에탄올아민
SiGe:B = 붕소로 도핑된 SiGe 막
N/A = 해당 없음
SiGe25 = 25 중량% Ge를 함유하는 SiGe 막
ER = 에칭 속도(etch rate)

[0077] 표 1에 나타난 바와 같이, FE-1 내지 FE-3은 모두 비교적 높은 SiGe25/SiGe:B, SiGe25/폴리-Si, SiGe25/SiCO, SiGe25/SiOx, 및 SiGe25/SiN 에칭 선택비를 나타내었다. 특히, FE-2(아세트산 무수물 포함)는 놀랍게도 FE-1(아세트산 무수물을 포함하지 않음)과 비교하여 현저히 감소한 SiGe:B 에칭 속도를 나타내었다. 또한, FE-3(페닐보론산 포함)은 놀랍게도 FE-2(페닐보론산을 포함하지 않음)와 비교하여 SiGe:B 에칭 속도를 더욱 감소시켰다.

[0078] **실시예 2**

[0079] 일반 절차 1에 따라 제제 실시예 4 내지 6(FE-4 내지 FE-6)을 제조하고, 일반 절차 2, 3, 및 3A에 따라 평가하였다. 시험된 각 기판에 대해, 에칭 조성물을 250 rpm으로 교반하면서 24℃에서 에칭 시험을 수행하였다. 에칭 시간은 SiGe 21의 경우 60초, SiOx의 경우 10분, 실리콘의 경우 90초였다. 제제 및 시험 결과는 아래 표 2에 요약되어 있다.

[0080] **표 2**

조성물 [중량%]	FE-4	FE-5	FE-6
플루오린화수소산	0.2%	0.2%	0.2%
과산화수소	8.5%	8.5%	8.5%
아세트산	69.17%	69.17%	69.17%
Takesurf A-47Q	0.01%	0.01%	0.01%
APDA	0.01%	0.01%	0.01%
황산	0.9%	0.9%	0.9%
암모늄 헥사플루오로실리케이트	없음	0.073%	0.146%
물	21.21%	21.137%	21.064%
총계	100%	100%	100%
시험 결과			
SiGe 21 결정 ER (Å/분)	92.88	100.43	102.89
SiOx ER (Å/분)	17.61	19.17	18.1
Si 손실 (Å)	1.65	0.62	0.58

[0081]

[0082] 표 2에 나타난 바와 같이, FE-4 내지 FE-6은 모두 비교적 높은 SiGe21/SiOx 에칭 선택비를 나타내었다. 반면, FE-5 및 FE-6(암모늄 헥사플루오로실리케이트 포함)은 놀랍게도 FE-4(암모늄 헥사플루오로실리케이트를 포함하지 않음)와 비교하여 현저히 감소한 Si 손실을 나타내었다.

[0083] 본 발명은 이의 특정 구현예를 참조하여 상세하게 기술되었지만, 수정 및 변형은 기술되고 청구되는 것의 사상과 범위 내에 있는 것으로 이해될 것이다.