

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7204698号
(P7204698)

(45)発行日 令和5年1月16日(2023.1.16)

(24)登録日 令和5年1月5日(2023.1.5)

(51)国際特許分類 F I
G 0 1 R 31/28 (2006.01) G 0 1 R 31/28 V
G 0 1 R 31/3187(2006.01) G 0 1 R 31/3187

請求項の数 9 (全28頁)

(21)出願番号	特願2020-41695(P2020-41695)	(73)特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	令和2年3月11日(2020.3.11)	(73)特許権者	317011920 東芝デバイス&ストレージ株式会社 東京都港区芝浦一丁目1番1号
(65)公開番号	特開2021-143890(P2021-143890 A)	(74)代理人	100108855 弁理士 蔵田 昌俊
(43)公開日	令和3年9月24日(2021.9.24)	(74)代理人	100103034 弁理士 野河 信久
審査請求日	令和3年12月8日(2021.12.8)	(74)代理人	100075672 弁理士 峰 隆司
		(74)代理人	100153051 弁理士 河野 直樹
		(74)代理人	100162570

最終頁に続く

(54)【発明の名称】 故障検出回路及び半導体装置

(57)【特許請求の範囲】

【請求項1】

第1レベルと第2レベルとで周期的に切り替わるレベルを有する第1信号を出力する第1信号発生回路と、

前記第1レベル又は前記第2レベルを有する第2信号が前記第1信号と同じレベルを有する間は前記第1レベルを有するとともに、前記第2信号が前記第1信号と相違するレベルを有する間は前記第2レベルを有する第3信号を出力する第1回路と、

前記第3信号が有するレベルと同じレベルを有する第4信号が前記第1信号と同じレベルを有する間は前記第1レベルを有するとともに、前記第4信号が前記第1信号と相違するレベルを有する間は前記第2レベルを有する第5信号を出力する第2回路と、

前記第2信号及び前記第5信号が同じレベルを有する間は第3レベルを有するとともに、前記第2信号及び前記第5信号が相違するレベルを有するときに第4レベルを有する第6信号を出力する第3回路と、

を備える故障検出回路。

【請求項2】

前記第1回路の前記第3信号を出力するノードは、前記第2回路の前記第4信号を受け取るノードと接続されている、

請求項1に記載の故障検出回路。

【請求項3】

前記第1回路及び前記第2回路は、排他的論理和ゲートである、

請求項 1 に記載の故障検出回路。

【請求項 4】

第 1 レベルと第 2 レベルとで周期的に切り替わるレベルを有する第 1 信号を出力する第 1 信号発生回路と、

前記第 1 レベル又は前記第 2 レベルを有する第 2 信号が前記第 1 信号と同じレベルを有する間は前記第 1 レベルを有するとともに、前記第 2 信号が前記第 1 信号と相違するレベルを有する間は前記第 2 レベルを有する第 3 信号を出力する第 1 回路と、

前記第 1 レベルと前記第 2 レベルとで周期的に切り替わるレベルを有し、前記第 1 信号と同じレベルである第 4 信号を出力する第 2 信号発生回路と、

前記第 4 信号、及び前記第 1 レベル及び前記第 2 レベルのうちの前記第 3 信号が有するレベルと同じレベルを有する第 5 信号が同じレベルを有する間は前記第 1 レベルを有するとともに、前記第 4 信号及び前記第 5 信号が相違するレベルを有する間は前記第 2 レベルを有する第 6 信号を出力する第 2 回路と、

前記第 2 信号及び前記第 6 信号が同じレベルを有する間は第 3 レベルを有するとともに、前記第 2 信号及び前記第 6 信号が相違するレベルを有するときに第 4 レベルを有する第 7 信号を出力する第 3 回路と、

を備える故障検出回路。

【請求項 5】

前記第 1 回路の前記第 3 信号を出力するノードは、前記第 2 回路の前記第 5 信号を受け取るノードと接続されている、

請求項 4 に記載の故障検出回路。

【請求項 6】

前記第 1 回路及び前記第 2 回路は、排他的論理和ゲートである、

請求項 4 に記載の故障検出回路。

【請求項 7】

請求項 1 に記載の故障検出回路と、

前記第 3 信号を受け取り、前記第 4 信号を出力する第 1 モジュールと、

を備える、半導体装置。

【請求項 8】

請求項 4 に記載の故障検出回路と、

前記第 3 信号を受け取り、前記第 5 信号を出力する第 1 モジュールと、

を備える、半導体装置。

【請求項 9】

前記第 1 回路は、第 1 入力端において前記第 2 信号を受け取り、第 2 入力端において前記第 1 信号を受け取り、第 1 出力端において前記第 3 信号を出力し、

前記第 1 モジュールは、第 3 入力端において前記第 3 信号を受け取り、第 2 出力端において前記第 4 信号を出力し、

前記第 2 回路は、第 4 入力端において前記第 4 信号を受け取り、第 5 入力端において前記第 1 信号を受け取り、第 3 出力端において前記第 5 信号を出力し、

前記第 3 回路は、第 6 入力端において前記第 5 信号を受け取り、第 7 入力端において前記第 2 信号を受け取り、第 4 出力端において前記第 6 信号を出力する、

請求項 7 に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

実施形態は、概して故障検出回路に関する。

【背景技術】

【0002】

自動車や工場の産業機械などでの用途で、半導体装置の論理回路に対する故障診断回路が知られている。そのような故障診断回路は、回路規模の増大を低減できることが求めら

10

20

30

40

50

れる。

【先行技術文献】

【特許文献】

【0003】

【文献】米国特許出願公開第2018/198416号明細書

【発明の概要】

【発明が解決しようとする課題】

【0004】

故障診断回路による回路規模の増大を低減させる。また、診断を行うためのソフトウェア負荷の増加によるパフォーマンス低下を回避する。

10

【課題を解決するための手段】

【0005】

実施形態の故障検出回路は、第1信号発生回路と、第1回路と、第2回路と、第3回路とを備える。第1信号発生回路は、第1レベルと第2レベルとで周期的に切り替わるレベルを有する第1信号を出力する。第1回路は第1レベル又は第2レベルを有する第2信号が、第1信号と同じレベルを有する間は第1レベルを有するとともに、第2信号が第1信号と相違するレベルを有する間は第2レベルを有する第3信号を出力する。第2回路は、第3信号が有するレベルと同じレベルを有する第4信号が第1信号と同じレベルを有する間は第1レベルを有するとともに、第4信号が第1信号と相違するレベルを有する間は第2レベルを有する第5信号を出力する。第3回路は、第2信号及び第5信号が同じレベルを有する間は第3レベルを有するとともに、第2信号及び第5信号が相違するレベルを有するときに第4レベルを有する第6信号を出力する。

20

【図面の簡単な説明】

【0006】

【図1】図1は、第1実施形態に係るシステム100における機能ブロックを示す。

【図2】図2は、第1実施形態に係る半導体装置1における機能ブロックを示す。

【図3】図3は、第1実施形態に係る半導体装置1が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【図4】図4は、第1実施形態に係る半導体装置1が正常状態にあり、且つ通信開始をしたときの各信号のタイミングチャートの一例を示す。

30

【図5】図5は、第1実施形態に係る半導体装置1が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【図6】図6は、第1実施形態の比較例に係る半導体装置1における機能ブロックを示す。

【図7】図7は、第1実施形態の比較例に係る半導体装置1が正常状態にあり、且つ通信開始をした時の各信号のタイミングチャートの一例を示す。

【図8】図8は、第1実施形態の比較例に係る半導体装置1が異常状態にあり、且つ通信開始をした時の各信号のタイミングチャートの一例を示す。

【図9】図9は、第2実施形態に係る半導体装置1における機能ブロックを示す。

【図10】図10は、第2実施形態に係る半導体装置1のクロック信号の伝送の例を示す。

【図11】図11は、第2実施形態に係る半導体装置1が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

40

【図12】図12は、第2実施形態に係る半導体装置1が正常状態にあり、且つ通信開始をしたときの各信号のタイミングチャートの一例を示す。

【図13】図13は、第2実施形態に係る半導体装置1が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【図14】図14は、第3実施形態に係る半導体装置1における機能ブロックを示す。

【図15】図15は、第3実施形態に係る半導体装置1が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【図16】図16は、第3実施形態に係る半導体装置1が正常状態にあり、且つ通信開始をしたときの各信号のタイミングチャートの一例を示す。

50

【図 17】図 17 は、第 3 実施形態に係る半導体装置 1 が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【図 18】図 18 は、第 4 実施形態に係る半導体装置 1 における機能ブロックを示す。

【図 19】図 19 は、第 4 実施形態に係る半導体装置 1 が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【図 20】図 20 は、第 4 実施形態に係る半導体装置 1 が正常状態にあり、且つ通信開始をしたときの各信号のタイミングチャートの一例を示す。

【図 21】図 21 は、第 4 実施形態に係る半導体装置 1 が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【発明を実施するための形態】

【0007】

以下に実施形態が図面を参照して記述される。以下の記述において、略同一の機能および構成を有する構成要素は同一符号を付され、繰り返しの説明は省略される場合がある。各機能ブロックは、ハードウェア、コンピュータソフトウェアのいずれかまたは両者を組み合わせたものとして実現することができる。このため、各機能ブロックがこれらのいずれでもあることが明確となるように、概してそれらの機能の観点から記述される。また、各機能ブロックが、以下の例のように区別されていることは必須ではない。例えば、一部の機能が例示の機能ブロックとは別の機能ブロックによって実行されてもよい。さらに、例示の機能ブロックがさらに細かい機能サブブロックに分割されていてもよい。

【0008】

また、実施形態の方法のフローにおけるいずれのステップも、例示の順序に限定されず、そうでないと示されない限り、例示の順序とは異なる順序でおよび（または）別のステップと並行して起こることが可能である。

【0009】

本明細書および特許請求の範囲において、ある第 1 要素が別の第 2 要素に「接続されている」とは、第 1 要素が直接的または常時あるいは選択的に導電性となる要素を介して第 2 要素に接続されていることを含む。

【0010】

また、本明細書において、或る信号についての“H”レベル及び“L”レベルは、当該信号が取り得る 2 つのレベルのうちの高い方と低い方を、それぞれ指すに過ぎない。したがって、或る信号の“H”レベルと別の信号の“H”レベルが同じ電位を有するとは限らず、或る信号の“L”レベルと別の信号の“L”レベルが同じ電位を有するとは限らない。

【0011】

同様に、特許請求の範囲において、或る信号の第 1 レベルと別の信号の第 1 レベルが同じ電位を有するとは限らず、或る信号の第 2 レベルと別の信号の第 2 レベルが同じ電位を有するとは限らない。各信号についての第 1 レベルは、当該信号が取り得る 2 つのレベルのうちの一方を指し、各信号についての第 2 レベルは、当該信号が取り得る 2 つのレベルのうちの他方を指すに過ぎない。よって、或る信号が第 1 レベルを有するとともに別の信号が第 1 レベルを有することは、当該 2 つの信号がともに 2 つのレベルのうちの高い方を有すること、又は、当該 2 つの信号がともに 2 つのレベルのうちの低い方を有することを指す。

【0012】

本明細書において、「半導体装置 1 が正常状態にある」とは、半導体装置 1 に含まれる全ての装置や導線がプログラム通りに機能している状態を指す。例えば、正常状態とは、ある装置において、受信信号のレベルを正確に受信し、受信した信号のレベルに基づいた正確な処理し、次の送信先に情報の誤りや抜けが無い状態の信号を伝送出来る等の状態である。「半導体装置 1 が異常状態にある」とは、半導体装置 1 に含まれる装置の中の少なくとも 1 つが、信号を正確に受信できない、処理できない、及び（又は）送信出来ない等の不具合を抱えている状態である。例えば、異常状態にある装置は、どのような受信信号を受信した場合においても、“L”レベルの信号を送信してしまう等、次の送信先に対して

10

20

30

40

50

誤った情報の信号を送信してしまう。

【 0 0 1 3 】

[1] 第 1 実施形態

[1 - 1] 構成

図 1 は、第 1 実施形態に係るシステム 1 0 0 における機能ブロックを示す。システム 1 0 0 は、例えば車として実現されることができる。図 1 に示されるように、システム 1 0 0 は、通信モジュール 2 0 0 及びコントローラ 3 0 0 を含む。コントローラ 3 0 0 は、例えばシステム 1 0 0 中の他の機能ブロックを制御する。そのような他の機能ブロックの例は、システム 1 0 0 が車である場合、ブレーキを含む。

【 0 0 1 4 】

通信モジュール 2 0 0 は、半導体装置 1 及び半導体装置 2 を含む。半導体装置 2 は、例えば、マイクロコンピュータであり、記憶媒体に保持されたコード（プログラム）に基づいて動作する。半導体装置 2 は、コードに基づいて、種々の制御信号を生成し、生成された制御信号を出力する。制御信号は、種々の情報の通知のための信号や、データを含む。

【 0 0 1 5 】

半導体装置 1 は、半導体装置 2 から制御信号を受信する。半導体装置 1 は、制御信号に基づいて動作する。半導体装置 1 は、必要に応じて制御信号に対して処理を行う。半導体装置 1 は、制御信号及び（又は）半導体装置 1 の状態に基づいて、異常検出信号を生成する。半導体装置 1 は、異常検出信号を出力する。

【 0 0 1 6 】

コントローラ 3 0 0 は、半導体装置 1 から異常検出信号を受信する。コントローラ 3 0 0 は、異常検出信号を受信すると、異常検出信号に基づいて、他の機能ブロックを制御する。

【 0 0 1 7 】

図 2 は、第 1 実施形態に係る半導体装置 1 における機能ブロックを示す。図 2 に示されるように、半導体装置 1 は、端子制御モジュール 3、通信制御モジュール 4、メモリ 5、割り込みコントローラ 6、排他的論理和（E X O R）ゲート 7 及び 8、低周波信号発生回路 9、並びに比較回路 1 0 を含む。また、半導体装置 1 は、ノード A、B、C、及び D を含む。E X O R ゲート 7 及び 8、低周波信号発生回路 9、並びに比較回路 1 0 は故障検出回路 4 0 0 として機能する。

【 0 0 1 8 】

半導体装置 1 における各要素の機能が以下に記述される。E X O R ゲートは、第 1 入力端、第 2 入力端、及び出力端を有する。E X O R ゲートは、第 1 入力端で受信される信号のレベルと、第 2 入力端で受信される信号のレベルの排他的論理和を出力する。E X O R ゲート 7 は、第 1 入力端において、ノード A に接続されている。ノード A は、半導体装置 2 と接続されており、半導体装置 2 からの制御信号を伝送する。E X O R ゲート 7 の出力端は、ノード B と接続されている。

【 0 0 1 9 】

端子制御モジュール 3 は、入力端において、ノード B と接続されている。端子制御モジュール 3 は、入力端で受け取られた信号に対して、必要に応じて、簡単な処理を行う。端子制御モジュール 3 により行われる処理は、例えば、信号のレベルを反転することを含む。端子制御モジュール 3 は、処理に基づいて生成される信号を出力する。第 1 実施形態及び後述の各実施形態に関する限りにおいては、端子制御モジュール 3 は、入力端において受け取られた信号をそのまま出力する。端子制御モジュール 3 の出力端は、ノード C と接続されている。

【 0 0 2 0 】

E X O R ゲート 8 は、第 1 入力端において、ノード C と接続されている。

【 0 0 2 1 】

低周波信号発生回路 9 は、図示せぬクロック信号を受け取り、クロック信号に基づいて、低周波信号を発生させる。低周波信号は周期的にレベルが変化する信号である。低周波

10

20

30

40

50

信号は、E X O Rゲート7の第2入力端、及びE X O Rゲート8の第2入力端に供給される。E X O Rゲート8の出力端は、ノードDと接続されている。

【0022】

通信制御モジュール4は、入力端において、ノードDと接続されている。通信制御モジュール4は、入力端で受け取られた信号に基づいて、種々の信号及びデータを生成する。通信制御モジュール4は、また、受け取られた信号から制御データを取り出す。通信制御モジュール4は、受け取られた信号に対して判定を行い、判定の結果に基づいて割り込み信号を生成する。割り込み信号は、例えば、入力端において受け取られた信号にエラーが含まれている場合に生成される。

【0023】

メモリ5は、通信制御モジュール4から制御データを受け取る。制御データは、例えば、システム100中の他の機能ブロックにより使用される。

【0024】

割り込みコントローラ6は、通信制御モジュール4から割り込み信号を受け取る。割り込みコントローラ6は、割り込み信号に基づいて、システム100中での割り込み処理を制御する。

【0025】

比較回路10は、第1入力端においてノードDと接続され、第2入力端においてノードAと接続されている。比較回路10は、第1入力端において信号(比較回路信号1)を受け取り、第2入力端において制御信号を受け取る。比較回路10は、比較回路信号1と制御信号を比較する。比較回路10は、比較の結果に基づいて、信号を出力する。出力される信号は、異常検出信号として機能する。比較回路10は、比較回路信号1及び制御信号の有するレベルが常に同じであるとき、“L”レベルの異常検出信号を出力する。一方、比較回路10は、比較回路信号1及び制御信号の有するレベルが異なることを検出すると、“H”レベルの異常検出信号を出力する。一度、比較回路信号1及び制御信号の有するレベルが異なることが検出されると、不一致が検出された旨を示す値(例えば“H”レベル)が内部のラッチ回路において保持される。そして、比較回路10は、内部ラッチ回路によって“H”レベルが保持されている間、“H”レベルの異常検出信号を出力し続ける。このため、異常検出信号が“H”レベルに立ち上がった後は、異常検出信号は常に“H”レベルである。例えば異常検出信号が解除されるまでは、異常検出信号は常に“H”レベルであり、比較回路信号1及び制御信号の有するレベルに依存しない。

【0026】

[1-2] 各信号のタイミングチャート

以下では、第1実施形態に係る半導体装置1における、各信号のタイミングチャートの一例について説明される。各動作時において、第1実施形態に係る半導体装置1は、以下のようなタイミングチャートを示す。

【0027】

[1-2-1] 正常状態且つ未動作時

図3は、第1実施形態に係る半導体装置1が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。図3中の制御信号(A)、制御信号(B)、制御信号(C)、及び制御信号(D)は、それぞれ、図2のノードA、ノードB、ノードC、及びノードDの信号を指す。

【0028】

制御信号(A)は、未動作時の信号であるため、常に“L”レベルである。

【0029】

低周波信号は、低周波信号は周期的に“L”レベルと“H”レベルとを繰り返す信号である。図3の例では、低周波信号の1周期は、時刻t1から時刻t3にわたり、低周波信号は、時刻t1から時刻t2まで“L”レベルを維持し、時刻t2から時刻t3まで“H”レベルを維持する。時刻t1から時刻t2までの期間、および時刻t2から時刻t3までの期間は、時刻t1からt3までの期間の半分である。

10

20

30

40

50

【 0 0 3 0 】

また、時刻 t_3 から時刻 t_5 までの期間及び時刻 t_5 から時刻 t_7 までの期間は、時刻 t_1 から時刻 t_3 までの期間と同じであり、1 周期分の期間である。時刻 t_3 から時刻 t_4 までの期間は、時刻 t_3 から時刻 t_5 までの期間の半分である。時刻 t_5 から時刻 t_6 までの期間は、時刻 t_5 から時刻 t_7 までの期間の半分である。

【 0 0 3 1 】

制御信号 (B) は、低周波信号のレベルと同じレベルを有する。これは EXOR ゲート 7 が、受信した制御信号 (A) と低周波信号とのレベルの排他的論理和を制御信号 (B) として送信するためである。時刻 t_1 から時刻 t_2 において、制御信号 (A) は “L” レベル、且つ低周波信号は “L” レベルであるため、EXOR ゲート 7 は “L” レベルの制御信号 (B) を送信する。時刻 t_2 から時刻 t_3 において、制御信号 (A) は “L” レベル、且つ低周波信号は “H” レベルであるため、EXOR ゲート 7 は “H” レベルの制御信号 (B) を送信する。これを周期的に繰り返すため、制御信号 (B) は、低周波信号のレベルと同じレベルを有する。

【 0 0 3 2 】

制御信号 (C) は、制御信号 (B) 及び低周波信号と同一の信号である。図 3 は、端子制御モジュール 3 が正常に動作している例であるため、制御信号 (C) は、受信した制御信号 (B) のレベルと同じレベルを有する。

【 0 0 3 3 】

制御信号 (D) は、常に “L” レベルである。これは EXOR ゲート 8 が、受信した制御信号 (C) と低周波信号とのレベルの排他的論理和を制御信号 (D) として送信するためである。前述の通り、制御信号 (C) と低周波信号とは同一の信号である。具体的には、時刻 t_1 から時刻 t_2 において、制御信号 (C) は “L” レベル、且つ低周波信号は “L” レベルであるため、EXOR ゲート 8 は “L” レベルの制御信号 (D) を送信する。時刻 t_2 から時刻 t_3 において、制御信号 (C) は “H” レベル、且つ低周波信号は “H” レベルであるため、EXOR ゲート 8 は “L” レベルの制御信号 (D) を送信する。これを周期的に繰り返すため、制御信号 (D) は、常に “L” レベルの信号となる。このように、未動作時且つ端子制御モジュール 3 が正常に動作している例において、制御信号 (D) は、制御信号 (A) のレベルと同じレベルを有する。

【 0 0 3 4 】

異常検出信号は、常に “L” レベルである。これは前述の通り、制御信号 (A) 及び制御信号 (D) が常に同じレベルの信号であるため、比較回路 10 が常に “L” レベルの異常制御信号を送信するからである。すなわち、第 1 実施形態に係る半導体装置 1 が正常状態にあり、且つ未動作であるとき、異常検出信号は、常に “L” レベルとなる。

【 0 0 3 5 】

[1 - 2 - 2] 正常状態且つ通信開始時

図 4 は、第 1 実施形態に係る半導体装置 1 が正常状態にあり、且つ通信開始をしたときの各信号のタイミングチャートの一例を示す。図 4 中の制御信号 (A)、制御信号 (B)、制御信号 (C)、及び制御信号 (D) は、それぞれ、図 3 と同様の信号を指す。また、図 4 中の時刻 $t_1 \sim t_7$ は、それぞれ、図 3 と同様の時刻を指す。

【 0 0 3 6 】

制御信号 (A) は、時刻 t_x から時刻 t_y まで “H” レベルを維持し、その他の期間は “L” レベルを維持する。時刻 t_x は、時刻 t_4 と時刻 t_5 との中間の時刻である。時刻 t_y は、時刻 t_x と時刻 t_5 との中間の時刻である。時刻 t_x から時刻 t_y までの期間は、時刻 t_4 から t_5 までの期間の 4 分の 1 である。時刻 t_x から時刻 t_y までの “H” レベルの信号は、起動信号と称される。起動信号は、データ送付の開始を通知するものである。

【 0 0 3 7 】

低周波信号は、図 3 と同様である。

【 0 0 3 8 】

制御信号 (B) は、時刻 t_x から時刻 t_y まで “L” レベルを維持し、その他の期間は低

周波信号と同一の信号である。これは図3と同様に、E X O Rゲート7が、受信した制御信号(A)と低周波信号とのレベルの排他的論理和を制御信号(B)として送信するためである。時刻 t_x から時刻 t_y において、制御信号(A)は“H”レベル、且つ低周波信号は“H”レベルであるため、E X O Rゲート7は“L”レベルの制御信号(B)を送信する。時刻 t_x から時刻 t_y までの期間以外の期間においては、E X O Rゲート7は図3と同様に制御信号(B)を送信し、制御信号(B)は、低周波信号のレベルと同じレベルを有する。

【0039】

制御信号(C)は、制御信号(B)及び低周波信号のレベルと同じレベルを有する。図4は、図3と同様に、端子制御モジュール3が正常に動作している例であるため、制御信号(C)は、受信した制御信号(B)のレベルと同じレベルを有する。

10

【0040】

制御信号(D)は、時刻 t_x から時刻 t_y まで“H”レベルを維持し、その他の期間は“L”レベルを維持する。これはE X O Rゲート8が、受信した制御信号(C)と低周波信号とのレベルの排他的論理和を制御信号(D)として送信するためである。前述の通り、制御信号(C)と低周波信号とは、時刻 t_x から時刻 t_y までの期間以外の期間において、同一の信号である。具体的には、時刻 t_x から時刻 t_y において、制御信号(C)は“H”レベル、且つ低周波信号は“H”レベルであるため、E X O Rゲート8は“L”レベルの制御信号(D)を送信する。時刻 t_x から時刻 t_y までの期間以外の期間においては、E X O Rゲート8は図3と同様に制御信号(D)を送信し、制御信号(D)は、“L”レベルを維持する。このように、通信開始時且つ端子制御モジュール3が正常に動作している例において、制御信号(D)は、制御信号(A)のレベルと同じレベルを有する。

20

【0041】

異常検出信号は、常に“L”レベルである。これは前述の通り、制御信号(A)及び制御信号(D)が常に同じレベルの信号であるため、比較回路10が常に“L”レベルの異常制御信号を送信するからである。すなわち、第1実施形態に係る半導体装置1が正常状態にあり、且つ通信開始をした時、異常検出信号は、常に“L”レベルとなる。ここまでの説明から明らかなように、通信開始時に限らず、半導体装置1が正常状態にある間、制御信号(D)は、制御信号(A)と同じレベルを有するとともに異常検出信号は、常に“L”レベルである。

30

【0042】

[1-2-3] 異常状態且つ未動作時

図5は、第1実施形態に係る半導体装置1が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。第1実施形態における異常状態とは、図2の端子制御モジュール3が時刻 t_4 (後述)において故障し、正常なレベルの信号を正確に送信できなくなった状態である。図5中の制御信号(A)、制御信号(B)、制御信号(C)、及び制御信号(D)は、それぞれ、図3と同様の信号を指す。また、図4中の時刻 $t_1 \sim t_7$ は、それぞれ、図3と同様の時刻を指す。

【0043】

各信号は、故障が生じた端子制御モジュール3に到達する以前までは、図3の正常状態の時と同等に伝達される。

40

【0044】

制御信号(A)、低周波信号、及び制御信号(B)は、端子制御モジュール3の故障による影響を受けない。このため、制御信号(A)、低周波信号、及び制御信号(B)は、図3と同様である。

【0045】

制御信号(C)は、故障が発生する時刻 t_4 までは、制御信号(B)のレベルと同じレベルを有する。制御信号(C)は、時刻 t_4 以降は、制御信号(B)のレベルを正確に送信できず、例えば常に“L”レベルの信号を送信する。

【0046】

50

制御信号(D)は、時刻t4までは、常に“L”レベルであり、図3と同様である。言い換えると、EXORゲート8が、正常な制御信号(C)を受け取っている期間において、制御信号(D)は常に“L”レベルである。時刻t4以降は、EXORゲート8が、受信した異常な制御信号(C)と、低周波信号とのレベルの排他的論理和を制御信号(D)として送信する。このため、制御信号(D)は、制御信号(C)と低周波信号とが同一のレベルでなくなった期間において“H”レベルとなる。このように、未動作時且つ端子制御モジュール3に異常が生じている例において、制御信号(D)は、異常が生じた時刻以降に、制御信号(A)と異なるレベルとなる期間を有する。

【0047】

異常検出信号は、時刻t4までは、常に“L”レベルであり、図3と同様である。時刻t4以降は、常に“H”レベルである。より正確には、故障が生じた後、制御信号(D)が最初に“H”レベルとなった時刻(本例においては時刻t4)以降は、常に“H”レベルである。これは前述の通り、比較回路10は、レベルの異なる制御信号(A)と制御信号(D)とを受信すると、これ以降は常に“H”レベルの異常制御信号を送信するからである。すなわち、第1実施形態に係る半導体装置1が異常状態であり、且つ未動作であるとき、異常検出信号は、“H”レベルを有する期間がある。

【0048】

[1-3] 利点(効果)

以上で説明した第1実施形態に係る半導体装置1によれば、半導体装置1が未動作のときであっても、端子制御モジュール3の故障を検出することが可能である。また、故障検出回路による回路規模の増大を低減することが可能である。以下に、第1実施形態に係る半導体装置1の詳細な効果について説明する。

【0049】

例えば車などに搭載された半導体装置は、制御信号に基づいて動作し、必要に応じて制御信号に対して処理を行う等、重要な役割を担っている。このため、半導体装置を構成する装置が故障した場合、迅速に異常を検出し、他の装置に働きかけを行うことは、システムを維持する上で重要であり、二次被害の抑制にも繋がり得る。

【0050】

しかしながら、半導体装置1が故障検出装置を有さない場合、異常検出を行えず、システムの制御が行えない場合がある。この場合について図6~8を用いて説明する。図6は、第1実施形態の比較例に係る半導体装置1における機能ブロックを示す。図6に示されるように、半導体装置1は、故障検出装置を有していない。半導体装置1は、端子制御モジュール3、通信制御モジュール4、メモリ5、割り込みコントローラ6を含む。端子制御モジュール3は、入力端において、ノードAと接続されている。端子制御モジュール3の出力端は、ノードBと接続されている。通信制御モジュール4は、入力端において、ノードBと接続されている。

【0051】

図7は、第1実施形態の比較例に係る半導体装置1が正常状態にあり、且つ通信開始をした時の各信号のタイミングチャートの一例を示す。図4中の制御信号(A)及び制御信号(B)は、それぞれ、図6のノードA及びノードBの信号を指す。

【0052】

制御信号(A)は、時刻t1'から時刻t2'まで“H”レベルを維持する。時刻t1'から時刻t2'までの“H”レベルの信号は、起動信号である。起動信号は、例えば、起動信号の後の或る期間の経過後にデータが流れ始めることを通知する。

【0053】

また制御信号(A)は、時刻t3'から時刻t4'まで、データの内容に応じて“H”レベルと“L”レベルが様々な組み合わせで生じている。

【0054】

また制御信号(A)は、時刻t5'から時刻t6'まで“H”レベルを維持する。時刻t5'から時刻t6'までの“H”レベルの信号は、終了信号である。終了信号は、例えば、データ

が送信された後の或る期間の経過後に流れることにより、データの送信が終了したことを通知する。

【 0 0 5 5 】

制御信号 (B) は、図 7 において端子制御モジュール 3 が正常に動作している例を示すため、受信した制御信号 (A) のレベルと同じレベルを有する。

【 0 0 5 6 】

受信データは、通信制御モジュール 4 で受け取られたデータと同じものであり、時刻 t_6' から出力され始める。

【 0 0 5 7 】

なお、図 7 から分かるように、半導体装置 1 が正常状態にあっても、動作していない場合は、制御信号 (A) は常に “ L ” レベルを有する。

10

【 0 0 5 8 】

図 8 は、第 1 実施形態の比較例に係る半導体装置 1 が異常状態にあり、且つ通信開始をした時の各信号のタイミングチャートの一例を示す。第 1 実施形態の比較例における異常状態とは、図 6 の端子制御モジュール 3 が時刻 t_1' において故障し、正常なレベルの信号を正確に送信できなくなった状態である。

【 0 0 5 9 】

各信号は、故障が生じた端子制御モジュール 3 に到達する以前までは、図 3 の正常状態の時と同等に伝達される。

【 0 0 6 0 】

20

制御信号 (A) は、端子制御モジュール 3 の故障による影響を受けない。このため、制御信号 (A) は、図 7 と同様である。制御信号 (B) は、時刻 t_1' 以降は、制御信号 (A) のレベルを正確に送信できず、例えば常に “ L ” レベルを有する。受信データは、時刻 t_1' 以降は、データを受信していない。これは通信制御モジュール 4 が、時刻 t_1' 以降は常に “ L ” レベルの制御信号 (B) を受信し、起動信号や終了信号を受信できないためである。

【 0 0 6 1 】

以上のように、第 1 実施形態の比較例に係る半導体装置 1 においては、端子制御モジュール 3 が故障した場合、故障した時刻以降の信号を正常に伝達することが出来ない場合がある。これを防ぐために、回路の二重化や、ソフトウェアによる定期的な診断によって故障を検出する場合がある。

30

【 0 0 6 2 】

しかしながら、回路の二重化や、ソフトウェアによる定期的な診断は、回路規模の増大やソフト負荷の増加によるパフォーマンス低下等が問題となる場合がある。また、回路の二重化や、ソフトウェアによる定期的な診断においては、半導体装置 1 が作動している状況でなければ、故障検出を行うことが出来ない。すなわち、端子制御モジュール 3 の故障により制御信号 (B) が “ L ” レベルにとどまることと、端子制御モジュール 3 が正常状態にあっても半導体装置 1 が未動作であるために制御信号 (B) が “ L ” レベルにとどまることは、区別することが出来ない。作動した段階で故障が発覚しても対応が難しい場合も考えられる。

40

【 0 0 6 3 】

これに対して、第 1 実施形態における半導体装置 1 は、E X O R ゲート 7 及び 8、並びに低周波信号発生回路 9 を含む。端子制御モジュール 3 に入力される制御信号 (B) は、低周波信号発生回路 9 からの低周波信号と制御信号 (A) の排他的論理和である。よって制御信号 (B) は、半導体装置 1 が未動作であるゆえに制御信号 (A) が常に “ L ” レベルにとどまっている間であっても、周期的に変化するレベルを有し、低周波信号と同じレベルを有する。そして、端子制御モジュール 3 からの制御信号 (C) と低周波信号が E X O R ゲート 8 により比較される。半導体装置 1 が未動作であり、端子制御モジュール 3 が正常状態にあれば、制御信号 (C) と低周波信号とは同じレベルを有するはずである。一方、半導体装置 1 が未動作であり、端子制御モジュール 3 が故障していれば、制御信号 (C

50

)と低周波信号とは異なるレベルを有するはずである。このような制御信号(C)のレベルと低周波信号のレベルの不一致を検出することにより、半導体装置1が未動作のときでも端子制御モジュール3の故障を検出することが可能である。

【0064】

また、故障を検出するために付加される要素は、E X O Rゲート7及び8、並びに低周波信号発生回路9のみである。この構造は、回路を二重化させる場合よりも省スペースである。よって、第1実施形態によれば、省スペースで故障検出を行える。

【0065】

以上の結果、第1実施形態に係る半導体装置1は、装置が未動作の状態であっても故障検出が可能であり、且つ故障検出回路による回路規模の増大を低減することが可能である。従って、第1実施形態に係る半導体装置1は、故障によるリスクを低減することが可能である。

10

【0066】

[2]第2実施形態

[2-1]構成

第2実施形態に係る半導体装置1は、E X O Rゲート7とE X O Rゲート8との距離が離れている場合に関する。

【0067】

第2実施形態において、半導体装置1は低周波信号発生回路を複数個備えた構造を有する。その他の構造については第1実施形態とほぼ同様である。以下では、第2実施形態に係る半導体装置1について、第1実施形態と異なる点について主に説明される。

20

【0068】

図9は、第2実施形態に係る半導体装置1における機能ブロックを示す。低周波信号発生回路11が追加されたこと以外は、図2と同様である。ただし、第2実施形態では、ノードBの配線及びノードCの配線が長いことが想定されている。E X O Rゲート7及び8、低周波信号発生回路9及び11、並びに比較回路10は故障検出回路500として機能する。第1実施形態に係る半導体装置1においては、1つの低周波信号発生回路9から、E X O Rゲート7及び8に低周波信号を送信していた。これに対して、第2実施形態に係る半導体装置1においては、それぞれ、低周波信号発生回路9からE X O Rゲート7に、低周波信号発生回路11からE X O Rゲート8に、低周波信号を送信している。

30

【0069】

図10は、第2実施形態に係る半導体装置1のクロック信号の伝送の例を示す。半導体装置1は、例えば、外部からクロック信号を受け取り、受け取ったクロック信号から、種々の周波数の内部クロック信号を生成する。そして、生成された内部クロック信号を、内部クロック信号を必要とする回路に供給する。クロック信号は、伝送の過程で遅延を生じることがある。一方、互いに同じタイミングで、すなわち同期して、動作する複数の回路は、同じタイミングでレベルが変化するクロック信号を受け取る必要がある。そのような同じタイミングでレベルが変化するクロック信号が供給される範囲は、クロックドメインと称される。

【0070】

図10に示されるように、第2実施形態に係る半導体装置1では、低周波信号発生回路9及び11は、同じクロックドメインCD1中に位置する。このため、低周波信号発生回路9からの低周波信号と、低周波信号発生回路11からの低周波信号は、同期しており、実質的に同じタイミングで変化するレベルを有する。半導体装置1は、別のクロックドメインCD2、CD3、及びCD4等を含み得る。

40

【0071】

[2-2]各信号のタイミングチャート

以下では、第2実施形態に係る半導体装置1における、各信号のタイミングチャートの一例について説明される。各動作時において、第2実施形態に係る半導体装置1は、以下の図11~13のようなタイミングチャートを示す。図11~13において、制御信号(C

50

A)、制御信号(B)、制御信号(C)、制御信号(D)、及び異常検出信号は、それぞれ、図3と同様の信号を指す。図11~13中の低周波信号(低周波信号発生回路9から出力される信号)は、図3の低周波信号と同様である。図11~13中の時刻 $t_1 \sim t_7$ は、それぞれ、図3と同様の時刻を指す。以下、低周波信号発生回路9から出力される信号は第1低周波信号と称される場合がある。

【0072】

図11は、第2実施形態に係る半導体装置1が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。

【0073】

制御信号(A)、第1低周波信号(低周波信号発生回路9)、制御信号(B)、及び制御信号(C)は、低周波信号発生回路11の追加による影響を受けない。このため、制御信号(A)、第1低周波信号、制御信号(B)、及び制御信号(C)は、各々図3と同じレベルを有する。低周波信号(低周波信号発生回路11から出力される信号)は、第1低周波信号(低周波信号発生回路9)のレベルと同じレベルを有する。以下、低周波信号発生回路11から出力される信号は第2低周波信号と称される場合がある。第2低周波信号(低周波信号発生回路11)が、第2低周波信号(低周波信号発生回路9)のレベルと同じレベルを有することから、制御信号(D)及び異常検出信号も、低周波信号発生回路11の追加による影響を受けず、各々図3と同じレベルを有する。このように、第2実施形態で追加された低周波信号発生回路11は、低周波信号発生回路9と同じ働きをするため、各信号のタイミングチャートは第1実施形態(図3)と同等である。すなわち、第1実施形態に係る半導体装置1が正常状態にあり、且つ未動作であるとき、異常検出信号は、常に“L”レベルとなる。

【0074】

図12は、第2実施形態に係る半導体装置1が正常状態にあり、且つ通信開始をしたときの各信号のタイミングチャートの一例を示す。図12中の時刻 t_x 及び t_y は、それぞれ、図4と同様の時刻を指す。図11と同様に、低周波信号発生回路11は、低周波信号発生回路9からの第1低周波信号と同じタイミングで変化するレベルを有する第2低周波信号を出力するため、各信号のタイミングチャートは第1実施形態(図4)と同等である。すなわち、通信開始時に限らず、半導体装置1が正常状態にある間、制御信号(D)は、制御信号(A)と同じレベルを有するとともに異常検出信号は、常に“L”レベルである。

【0075】

図13は、第2実施形態に係る半導体装置1が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。図11と同様に、低周波信号発生回路11は、低周波信号発生回路9からの第1低周波信号と同じタイミングで変化するレベルを有する第2低周波信号を出力するため、各信号のタイミングチャートは第1実施形態(図5)と同等である。このように、異常を検出できる。すなわち、第1実施形態に係る半導体装置1が異常状態であり、且つ未動作であるとき、異常検出信号は、“H”レベルを有する期間がある。

【0076】

[2-3] 利点(効果)

以上で説明した第2実施形態に係る半導体装置1によれば、半導体装置1のEXORゲート7とEXORゲート8との距離が離れている場合でも、第1実施形態と同等の効果を得ることが可能である。

【0077】

第1実施形態で述べられたように、半導体装置1が未動作の状態であっても端子制御モジュール3の故障を検出可能であるのは、EXORゲート7を介して端子制御モジュール3を通過した低周波信号と、端子制御モジュール3に入力していない低周波信号とのレベルを比較することで、両者に差異がないか確認しているためである。すなわち、端子制御モジュール3に入力される低周波信号と、端子制御モジュール3に入力していない低周波信号とのレベルは一致していることが前提となっている。

10

20

30

40

50

【 0 0 7 8 】

ここで、例えば半導体装置 1 の回路面積が大きく、E X O R ゲート 7 と E X O R ゲート 8 との距離が大きく離れていた場合、或る 1 つの低周波信号発生回路から発した低周波信号の伝送距離が長くなることで遅延が生じ得る。遅延が生じた場合、E X O R ゲート 7 と E X O R ゲート 8 とにおいて受信する低周波信号の“ L ”レベルと“ H ”レベルとの切り替わりのタイミングがずれる場合がある。レベルの切り替わりのタイミングがずれた場合、端子制御モジュール 3 は正常動作しているにも関わらず、異常検出信号が“ H ”レベルとなり、誤った異常の検知をしてしまう可能性がある。

【 0 0 7 9 】

これに対して、第 2 実施形態に係る半導体装置 1 は、同じクロックドメイン C D 1 に位置する複数の低周波信号発生回路 9 及び 1 1 を有することにより、回路規模が大きい場合においても制御信号のレベル判定を正確に行い得る。

10

【 0 0 8 0 】

具体的には、第 2 実施形態に係る半導体装置 1 は、低周波信号発生回路 9 及び 1 1 を有することで、E X O R ゲート 7 及び E X O R ゲート 8 のそれぞれの近くに、低周波信号発生回路 9 及び 1 1 を配置することが可能である。このため、E X O R ゲート 7 及び E X O R ゲート 8 は、低周波信号発生回路 9 及び 1 1 から、遅延の少ない第 1 低周波信号及び第 2 低周波信号を受け取ることができる。そして、低周波信号発生回路 9 及び 1 1 は、同じクロックドメイン C D 1 に位置するので、低周波信号発生回路 9 及び 1 1 は、たとえ距離が離れている場合でも、実質的に同じタイミング変化するレベルの低周波信号を受け取ることができる。こうすることで、E X O R ゲート 7 及び E X O R ゲート 8 が受信する低周波信号の“ L ”レベルと“ H ”レベルとの切り替わりのタイミングにずれが発生することを防ぎ得る。このため、E X O R ゲート 7 と E X O R ゲート 8 との距離が大きく離れている場合でも、端子制御モジュール 3 の異常検出を正確に行うことが可能となる。

20

【 0 0 8 1 】

以上のように、第 2 実施形態に係る半導体装置 1 は、半導体装置 1 の回路規模が大きい場合においても第 1 実施形態と同様の効果を得ることが可能である。

【 0 0 8 2 】

[3] 第 3 実施形態

[3 - 1] 構成

第 3 実施形態に係る半導体装置 1 は、第 1 実施形態と同等の故障検出回路を、割り込み信号のような、内部信号に対して適用する場合に関する。

30

【 0 0 8 3 】

第 3 実施形態の半導体装置 1 において、割り込み信号に対して第 1 実施形態と同等の故障検出回路を適用した場合、他の実施形態と異なり、比較回路及び異常検出信号は不要となる。以下では、第 3 実施形態に係る半導体装置 1 について、第 1 実施形態と異なる点について主に説明される。

【 0 0 8 4 】

図 1 4 は、第 3 実施形態に係る半導体装置 1 における機能ブロックを示す。故障検出回路 5 0 0 が割り込み信号に適用され、比較回路が含まれないこと以外は、図 2 と同様である。図 1 4 に示されるように、半導体装置 1 は、端子制御モジュール 3、通信制御モジュール 4、メモリ 5、割り込みコントローラ 6、E X O R ゲート 7 及び 8、並びに低周波信号発生回路 9 を含む。また、半導体装置 1 は、ノード A、B、C、及び D を含む。E X O R ゲート 7 及び 8、並びに低周波信号発生回路 9 は故障検出回路 6 0 0 として機能する。

40

【 0 0 8 5 】

端子制御モジュール 3 は、入力端において、半導体装置 2 と接続されている。通信制御モジュール 4 は、入力端において、端子制御モジュール 3 の出力端と接続されている。通信制御モジュール 4 は、第 1 出力端より、制御データを出力する。通信制御モジュール 4 は、第 2 出力端より、割り込み信号を出力する。通信制御モジュール 4 は、第 2 出力端において、ノード A に接続されている。通信制御モジュール 4 は、受け取られた信号に対し

50

て判定を行い、判定の結果に基づいて割り込み信号を生成する。通信制御モジュール 4 は、例えば“H”レベルの信号を受け取ることで割り込みを検出すると、通信制御モジュール 4 の内部において、割り込みフラグをセットする。メモリ 5 は、通信制御モジュール 4 から制御データを受け取る。

【0086】

EXORゲート 7 は、第 1 入力端において、ノード A に接続されている。ノード A は、通信制御モジュール 4 と接続されており、割り込み信号を伝送する。EXORゲート 7 の出力端は、ノード B と接続されている。ノード B とノード C は接続されている。EXORゲート 8 は、第 1 入力端において、ノード C と接続されている。低周波信号発生回路 9 は、低周波信号を発生させる。低周波信号は、EXORゲート 7 の第 2 入力端、及び EXORゲート 8 の第 2 入力端に供給される。EXORゲート 8 の出力端は、ノード D と接続されている。割り込みコントローラ 6 は、入力端において、ノード D と接続されている。割り込みコントローラ 6 は、例えば“H”レベルの割り込み信号を受け取ることで割り込みを検出すると、通信制御モジュール 4 の割り込みフラグの読み出しを行う。割り込みコントローラ 6 で割り込みを検出したにも関わらず、通信制御モジュール 4 に割り込みフラグがセットされていない場合は、割り込み信号に故障が生じていることが確認できる。

10

【0087】

[3-2] 各信号のタイミングチャート

以下では、第 3 実施形態に係る半導体装置 1 における、各信号のタイミングチャートの一例について説明される。各動作時において、第 3 実施形態に係る半導体装置 1 は、以下の図 15 ~ 17 のようなタイミングチャートを示す。図 15 ~ 17 中の割り込み信号 (A)、制御信号 (B)、制御信号 (C)、及び割り込み信号 (D) は、それぞれ、図 14 のノード A、ノード B、ノード C、及びノード D の信号を指す。図 15 ~ 17 中の低周波信号は、図 3 の低周波信号と同様である。図 15 ~ 17 中の時刻 $t_1 \sim t_7$ は、それぞれ、図 3 と同様の時刻を指す。

20

【0088】

[3-2-1] 正常状態且つ未動作時

図 15 は、第 3 実施形態に係る半導体装置 1 が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。第 3 実施形態における正常状態とは、少なくとも図 14 のノード B とノード C との間が正常に動作している状態である。

30

【0089】

割り込み信号 (A) は、未動作時の信号であるため、常に“L”レベルである。

【0090】

制御信号 (B) は、低周波信号のレベルと同じレベルを有する。これは実施形態 1 の制御信号 (B) と同様に、EXORゲート 7 が、受信した割り込み信号 (A) と低周波信号とのレベルの排他的論理和を制御信号 (B) として送信するためである。

【0091】

制御信号 (C) は、制御信号 (B) 及び低周波信号と同一の信号である。図 15 は、ノード B とノード C との間が正常に動作している例であるため、制御信号 (C) は、受信した制御信号 (B) のレベルと同じレベルを有する。

40

【0092】

割り込み信号 (D) は、常に“L”レベルである。これは実施形態 1 の制御信号 (D) と同様に、EXORゲート 8 が、受信した制御信号 (C) と低周波信号とのレベルの排他的論理和を割り込み信号 (D) として送信するためである。前述の通り、制御信号 (C) と低周波信号とは同一の信号であるため、EXORゲート 8 は“L”レベルの割り込み信号 (D) を送信する。割り込み信号 (D) が常に“L”レベルである為、割り込みコントローラ 6 は、通信制御モジュール 4 の割り込みフラグの読み出しを行わない。

【0093】

[3-2-2] 正常状態且つ通信開始時

図 16 は、第 3 実施形態に係る半導体装置 1 が正常状態にあり、且つ通信開始をしたと

50

きの各信号のタイミングチャートの一例を示す。図 16 は時刻 t_x (後述) において通信が開始された例を示す。図 16 中の時刻 t_x は、図 4 と同様の時刻を指す。各信号は、通信が開始される時刻 t_x より前までは、図 15 の未動作時と同等に伝達される。

【0094】

割り込み信号 (A) は、時刻 t_x 以降は “H” レベルを維持し、時刻 t_x より前の期間は “L” レベルを維持する。時刻 t_x 以降の “H” レベルの信号は、通信が開始されていることを通知するものである。

【0095】

制御信号 (B) は、時刻 t_x から時刻 t_5 まで “L” レベルを維持する。制御信号 (B) は、時刻 t_5 から時刻 t_6 まで “H” レベルを維持する。制御信号 (B) は、時刻 t_6 から時刻 t_7 まで “L” レベルを維持する。これは図 15 と同様に、E X O R ゲート 7 が、受信した割り込み信号 (A) と低周波信号とのレベルの排他的論理和を制御信号 (B) として送信するためである。時刻 t_x から時刻 t_5 において、割り込み信号 (A) は “H” レベル、且つ低周波信号は “H” レベルであるため、E X O R ゲート 7 は “L” レベルの制御信号 (B) を送信する。時刻 t_5 から時刻 t_6 において、割り込み信号 (A) は “H” レベル、且つ低周波信号は “L” レベルであるため、E X O R ゲート 7 は “H” レベルの割り込み信号 (B) を送信する。時刻 t_6 から時刻 t_7 において、割り込み信号 (A) は “H” レベル、且つ低周波信号は “H” レベルであるため、E X O R ゲート 7 は “L” レベルの割り込み信号 (B) を送信する。このように、制御信号 (B) は、時刻 t_x 以降は、低周波信号のレベルが反転したレベルを有する。

【0096】

制御信号 (C) は、制御信号 (B) のレベルと同じレベルを有する。図 16 は、図 15 と同様に、ノード B とノード C との間が正常に動作している例であるため、制御信号 (C) は、受信した制御信号 (B) のレベルと同じレベルを有する。すなわち、制御信号 (C) は、時刻 t_x より前は低周波信号のレベルと同じレベルを有し、時刻 t_x 以降は低周波信号のレベルが反転したレベルを有する。

【0097】

割り込み信号 (D) は、時刻 t_x 以降は “H” レベルを維持し、時刻 t_x より前の期間は “L” レベルを維持する。これは E X O R ゲート 8 が、受信した制御信号 (C) と低周波信号とのレベルの排他的論理和を割り込み信号 (D) として送信するためである。前述の通り、制御信号 (C) は、時刻 t_x より前は低周波信号のレベルと同じレベルを有し、時刻 t_x 以降は低周波信号のレベルが反転したレベルを有する。このため、E X O R ゲート 8 は時刻 t_x より前は “L” レベルの割り込み信号 (D) を送信し、時刻 t_x 以降は “H” レベルの割り込み信号 (D) を送信する。時刻 t_x において割り込み信号 (D) が “H” レベルとなるため、割り込みコントローラ 6 は、通信制御モジュール 4 の割り込みフラグの読み出しを行う。時刻 t_x において通信制御モジュール 4 には通信を開始する為の割り込みフラグがセットされている。このため正常な割り込みであることが確認できる。

【0098】

このように、割り込み信号 (D) は、制御信号 (B) と同一の信号である。すなわち、故障検出回路 600 が挿入されるにも関わらず、通信制御モジュール 4 から出力される制御信号 (B) は、そのままの形態で、割り込み信号 (D) として割り込みコントローラ 6 に到達することができる。

【0099】

[3 - 2 - 3] 異常状態且つ未動作時

図 17 は、第 3 実施形態に係る半導体装置 1 が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。第 3 実施形態における異常状態とは、図 14 のノード B とノード C との間が時刻 t_4 において故障し、正常なレベルの信号を正確に送信できなくなった状態である。各信号は、故障が生じたノード B とノード C との間に到達する以前までは、図 15 の正常状態の時と同等に伝達される。

【0100】

10

20

30

40

50

割り込み信号 (A)、低周波信号、及び制御信号 (B) は、ノード B とノード C との間の故障による影響を受けない。このため、割り込み信号 (A)、低周波信号、及び制御信号 (B) は、図 15 と同様である。また各信号は、故障が生じる時刻 t_x より前までは、図 15 の未動作時と同等に伝達される。

【0101】

制御信号 (C) は、故障が発生する時刻 t_4 までは、制御信号 (B) のレベルと同じレベルを有する。制御信号 (C) は、時刻 t_4 以降は、制御信号 (B) のレベルを正確に送信できず、例えば常に “L” レベルの信号を送信する。

【0102】

割り込み信号 (D) は、時刻 t_4 までは、常に “L” レベルである。時刻 t_4 以降は、E XOR ゲート 8 が、受信した異常な制御信号 (C) と、低周波信号とのレベルの排他的論理和を制御信号 (D) として送信する。このため、割り込み信号 (D) は、制御信号 (C) と低周波信号とが同一のレベルでなくなった期間において “H” レベルとなる。このように、未動作時且つ端子制御モジュール 3 に異常が生じている例において、割り込み信号 (D) は、異常が生じた時刻以降に、割り込み信号 (A) と異なるレベルとなる期間を有する。図 17 では時刻 t_4 において割り込み信号 (D) が “H” レベルとなるため、割り込みコントローラ 6 は、通信制御モジュール 4 の割り込みフラグの読み出しを行う。時刻 t_4 において通信制御モジュール 4 には割り込みフラグがセットされていない。このため割り込み信号に故障が生じていることが確認できる。

【0103】

[3-3] 利点 (効果)

以上で説明した第 3 実施形態に係る半導体装置 1 によれば、割り込み信号のような内部信号に対しても第 1 実施形態と同等の効果を得ることが可能である。

【0104】

第 1 実施形態で端子制御モジュール 3 の故障を検出したのと同様に、第 3 実施形態では図 14 のノード B とノード C との間の故障を検出している。すなわち、第 3 実施形態に係る半導体装置 1 では、E XOR ゲート 7 を介してノード B とノード C との間を通過した低周波信号と、ノード B とノード C との間に入力していない低周波信号とのレベルを比較することで、両者に差異がないか確認している。両者は、半導体装置 1 が正常状態にあり、且つ未動作であるときは一致している。両者が不一致である場合、割り込み信号 (D) は、“H” レベルを有する状態になる。割り込み信号 (D) の “H” レベルは、ノード B とノード C との間の故障に起因する場合、又は割り込み信号 (A) が “H” レベルになったことに起因する場合が考えられる。しかし、割り込みコントローラ 6 は、割り込み信号 (D) からのみでは、ノード B とノード C との間に故障が生じたことと、割り込み信号 (A) が “H” レベルになったこととを区別できない。

【0105】

割り込みコントローラ 6 は、“H” レベルの割り込み信号を受け取った場合、通信制御モジュール 4 に割り込みフラグが立っているかどうか確認を行い、割り込み信号が正しいかの判定を行う。割り込みフラグが立っている場合、割り込みコントローラ 6 は、割り込み信号 (A) が “H” レベルになったことを知ることができる。一方、割り込みフラグが立っていない場合、割り込みコントローラ 6 は、ノード B とノード C との間に故障が生じたことを知ることができる。こうすることで、ノード B とノード C との間における割り込み信号の異常検出を行うことが可能となる。

【0106】

以上のように、第 3 実施形態に係る半導体装置 1 は、割り込み信号のような内部信号に対しても、第 1 実施形態と同様の効果を得ることが可能である。

【0107】

第 3 実施形態は、割り込み信号に限らず、種々の内部信号に適用されることが可能である。そのような内部信号は、例えば、割り込み信号のように、平時、“L” レベルであって、特定の状況で “H” レベルが持続するとともに、“H” レベルになると半導体装置 1 の内部

10

20

30

40

50

でフラグがセットされる信号を含む。

【 0 1 0 8 】

[4] 第 4 実施形態

[4 - 1] 構成

第 4 実施形態に係る半導体装置 1 は、第 1 実施形態と同等の故障検出回路を、複数ビットの列で構成される制御データ信号に対して適用する場合に関する。第 4 実施形態の半導体装置 1 において、故障検出回路は、通信制御モジュール 4 とメモリ 5 との間に構成される。その他の構造については第 1 実施形態とほぼ同様である。以下では、第 4 実施形態に係る半導体装置 1 について、第 1 実施形態と異なる点について主に説明される。

【 0 1 0 9 】

図 1 8 は、第 4 実施形態に係る半導体装置 1 における機能ブロックを示す。故障検出回路が通信制御モジュール 4 とメモリ 5 との間に構成される以外は、構成要素も含め図 2 と同様である。E X O R ゲート 7 及び 8、低周波信号発生回路 9 及び 1 1、並びに比較回路 1 0 は故障検出回路 7 0 0 として機能する。

【 0 1 1 0 】

端子制御モジュール 3 は、入力端において、半導体装置 2 と接続されている。

【 0 1 1 1 】

通信制御モジュール 4 は、入力端において、端子制御モジュール 3 の出力端と接続されている。通信制御モジュール 4 は、第 1 出力端より、制御データ信号を出力する。通信制御モジュール 4 は、第 2 出力端より、割り込み信号を出力する。通信制御モジュール 4 は、第 1 出力端において、ノード A に接続されている。

【 0 1 1 2 】

E X O R ゲート 7 は、第 1 入力端において、ノード A に接続されている。E X O R ゲート 7 の出力端は、ノード B と接続されている。ノード B とノード C は接続されている。E X O R ゲート 8 は、第 1 入力端において、ノード C と接続されている。

【 0 1 1 3 】

低周波信号発生回路 9 からの低周波信号は、E X O R ゲート 7 の第 2 入力端、及び E X O R ゲート 8 の第 2 入力端に供給される。E X O R ゲート 8 の出力端は、ノード D と接続されている。メモリ 5 は、入力端において、ノード D に接続されている。メモリ 5 は、入力端から制御データ信号を受け取る。

【 0 1 1 4 】

比較回路 1 0 は、第 1 入力端においてノード D と接続され、第 2 入力端においてノード A と接続されている。比較回路 1 0 は、第 1 入力端において信号（比較回路信号 1）を受け取り、第 2 入力端において制御データ信号を受け取る。比較回路 1 0 は、比較回路信号 1 と制御データ信号を比較する。比較回路 1 0 は、比較の結果に基づいて、異常検出信号を出力する。

【 0 1 1 5 】

[4 - 2] 各信号のタイミングチャート

以下では、第 4 実施形態に係る半導体装置 1 における、各信号のタイミングチャートの一例について説明される。各動作時において、第 4 実施形態に係る半導体装置 1 は、以下の図 1 9 ~ 2 1 のようなタイミングチャートを示す。図 1 9 ~ 2 1 中の制御データ信号（A）、制御信号（B）、制御信号（C）、及び制御データ信号（D）は、それぞれ、図 1 8 のノード A、ノード B、ノード C、及びノード D の信号を指す。図 1 9 ~ 2 1 中の低周波信号は、図 3 の低周波信号と同様である。図 1 5 ~ 1 7 中の時刻 $t_1 \sim t_7$ は、それぞれ、図 3 と同様の時刻を指す。

【 0 1 1 6 】

[4 - 2 - 1] 正常状態且つ未動作時

図 1 9 は、第 4 実施形態に係る半導体装置 1 が正常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。第 4 実施形態における正常状態とは、少なくとも図 1 9 のノード B とノード C との間が正常に動作している状態である。以下の説明

10

20

30

40

50

では、制御データ信号（A）、制御信号（B）、制御信号（C）、及び制御データ信号（D）の状態は、レベルによってではなく、伝送されるデータによって記載される。“0”データは、“H”レベル及び“L”レベルの内の一方により示される。“1”データは“H”レベル及び“L”レベルの内の他方により示される。これは通信制御モジュール4によって生成された制御データ信号において、“H”レベルの信号が“0”データに割り当てられるか、“1”データに割り当てられるかは、任意である為である。

【0117】

制御データ信号（A）は、未動作時の信号であり、常に“0”データを示すレベルである。

【0118】

制御信号（B）は、低周波信号のレベルが切り替わるのと同じタイミングで、“0”データを示すレベルと“1”データを示すレベルとが切り替わる。具体的には、制御信号（B）は、低周波信号が“L”レベルのとき“0”データを示すレベルであり、“H”レベルのとき“1”データを示すレベルである。これは実施形態1の制御信号（B）と同様に、EXORゲート7が、受信した割り込み信号（A）と低周波信号とのレベルの排他的論理和を制御信号（B）として送信するためである。

【0119】

制御信号（C）は、制御信号（B）と同一の信号である。図19は、ノードBとノードCとの間が正常に動作している例であるため、制御信号（C）は、受信した制御信号（B）のレベルと同じレベルを有する。

【0120】

制御データ信号（D）は、常に“0”データを示すレベルである。これは実施形態1の制御信号（D）と同様に、EXORゲート8が、受信した制御信号（C）と低周波信号とのレベルの排他的論理和を制御データ信号（D）として送信するためである。前述の通り、制御信号（C）と低周波信号とはレベルが切り替わるタイミングが同じ信号であるため、EXORゲート8は常に“0”データを示すレベルの制御データ信号（D）を送信する。このように、未動作時且つノードBとノードCとの間が正常に動作している例において、制御データ信号（D）は、制御データ信号（A）のレベルと同じレベルを有する。

【0121】

異常検出信号は、常に“L”レベルである。これは前述の通り、制御データ信号（A）及び制御データ信号（D）が常に同じレベルの信号であるため、比較回路10が常に“L”レベルの異常制御信号を送信するからである。すなわち、第4実施形態に係る半導体装置1が正常状態にあり、且つ未動作であるとき、異常検出信号は、常に“L”レベルとなる。

【0122】

[4-2-2] 正常状態且つ通信開始時

図20は、第4実施形態に係る半導体装置1が正常状態にあり、且つ通信開始をしたときの各信号のタイミングチャートの一例を示す。図20は時刻tzから時刻ty（後述）において制御データ100が送信された例を示す。制御データ100は、通信制御モジュール4から送信された、複数ビットの列で構成される制御データ信号であり、複数の“0”データを示すレベル及び“1”データを示すレベルの組み合わせによって構成された信号である。時刻tzは、時刻t4と時刻t5との4分の1の時刻である。時刻tyは、図4と同様の時刻を指す。各信号は、制御データ100が送信されている時刻tzから時刻tyの間以外は、図19の未動作時と同等に伝達される。以下では、各信号における時刻tzから時刻tyの間の動作についてのみ説明される。

【0123】

制御データ信号（A）は、時刻tzから時刻tyの間において、制御データ100を示すレベルを有する。

【0124】

制御信号（B）は、時刻tzから時刻tyの間において、制御データ100のレベルがそれぞれ反転した、反転データを有する。これは図3と同様に、EXORゲート7が、受信した制御信号（A）と低周波信号とのレベルの排他的論理和を制御信号（B）として送

10

20

30

40

50

信するためである。例えば、制御データ信号 (A) が “ L ” レベルであるとき、低周波信号は “ H ” レベルであるため、制御信号 (B) は “ H ” レベルとなる。制御データ信号 (A) が “ H ” レベルであるとき、低周波信号は “ H ” レベルであるため、制御信号 (B) は “ L ” レベルとなる。よって制御信号 (B) は制御データ 100 の反転データとなる。

【 0 1 2 5 】

制御信号 (C) は、時刻 t_z から時刻 t_y の間において、制御信号 (B) と同じ制御データ 100 の反転データを有する。図 19 は、図 3 と同様に、ノード B とノード C との間が正常に動作している例であるため、制御信号 (C) は、受信した制御信号 (B) のレベルと同じレベルを有する。

【 0 1 2 6 】

制御データ信号 (D) は、時刻 t_z から時刻 t_y の間において、制御データ 100 と同じレベルを有する。これは EXOR ゲート 8 が、受信した制御信号 (C) と低周波信号とのレベルの排他的論理和を制御データ信号 (D) として送信するためである。例えば、制御データ信号 (A) が “ L ” レベルであるとき、低周波信号は “ H ” レベルであるため、制御信号 (B) 及び制御信号 (C) は “ H ” レベルとなり、制御データ信号 (D) は “ L ” レベルとなる。制御データ信号 (A) が “ H ” レベルであるとき、低周波信号は “ H ” レベルであるため、制御信号 (B) 及び制御信号 (C) は “ L ” レベルとなり、制御データ信号 (D) は “ H ” レベルとなる。よって制御データ信号 (D) は制御データ 100 と同じレベルとなる。このように、通信開始時且つ端子制御モジュール 3 が正常に動作している例において、制御データ信号 (D) は、制御データ信号 (A) のレベルと同じレベルを有する。

【 0 1 2 7 】

異常検出信号は、常に “ L ” レベルである。これは前述の通り、制御データ信号 (A) 及び制御データ信号 (D) が常に同じレベルの信号であるため、比較回路 10 が常に “ L ” レベルの異常制御信号を送信するからである。すなわち、第 4 実施形態に係る半導体装置 1 が正常状態にあり、且つ通信開始をした時、異常検出信号は、常に “ L ” レベルとなる。ここまでの説明から明らかなように、通信開始時に限らず、半導体装置 1 が正常状態にある間、制御データ信号 (D) は、制御データ信号 (A) と同じレベルを有するとともに異常検出信号は、常に “ L ” レベルである。

【 0 1 2 8 】

[4 - 2 - 3] 異常状態且つ未動作時

図 21 は、第 4 実施形態に係る半導体装置 1 が異常状態にあり、且つ未動作であるときの各信号のタイミングチャートの一例を示す。第 4 実施形態における異常状態とは、図 18 のノード B とノード C との間が時刻 t_4 において故障し、正常なレベルの信号を正確に送信できなくなった状態である。各信号は、故障が生じたノード B とノード C との間に到達する以前までは、図 19 の正常状態の時と同等に伝達される。

【 0 1 2 9 】

制御データ信号 (A)、低周波信号、及び制御信号 (B) は、ノード B とノード C との間の故障による影響を受けない。このため、制御データ信号 (A)、低周波信号、及び制御信号 (B) は、図 19 と同様である。また各信号は、故障が生じる時刻 t_4 より前までは、図 15 の未動作時と同等に伝達される。

【 0 1 3 0 】

制御信号 (C) は、故障が発生する時刻 t_4 までは、制御信号 (B) のレベルと同じレベルを有する。制御信号 (C) は、時刻 t_4 以降は、制御信号 (B) のレベルを正確に送信できず、例えば常に “ 0 ” データを示すレベルの信号を送信する。

【 0 1 3 1 】

制御データ信号 (D) は、時刻 t_4 までは、常に “ 0 ” データを示すレベルである。時刻 t_4 以降は、EXOR ゲート 8 が、受信した異常な制御信号 (C) と、低周波信号とのレベルの排他的論理和を制御データ信号 (D) として送信する。このため、制御データ信号 (D) は、制御信号 (C) と低周波信号とが同一のレベルでなくなった期間において “ H ” レベルとなる。このように、未動作時且つノード B とノード C との間に異常が生じている

10

20

30

40

50

例において、制御データ信号（D）は、異常が生じた時刻以降に、制御データ信号（A）と異なるレベルとなる期間を有する。

【0132】

異常検出信号は、時刻 t_4 までは、常に“L”レベルであり、図19と同様である。時刻 t_4 以降は、常に“H”レベルである。より正確には、故障が生じた後、制御データ信号（D）が最初に“H”レベルとなった時刻（本例においては時刻 t_4 ）以降は、常に“H”レベルである。これは第1実施形態で述べられた通り、比較回路10は、レベルの異なる制御データ信号（A）と制御データ信号（D）を受信すると、これ以降は常に“H”レベルの異常制御信号を送信するからである。すなわち、第4実施形態に係る半導体装置1が異常状態であり、且つ未動作であるとき、異常検出信号は、“H”レベルを有する期間がある。

10

【0133】

[4-3] 利点（効果）

以上で説明した第4実施形態に係る半導体装置1によれば、複数ビットの列で構成される制御データ信号に対しても第1実施形態と同等の効果を得ることが可能である。

【0134】

第1実施形態で端子制御モジュール3の故障を検出したのと同様に、第4実施形態では図18のノードBとノードCとの間の故障を検出している。すなわち、第4実施形態に係る半導体装置1では、EXORゲート7を介してノードBとノードCとの間を通過した低周波信号と、ノードBとノードCとの間に入力していない低周波信号とのレベルを比較することで、両者に差異がないか確認している。

20

【0135】

ノードBに入力される制御信号（B）は、低周波信号発生回路9からの低周波信号と制御データ信号（A）の排他的論理和である。よって制御信号（B）は、半導体装置1が未動作であるゆえに制御データ信号（A）が常に“0”データを示すレベルにとどまっている間であっても、周期的に変化するレベルを有し、低周波信号と同じタイミングでレベルが切り替わる。そしてノードBとノードCとの間を通過した制御信号（C）と低周波信号がEXORゲート8により比較される。半導体装置1が未動作であり、ノードBとノードCとの間が正常状態にある場合、制御信号（C）と低周波信号とは、レベルが切り替わるタイミングが同じである。このため制御データ信号（D）は制御データ信号（A）と同じレベルの信号となる。

30

【0136】

一方、半導体装置1が未動作であり、ノードBとノードCとの間が故障している場合、制御信号（C）は同じレベルにとどまるため、制御信号（C）と低周波信号とはレベルが切り替わるタイミングが異なる。このため制御データ信号（D）は制御データ信号（A）と異なるレベルの信号となる。

【0137】

このような制御データ信号（A）のレベルと制御データ信号（D）のレベルの不一致（すなわち制御信号（C）のレベルと低周波信号のレベルが切り替わるタイミングの不一致）を検出することにより、半導体装置1が未動作のときでもノードBとノードCとの間の故障を検出することが可能である。

40

【0138】

以上のように、第4実施形態に係る半導体装置1は、複数ビットで構成される制御データ信号に対しても、第1実施形態と同様の効果を得ることが可能である。

【0139】

[5] その他の変形例等

本発明の第1～4実施形態において、半導体装置1の構造はその他の構造であっても良い。例えば、図示されていない構成要素を含み、図示されていない配線等によって接続された構造であっても良い。

【0140】

本発明の第1～4実施形態は、例として提示したものであり、発明の範囲を限定するこ

50

とは意図していない。第 1 ~ 4 実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことが出来る。第 1 ~ 4 実施形態やその変形は、発明の範囲や要旨に含まれると共に、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【 0 1 4 1 】

1 , 2 ... 半導体装置、 3 ... 端子制御モジュール、 4 ... 通信制御モジュール、 5 ... メモリ、
6 ... 割り込みコントローラ、 7 , 8 ... 排他的論理和ゲート、 9 , 1 1 ... 低周波信号発生回路、
1 0 ... 比較回路、 1 0 0 ... システム、 2 0 0 ... 通信モジュール、 3 0 0 ... コントローラ、
4 0 0 , 5 0 0 , 6 0 0 , 7 0 0 ... 故障検出回路、 C D 1 ~ 4 ... クロックドメイン

10

20

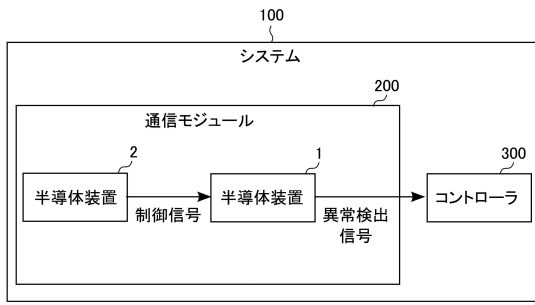
30

40

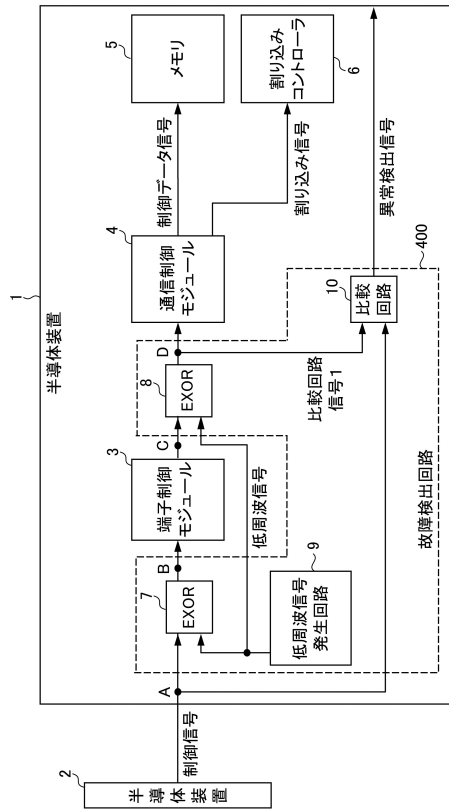
50

【図面】

【図 1】



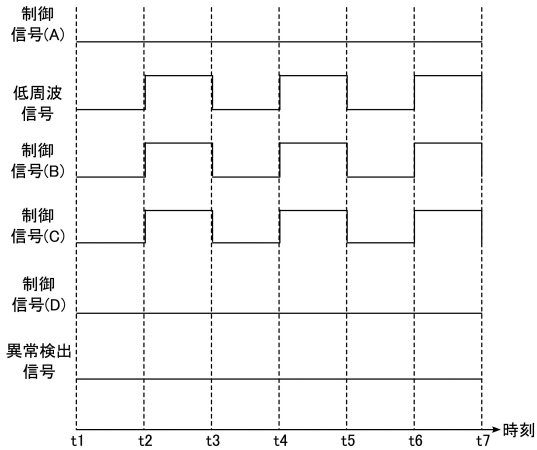
【図 2】



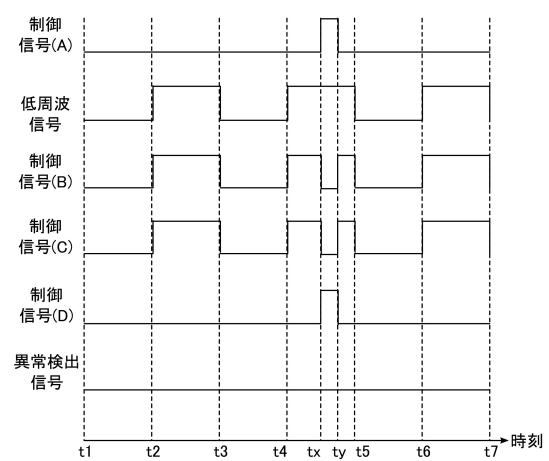
10

20

【図 3】



【図 4】

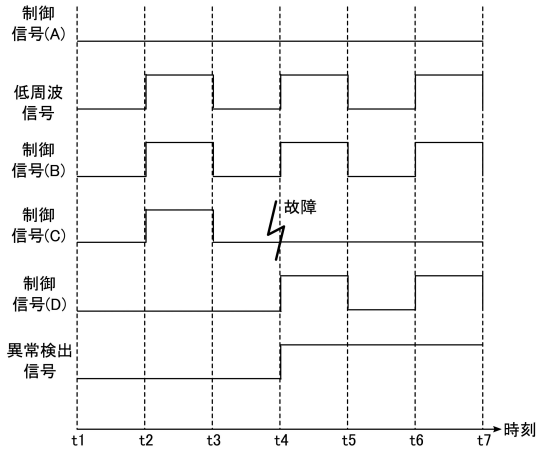


30

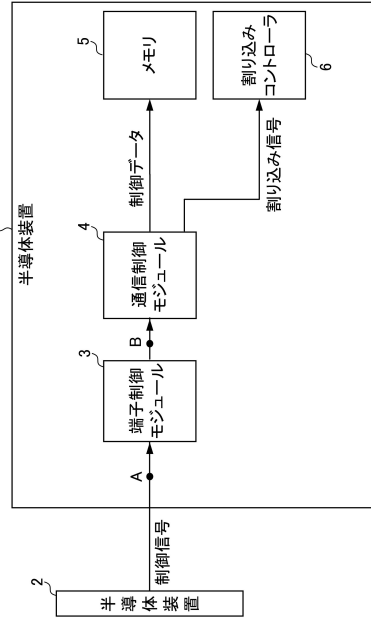
40

50

【 図 5 】



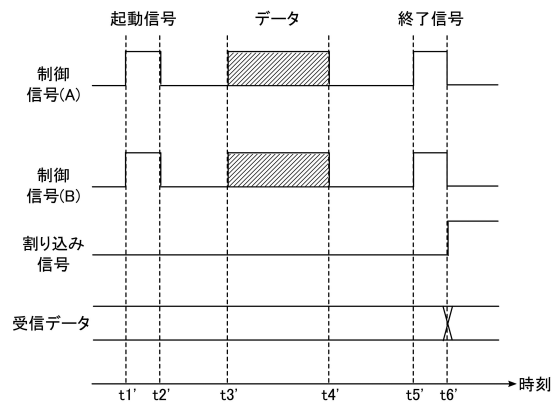
【 図 6 】



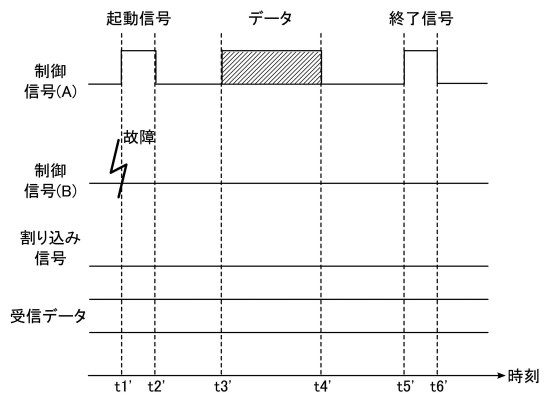
10

20

【 図 7 】



【 図 8 】

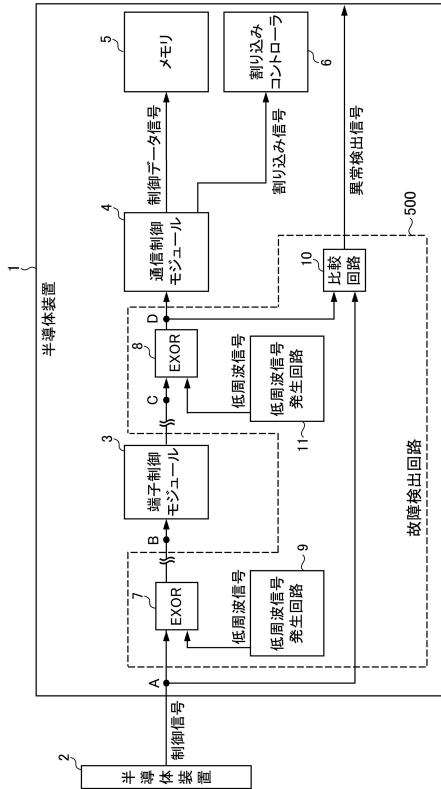


30

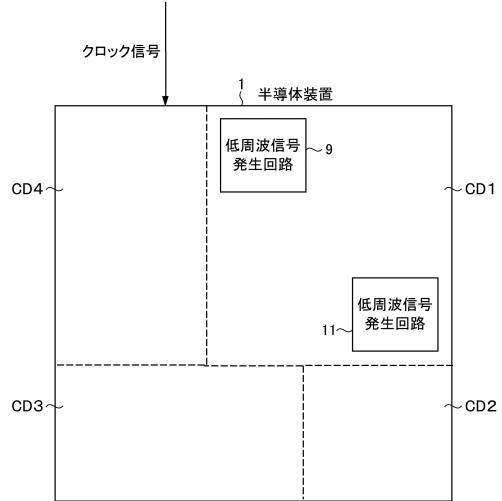
40

50

【図 9】



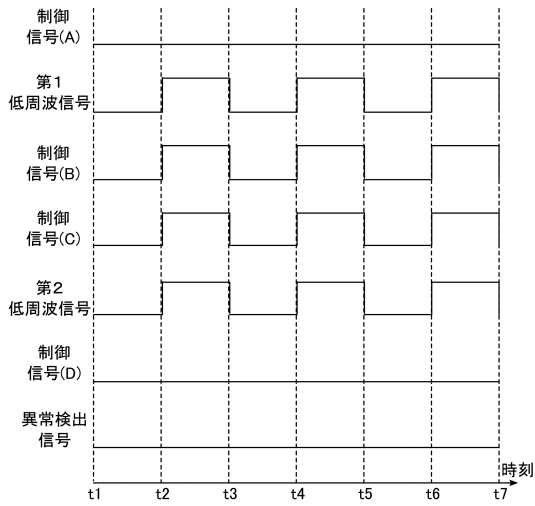
【図 10】



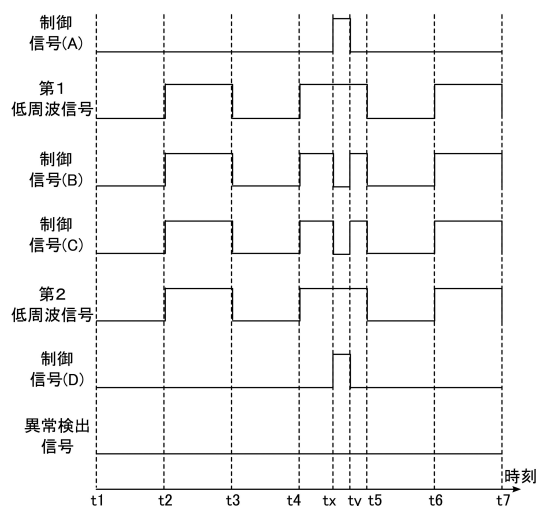
10

20

【図 11】



【図 12】

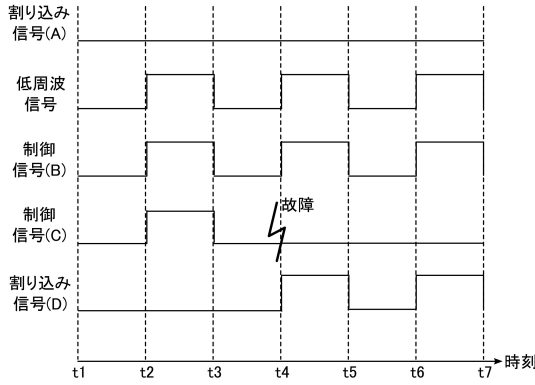


30

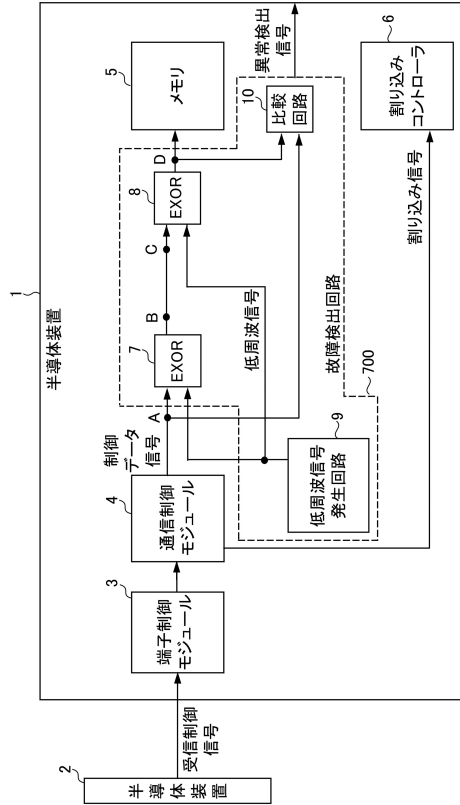
40

50

【図 17】



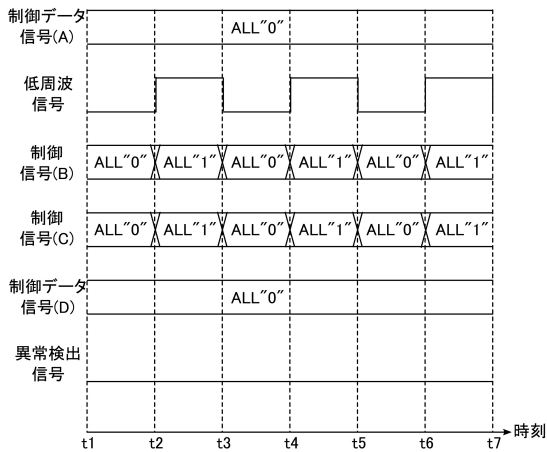
【図 18】



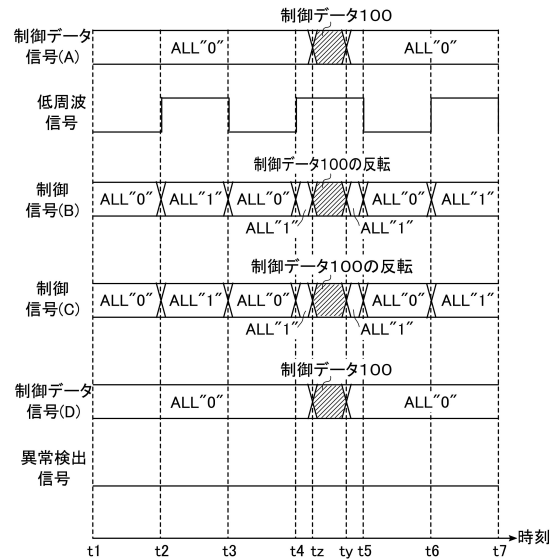
10

20

【図 19】



【図 20】

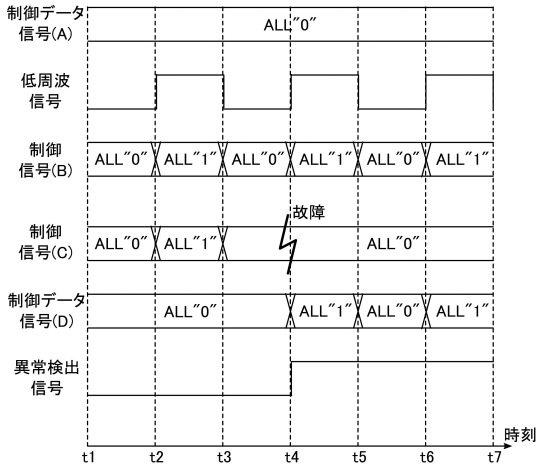


30

40

50

【 図 2 1 】



10

20

30

40

50

フロントページの続き

弁理士 金子 早苗

(72)発明者 推名 兼士

東京都港区芝浦一丁目1番1号 東芝デバイス&ストレージ株式会社内

審査官 田口 孝明

(56)参考文献 特開2005-339675(JP,A)

特開2018-155634(JP,A)

特開平08-185329(JP,A)

(58)調査した分野 (Int.Cl., DB名)

IPC G01R 31/28 - 31/3193、

31/26 - 31/27、

H01L 27/04、

21/82、

21/30、

21/46、

G06F 17/50