

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7170036号
(P7170036)

(45)発行日 令和4年11月11日(2022.11.11)

(24)登録日 令和4年11月2日(2022.11.2)

(51)国際特許分類		F I	
H 0 1 L	21/3205(2006.01)	H 0 1 L	21/88 M
H 0 1 L	21/768(2006.01)	H 0 1 L	21/90 Q
H 0 1 L	23/532(2006.01)	H 0 1 L	39/06
H 0 1 L	39/06 (2006.01)	H 0 1 L	39/24 W Z A A
H 0 1 L	39/24 (2006.01)		
請求項の数 18 (全16頁)			
(21)出願番号	特願2020-516898(P2020-516898)	(73)特許権者	314015767
(86)(22)出願日	平成30年6月25日(2018.6.25)		マイクロソフト テクノロジー ライセンシング, エルエルシー
(65)公表番号	特表2020-535643(P2020-535643 A)		アメリカ合衆国 ワシントン州 9 8 0 5
(43)公表日	令和2年12月3日(2020.12.3)		2 レッドモンド ワン マイクロソフト ウェイ
(86)国際出願番号	PCT/US2018/039214	(74)代理人	100107766
(87)国際公開番号	WO2019/067039		弁理士 伊東 忠重
(87)国際公開日	平成31年4月4日(2019.4.4)	(74)代理人	100070150
審査請求日	令和3年5月27日(2021.5.27)		弁理士 伊東 忠彦
(31)優先権主張番号	15/715,521	(74)代理人	100135079
(32)優先日	平成29年9月26日(2017.9.26)		弁理士 宮崎 修
(33)優先権主張国・地域又は機関	米国(US)	(72)発明者	ラウズ, リチャード ビー .
			アメリカ合衆国 ワシントン州 9 8 0 5
			2 - 6 3 9 9 レッドモンド ワン マイ
			最終頁に続く

(54)【発明の名称】 超伝導配線層およびインターコネクトを有する機器の製作

(57)【特許請求の範囲】

【請求項 1】

基板上に第1の誘電体材料を成膜し、前記第1の誘電体材料を第1の温度で硬化させることにより、前記基板上に第1の誘電体層を形成するステップと、

前記第1の誘電体層上に、第1の組のパターン化された超伝導トレースを有する第1の超伝導層を形成するステップと、

前記第1の超伝導層上に第2の誘電体材料を成膜し、前記第2の誘電体材料を第2の温度で硬化させることにより、前記第1の超伝導層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも低く、前記第1の誘電体材料および前記第2の誘電体材料の各々は、感光性ポリイミドを有する、ステップと、

前記第2の誘電体層上に、第2の組のパターン化された超伝導トレースを有する第2の超伝導層を形成するステップであって、前記第1の組のパターン化された超伝導トレースおよび前記第2の組のパターン化された超伝導トレースの各々は、近接リソグラフィーを用いて形成され、前記第1の超伝導層および前記第2の超伝導層の各々は、超伝導金属を有し、前記第1の温度および前記第2の温度の各々は、前記超伝導金属の損傷により前記超伝導金属に悪影響が生じないように選定される、ステップと、

を有する方法。

【請求項 2】

前記第2の温度は、前記第1の温度よりも少なくとも50 低い、請求項1に記載の方法。

【請求項 3】

前記基板上に前記第1の誘電体材料を成膜するステップは、液体ポリマー系の誘電体を前記基板上にスピノンするステップを有する、請求項1に記載の方法。

【請求項4】

前記基板に前記第2の誘電体材料を成膜するステップは、前記第1の超伝導層上に、液体ポリマー系の誘電体をスピノンするステップを有する、請求項3に記載の方法。

【請求項5】

前記第2の超伝導層を形成するステップは、さらに、少なくとも一つの超伝導材料を成膜しパターン化して、前記第2の組のパターン化された超伝導トレース、および少なくとも一つのインターコネクト構造を形成するステップを有し、

前記インターコネクト構造により、前記第2の組のパターン化された超伝導トレースの少なくとも一つが、前記第1の組のパターン化された超伝導トレースの少なくとも一つと接続される、請求項1に記載の方法。

10

【請求項6】

前記超伝導材料は、ニオブを含む、請求項5に記載の方法。

【請求項7】

基板上に第1の誘電体材料を成膜し、前記第1の誘電体材料を第1の温度で硬化させることにより、前記基板上に第1の誘電体層を形成するステップと、

前記第1の誘電体層上に、第1の組のパターン化されたニオブトレースを有する第1のニオブ層を形成するステップと、

前記第1のニオブ層上に第2の誘電体材料を成膜し、前記第2の誘電体材料を第2の温度で硬化させることにより、前記第1のニオブ層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも少なくとも25℃低く、前記第1の誘電体材料および前記第2の誘電体材料の各々は、感光性ポリイミドを有する、ステップと、

20

前記第2の誘電体層上に、第2の組のパターン化されたニオブトレースを有する第2のニオブ層を形成するステップであって、前記第1の組のパターン化されたニオブトレースおよび前記第2の組のパターン化されたニオブトレースの各々は、近接リソグラフィーを用いて形成され、前記第1の温度および前記第2の温度の各々は、275℃未満で選定される、ステップと、

を有する方法。

【請求項8】

30

前記基板上に前記第1の誘電体材料を成膜するステップは、液体ポリマー系の誘電体を前記基板上にスピノンするステップを有する、請求項7に記載の方法。

【請求項9】

前記基板上に前記第2の誘電体材料を成膜するステップは、前記第1のニオブ層上に、液体ポリマー系の誘電体をスピノンするステップを有する、請求項8に記載の方法。

【請求項10】

前記第2のニオブ層を形成するステップは、さらに、ニオブを成膜しパターン化して、前記第2の組のパターン化されたニオブトレース、および少なくとも一つのニオブビアを形成するステップを有し、

前記ニオブビアにより、前記第2の組のパターン化されたニオブトレースの少なくとも一つが、前記第1の組のパターン化されたニオブトレースの少なくとも一つと接続される、請求項7に記載の方法。

40

【請求項11】

基板上にポリイミドをスピノンし、前記ポリイミドを第1の温度で硬化させることにより、前記基板上に第1の誘電体層を形成するステップと、

前記第1の誘電体層上に、第1の組のパターン化されたニオブトレースを有する第1のニオブ層を形成するステップと、

前記第1のニオブ層上に感光性ポリイミドをスピノンし、前記感光性ポリイミドを第2の温度で硬化させることにより、前記第1のニオブ層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも低い、ステップと、

50

前記第2の誘電体層上に、第2の組のパターン化されたニオブトレースを有する第2のニオブ層を形成するステップと、

前記第2のニオブ層上に感光性ポリイミドをスピンオンし、前記感光性ポリイミドを第3の温度で硬化させることにより、前記第2のニオブ層上に第3の誘電体層を形成するステップであって、前記第3の温度は、前記第2の温度よりも低く、前記第1の温度、前記第2の温度、および前記第3の温度の各々は、前記ニオブの損傷により前記ニオブに悪影響が生じないように選定される、ステップと、

を有する方法。

【請求項 1 2】

前記第2のニオブ層を形成するステップは、さらに、ニオブを成膜しパターン化して、第2の組のパターン化されたニオブトレース、および少なくとも一つのニオブビアを形成するステップを有し、

10

前記第2の組のパターン化されたニオブトレースの少なくとも一つが、前記第1の組のパターン化されたニオブトレースの少なくとも一つと接続される、請求項11に記載の方法。

【請求項 1 3】

前記第2の温度は、前記第1の温度よりも少なくとも25 低く、

前記第3の温度は、前記第2の温度よりも少なくとも25 低い、請求項11に記載の方法

。

【請求項 1 4】

さらに、前記第2の誘電体層に少なくとも一つのビアを形成するステップを有し、

20

前記ビアは、ニオブを有する、請求項11に記載の方法。

【請求項 1 5】

前記少なくとも一つのビアは、前記第2のニオブ層を形成するステップと同じステップで形成され、

前記少なくとも一つのビアは、前記ニオブの共形成膜により形成される、請求項14に記載の方法。

【請求項 1 6】

前記第1の温度および前記第2の温度の各々は、275 未満で選定される、請求項1に記載の方法。

【請求項 1 7】

30

前記第2の温度は、前記第1の温度よりも少なくとも50 低い、請求項7に記載の方法。

【請求項 1 8】

前記第1の温度、前記第2の温度、および前記第3の温度の各々は、275 未満で選定される、請求項11に記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本願は、超伝導配線層およびインターコネクトを有する機器の製作に関する。

【背景技術】

【0 0 0 2】

40

デジタルプロセッサのような電子デバイスに使用される半導体系集積回路は、相補型金属酸化物半導体（CMOS）技術に基づくデジタル回路を含む。しかしながら、CMOS技術は、デバイスサイズの点で、その限界に到達している。また、CMOS技術に基づくデジタル回路による高クロックスピードでの電力消費は、次第に、高特性デジタル回路およびシステムにおける制限因子になってきている。

【0 0 0 3】

例えば、データセンタにおけるサーバは、益々多量の電力を消費するようになっている。電力の消費は、CMOS回路が不活性であっても、エネルギーの逸散から部分的な電力ロスの結果となる。なぜなら、そのような回路が不活性であり、いかなるダイナミックパワーを消費していなくても、これらは依然として、CMOSトランジスタの状態を維持する必

50

要があり、電力を消費するためである。また、CMOS回路は、直流電圧を用いて給電されるため、CMOS回路が不活性であっても、ある量の電流リークが存在する。従って、そのような回路が情報を処理しない際にも、CMOSトランジスタの状態を維持する必要性の結果として、および電流リークの結果として、ある量の電力が消費される。

【発明の概要】

【発明が解決しようとする課題】

【0004】

CMOS技術に基づいて、プロセッサおよび関連部材を使用する追加のアプローチは、超伝導ロジック系機器および装置を使用する。また、超伝導ロジック系機器および装置は、キュービット (qubit) のような量子情報の処理にも使用され得る。

10

【課題を解決するための手段】

【0005】

ある例では、本開示は、基板上に第1の誘電体材料を成膜し、前記第1の誘電体材料を第1の温度で硬化させることにより、前記基板上に第1の誘電体層を形成するステップを有する方法に関する。当該方法は、さらに、前記第1の誘電体層上に、第1の組のパターン化された超伝導トレースを有する第1の超伝導層を形成するステップを有してもよい。

当該方法は、さらに、前記第1の超伝導層上に第2の誘電体材料を成膜し、前記第2の誘電体材料を第2の温度で硬化させることにより、前記第1の超伝導層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも低い、ステップを有してもよい。当該方法は、さらに、前記第2の誘電体層上に、第2の組のパターン化された超伝導トレースを有する第2の超伝導層を形成するステップを有してもよい。

20

【0006】

別の態様では、本開示は、基板上に第1の誘電体材料を成膜し、前記第1の誘電体材料を第1の温度で硬化させることにより、基板上に第1の誘電体層を形成するステップを有する方法に関する。当該方法は、さらに、前記第1の誘電体層上に、第1の組のパターン化されたニオブトレースを有する第1のニオブ層を形成するステップを有してもよい。当該方法は、さらに、前記第1のニオブ層上に第2の誘電体材料を成膜し、前記第2の誘電体材料を第2の温度で硬化させることにより、前記第1のニオブ層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも少なくとも約25℃、またはより低い、ステップを有してもよい。当該方法は、さらに、前記第2の誘電体層上に、第2の組のパターン化されたトレースを有する第2のニオブ層を形成するステップを有してもよい。

30

【0007】

さらに別の態様では、本開示は、基板上にポリイミドをスピンオンし、前記ポリイミドを第1の温度で硬化させることにより、前記基板上に第1の誘電体層を形成するステップを有する方法に関する。当該方法は、さらに、前記第1の誘電体層上に、第1の組のパターン化されたニオブトレースを有する第1のニオブ層を形成するステップを有してもよい。当該方法は、さらに、前記第1のニオブ層上に感光性ポリイミドをスピンオンし、前記感光性ポリイミドを第2の温度で硬化させることにより、前記第1のニオブ層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも低い、ステップを有してもよい。当該方法は、さらに、前記第2の誘電体層上に、第2の組のパターン化されたニオブトレースを有する第2のニオブ層を形成するステップを有してもよい。当該方法は、さらに、前記第2のニオブ層上に感光性ポリイミドをスピンオンし、前記感光性ポリイミドを第3の温度で硬化させることにより、前記第2のニオブ層上に第3の誘電体層を形成するステップであって、前記第3の温度は、前記第2の温度よりも低い、ステップを有してもよい。

40

【0008】

このサマリーは、以降の詳細な説明にさらに記載された、単純化された形態における概念の選定を導入するために提供される。このサマリーは、クレーム化された主題の重要な特徴または本質的な特徴を同定することを意図するものではなく、クレーム化された主題

50

の範囲を限定するために使用することを意図するものでもない。

【 0 0 0 9 】

本開示は、一例を示すものであり、添付の図面に限定されるものではない。図面において、同様の参照符号は、同様の素子を表す。図面の素子は、単純化され明確化されて示されており、必ずしもスケールは示されていない。

【図面の簡単な説明】

【 0 0 1 0 】

【図 1】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

【図 2】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

10

【図 3】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

【図 4】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

【図 5】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

【図 6】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

【図 7】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

20

【図 8】ある例による超伝導機器の形成に使用される、少なくとも一つのステップの断面を示した図である。

【発明を実施するための形態】

【 0 0 1 1 】

本開示に示した例は、超伝導機器および装置に関する。

【 0 0 1 2 】

超伝導機器および装置は、ジョセフソン接合を使用し、回路に関する機能を実施する。一例としてのジョセフソン接合は、電流を妨げる領域を介して結合された2つの超伝導体を有してもよい。電流を妨げる領域は、超伝導体自身の物理的な狭小部、金属領域、または薄い絶縁バリアであってもよい。例えば、超伝導回路の一部として、超伝導体-絶縁体-超伝導体 (SIS) タイプのジョセフソン接合が実施されてもよい。例えば、超伝導体は、電場の存在なしで直流電流 (DC) を搬送できる材料であってもよい。超伝導体は、臨界温度 (T_c) を有し、これよりも低温では、これらはゼロ抵抗となる。そのような超伝導体の一つであるニオブは、9.3Kの臨界温度 (T_c) を有する。 T_c 未満の温度では、ニオブは、超伝導性である。ただし、 T_c を超える温度では、これは、電気抵抗を有する通常の金属として振る舞う。従って、SISタイプのジョセフソン接合では、超伝導体は、ニオブ超伝導体であり、絶縁体は、 Al_2O_3 バリアであってもよい。SISタイプの接合では、超伝導電子は、量子力学的波動関数により記述される。2つの超伝導体の間の超伝導電子波動関数の位相の時間において変化する位相差は、2つの超伝導体の間の電位差に対応する。

30

40

【 0 0 1 3 】

伝送線を含む各種超伝導回路は、必要な場合、インダクタまたは他の部材により、複数のジョセフソン接合を結合することにより形成することができる。少なくとも一つのクロックの制御の下、これらの伝送線を介してマイクロ波パルスが移動する。マイクロ波パルスは、正、負、またはこれらの組み合わせとすることができる。マイクロ波パルスは、最大10GHzまたはそれ以上の周波数を有してもよい。高周波マイクロ波信号、および直流 (DC) 信号を支持するため、いかなる回路ボード、またはそのような超伝導回路を有するインターポーザのような他の種類の構造が要求されてもよい。

【 0 0 1 4 】

本開示は、超伝導印刷回路基盤、超伝導インターポーザ、または同様の構造のような、

50

超伝導機器に関する。超伝導インターポーザは、極低温環境（例えば4Kまたはそれ以下）で使用される、マルチチップモジュールの一部として使用されてもよい。ある例では、超伝導機器は、基板上に形成された超伝導層と誘電体層のスタックを有してもよい。ある例では、超伝導機器は、 20Ω から 50Ω の範囲のインピーダンスを有する超伝導トレースを支持するように形成されてもよい。また、超伝導機器は、DCから、10GHzを超える周波数を有する信号までの範囲の信号を支持するように形成されてもよい。この例では、超伝導機器は、200mmウェハ、300mmウェハ、またはより大きなウェハのような、大きなシリコン基板の上に製作されてもよい。また、この例では、約 $5\mu\text{m}$ の最小特徴サイズで、1倍のリソグラフィを支持するように、設計ルールが選定されてもよい。この例では、必要なインピーダンスを支持するため、 $1\mu\text{m}$ を超える厚さを有する誘電体が必要となってもよい。厚い誘電体および幅広の線幅の超伝導トレースでは、サブミクロンの寸法による複雑なプロセスを使用せずに、約 20Ω から約 50Ω の間の範囲のラインのインピーダンスが有意に実現できる。また、サブミクロンプロセスを用いて形成されたライントレースには、相互に縫い合わされたより短いラインが必要となる。これは、プロセスの複雑さをさらに高め得る。ある例では、ニオブトレースは、約 $7\mu\text{m}$ の線幅で、約 50Ω のインピーダンスを支持してもよく、ニオブトレースは、約 $25\mu\text{m}$ の線幅で、約 20Ω のインピーダンスを支持してもよい。

【0015】

ある例では、基板は、シリコンウェハまたは任意の他の絶縁性もしくは導電性材料とすることができる。また、この例では、トレースおよびグラウンド面は、ニオブまたは同様の超伝導材料をスパッタリングすることにより形成されてもよい。また、例えば、ニオブ窒化物（NbN）またはニオブチタン窒化物（NbTiN）のような、ニオブの化合物も使用できる。また、分子線エピタキシー（MBE）法のような、他の物理気相成膜（PVD）法が使用されてもよい。また、トレースに使用される材料の種類に応じて、原子層堆積（ALD）法のような、化学気相成膜プロセスが使用されてもよい。従って、例えば、NbNおよびNbTiNのようなニオブ化合物は、ALDプロセスを用いて形成されてもよい。ニオブトレースは、 $4\mu\text{m}$ から $20\mu\text{m}$ の範囲の幅を有してもよい。ニオブは、これを誘電体層上にスパッタリングし、 CF_4 または HF_6 の反応性イオンエッチング（RIE）のような減法的なエッチングによりこれを定めることにより成膜されてもよい。ある例では、ニオブトレースは、アルミニウムの薄い層でコーティングされ、トレースの電気的特性が改善されてもよい。

【0016】

ある超伝導機器の例では、誘電体は、スピンオンポリイミドであってもよい。ある例では、誘電体層は、 $1\mu\text{m}$ から $5\mu\text{m}$ の間の範囲の厚さを有してもよい。例えば、誘電体は、4Kの温度で、10GHzの周波数を有する信号に対して、約 3.2 の誘電率および約 2e^{-4} の低損失正接を有する、HD4110またはPI-2611であり得る。ある例では、硬化温度は、ニオブのような超伝導材料に悪影響が生じない、 225°C 以下に維持されてもよい。超伝導機器は、さらに、トレースまたはグラウンド面と同じ成膜ステップにおけるニオブの共形成膜より形成されたビアを有してもよい。バイアスウェルは、感光性ポリイミドに直接パターン化され、または別のステップでエッチングされてもよい。金属トレースおよびビアは、同じ減算エッチングステップにおいて定められてもよい。パッド接続が構成され、インジウムパンプ、C4パンプ、または銅ピラーのような各種パンプおよび配線接合技術用のTi/AuまたはTi/Alのパッドが支持されてもよい。

【0017】

図1には、ある例による処理ステージの間の超伝導機器の断面100を示す。図に示すように、このプロセスステージの間、超伝導機器は、基板102の上部に形成された誘電体層104を有してもよい。基板102は、シリコン基板、サファイア基板、ガラス基板、または任意の他の好適な基板であってもよい。誘電体層104は、基板102上に誘電体（例えば液体ポリマー）を成膜することにより、形成されてもよい。ある例では、誘電体層104は、基板102上にポリイミドをスピンオンすることにより形成されてもよい。例えば、液体ポリイミドが基板102に設置され、基板の上部で液体が高速（例えば、数千rpmの速度）で

10

20

30

40

50

回転されてもよい。基板102上の液体誘電体材料の成膜の後、これがある温度で硬化され、固体形態の誘電体材料に変化してもよい。硬化プロセス中の液体誘電体の重合により、固体誘電体が形成されてもよい。この例では、誘電体層は、 $1\mu\text{m}$ から $5\mu\text{m}$ の間の範囲の厚さを有してもよい。例えば、誘電体は、4Kの温度で、10GHzの周波数を有する信号に対して、約3.2の誘電率を有し、約 $2e^{-4}$ の低損失正接を有する、HD4110またはPI-2611であってもよい。ある例では、硬化温度は、275 以下に維持されてもよい。図1には、ある態様で配置された、超伝導機器のある数の層が示されているが、これとは異なるより多くのまたはより少ない数の層が配置され得る。

【0018】

図2には、一例による処理の別の段階における超伝導機器の断面図200を示す。誘電体層104の上部に超伝導層106が形成されてもよい。超伝導層106は、CVSまたはPCVDのような、任意の成膜技術を用いて形成され、その後、フォトリソグラフィーを用いて成膜材料がパターン化されてもよい。この例では、超伝導層106は、誘電体層104の上部にニオブを成膜することにより形成されてもよい。フォトリソグラフィープロセスを使用して、超伝導層106をパターン化し、超伝導配線または他の超伝導構造を形成してもよい。次に、化学機械研磨法のようなプロセスを用いて、超伝導層106の余分な部分が除去されてもよい。ある例では、超伝導配線は、ニオブまたは他の好適な金属を用いて形成されてもよい。ニオブの超伝導配線は、 $0.2\mu\text{m}$ の幅および約 $25\mu\text{m}$ の長さを有してもよい。あるそのような配線は、 $20\mu\text{m}$ の幅であり、スロット化されてもよい。配線は、ダイ全体の長さまたは幅とほぼ同じ寸法であってもよい。超伝導構造の配置レイアウトは、超伝導配線または他の素子のレイアウトの形成に使用される、配置および配線設計ツールを用いて形成されてもよい。例えば、フォトレジストをパターン化して、金属層のような特定の層のレイアウトにより定められるような超伝導配線または他の構造として形成される、超伝導層106のこれらの領域のみを保護してもよい。また、このステップの一部として、他の超伝導金属または金属合金を使用してもよい。ある例では、トレースの形成に使用される成膜ステップと同じ成膜ステップにおけるニオブの共形の成膜により、ビアおよびトレースが形成されてもよい。ニオブは、スパッタリング法または他の同様のプロセスにより、成膜されてもよい。分子線エピタキシー(MBE)のような他の物理気相成膜(PVD)法が使用されてもよい。ある例では、ニオブのトレースおよびビアは、近接リソグラフィーを用いて形成されてもよい。近接リソグラフィーは、紫外線に暴露されるフォトレジストまたは感光性誘電体層からわずかにリフトオフされたフォトマスクを配置するステップを有してもよい。ある例では、フォトマスクは、紫外線に暴露されるフォトレジストまたは別の層から $1\mu\text{m}$ リフトオフされてもよい。光に対する暴露の後、エッチングステップが実施され、フォトレジストまたは感光性誘電体層の暴露領域が除去されてもよい。このステップは、湿式エッチングプロセスまたは乾式エッチングプロセスを使用するステップを含んでもよい。図2には、ある態様で配置された超伝導配置のある数の層が示されているが、異なる態様で、より多くのまたはより少ない数の層が配置されてもよい。

【0019】

図3には、ある例によるプロセスの別の段階における超伝導機器の断面図300を示す。図に示すように、この処理段階の間、超伝導機器は、超伝導層106の上部に形成された誘電体層108を有してもよい。誘電体層108は、超伝導層106上に誘電体(例えば液体ポリマー)を成膜することにより形成されてもよい。ある例では、誘電体層108は、超伝導層106上に、ポリイミドをスピンオンすることにより形成されてもよい。この例では、誘電体層は、 $1\mu\text{m}$ から $5\mu\text{m}$ の間の範囲の厚さを有してもよい。また、ある例では、誘電体層108は、感光性ポリイミドであってもよい。例えば、誘電体は、4Kの温度で、10GHzの周波数を有する信号に対して、約3.2の誘電率を有し、約 $2e^{-4}$ の低損失正接をするHD411またはPI-2611とすることができる。この方法では、ビアまたは他の超伝導構造の形成において、光感応材料を成膜する追加のステップが不要となり得る。ある例では、硬化温度は、225 またはより低い温度に維持されてもよい。ある例では、誘電体層108の硬化温度は、誘電体層104の硬化温度よりも少なくとも25 低く選定されてもよい。別の例では

10

20

30

40

50

、誘電体層108の硬化温度は、誘電体層104の硬化温度よりも少なくとも50 低く選定されてもよい。低い硬化温度は、ニオブにいかなる損傷も生じさせない点で有意である。また、誘電体層108が完全に重合されない場合でも、極低温環境における超伝導機構の使用により、この完全な重合の欠如が、半導体機器のいかなる構造上または作動上の問題にもあまり寄与しなくなる。図3には、ある態様で配置された超伝導機器のある数の層が示されているが、異なる態様で、より多くのまたはより少ない数の層が配置されてもよい。

【0020】

図4には、ある例によるプロセスの別の段階における超伝導機器の断面図400を示す。図に示すように、このプロセス段階の間、超伝導機器は、誘電体層108の上部に形成された別の超伝導層を有してもよい。誘電体層108にビアまたはコンタクトホールを形成し、これらをニオブまたは同様の超伝導材料で充填することにより、ビア110および112が形成されてもよい。114、116、118を含む追加の超伝導トレースが、超伝導機器に含まれる次の超伝導層の一部として形成されてもよい。ある例では、超伝導配線は、ニオブまたは他の好適な金属を用いて形成されてもよい。ニオブの超伝導配線は、 $0.2\mu\text{m}$ の幅、および約 $25\mu\text{m}$ の長さであってもよい。あるそのような配線は、 $20\mu\text{m}$ 幅であり、スロット化されてもよい。配線は、ダイ全体の長さまたは幅とほぼ同じ寸法であってもよい。超伝導構造の配置レイアウトは、超伝導配線または他の素子のレイアウトの形成に使用される、配置および配線設計ツールを用いて形成されてもよい。例えば、フォトレジストをパターン化して、金属層のような特定の層のレイアウトにより定められるような超伝導配線または他の構造として形成される、超伝導層106のこれらの領域のみを保護してもよい。また、このステップの一部として、他の超伝導金属または金属合金を使用してもよい。ある例では、トレースの形成に使用される成膜ステップと同じ成膜ステップにおけるニオブの共形の成膜により、ビアが形成されてもよい。ニオブは、スパッタリング法または他の同様のプロセスにより、成膜されてもよい。分子線エピタキシー(MBE)のような他の物理気相成膜(PVD)法が使用されてもよい。ある例では、ニオブのトレースおよびビアは、近接リソグラフィを用いて形成されてもよい。近接リソグラフィは、紫外線に暴露されるフォトレジストまたは感光性誘電体層からわずかにリフトオフされたフォトマスクを配置するステップを有してもよい。ある例では、フォトマスクは、紫外線に暴露されるフォトレジストまたは別の層から $1\mu\text{m}$ リフトオフされてもよい。光に対する暴露の後、エッチングステップが実施され、フォトレジストまたは感光性誘電体層の暴露領域が除去されてもよい。このステップは、湿式エッチングプロセスまたは乾式エッチングプロセスを使用するステップを含んでもよい。図4には、ある態様で配置された超伝導配置のある数の層が示されているが、異なる態様で、より多くのまたはより少ない数の層が配置されてもよい。

【0021】

図5には、ある例による超伝導機器を形成する際に使用される少なくとも一つのステップの断面図500を示す。図に示すように、このプロセス段階の間、超伝導機器は、超伝導トレースまたは面(例えば、超伝導トレース114、116、118を含む超伝導層)の上部に形成された誘電体層120を有してもよい。誘電体層120は、超伝導層上に誘電体(例えば、液体ポリマー)を成膜することにより、形成されてもよい。ある例では、誘電体層120は、超伝導層上に、ポリイミドをスピンドンすることにより形成されてもよい。この例では、誘電体層は、 $1\mu\text{m}$ から $5\mu\text{m}$ の間の範囲の厚さを有してもよい。また、ある例では、誘電体層120は、感光性ポリイミドであってもよい。例えば、誘電体は、4Kの温度で、10GHzの周波数を有する信号に対して、約3.2の誘電率を有し、約 $2e^{-4}$ の低損失正接をするHD411またはPI-2611とすることができる。この方法では、ビアまたは他の超伝導構造の形成において、光感応材料を成膜する追加のステップが不要となり得る。ある例では、硬化温度は、225 またはより低い温度に維持されてもよい。ある例では、誘電体層120の硬化温度は、誘電体層108の硬化温度よりも少なくとも25 低く選定されてもよい。別の例では、誘電体層120の硬化温度は、誘電体層108の硬化温度よりも少なくとも50 低く選定されてもよい。図5には、ある態様で配置された超伝導機器のある数の層が示され

10

20

30

40

50

ているが、異なる態様で、より多くのまたはより少ない数の層が配置されてもよい。

【0022】

図6には、ある例による超伝導機器を形成する際に使用される少なくとも一つのステップの断面図600を示す。図に示すように、このプロセス段階の間、超伝導機器は、誘電体層120の上部に形成された別の超伝導層を有してもよい。誘電体層120にビアまたはコンタクトホールを形成し、これらをニオブまたは同様の超伝導材料で充填することにより、ビアが形成されてもよい。124、126、128を含む追加の超伝導トレースは、超伝導機器に含まれる次の超伝導層の一部として形成されてもよい。ある例では、超伝導配線は、ニオブまたは他の好適な金属を用いて形成されてもよい。ニオブの超伝導配線は、 $0.2\mu\text{m}$ の幅、および約 $25\mu\text{m}$ の長さであってもよい。あるそのような配線は、 $20\mu\text{m}$ 幅であり、スロット化されてもよい。配線は、ダイ全体の長さまたは幅とほぼ同じ寸法であってもよい。超伝導構造の配置レイアウトは、超伝導配線または他の素子のレイアウトの形成に使用される、配置および配線設計ツールを用いて形成されてもよい。例えば、フォトレジストをパターン化して、金属層のような特定の層のレイアウトにより定められるような超伝導配線または他の構造として形成される、超伝導層のこれらの領域のみを保護してもよい。また、このステップの一部として、他の超伝導金属または金属合金を使用してもよい。ある例では、トレースの形成に使用される成膜ステップと同じ成膜ステップにおけるニオブの共形の成膜により、ビアが形成されてもよい。ニオブは、スパッタリング法または他の同様のプロセスにより、成膜されてもよい。分子線エピタキシー(MBE)のような他の物理気相成膜(PVD)法が使用されてもよい。ある例では、ニオブのトレースおよびビアは、近接リソグラフィを用いて形成されてもよい。近接リソグラフィは、紫外線に暴露されるフォトレジストまたは感光性誘電体層からわずかにリフトオフされたフォトマスクを配置するステップを有してもよい。ある例では、フォトマスクは、紫外線に暴露されるフォトレジストまたは別の層から $1\mu\text{m}$ リフトオフされてもよい。光に対する暴露の後、エッチングステップが実施され、フォトレジストまたは感光性誘電体層の暴露領域が除去されてもよい。このステップは、湿式エッチングプロセスまたは乾式エッチングプロセスを使用するステップを含んでもよい。図6には、ある態様で配置された超伝導配置のある数の層が示されているが、異なる態様で、より多くのまたはより少ない数の層が配置されてもよい。

【0023】

図7には、ある例による超伝導機器を形成する際に使用される少なくとも一つのステップの断面図700を示す。図に示すように、このプロセス段階の間、超伝導機器は、超伝導トレースまたは面(例えば、超伝導トレース124、126、128を含む超伝導層)の上部に形成された誘電体層122を有してもよい。誘電体層122は、超伝導層上に誘電体(例えば、液体ポリマー)を成膜することにより、形成されてもよい。ある例では、誘電体層122は、超伝導層上に、ポリイミドをスピンオンすることにより形成されてもよい。この例では、誘電体層は、 $1\mu\text{m}$ から $5\mu\text{m}$ の間の範囲の厚さを有してもよい。また、ある例では、誘電体層122は、感光性ポリイミドであってもよい。例えば、誘電体は、4Kの温度で、 10GHz の周波数を有する信号に対して、約3.2の誘電率を有し、約 $2e^{-4}$ の低損失正接をするHD411またはPI-2611とすることができる。この方法では、ビアまたは他の超伝導構造の形成において、光感応材料を成膜する追加のステップが不要となり得る。ある例では、硬化温度は、 225°C またはより低い温度に維持されてもよい。ある例では、誘電体層122の硬化温度は、誘電体層120の硬化温度よりも少なくとも 25°C 低く選定されてもよい。別の例では、誘電体層122の硬化温度は、誘電体層120の硬化温度よりも少なくとも 50°C 低く選定されてもよい。

【0024】

引き続き図7を参照すると、この処理段階において、ビア130、132、および超伝導トレース134、136、138が形成されてもよい。ある例では、ニオブまたは他の好適な金属を用いて、超伝導配線が形成されてもよい。ニオブの超伝導配線は、 $0.2\mu\text{m}$ の幅、および約 $25\mu\text{m}$ の長さであってもよい。あるそのような配線は、 $20\mu\text{m}$ 幅であり、スロット化さ

10

20

30

40

50

れてもよい。配線は、ダイ全体の長さまたは幅とほぼ同じ寸法であってもよい。超伝導構造の配置レイアウトは、超伝導配線または他の素子のレイアウトの形成に使用される、配置および配線設計ツールを用いて形成されてもよい。例えば、フォトリソをパターン化して、金属層のような特定の層のレイアウトにより定められるような超伝導配線または他の構造として形成される、超伝導層のこれらの領域のみを保護してもよい。また、このステップの一部として、他の超伝導金属または金属合金を使用してもよい。ある例では、トレースの形成に使用される成膜ステップと同じ成膜ステップにおけるニオブの共形の成膜により、ビアが形成されてもよい。ニオブは、スパッタリング法または他の同様のプロセスにより、成膜されてもよい。分子線エピタキシー（MBE）のような他の物理気相成膜（PVD）法が使用されてもよい。ある例では、ニオブのトレースおよびビアは、近接リソグラフィを用いて形成されてもよい。近接リソグラフィは、紫外線に暴露されるフォトリソまたは感光性誘電体層からわずかにリフトオフされたフォトマスクを配置するステップを有してもよい。ある例では、フォトマスクは、紫外線に暴露されるフォトリソまたは別の層から1 μm リフトオフされてもよい。光に対する暴露の後、エッチングステップが実施され、フォトリソまたは感光性誘電体層の暴露領域が除去されてもよい。このステップは、湿式エッチングプロセスまたは乾式エッチングプロセスを使用するステップを含んでもよい。この段階の一部として、別の誘電体層140が形成されてもよい。この層は、前述のものと同様のプロセスを用いて形成されてもよい。ある例では、硬化温度は、225 またはより低い温度に維持されてもよい。ある例では、誘電体層140の硬化温度は、誘電体層122の硬化温度よりも少なくとも25 低く選定されてもよい。別の例では、誘電体層140の硬化温度は、誘電体層122の硬化温度よりも少なくとも50 低く選定されてもよい。図7には、ある態様で配置された超伝導配置のある数の層が示されているが、異なる態様で、より多くのまたはより少ない数の層が配置されてもよい。

【0025】

図8には、ある例による超伝導機器を形成する際に使用される少なくとも一つのステップの断面図800を示す。この処理段階において、ビア142、144、および超伝導トレース150、152、154、156、158が形成されてもよい。ある例では、ニオブまたは他の好適な金属を用いて、超伝導配線が形成されてもよい。ニオブの超伝導配線は、0.2 μm の幅、および約25 μm の長さであってもよい。あるそのような配線は、20 μm 幅であり、スロット化されてもよい。配線は、ダイ全体の長さまたは幅とほぼ同じ寸法であってもよい。超伝導構造の配置レイアウトは、超伝導配線または他の素子のレイアウトの形成に使用される、配置および配線設計ツールを用いて形成されてもよい。例えば、フォトリソをパターン化して、金属層のような特定の層のレイアウトにより定められるような超伝導配線または他の構造として形成される、超伝導層のこれらの領域のみを保護してもよい。また、このステップの一部として、他の超伝導金属または金属合金を使用してもよい。ある例では、トレースの形成に使用される成膜ステップと同じ成膜ステップにおけるニオブの共形の成膜により、ビアが形成されてもよい。ニオブは、スパッタリング法または他の同様のプロセスにより、成膜されてもよい。分子線エピタキシー（MBE）のような他の物理気相成膜（PVD）法が使用されてもよい。ある例では、ニオブのトレースおよびビアは、近接リソグラフィを用いて形成されてもよい。近接リソグラフィは、紫外線に暴露されるフォトリソまたは感光性誘電体層からわずかにリフトオフされたフォトマスクを配置するステップを有してもよい。ある例では、フォトマスクは、紫外線に暴露されるフォトリソまたは別の層から1 μm リフトオフされてもよい。光に対する暴露の後、エッチングステップが実施され、フォトリソまたは感光性誘電体層の暴露領域が除去されてもよい。このステップは、湿式エッチングプロセスまたは乾式エッチングプロセスを使用するステップを含んでもよい。この段階の一部として、別の誘電体層160が形成されてもよい。この層は、前述のものと同様のプロセスを用いて形成されてもよい。ある例では、硬化温度は、225 またはより低い温度に維持されてもよい。ある例では、誘電体層160の硬化温度は、誘電体層140の硬化温度よりも少なくとも25 低く選定されてもよい。別の例では、誘電体層160の硬化温度は、誘電体層140の硬化温度よりも少なくとも50 低

10

20

30

40

50

く選定されてもよい。

【0026】

引き続き図8を参照すると、この処理段階において、ビア164、166が形成され、パッド接続が提供されてもよい。パッド接続は、インジウムバンプ、C4バンプ、または銅ピラーのような各種バンプおよび配線結合技術用の、チタン/金(Ti/Au)またはチタン/アルミニウム(Ti/Al)のパッドを支持するように構成されてもよい。図8には、ある態様で配置された超伝導機器のある数の層が示されているが、異なる態様で配置された、より多くのまたはより少ない数の層が存在してもよい。また、図1乃至8には、ある順番に実施されるあるステップが示されているが、異なる順番で、追加のまたはより少ないステップが実施され、超伝導機器が製造されてもよい。

10

【0027】

ある例では、誘電体層は、基板102に最も近いものから始まり、徐々に低温で硬化されてもよい。従って、誘電体層104は、250 の温度で硬化され、誘電体層108は、225 の温度で硬化され、誘電体層120は、200 の温度で硬化され、誘電体層122は、175 の温度で硬化され、誘電体層140は、150 の温度で硬化され、誘電体層160は、125 の温度で硬化されてもよい。別の例では、硬化温度の差は、25 よりも小さくても大きくてもよい。

【0028】

引き続き図8を参照すると、ある例では、超伝導層106は、超伝導機器を介して、クロック信号を分配するように構成されてもよい。超伝導トレースの次の組(例えば超伝導トレース114、116、118)は、超伝導機器を介してクロック信号を分配するように構成されてもよい。超伝導トレースの次の組(例えば、超伝導トレース124、216、128)は、超伝導機器のグラウンド面として機能するように構成されてもよい。超伝導トレースの次の組(例えば、超伝導トレース134、136、138)は、超伝導機器を介して、クロック信号以外の信号を分配するように構成されてもよい。超伝導トレースの次の組(例えば、超伝導トレース150、152、154、156、158)は、超伝導機器を介して、クロック信号以外の信号を分配するように構成されてもよい。実際、各種超伝導層の機能は、超伝導機器に関する要求仕様に基づいて修正可能である。また、誘電体層に使用される材料は、ベンゾシクロブテン(BCB)またはポリフェニルキノキサリン(PPQ)、およびこれらの誘電体材料の感光性バージョンであってもよい。

20

【0029】

まとめると、本開示は、基板上に第1の誘電体材料を成膜し、前記第1の誘電体材料を第1の温度で硬化させることにより、前記基板上に第1の誘電体層を形成するステップを有する方法に関する。当該方法は、さらに、前記第1の誘電体層上に、第1の組のパターン化された超伝導トレースを有する第1の超伝導層を形成するステップを有してもよい。当該方法は、さらに、前記第1の超伝導層上に第2の誘電体材料を成膜し、前記第2の誘電体材料を第2の温度で硬化させることにより、前記第1の超伝導層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも低い、ステップを有してもよい。当該方法は、さらに、前記第2の誘電体層上に、第2の組のパターン化された超伝導トレースを有する第2の超伝導層を形成するステップを有してもよい。

40

【0030】

当該方法のある例では、第2の温度は、第1の温度よりも少なくとも50 低くてもよい。基板上に第1の誘電体材料を成膜するステップは、液体ポリマー系誘電体を、基板上にスピンオンするステップを有してもよい。基板上に第2の誘電体材料を成膜するステップは、液体ポリマー系誘電体を第1の超伝導層上にスピンオンするステップを有してもよい。第1の誘電体材料および第2の誘電体材料は、感光性ポリイミドを有してもよい。

【0031】

ある例では、第2の超伝導層を形成するステップは、さらに、少なくとも一つの超伝導材料を成膜しパターン化して、第2の組のパターン化超伝導トレースおよび少なくとも一つのインターコネクト構造を形成するステップを有し、第2の組のパターン化された超伝

50

導トレースの少なくとも一つが、第1の組のパターン化された超伝導トレースの少なくとも一つと接続されてもよい。第1の組のパターン化された超伝導トレースおよび第2の組のパターン化された超伝導トレースの各々は、近接リソグラフィーを用いて形成されてもよい。超伝導材料は、ニオブを有してもよい。

【0032】

別の態様では、本開示は、基板上に第1の誘電体材料を成膜し、前記第1の誘電体材料を第1の温度で硬化させることにより、基板上に第1の誘電体層を形成するステップを有する方法に関する。当該方法は、さらに、前記第1の誘電体層上に、第1の組のパターン化されたニオブトレースを有する第1のニオブ層を形成するステップを有してもよい。当該方法は、さらに、前記第1のニオブ層上に第2の誘電体材料を成膜し、前記第2の誘電体材料を第2の温度で硬化させることにより、前記第1のニオブ層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも少なくとも約25℃、またはより低い、ステップを有してもよい。当該方法は、さらに、前記第2の誘電体層上に、第2の組のパターン化されたトレースを有する第2のニオブ層を形成するステップを有してもよい。

10

【0033】

基板上に第1の誘電体材料を成膜するステップは、基板上に液体ポリマー系誘電体をスピンオンするステップを有してもよい。基板上に第2の誘電体材料を成膜するステップは、液体ポリマー系誘電体を第1のニオブ層上にスピンオンするステップを有してもよい。第1の誘電体材料および第2の誘電体材料の各々は、感光性ポリイミドを有してもよい。

20

【0034】

この例では、第2のニオブ層を形成するステップは、さらに、ニオブを成膜しパターン化して、第2の組のパターン化されたニオブトレースおよび少なくとも一つのニオブビアを形成するステップを有し、第2の組のパターン化されたニオブトレースの少なくとも一つが、第1の組のパターン化されたニオブトレースの少なくとも一つと接続されてもよい。第1の組のパターン化されたニオブトレースおよび第2の組のパターン化されたニオブトレースの各々は、近接リソグラフィーを用いて形成されてもよい。

【0035】

さらに別の態様では、本開示は、基板上にポリイミドをスピンオンし、前記ポリイミドを第1の温度で硬化させることにより、前記基板上に第1の誘電体層を形成するステップを有する方法に関する。当該方法は、さらに、前記第1の誘電体層上に、第1の組のパターン化されたニオブトレースを有する第1のニオブ層を形成するステップを有してもよい。当該方法は、さらに、前記第1のニオブ層上に感光性ポリイミドをスピンオンし、前記感光性ポリイミドを第2の温度で硬化させることにより、前記第1のニオブ層上に第2の誘電体層を形成するステップであって、前記第2の温度は、前記第1の温度よりも低い、ステップを有してもよい。当該方法は、さらに、前記第2の誘電体層上に、第2の組のパターン化されたニオブトレースを有する第2のニオブ層を形成するステップを有してもよい。当該方法は、さらに、前記第2のニオブ層上に感光性ポリイミドをスピンオンし、前記感光性ポリイミドを第3の温度で硬化させることにより、前記第2のニオブ層上に第3の誘電体層を形成するステップであって、前記第3の温度は、前記第2の温度よりも低い、ステップを有してもよい。

30

40

【0036】

この例では、第2のニオブ層を形成するステップは、さらに、ニオブを成膜しパターン化して、第2の組のパターン化されたニオブトレース、および少なくとも一つのニオブビアを形成するステップを有し、第2の組のパターン化されたニオブトレースの少なくとも一つが、第1の組のパターン化されたニオブトレースの少なくとも一つと接続されてもよい。第1の組のパターン化されたニオブトレースおよび第2の組のパターン化されたニオブトレースの各々は、近接リソグラフィーを用いて形成されてもよい。

【0037】

第2の温度は、第1の温度よりも少なくとも25℃低く、第3の温度は、第2の温度よりも

50

少なくとも25 低くてもよい。

【0038】

当該方法は、さらに、第2の誘電体層に少なくとも一つのビアを形成するステップを有してもよい。ビアは、ニオブを含む。この例では、少なくとも一つのビアは、第2のニオブ層を形成するステップと同じステップで形成されてもよい。少なくとも一つのビアは、ニオブの共形成膜により、形成されてもよい。

【0039】

本願に記載の方法、モジュール、および部材は、単なる一例であることが理解される。例えば、限定的ではない、超伝導装置の一例の種類は、フィールドプログラマブルゲートアレイ (FPGA)、特定用途向け集積回路 (ASIC)、特定用途向け標準製品 (ASSP)、システムオンチップシステム (SOC)、複合プログラマブルロジックデバイス (CPLD) などを含んでもよい。

10

【0040】

また要約すると、依然明確な意味として、同じ機能を得るための部材の任意の配置は、所望の機能が達成されるように有効に「関連」付けられる。従って、特定の機能を達成するために組み合わされたいかなる2つの部材も、構造物または中間部材とは無関係に、所望の機能が達成される相互に「関連」するものとして見なすことができる。同様に、関連するいかなる2つの部材も、所望の機能を達成するため、相互に「動作可能に接続され」または「結合され」ていると見ることができる。

【0041】

20

また、前述の動作の機能の間の境界が単なる一例であることは、当業者には理解できる。複数の動作の機能は、単一の動作に組み込まれてもよく、および/または単一の動作の機能は、追加の動作に分配されてもよい。また、別の実施例は、特定の動作の複数の例を含んでもよく、各種他の実施例において、動作の順番は変化してもよい。

【0042】

開示内容は特定の例を提供するが、以下の特許請求の範囲に記載の開示の範囲から逸脱せずに、各種修正および変更がなされ得る。従って、明細書および図面は、限定的な意味ではなく、一例を示すものであると見なされ、全てのそのような修正は、本開示の範囲内に含まれることが意図される。特定の例に関して、本願に記載された問題に対するいかなる利点、有意点、または解決策も、請求項の一部または全ての重要な、必要な、または本質的な特徴もしくは素子として限定されることを意図されるものではない。

30

【0043】

また、本願に使用される「a」、「an」という用語は、1または2以上のものを定める。また、請求項における「少なくとも一つ」および「1または2以上」のような導入文言の使用は、同じ請求項が「1または2以上」もしくは「少なくとも一つ」という導入文言、ならびに「a」または「an」のような不定冠詞を含む場合であっても、不定冠詞「a」または「an」による別の請求素子の導入において、そのような導入された請求素子を含む、いかなる特定の請求項も、そのような素子をただ一つ含む発明に限定されることを表すと解してはならない。定冠詞の使用の場合も、同じことが言える。

【0044】

40

他に言及がない限り、「第1」および「第2」のような用語は、記載されたそのような素子の間を任意に識別するために使用される。従って、これらの用語は、そのような素子の一時的なまたは他の優先順位を表すことを必ずしも意図するものではない。

【図面】

【図 1】

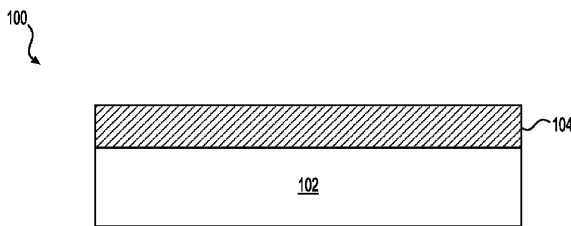


FIG. 1

【図 2】

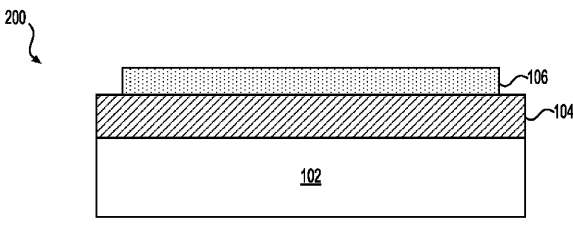


FIG. 2

【図 3】

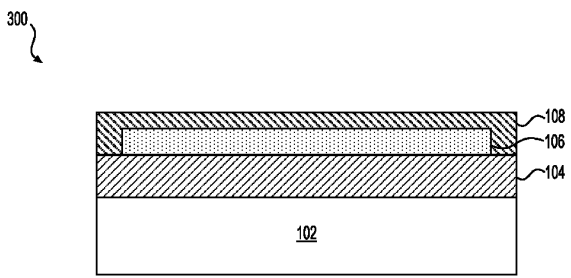


FIG. 3

【図 4】

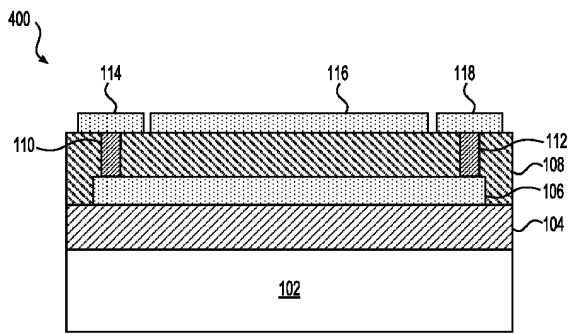


FIG. 4

【図 5】

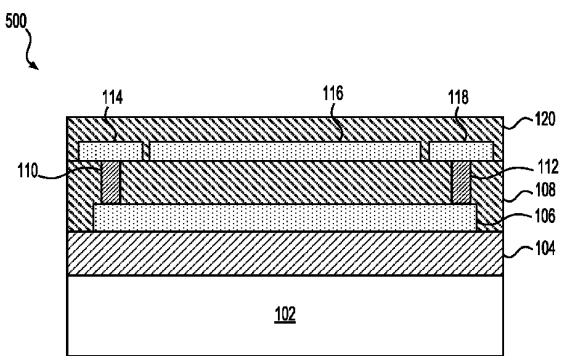


FIG. 5

【図 6】

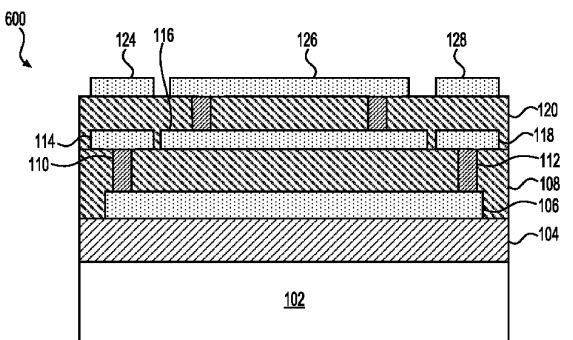


FIG. 6

10

20

30

40

50

【 図 7 】

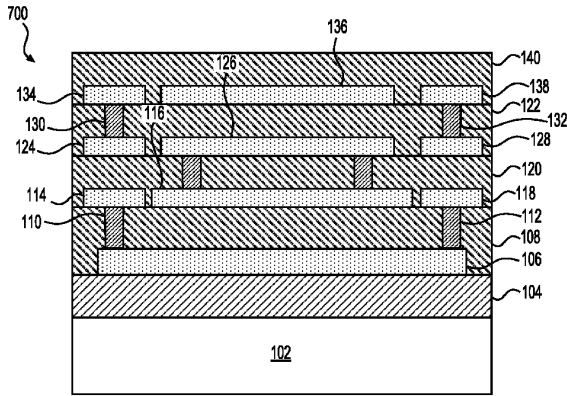


FIG. 7

【 図 8 】

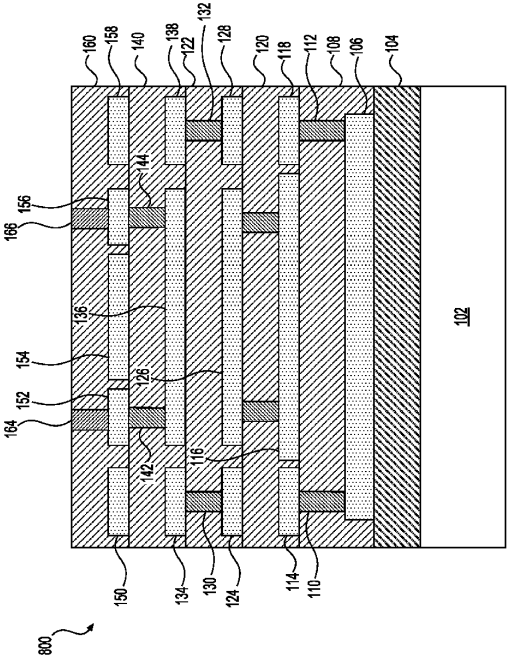


FIG. 8

10

20

30

40

50

フロントページの続き

クロソフト ウェイ マイクロソフト テクノロジー ライセンシング, エルエルシー (番地無し)
(72)発明者 タッカーマン, デイビッド ビー.
アメリカ合衆国 ワシントン州 98052-6399 レッドモンド ワン マイクロソフト ウェイ
マイクロソフト テクノロジー ライセンシング, エルエルシー (番地無し)

審査官 早川 朋一

(56)参考文献 特開2004-128437(JP, A)
特開平09-260378(JP, A)
特開2000-208630(JP, A)
国際公開第2014/069662(WO, A1)

(58)調査した分野 (Int.Cl., DB名)
H01L 21/3205-21/3215
H01L 21/768
H01L 23/52
H01L 23/522-23/532
H01L 39/00-39/24