(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0044666
(43) 공개일자 2024년04월05일

(51) 국제특허분류(Int. Cl.)
H02M 3/07 (2006.01) *H02M 1/14* (2006.01)
H02M 3/156 (2006.01)
(52) CPC특허분류
H02M 3/072 (2021.05)
H02M 1/14 (2013.01)
(21) 출원번호 10-2022-0123966
(22) 출원일자 2022년09월29일
심사청구일자 2022년09월29일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울특별시 강남구 선릉로 221
박인호
서울특별시 은평구 응암로 319(응암동, 서강스카이빌)
(뒷면에 계속)
(74) 대리인
특허법인주연케이알피

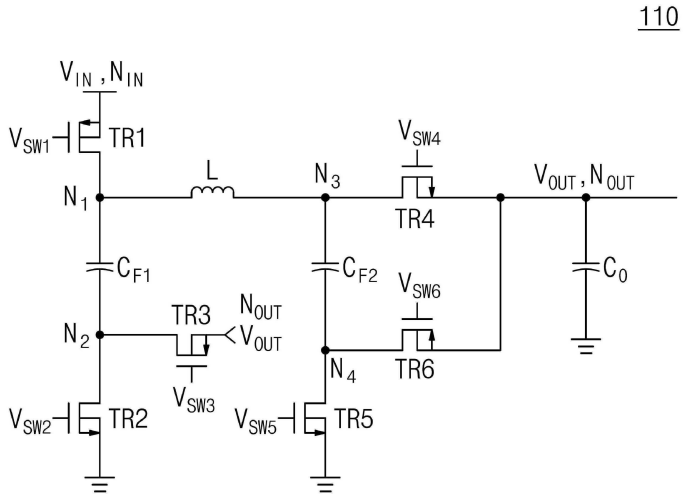
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **하이브리드 벅 컨버터**

(57) 요 약

본 발명에 따르면, 하이브리드 벅 컨버터에 있어서, 인덕터; 상기 인덕터의 일 단에 연결된 제1 커패시터; 상기 인덕터의 타 단에 연결된 제2 커패시터; 및 상기 인덕터, 상기 제1 커패시터 및 상기 제2 커패시터 중 적어도 하나에 연결되고 게이트 전압에 의해 턴온 또는 턴오프되는 복수의 트랜지스터를 포함하고, 상기 하이브리드 벅 컨버터가 제2 상 동작 시 듀티비에 따라 설정된 제1 페이즈에서는 상기 인덕터는 충전되고 상기 제1 커패시터 및 상기 제2 커패시터는 방전되고, 상기 제2 상 동작 시 상기 듀티비에 따라 설정된 제2 페이즈에서는 상기 인덕터는 방전되고 상기 제1 커패시터 및 상기 제2 커패시터는 충전하도록 동작하는 하이브리드 벅 컨버터이다.

대 표 도 - 도1



(52) CPC특허분류
H02M 3/156 (2013.01)
Y02B 70/10 (2020.08)

(72) 발명자
전진우
서울특별시 강남구 선릉로112길 53(삼성동, 롯데캐슬킹덤아파트)
김현진
서울특별시 동대문구 약령시로 10(제기동)
박태형
서울특별시 양천구 목동동로 130(신정동, 목동신시가지아파트14단지)
류재원
서울특별시 마포구 월드컵북로 502-36(상암동, 상암월드컵파크10단지)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711155324
과제번호	2022R1A2C3012245
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)
연구과제명	차세대 xEV를 위한 48 V 및 12 V 배터리용 전력 관리 시스템
기 여 율	1/1
과제수행기관명	고려대학교
연구기간	2022.03.01 ~ 2023.02.28

명 세 서

청구범위

청구항 1

하이브리드 벅 컨버터에 있어서,

인덕터;

상기 인덕터의 일 단에 연결된 제1 커패시터;

상기 인덕터의 타 단에 연결된 제2 커패시터; 및

상기 인덕터, 상기 제1 커패시터 및 상기 제2 커패시터 중 적어도 하나에 연결되고 게이트 전압에 의해 턴온 또는 턴오프되는 복수의 트랜지스터를 포함하고,

상기 하이브리드 벅 컨버터가 제2 상 동작 시 듀티비에 따라 설정된 제1 페이즈에서는 상기 인덕터는 충전되고 상기 제1 커패시터 및 상기 제2 커패시터는 방전되고, 상기 제2 상 동작 시 상기 듀티비에 따라 설정된 제2 페이즈에서는 상기 인덕터는 방전되고 상기 제1 커패시터 및 상기 제2 커패시터는 충전하도록 동작하는 하이브리드 벅 컨버터.

청구항 2

제1항에 있어서,

상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고,

상기 하이브리드 벅 컨버터는 상기 제2 상 동작 시 상기 듀티비에 따라 설정된 상기 제1 페이즈에서는 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터는 턴온 되고, 상기 제2 트랜지스터 및 상기 제6 트랜지스터는 턴오프 되고,

상기 하이브리드 벅 컨버터는 상기 제2 상 동작 시 상기 듀티비에 따라 설정된 상기 제2 페이즈에서는 상기 제2 트랜지스터 및 상기 제6 트랜지스터는 턴온 되고, 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터는 턴오프 되는 하이브리드 벅 컨버터.

청구항 3

제1항에 있어서,

상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고,

상기 하이브리드 벅 컨버터가 전압 변환율이 제1 구간에서 제3 상 동작 시, 제1-1 페이즈에서는 상기 인덕터와 상기 제2 커패시터가 충전되며 상기 제1 커패시터는 방전되고,

상기 전압 변환율이 제1 구간에서 상기 제3 상 동작 시, 제1-2 페이즈에서는 상기 인덕터와 상기 제1 커패시터가 충전되며 상기 제2 커패시터는 방전되고,

상기 전압 변환율이 제1 구간에서 상기 제3 상 동작 시, 제1-3 페이즈에서는 상기 인덕터는 방전되며 상기 제1 커패시터 및 상기 제2 커패시터는 충전하는 하이브리드 벅 컨버터.

청구항 4

제3항에 있어서,

상기 하이브리드 벅 컨버터는 상기 전압 변환율이 제1 구간에서 상기 제3 상 동작 시, 상기 제1-1 페이즈에서는 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터가 턴온 되고, 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터는 턴오프 되고,

상기 제1-2 페이즈에서는 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터가 턴온 되고, 상기 제1 트랜지

스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터는 턴오프 되고,

상기 제1-3 페이즈에서는 상기 제2 트랜지스터 및 상기 제6 트랜지스터가 턴온 되고, 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터는 턴오프 되는 하이브리드 벅 컨버터.

청구항 5

제1항에 있어서,

상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고,

상기 하이브리드 벅 컨버터가 전압 변환율이 제2 구간에서 제3 상 동작 시, 제2-1 페이즈에서는 상기 인덕터는 충전되며 상기 제1 커패시터 및 상기 제2 커패시터는 방전되고,

상기 전압 변환율이 제2 구간에서 상기 제3 상 동작 시, 제2-2 페이즈에서는 상기 인덕터와 상기 제1 커패시터는 방전되며 상기 제2 커패시터는 충전되고,

상기 전압 변환율이 제2 구간에서 상기 제3 상 동작 시, 제2-3 페이즈에서는 상기 제1 커패시터는 충전되며 상기 인덕터와 상기 제2 커패시터는 방전되는 하이브리드 벅 컨버터.

청구항 6

제5항에 있어서,

상기 하이브리드 벅 컨버터는 상기 전압 변환율이 제2 구간에서 상기 제3 상 동작 시, 상기 제2-1 페이즈에서는 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터가 턴온 되고, 상기 제2 트랜지스터 및 상기 제6 트랜지스터는 턴오프 되고,

상기 제2-2 페이즈에서는 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터가 턴온 되고, 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터는 턴오프 되고,

상기 제2-3 페이즈에서는 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터가 턴온 되고, 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터는 턴오프 되는 하이브리드 벅 컨버터.

청구항 7

제1항에 있어서,

상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고,

상기 제1 트랜지스터는 일 단이 상기 제1 커패시터와 연결된 제1 노드에 연결되고, 타 단이 입력 전압이 입력되는 입력 노드에 연결되고,

상기 제2 트랜지스터는 일 단이 상기 제1 커패시터와 연결된 제2 노드에 연결되고, 타 단이 지면과 연결된 접지에 연결되고,

상기 제3 트랜지스터는 일 단이 상기 제2 노드에 연결되고, 타 단이 출력 전압이 출력되는 출력 노드에 연결되고,

상기 제4 트랜지스터는 일 단이 상기 인덕터와 연결된 제3 노드에 연결되고, 타 단이 상기 출력 노드에 연결되고,

상기 제5 트랜지스터는 일 단이 상기 제2 커패시터와 연결된 제4 노드에 연결되고, 타 단이 지면과 연결된 접지에 연결되고,

상기 제6 트랜지스터는 일 단이 상기 제4 노드에 연결되고, 타 단이 상기 출력 노드에 연결되는 하이브리드 벅 컨버터.

청구항 8

제7항에 있어서,

상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터는 PMOS 트랜지스터로 구성되고,

상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터는 NMOS 트랜지스터로 구성되는 하이브리드 벅 컨버터.

청구항 9

전자 장치에 있어서,

입력 전압을 하강시킨 출력 전압을 생성하는 하이브리드 벅 컨버터;

상기 하이브리드 벅 컨버터에 연결되고, 레귤레이터된 출력 전압을 생성하는 전압 변환부;

상기 전압 변환부에 연결되고, 상기 레귤레이터된 출력 전압과 기준 전압을 비교하여 펄스 폭 변조 신호를 생성하는 비교부;

상기 펄스 폭 변조 신호를 수신하여 상기 하이브리드 벅 컨버터의 제2 상 또는 제3 상 동작을 위해 상기 하이브리드 벅 컨버터에 포함된 복수의 트랜지스터에 게이트 전압을 인가하는 제어부; 및

상기 제2 상 또는 상기 제3 상 동작에 대응되는 모드 선택신호를 생성하는 모드 선택부를 포함하는 전자 장치.

청구항 10

제9항에 있어서,

상기 제어부는 상기 펄스 폭 변조 신호와 상기 모드 선택신호를 수신하여 데드 타임 신호를 생성하고, 상기 게이트 전압을 인가하는 데드 타임 발생기 및 게이트 드라이버를 포함하고,

상기 게이트 전압은 상기 복수의 트랜지스터에 정의된 시간 도메인 상 길이에 대응되는 전압으로 인가되는 전자 장치.

청구항 11

제10항에 있어서,

상기 제어부는 상기 데드 타임 신호를 수신하고, 상기 데드 타임 신호를 복사하여 데드 타임 발생기 및 게이트 드라이버에 송신하는 신호 복사부를 더 포함하는 전자 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 하이브리드 벅 컨버터에 관한 것이다.

배 경 기 술

[0002] 전원 회로는 다양한 전자 장치들을 구동하기 위한 가장 기본적인 구성이다. 최근에는 차량용 반도체나 모바일 기기의 사용이 증가함에 따라 고효율의 직류-직류(DC-DC) 컨버터의 수요도 증가하고 있다. 예를 들어, 스마트폰의 경우 여러 어플리케이션의 구동 및 기능을 수행하게 됨에 따라서 더 큰 배터리 용량, 높은 전력 효율에 대한 수요가 증가하고 있으며, 이에 따라 고효율의 직류-직류 컨버터를 필요로 한다.

[0003] 하지만, 높은 효율의 컨버터는 직렬 저항이 낮고 면적이 큰 인덕터를 사용하게 되는데, 이 경우 칩 면적이 넓어져서 휴대성을 강조하는 스마트폰을 구성하기 어렵다는 문제점이 있다.

[0004] 또한, 높은 전력을 전달할수록 컨버터에 포함된 각 스위치에 걸리는 전력이 증가함에 따라 고효율의 컨버터를 구성하기가 어렵다는 문제점이 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 대한민국 공개특허 제 10-2022-0054094호

(특허문헌 0002) 대한민국 공개특허 제 10-2020-0105202호

발명의 내용

해결하려는 과제

[0006] 본 발명은 상술한 과제를 해결하기 위한 것으로서, 본 발명의 목적은 직류-직류(DC-DC) 컨버터의 칩 면적을 개선하는데 있다. 본 발명은 커패시터를 통해 추가적인 경로를 형성하여 인덕터의 전류를 감소시킬 수 있으며, 감소된 인덕터의 전류를 기반으로 효율이 높은 강압 컨버터를 설계할 수 있다.

[0007] 또한, 컨버터는 높은 전력을 전달할수록 스위치에서 소모되는 전력 또한 증가하여 높은 효율의 컨버터를 구성하기 어렵다는 문제가 있는데, 본 발명은 트랜지스터의 게이트 전압을 감소시켜 짧은 길이의 트랜지스터를 구성할 수 있으며, 그로 인해 더 작은 저항으로 설계가 가능하여 높은 효율의 컨버터를 구성할 수 있다.

과제의 해결 수단

[0008] 본 발명은 하이브리드 벅 컨버터에 있어서, 인덕터; 상기 인덕터의 일 단에 연결된 제1 커패시터; 상기 인덕터의 타 단에 연결된 제2 커패시터; 및 상기 인덕터, 상기 제1 커패시터 및 상기 제2 커패시터 중 적어도 하나에 연결되고 게이트 전압에 의해 턴온 또는 턴오프되는 복수의 트랜지스터를 포함하고, 상기 하이브리드 벅 컨버터가 제2 상 동작 시 듀티비에 따라 설정된 제1 페이즈에서는 상기 인덕터는 충전되고 상기 제1 커패시터 및 상기 제2 커패시터는 방전되고, 상기 제2 상 동작 시 상기 듀티비에 따라 설정된 제2 페이즈에서는 상기 인덕터는 방전되고 상기 제1 커패시터 및 상기 제2 커패시터는 충전하도록 동작할 수 있다.

[0009] 본 발명의 일 실시 예에 있어서, 상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고, 상기 하이브리드 벅 컨버터는 상기 제2 상 동작 시 상기 듀티비에 따라 설정된 상기 제1 페이즈에서는 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터는 턴온 되고, 상기 제2 트랜지스터 및 상기 제6 트랜지스터는 턴오프 되고, 상기 하이브리드 벅 컨버터는 상기 제2 상 동작 시 상기 듀티비에 따라 설정된 상기 제2 페이즈에서는 상기 제2 트랜지스터 및 상기 제6 트랜지스터는 턴온 되고, 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터는 턴오프 될 수 있다.

[0010] 본 발명의 일 실시 예에 있어서, 상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고, 상기 하이브리드 벅 컨버터가 전압 변환율이 제1 구간에서 제3 상 동작 시, 제1-1 페이즈에서는 상기 인덕터와 상기 제2 커패시터가 충전되며 상기 제1 커패시터는 방전되고, 상기 전압 변환율이 제1 구간에서 상기 제3 상 동작 시, 제1-2 페이즈에서는 상기 인덕터와 상기 제1 커패시터가 충전되며 상기 제2 커패시터는 방전되고, 상기 전압 변환율이 제1 구간에서 상기 제3 상 동작 시, 제1-3 페이즈에서는 상기 인덕터는 방전되며 상기 제1 커패시터 및 상기 제2 커패시터는 충전할 수 있다.

[0011] 본 발명의 일 실시 예에 있어서, 상기 하이브리드 벅 컨버터는 상기 전압 변환율이 제1 구간에서 상기 제3 상 동작 시, 상기 제1-1 페이즈에서는 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터가 턴온 되고, 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터는 턴오프 되고, 상기 제1-2 페이즈에서는 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터가 턴온 되고, 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터는 턴오프 되고, 상기 제1-3 페이즈에서는 상기 제2 트랜지스터 및 상기 제6 트랜지스터가 턴온 되고, 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터는 턴오프 될 수 있다.

[0012] 본 발명의 일 실시 예에 있어서, 상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고, 상기 하이브리드 벅 컨버터가 전압 변환율이 제2 구간에서 제3 상 동작 시, 제2-1 페이즈에서는 상기 인덕터는 충전되며 상기 제1 커패시터 및 상기 제2 커패시터는 방전되고, 상기 전압 변환율이 제2 구간에서 상기 제3 상 동작 시, 제2-2 페이즈에서는 상기 인덕터와 상기 제1 커패시터는 방전되며 상기 제2 커패시터는 충전되고, 상기 전압 변환율이 제2 구간에서 상기 제3 상 동작 시, 제2-3 페이즈에서는 상기 제1 커패시터는 충전되며 상기 인덕터와 상기 제2 커패시터는 방전될 수 있다.

[0013] 본 발명의 일 실시 예에 있어서, 상기 하이브리드 벅 컨버터는 상기 전압 변환율이 제2 구간에서 상기 제3 상 동작 시, 상기 제2-1 페이즈에서는 상기 제1 트랜지스터 및 상기 제3 내지 제5 트랜지스터가 턴온 되고, 상기 제2 트랜지스터 및 상기 제6 트랜지스터는 턴오프 되고, 상기 제2-2 페이즈에서는 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터가 턴온 되고, 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터는 턴오프 되고, 상기 제2-3 페이즈에서는 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터가 턴온 되고, 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터는 턴오프 될 수 있다.

[0014] 본 발명의 일 실시 예에 있어서, 상기 복수의 트랜지스터는 제1 트랜지스터 내지 제6 트랜지스터를 포함하고, 상기 제1 트랜지스터는 일 단이 상기 제1 커패시터와 연결된 제1 노드에 연결되고, 타 단이 입력 전압이 입력되는 입력 노드에 연결되고, 상기 제2 트랜지스터는 일 단이 상기 제1 커패시터와 연결된 제2 노드에 연결되고, 타 단이 지면과 연결된 접지에 연결되고, 상기 제3 트랜지스터는 일 단이 상기 제2 노드에 연결되고, 타 단이 출력 전압이 출력되는 출력 노드에 연결되고, 상기 제4 트랜지스터는 일 단이 상기 인덕터와 연결된 제3 노드에 연결되고, 타 단이 상기 출력 노드에 연결되고, 상기 제5 트랜지스터는 일 단이 상기 제2 커패시터와 연결된 제4 노드에 연결되고, 타 단이 지면과 연결된 접지에 연결되고, 상기 제6 트랜지스터는 일 단이 상기 제4 노드에 연결되고, 타 단이 상기 출력 노드에 연결될 수 있다.

[0015] 본 발명의 일 실시 예에 있어서, 상기 제1 트랜지스터, 상기 제3 트랜지스터 및 상기 제6 트랜지스터는 PMOS 트랜지스터로 구성되고, 상기 제2 트랜지스터 및 상기 제4 내지 제5 트랜지스터는 NMOS 트랜지스터로 구성될 수 있다.

[0016] 본 발명의 전자 장치에 있어서, 입력 전압을 하강시킨 출력 전압을 생성하는 하이브리드 벅 컨버터; 상기 하이브리드 벅 컨버터에 연결되고, 레귤레이터된 출력 전압을 생성하는 전압 변환부; 상기 전압 변환부에 연결되고, 상기 레귤레이터된 출력 전압과 기준 전압을 비교하여 펄스 폭 변조 신호를 생성하는 비교부; 상기 펄스 폭 변조 신호를 수신하여 상기 하이브리드 벅 컨버터의 제2 상 또는 제3 상 동작을 위해 상기 하이브리드 벅 컨버터에 포함된 복수의 트랜지스터에 게이트 전압을 인가하는 제어부; 및 상기 제2 상 또는 상기 제3 상 동작에 대응되는 모드 선택신호를 생성하는 모드 선택부를 포함할 수 있다.

[0017] 본 발명의 일 실시 예에 있어서, 상기 제어부는 상기 펄스 폭 변조 신호와 상기 모드 선택신호를 수신하여 데드 타임 신호를 생성하고, 상기 게이트 전압을 인가하는 데드 타임 발생기 및 게이트 드라이버를 포함하고, 상기 게이트 전압은 상기 복수의 트랜지스터에 정의된 시간 도메인 상 길이에 대응되는 전압으로 인가될 수 있다.

[0018] 본 발명의 일 실시 예에 있어서, 상기 제어부는 상기 데드 타임 신호를 수신하고, 상기 데드 타임 신호를 복사하여 데드 타임 발생기 및 게이트 드라이버에 송신하는 신호 복사부를 더 포함할 수 있다.

발명의 효과

[0019] 본 발명에 의하면, 새로운 하이브리드 벅 컨버터의 방법 및 이를 지원하는 장치가 제공될 수 있으며, 효율 하락의 주요인인 인덕터에 흐르는 전류를 줄이기 위해 인덕터에 흐르는 전류를 두 커패시터에 흐르게 하여 회로의 효율 하락을 방지할 수 있다.

[0020] 또한, 새로운 하이브리드 벅 컨버터는 사용 목적성에 맞게 2상 또는 3상으로 모드를 선택할 수 있어, 벅 컨버터의 전력 효율을 높일 수 있다.

[0021] 또한, 하이브리드 벅 컨버터는 복수의 트랜지스터에 걸리는 최대 전압 스트레스를 출력 전압으로 고정하여 기존의 소자보다 더 짧은 길이의 트랜지스터를 구성할 수 있으며, 이로 인해 면적이 작은 회로를 구성할 수 있다.

[0022] 또한, 본 발명의 하이브리드 벅 컨버터가 3상 모드로 동작 시, 두 커패시터의 반복적인 충전과 방전으로 교류전원을 정류하여 직류를 생성할 때 일부 교류신호로 인해 생성되는 리플 전압을 감소시킬 수 있다.

도면의 간단한 설명

[0023] 도 1은 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 구조를 보여주는 회로도이다.

도 2a는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제2 상 동작 시 제1 페이즈에서의 동작을 보여주는 회로도이다.

도 2b는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제2 상 동작 시 제2 페이즈에서의 동작을 보여주는 회로도이다.

도 3는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제2 상 동작 시 소자들의 상태를 보여주는 그래프이다.

도 4a는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간의 제1-1 페이즈에서의 동작을 보여주는 회로도이다.

도 4b는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간의 제1-2 페이

즈에서의 동작을 보여주는 회로도이다.

도 4c는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간의 제1-3 페이즈에서의 동작을 보여주는 회로도이다.

도 5는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간에서 소자들의 상태를 보여주는 그래프이다.

도 6a는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간의 제2-1 페이즈에서의 동작을 보여주는 회로도이다.

도 6b는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간의 제2-2 페이즈에서의 동작을 보여주는 회로도이다.

도 6c는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간의 제2-3 페이즈에서의 동작을 보여주는 회로도이다.

도 7은 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간에서 소자들의 상태를 보여주는 그래프이다.

도 8은 본 발명의 일 실시 예에 따른 하이브리드 벅 컨버터를 포함하는 전자 장치의 간략한 도면이다.

도 9는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 구조를 보여주는 회로이다.

도 10은 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 전력 변환 효율을 예시적으로 보여주는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0024] 이하에서, 본 발명의 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로, 본 발명의 실시 예들이 명확하고 상세하게 기재될 것이다.

[0025] 도 1은 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 구조를 보여주는 회로도이다. 도 1을 참조하면, 하이브리드 벅 컨버터(110)는 인덕터(L), 제1 커패시터(C_{F1}), 제2 커패시터(C_{F2}) 및 복수의 트랜지스터($TR_{1\sim6}$)를 포함한다.

[0026] 하이브리드 벅 컨버터(110)는 직류-직류(DC-DC) 변환 회로로써, 입력 전압(V_{IN})보다 낮은 출력 전압(V_{OUT})이 필요할 때 사용되는 강압 변환 회로이다.

[0027] 일 실시예로, 본 발명에 따른 하이브리드 벅 컨버터(110)는 상술한 벅 동작을 제1 내지 제2 페이즈(Phase)를 포함하는 제2 상 동작과, 제1 내지 제3 페이즈를 포함하는 제3 상 동작 중 적어도 하나에 기초하여 수행할 수 있다.

[0028] 제2 상 동작은 시간 도메인상 제1 페이즈와 제2 페이즈로 구성할 수 있다. 제1 페이즈와 제2 페이즈의 관계는 듀티비(Duty ratio)로 정의될 수 있다. 예를 들어, 제1 페이즈는 시간 도메인 상 길이가 듀티비이면, 제2 페이즈의 시간 도메인 상 길이가 1-D로 정의될 수 있다. 또한, 예시한 제2 상 동작의 시간 도메인 상 길이는 이에 한정되는 것은 아닐 것이다.

[0029] 제3 상 동작은 시간 도메인상 제1 페이즈 내지 제3 페이즈로 구성할 수 있다. 제1 페이즈 내지 제3 페이즈의 관계는 듀티비로 정의될 수 있다. 예를 들어, 제1 페이즈 및 제2 페이즈의 시간 도메인 상 길이가 듀티비이면, 제3 페이즈의 시간 도메인 상 길이는 1-2D로 정의될 수 있다. 또한, 제1 페이즈의 시간 도메인 상 길이가 듀티비이면, 제2 페이즈 및 제3 페이즈의 시간 도메인 상 길이는 (1-D)/2로 정의될 수 있다. 또한, 예시한 제3 상 동작의 시간 도메인 상 길이는 이에 한정되는 것은 아닐 것이다.

[0030] 인덕터(L)는 일 단이 제1 노드(N_1)에 연결되고, 타 단이 제3 노드(N_3)에 연결된다. 인덕터(L)의 일 단에는 제1 커패시터(C_{F1})가 연결되고, 인덕터(L)의 타 단에는 제2 커패시터(C_{F2})가 연결된다. 인덕터(L)는 복수의 트랜지스터($TR_{1\sim6}$)의 턴온(Turn on) 또는 턴오프(Turn off)에 따라 전류가 충, 방전될 수 있다.

[0031] 복수의 트랜지스터($TR_{1\sim6}$)는 인덕터(L) 또는 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2}) 중 적어도 하나에 연결되고, 게이트 전압($V_{SW1\sim6}$)에 의해 턴온 또는 턴오프된다.

[0032] 제1 커패시터(C_{F1})는 제1 노드(N_1)와 제2 노드(N_2)에 연결된다. 제1 커패시터(C_{F1})는 복수의 트랜지스터($TR_{1\sim6}$)의 턴온 또는 턴오프에 따라 전하가 충, 방전될 수 있다.

[0033] 제2 커패시터(C_{F2})는 제3 노드(N_3)와 제4 노드(N_4)에 연결된다. 제2 커패시터(C_{F2})는 복수의 트랜지스터($TR_{1\sim6}$)의 턴온 또는 턴오프에 따라 전하가 충, 방전될 수 있다.

[0034] 제1 트랜지스터(TR_1)는 일 단이 제1 노드(N_1)에 연결되고, 타 단이 입력 노드(N_{IN})에 연결된다.

[0035] 일 실시예로, 제1 트랜지스터(TR_1)가 MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)일 경우 입력 노드(N_{IN})에 소스가 연결되고 제1 노드(N_1)에 드레인이 연결될 수 있다. 제1 트랜지스터(TR_1)는 제1 게이트 전압(V_{SW1})에 따라 스위칭 동작을 수행할 수 있다. 예를 들어, 제1 게이트(V_{SW1}) 전압에 따라 제1 트랜지스터(TR_1)가 온될 경우 입력 전압(V_{IN})을 하이브리드 벅 컨버터(110)에 인가할 수 있다.

[0036] 제2 트랜지스터(TR_2)는 일 단이 제2 노드(N_2)에 연결되고, 타 단이 접지에 연결된다.

[0037] 일 실시예로, 제2 트랜지스터(TR_2)는 MOSFET일 경우, 접지에 소스가 연결되고 제2 노드(N_2)에 드레인이 연결될 수 있다. 제2 트랜지스터(TR_2)는 제2 게이트 전압(V_{SW2})에 따라 스위칭 동작을 수행할 수 있다. 예를 들어, 제2 게이트(V_{SW2}) 전압에 따라 제2 트랜지스터(TR_2)가 온될 경우, 입력 전압(V_{IN})을 하이브리드 벅 컨버터(110)에 인가할 수 있다.

[0038] 제3 트랜지스터(TR_3)는 일 단이 제2 노드(N_2)에 연결되고, 타 단이 출력 노드(N_{OUT})에 연결된다.

[0039] 일 실시예로, 제3 트랜지스터(TR_3)는 MOSFET일 경우 출력 노드(N_{OUT})에 소스가 연결되고 제2 노드(N_2)에 드레인이 연결될 수 있다. 제3 트랜지스터(TR_3)는 제3 게이트 전압(V_{SW3})에 따라 스위칭 동작을 수행할 수 있다. 예를 들어, 제3 게이트(V_{SW3}) 전압에 따라 제3 트랜지스터(TR_3)가 온될 경우 입력 전압(V_{IN})을 하이브리드 벅 컨버터(110)에 인가할 수 있다.

[0040] 제4 트랜지스터(TR_4)는 일 단이 제3 노드(N_3)에 연결되고, 타 단이 출력 노드(N_{OUT})에 연결된다.

[0041] 일 실시예로, 제4 트랜지스터(TR_4)는 MOSFET일 경우 출력 노드(N_{OUT})에 소스가 연결되고 제3 노드(N_3)에 드레인이 연결될 수 있다. 제4 트랜지스터(TR_4)는 제4 게이트 전압(V_{SW4})에 따라 스위칭 동작을 수행할 수 있다. 예를 들어, 제4 게이트(V_{SW4}) 전압에 따라 제4 트랜지스터(TR_4)가 온될 경우 입력 전압(V_{IN})을 하이브리드 벅 컨버터(110)에 인가할 수 있다.

[0042] 제5 트랜지스터(TR_5)는 일 단이 제4 노드(N_4)에 연결되고, 타 단이 접지에 연결된다.

[0043] 일 실시예로, 제5 트랜지스터(TR_5)는 MOSFET일 경우 접지에 소스가 연결되고 제4 노드(N_4)에 드레인이 연결될 수 있다. 제5 트랜지스터(TR_5)는 제5 게이트 전압(V_{SW5})에 따라 스위칭 동작을 수행할 수 있다. 예를 들어, 제5 게이트(V_{SW5}) 전압에 따라 제5 트랜지스터(TR_5)가 온될 경우 입력 전압(V_{IN})을 하이브리드 벅 컨버터(110)에 인가할 수 있다.

[0044] 제6 트랜지스터(TR_6)는 일 단이 제4 노드(N_4)에 연결되고, 타 단이 출력 노드(N_{OUT})에 연결된다.

[0045] 일 실시예로, 제6 트랜지스터(TR_6)는 MOSFET일 경우 출력 노드(N_{OUT})에 소스가 연결되고 제4 노드(N_4)에 드레인이 연결될 수 있다. 제4 트랜지스터(TR_4)는 제4 게이트 전압(V_{SW4})에 따라 스위칭 동작을 수행할 수 있다. 예를 들어, 제4 게이트(V_{SW4}) 전압에 따라 제4 트랜지스터(TR_4)가 온될 경우 입력 전압(V_{IN})을 하이브리드 벅 컨버터(110)에 인가할 수 있다.

[0046] 상술한 복수의 트랜지스터($TR_{1\sim6}$) 중 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6)는 PMOS 트랜지스터로 구성되고, 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5)는 NMOS 트랜지스터로 구성될 수 있으나, 이에 한정되지 않는다. 편의상, 본 발명의 도 1 내지 도 2b, 도 4a 내지 도 4c, 도 6a 내지 도

6c 및 도 9에서는 상술한 바와 같이 일부가 PMOS이고, 일부가 NMOS인 경우로 설명한다.

[0047] 하이브리드 벅 컨버터(110)의 출력 전압(V_{OUT})은 복수의 트랜지스터($TR_{1\sim6}$)의 동작에 따라 출력 커패시터(C_0)에 저장될 수 있다.

[0048] 이하에서는, 도 2a 내지 도7에 기초하여 상술한 하이브리드 벅 컨버터(110)의 동작과 관련된 실시예들에 대하여 설명한다.

[0049] 도 2a는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제2 상 동작 시 제1 페이즈에서의 동작을 보여주는 회로도이다.

[0050] 도 2a를 참조하면, 하이브리드 벅 컨버터(110)는 제2 상 동작 시 듀티비에 따라 설정된 제1 페이즈에서는 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)는 턴온 되고, 제2 트랜지스터(TR_2) 및 제6 트랜지스터(TR_6)는 턴오프 된다.

[0051] 구체적으로, 제1 페이즈에서는 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)가 턴온 되어 인덕터(L)는 충전된다. 반면에 제2 트랜지스터(TR_2)와 제6 트랜지스터(TR_6)의 턴오프로 인해 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})는 방전된다.

[0052] 도 2b는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제2 상 동작 시 제2 페이즈에서의 동작을 보여주는 회로도이다.

[0053] 도 2b를 참조하면, 하이브리드 벅 컨버터(110)는 제2 상 동작 시 듀티비에 따라 설정된 제2 페이즈에서는 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)는 턴오프 되고, 제2 트랜지스터(TR_2) 및 제6 트랜지스터(TR_6)는 턴온 된다.

[0054] 구체적으로, 제2 페이즈에서는 제2 트랜지스터(TR_2) 및 제6 트랜지스터(TR_6)가 턴온 되어 인덕터(L)는 방전된다. 반면에, 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)는 턴오프로 인해 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})는 충전된다.

[0055] 도 3는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제2 상 동작 시 소자들의 상태를 보여주는 그래프이다.

[0056] 도 3을 참조하면, 하이브리드 벅 컨버터(110)는 제2 상으로 동작할 경우, 제1 페이즈에서는 인덕터(L)를 충전하고, 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})는 방전된다. 출력단에는 상술한 실시예들에 따라 입력 전압에서 강하된 크기를 갖는 출력 전압이 출력된다.

[0057] 또한, 하이브리드 벅 컨버터(110)는 제2 상으로 동작할 경우, 제2 페이즈에서는 인덕터(L)를 방전하고, 인덕터(L)에 충전된 전류 형태의 에너지로 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})는 충전함으로써, 하이브리드 벅 컨버터의 전하 평형(Charge Balance)이 유지된다.

[0058] 또한, 하이브리드 벅 컨버터(110)는 인덕터(L)에 흐르는 전류를 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})에 흐르게 하여 회로의 효율 하락을 방지할 수 있다.

[0059] 다른 일 실시예로, 하이브리드 벅 컨버터(110)는 상술한 실시예와 달리 제3 상으로 동작할 수 있다. 제3 상으로 동작 시, 하이브리드 벅 컨버터(110)는 입력 전압(V_{IN})과 출력단의 출력 전압(V_{OUT})의 비율로 정의되는 전압 변환율(M)을 기반으로 동작할 수 있다.

[0060] 예를 들어, 전압 변환율(M)은 제1 구간 및 제1 구간 보다 큰 범위에서 설정되는 제2 구간으로 설정될 수 있다.

[0061] 예를 들어, 제1 구간은 $1/3<M<1/2$으로 설정될 수 있으며, 제2 구간은 $1/2<M<1$으로 설정될 수 있다. 또한, 하기에 서술할 도 4a 내지 도 4c에서는 전압 변환율(M)이 $1/3<M<1/2$인 제1구간의 경우를 실시 예로 들어 설명할 것이고, 도 5a 내지 도 5c에서는 전압 변환율(M)이 $1/2<M<1$인 제2 구간의 경우를 실시 예로 들어 설명할 것이다. 다만, 전압 변환율(M)의 값은 이에 한정하는 것은 아닐 것이다.

[0062] 도 4a는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간의 제1-1 페이

즈에서의 동작을 보여주는 회로도이다.

[0063] 도 4a를 참조하면, 예를 들어 하이브리드 벅 컨버터(110)가 전압 변환율(M)이 제1 구간에서 제3 상 동작 시, 제1-1 페이즈에서는 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6)가 턴온 되고, 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5) 턴오프 된다.

[0064] 구체적으로, 제1-1 페이즈에서는 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6)가 턴온 되어 인덕터(L)와 제2 커패시터(C_{F2})는 충전된다. 반면에, 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4 TR_5)의 턴오프로 인해 제1 커패시터(C_{F1})는 방전된다.

[0065] 도 4b는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간의 제1-2 페이즈에서의 동작을 보여주는 회로도이다.

[0066] 도 4b를 참조하면, 예를 들어 하이브리드 벅 컨버터(110)는 전압 변환율(M)이 제1 구간에서 제3 상 동작 시, 제1-2 페이즈에서는 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5)는 턴온 되고, 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6)는 턴오프 된다.

[0067] 구체적으로, 제1-2 페이즈에서는 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5)는 턴온 되어 인덕터(L)와 제1 커패시터(C_{F1})는 충전된다. 반면에, 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6) 턴오프로 인해 제2 커패시터(C_{F2})는 방전된다.

[0068] 도 4c는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간의 제1-3 페이즈에서의 동작을 보여주는 회로도이다.

[0069] 도 4c를 참조하면, 예를 들어 하이브리드 벅 컨버터(110)는 전압 변환율(M)이 제1 구간에서 제3 상 동작 시, 제1-3 페이즈에서는 제2 트랜지스터(TR_2) 및 제6 트랜지스터(TR_6)는 턴온 되고, 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)는 턴오프 된다.

[0070] 구체적으로, 제1-3 페이즈에서는 제2 트랜지스터(TR_2) 및 제6 트랜지스터(TR_6)는 턴온 되어 인덕터(L)는 방전된다. 반면에, 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)가 턴오프로 인해 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})는 충전된다.

[0071] 도 5는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제1 구간에서 소자들의 상태를 보여주는 그래프이다.

[0072] 도 5를 참조하면, 하이브리드 벅 컨버터(110)는 제3 상으로 동작 시 전압 변환율이 $1/3<M<1/2$일 경우, 하이브리드 벅 컨버터(110)는 제1-1 페이즈에서 인덕터(L)와 제2 커패시터(C_{F2})를 충전되고, 제1 커패시터(C_{F1})를 방전된다.

[0073] 또한, 하이브리드 벅 컨버터(110)는 제1-2 페이즈에서 인덕터(L)와 제1 커패시터(C_{F1})를 충전되고, 제2 커패시터(C_{F2})를 방전된다.

[0074] 또한, 하이브리드 벅 컨버터(110)는 제1-3 페이즈에서 인덕터(L)는 방전되고, 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})를 충전된다.

[0075] 도 6a는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간의 제2-1 페이즈에서의 동작을 보여주는 회로도이다.

[0076] 도 6a를 참조하면, 예를 들어 하이브리드 벅 컨버터(110)는 전압 변환율(M)이 제2 구간에서 제3 상 동작 시, 제2-1 페이즈에서는 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)는 턴온 되고, 제2 트랜지스터(TR_2) 및 제6 트랜지스터(TR_6)는 턴오프 된다.

[0077] 구체적으로, 제2-1 페이즈에서는 제1 트랜지스터(TR_1) 및 제3 내지 제5 트랜지스터(TR_3, TR_4, TR_5)가 턴온 되어

인덕터(L)은 충전된다. 반면에, 제2 트랜지스터(TR_2) 및 제6 트랜지스터(TR_6)의 턴오프로 인해 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})는 방전된다.

[0078] 도 6b는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간의 제2-2 페이즈에서의 동작을 보여주는 회로도이다.

[0079] 도 6b를 참조하면, 예를 들어 하이브리드 벅 컨버터(110)는 전압 변환율(M)이 제2 구간에서 제3 상 동작 시, 제2-2 페이즈에서는 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6)는 턴온 되고, 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5)는 턴오프 된다.

[0080] 구체적으로, 제2-2 페이즈에서는 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6)가 턴온 되어 인덕터(L)와 제1 커패시터(C_{F1})는 방전된다. 반면에, 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5)의 턴오프로 인해 제2 커패시터(C_{F2})는 충전된다.

[0081] 도 6c는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간의 제2-3 페이즈에서의 동작을 보여주는 회로도이다.

[0082] 도 6c를 참조하면, 예를 들어 하이브리드 벅 컨버터(110)는 전압 변환율(M)이 제2 구간에서 제3상 동작 시, 제2-3 페이즈에서는 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5)는 턴온 되고, 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6)는 턴오프 된다.

[0083] 구체적으로, 제2-3 페이즈에서는 제2 트랜지스터(TR_2) 및 제4 내지 제5 트랜지스터(TR_4, TR_5)는 턴온 되어 제1 커패시터(C_{F1})는 충전된다. 반면에, 제1 트랜지스터(TR_1), 제3 트랜지스터(TR_3) 및 제6 트랜지스터(TR_6) 턴오프로 인해 인덕터(L)와 제2 커패시터(C_{F2})는 방전된다.

[0084] 도 7은 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 제3 상 동작 시 전압 변환율 제2 구간에서 소자들의 상태를 보여주는 그래프이다.

[0085] 도 7을 참조하면, 하이브리드 벅 컨버터(110)는 인덕터(L)에 흐르는 전류를 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})에 흐르게 하여 회로의 효율 하락을 방지할 수 있다.

[0086] 또한, 하이브리드 벅 컨버터(110)는 제3 상으로 동작 시 전압 변환율이 $1/2<M<1$일 경우, 하이브리드 벅 컨버터(110)는 제2-1 페이즈에서 인덕터(L)는 충전되고, 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})는 방전된다.

[0087] 또한, 하이브리드 벅 컨버터(110)는 제2-2 페이즈에서 인덕터(L)와 제1 커패시터(C_{F1})는 방전되고, 제2 커패시터(C_{F2})는 충전된다.

[0088] 또한, 하이브리드 벅 컨버터(110)는 제2-3 페이즈에서 인덕터(L)와 제2 커패시터(C_{F2})는 방전되고, 제1 커패시터(C_{F1})는 충전된다.

[0089] 일 실시예에 따른 하이브리드 벅 컨버터(110)는 제3 상으로 동작할 경우, 제1 커패시터(C_{F1})와 제2 커패시터(C_{F2})의 반복적인 충전 또는 방전으로 인해 교류전원을 정류하여 직류를 생성할 때 일부 교류신호로 인해 생성되는 리플 전압을 감소시킬 수 있다.

[0090] 구체적으로, 하이브리드 벅 컨버터(110)는 벅 컨버터 회로에 필수적인 출력 커패시터(C_0)에 더하여 제1 커패시터(C_{F1})와 제2 커패시터(C_{F2})를 추가함으로써 교류신호의 크기를 줄여 리플 전압을 감소시킬 수 있다.

[0091] 도 8은 본 발명의 일 실시 예에 따른 하이브리드 벅 컨버터를 포함하는 전자 장치의 간략한 도면이다.

[0092] 도 8을 참조하면, 전자 장치(100)는 하이브리드 벅 컨버터(110), 전압 변환부(120), 비교부(130), 제어부(140) 및 모드 선택부(150)을 포함한다.

[0093] 하이브리드 벅 컨버터(110)는 직류-직류(DC-DC) 변환 회로로써, 입력 전압(V_{IN})보다 낮은 출력 전압(V_{OUT})을 생성

한다.

[0094] 전압 변환부(120)는 출력 전압을 안정화시키는 레귤레이터로서의 역할을 수행한다. 예를 들어, 전압 변환부(120)는 LDO(Low Drop-Output) 등으로 구현될 수 있다. 전압 변환부(120)는 레귤레이터된 출력 전압(V_{ROUT})을 생성하여 비교부에 전달한다.

[0095] 비교부(130)는 전압 변환부(120)에서 제공된 레귤레이터된 출력 전압(V_{ROUT})과 기준 전압(V_{REF})을 비교하고 비교 결과를 생성하여 제어부(140)에 출력한다. 일 실시예로, 비교부(130)는 출력 전압(V_{ROUT})과 기준 전압(V_{REF})을 비교하여 비교 결과를 제어부(140)에 제공할 수 있다. 이에 따라, 제어부(140)는 듀티비에 따라 조절되는 제2 상 동작에 대한 제1 내지 제2 페이즈 신호와 제3 상 동작에 대한 제1 내지 제3 페이즈 신호를 생성할 수 있다.

[0096] 또한, 비교부(130)는 다양한 타입 보상 회로로 구현될 수 있으며, 예를 들어 타입-3(Type-3) 보상 회로가 사용될 수 있다.

[0097] 제어부(140)는 비교부(130)으로부터 비교 결과인 PWM(Pulse Width Modulation) 신호(REF_{OUT})를 참조하고, 모드 선택부(150)의 모드 선택신호($MODE_{SEL}$)의 신호를 참조하여 하이브리드 벅 컨버터(110)의 트랜지스터의 게이트와 연결된 게이트 전압($V_{SW1\sim6}$)을 생성한다.

[0098] 제어부(140)는 모드 선택신호($MODE_{SEL}$)에서 제2 상 동작에 대응되는 신호를 수신할 경우, 제2 상으로 동작할 수 있도록 벅 컨버터를 제어할 수 있다.

[0099] 제어부(140)는 제2 상으로 동작할 경우, 제2 상 동작에 대한 제1 내지 제2 페이즈 신호에 따라 동작할 수 있다. 제1 페이즈 신호와 제2 페이즈 신호의 시간 도메인상 길이는 비교부(130)로부터 전달받은 비교 결과에 따라 정의된다.

[0100] 예를 들어, 제어부(140)는 비교 결과에 따라 출력 전압(V_{OUT})이 기준 전압(V_{REF})보다 높을 경우, 듀티비가 감소하여 제1 페이즈 신호에 따라 동작할 수 있다.

[0101] 또한, 제어부(140)는 비교 결과에 따라 출력 전압(V_{OUT})이 기준 전압(V_{REF})보다 낮을 경우, 듀티비가 증가하여 제2 페이즈 신호에 따라 동작할 수 있다.

[0102] 제어부(140)는 모드 선택신호($MODE_{SEL}$)에서 제3 상 동작에 대응되는 신호를 수신할 경우, 제3 상으로 동작할 수 있도록 벅 컨버터를 제어할 수 있다.

[0103] 제어부(140)는 제3 상으로 동작할 경우, 제3 상 동작에 대한 제1 내지 제3 페이즈 신호에 따라 동작할 수 있다. 제1 페이즈 신호와 제2 페이즈 신호 및 제3 페이즈 신호의 시간 도메인 상 길이는 비교부(130)로부터 전달받은 비교 결과에 따라 정의된다.

[0104] 예를 들어, 제어부(140)는 비교 결과에 따라 출력 전압(V_{OUT})이 기준 전압(V_{REF})보다 높을 경우, 감소된 듀티비에 따라 정의되는 길이를 갖는 제1 페이즈 내지 제3 페이즈에서 동작하고, 각 페이즈 별 길이는 상술한 바와 같이 비교 결과에 따라 정의된다.

[0105] 또한, 제어부(140)는 비교 결과에 따라 출력 전압(V_{OUT})이 기준 전압(V_{REF})보다 낮을 경우, 증가된 듀티비에 따라 정의되는 길이를 갖는 제1 페이즈 내지 제3 페이즈에서 동작하고, 각 페이즈 별 길이는 상술한 바와 같이 비교 결과에 따라 정의된다.

[0106] 일 실시예로, 제어부(140)는 하이브리드 벅 컨버터(110)에 포함된 복수의 트랜지스터($TR_{1\sim6}$)들이 모두 턴오프 되는 구간인 제1 DTC 클록 신호(DTC_{CK1}) 및 제2 DTC 클록 신호(DTC_{CK2})를 생성할 수 있다.

[0107] 구체적으로, 제어부(140)는 제2 상 또는 제3 상 동작에서 제1 페이즈에 대응되는 제1 DTC 클록 신호(DTC_{CK1})를 생성할 수 있다.

[0108] 또한, 제어부(140)는 제2 상 또는 제3 상 동작에서 제2 페이즈에 대응되는 제2 DTC 클록 신호(DTC_{CK2})를 생성할 수 있다.

[0109] 또한, 제어부(140)는 제3 페이즈에 대응되는 제1 DTC 클록 신호(DTC_{CK1})또는 제2 DTC 클록 신호(DTC_{CK2})를 복사하여 제3 상 동작에서 제3 페이즈에 대응되는 제3 DTC 클록 신호(DTC_{CK3})를 생성할 수 있다.

[0110] 제어부(140)는 제1 DTC 클록 신호(DTC_{CK1}), 제2 DTC 클록 신호(DTC_{CK2}) 및 제3 DTC 클록 신호(DTC_{CK3})의 길이를 동일하게 변환하고, 동일하게 변환된 클록 신호에 따라 게이트 전압($V_{SW1\sim6}$)을 인가할 수 있다.

[0111] 모드 선택부(150)는 제어부(140)와 연결되고, 모드 선택신호($MODE_{SEL}$)를 제어부(140)에 송신할 수 있다.

[0112] 모드 선택부(150)는 제2 상 또는 제3 상 동작에 대응되는 모드 선택신호($MODE_{SEL}$)를 생성할 수 있다.

[0113] 일 실시예에 따른 전자 장치(100)는 하이브리드 벅 컨버터(110)에 포함된 인덕터(L)와 제1 커패시터(C_{F1}) 및 제2 커패시터(C_{F2})를 제어하기 위해 제2 상 내지 제3상 동작에 대응되는 복수의 트랜지스터($TR_{1\sim6}$)의 제1 내지 제6 게이트 전압($V_{SW1\sim SW6}$)을 제어할 수 있다.

[0114] 도 9는 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 구조를 보여주는 회로이다.

[0115] 도 9을 참조하면, 전자 장치(100)는 하이브리드 벅 컨버터(110), 전압 변환부(120), 비교부(130), 제어부(140), 모드 선택부(150) 및 신호 복사부(160)를 포함한다.

[0116] 하이브리드 벅 컨버터(110)는 인덕터(L), 제1 커패시터(C_{F1}), 제2 커패시터(C_{F2}) 및 복수의 트랜지스터($TR_{1\sim6}$)를 이용하여 입력 전압(V_{IN})보다 낮은 출력 전압(V_{OUT})을 생성할 수 있다.

[0117] 하이브리드 벅 컨버터(110)는 전압 변환부(120)와 연결되어, 생성한 출력 전압(V_{OUT})을 전압 변환부(120)에 송신할 수 있다.

[0118] 전압 변환부(120)는 레귤레이터된 출력 전압($V_{\neg ROUT}$)을 생성하여 비교부(130)에 전달한다.

[0119] 비교부(130)는 전압 변환부(120)에서 제공된 레귤레이터된 출력 전압($V_{\neg ROUT}$)과 기준 전압($V_{\neg REF}$)을 비교하여 PWM 신호(REF_{OUT})를 생성하여 제어부(140)에 제공할 수 있다.

[0120] 제어부(140)는 DTC 발생기 및 게이트 드라이버(160) 및 신호 복사부(170)를 포함한다.

[0121] DTC 발생기 및 게이트 드라이버(160)는 비교부(130)으로부터 비교 결과인 PWM 신호(REF_{OUT})를 수신하고, 모드 선택부(150)의 모드 선택 신호($MODE_{SEL}$)를 수신한다.

[0122] DTC 발생기 및 게이트 드라이버(160)는 PWM 신호(REF_{OUT})와 모드 선택 신호($MODE_{SEL}$)를 참조하여 제2 상 내지 제3 상 동작에 대한 제1 내지 제3 페이즈 신호의 시간 도메인 상 길이를 정의할 수 있다.

[0123] DTC 발생기 및 게이트 드라이버(160)는 하이브리드 벅 컨버터(110)에 포함된 복수의 트랜지스터($TR_{1\sim6}$)들이 모두 턴오프 되는 구간인 DTC를 생성하여 신호 복사부(170)에 송신할 수 있다.

[0124] 신호 복사부(170)는 수신한 DTC 신호를 복사하여 DTC 발생기 및 게이트 드라이버(160)에 송신한다.

[0125] DTC 발생기 및 게이트 드라이버(160)는 PWM 신호(REF_{OUT})와 모드 선택 신호($MODE_{SEL}$) 및 복사된 DTC 신호를 기반으로 복수의 트랜지스터($TR_{1\sim6}$)에 정의된 시간 도메인 상 길이에 대응되는 제1 내지 제6 게이트 전압($V_{SW1\sim SW6}$)을 인가한다.

[0126] 모드 선택부(150)는 제2 상 또는 제3 상 동작에 대응되는 모드 선택신호($MODE_{SEL}$)를 생성하여 제어부(140)에 송신할 수 있다.

[0127] 도 10은 본 발명의 실시 예에 따른 하이브리드 벅 컨버터의 전력 변환 효율을 예시적으로 보여주는 그래프이다.

[0128] 도 10을 참조하면, 상술한 실시 예에 따른 하이브리드 벅 컨버터(110)는 제2 상 내지 제3 상 동작에서 복수의 트랜지스터($TR_{1\sim6}$)에 걸리는 최대 전압 스트레스를 출력 전압(V_{OUT})으로 고정하여 복수의 트랜지스터($TR_{1\sim6}$)의 면적을 감소시킬 수 있다.

[0129] 결과적으로, 복수의 트랜지스터($TR_{1\sim6}$)의 면적을 감소시킨 하이브리드 벅 컨버터(110)는 DCR(DC Resistance)이 250mΩ이고 전류가 0.2~1.6A내의 범위에서도 90% 이상의 높은 효율을 갖는 시뮬레이션 결과를 얻을 수 있다.

[0130] 상술한 내용은 본 발명을 실시하기 위한 구체적인 실시 예들이다. 본 발명은 상술한 실시 예들 이외에도, 단순하게 설계 변경되거나 용이하게 변경할 수 있는 실시 예들도 포함될 것이다. 또한, 본 발명은 실시 예들을 이용하여 용이하게 변형하여 실시할 수 있는 기술들도 포함될 것이다. 따라서, 본 발명의 범위는 상술한 실시 예들에 국한되어 정해져서는 안되며, 후술하는 특허청구범위뿐만 아니라 이 발명의 특허청구범위와 균등한 것들에 의해 정해져야 할 것이다.

부호의 설명

[0132] 100 : 전자 장치 140 : 제어부

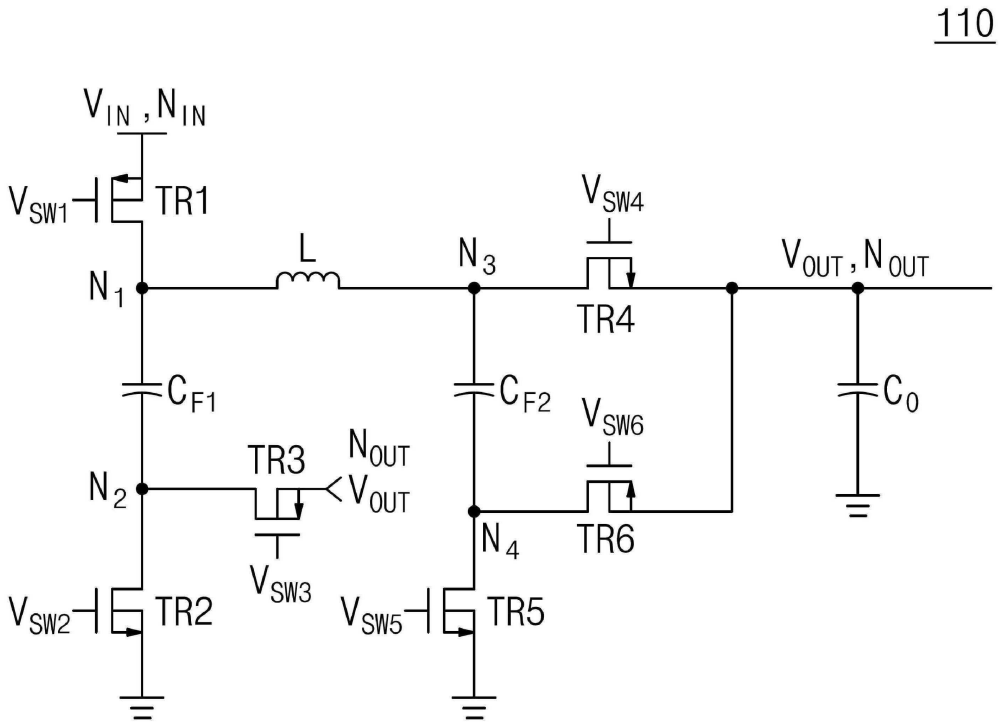
110 : 하이브리드 벅 컨버터 150 : 모드 선택부

120 : 전압 변환부 160: DTC 발생기 및 게이트 드라이버

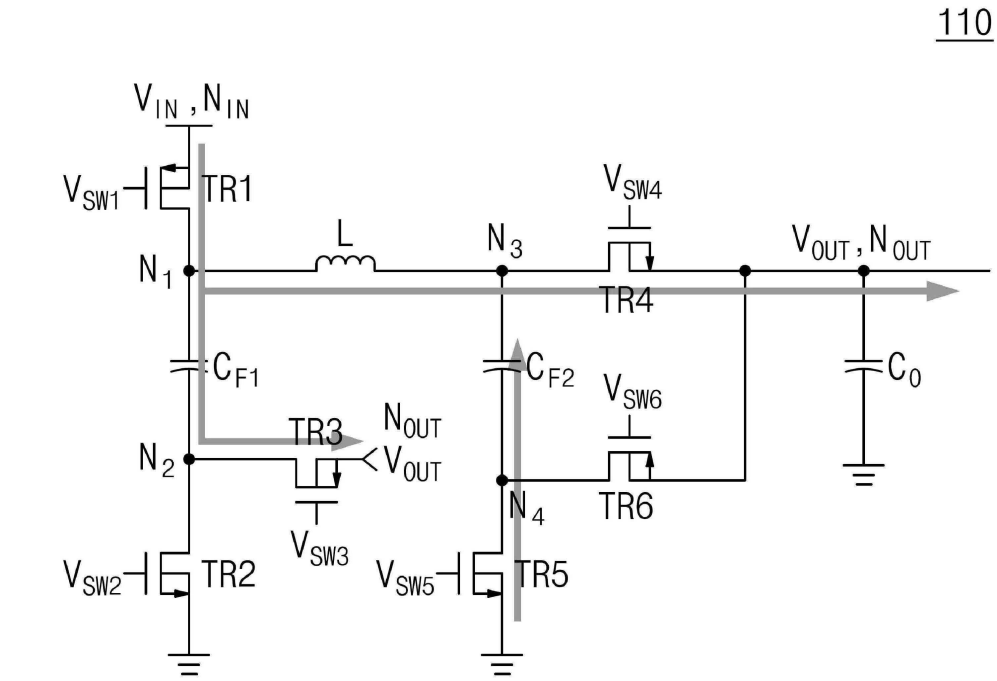
130 : 비교부 170 : 신호 복사부

도면

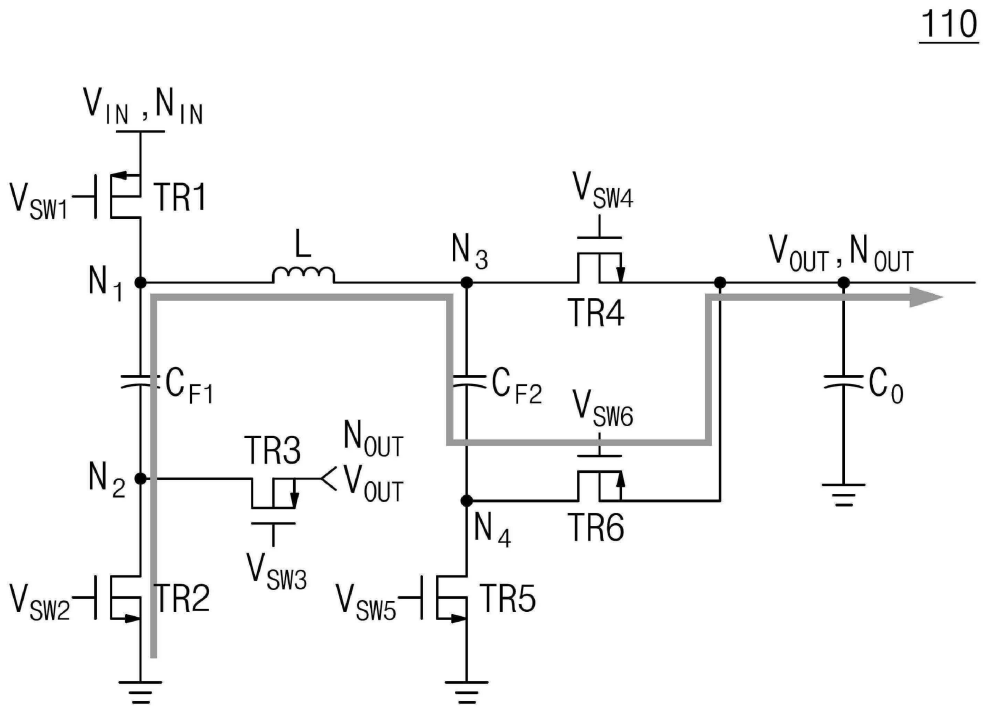
도면1



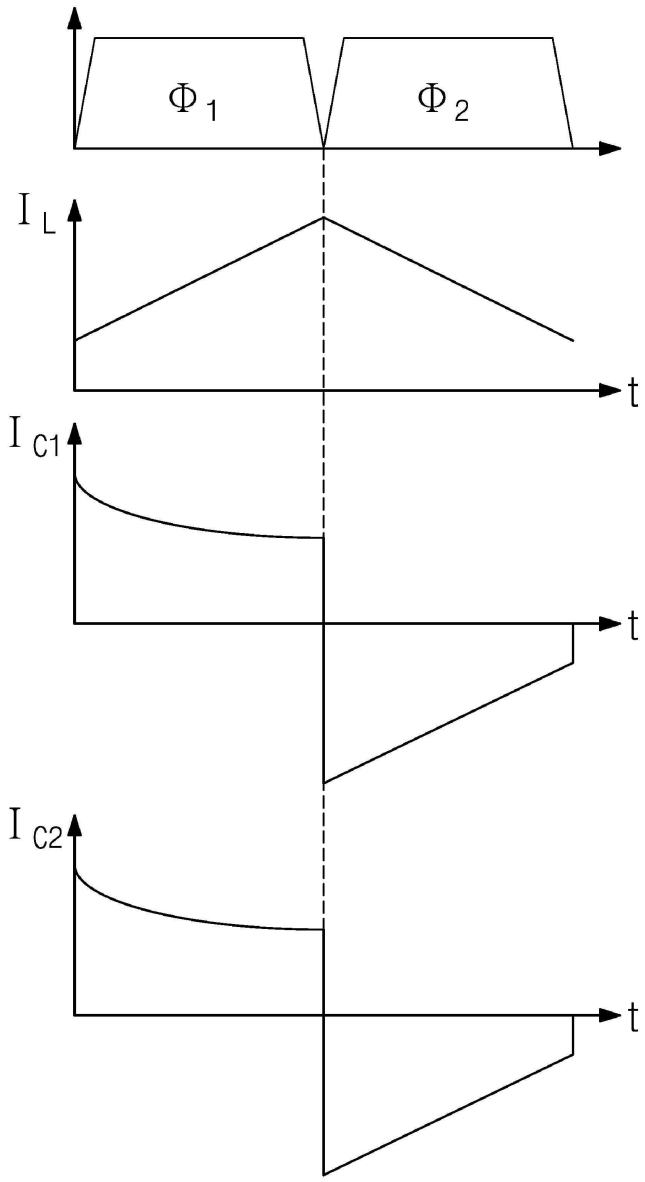
도면2a


110
V_{IN}, N_{IN}
V_{SW1}
TR1
N_1
L
N_3
V_{SW4}
V_{OUT}, N_{OUT}
TR4
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
N_2
V_{OUT}
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

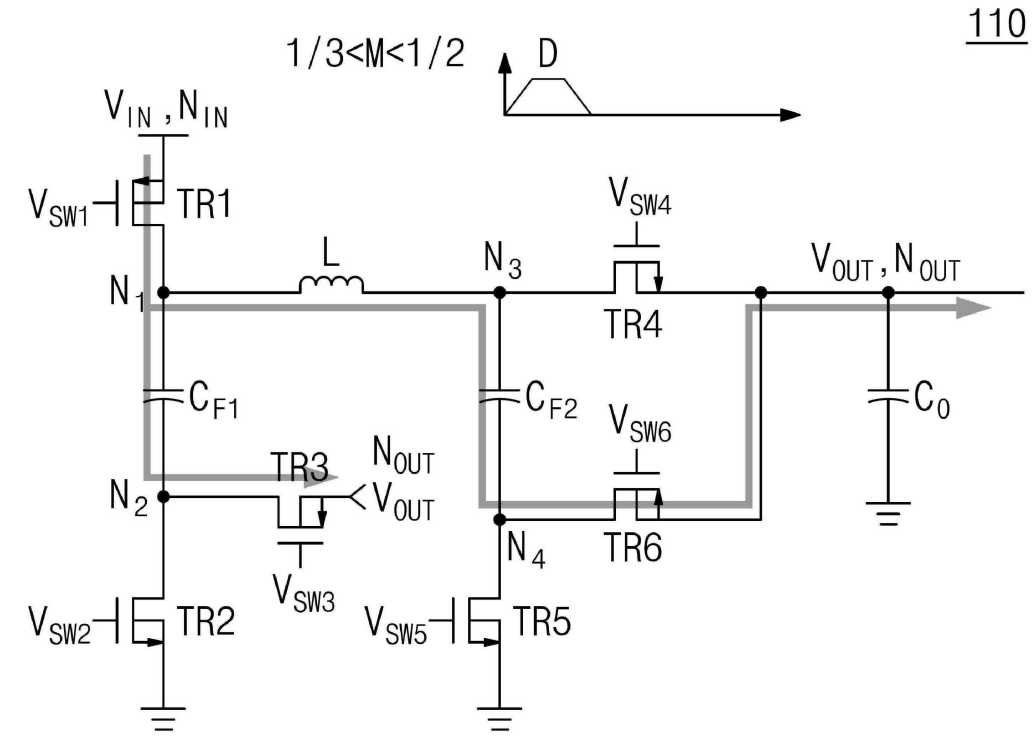
도면2b


110
V_{IN}, N_{IN}
V_{SW1}
TR1
N_1
L
N_3
V_{SW4}
V_{OUT}, N_{OUT}
TR4
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
N_2
V_{OUT}
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

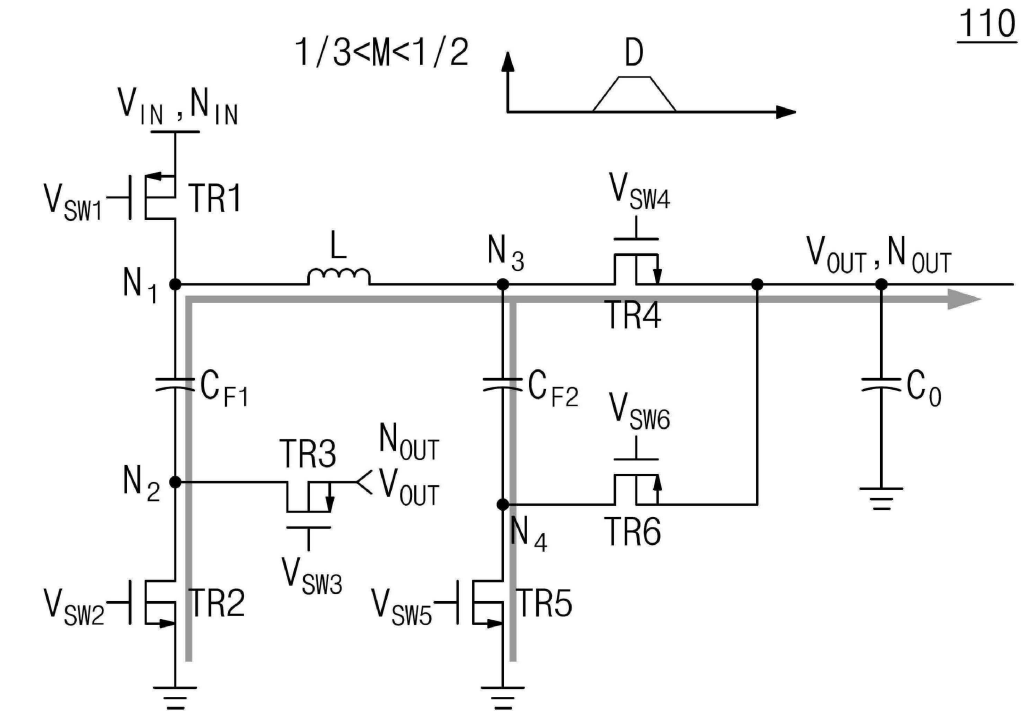
도면3



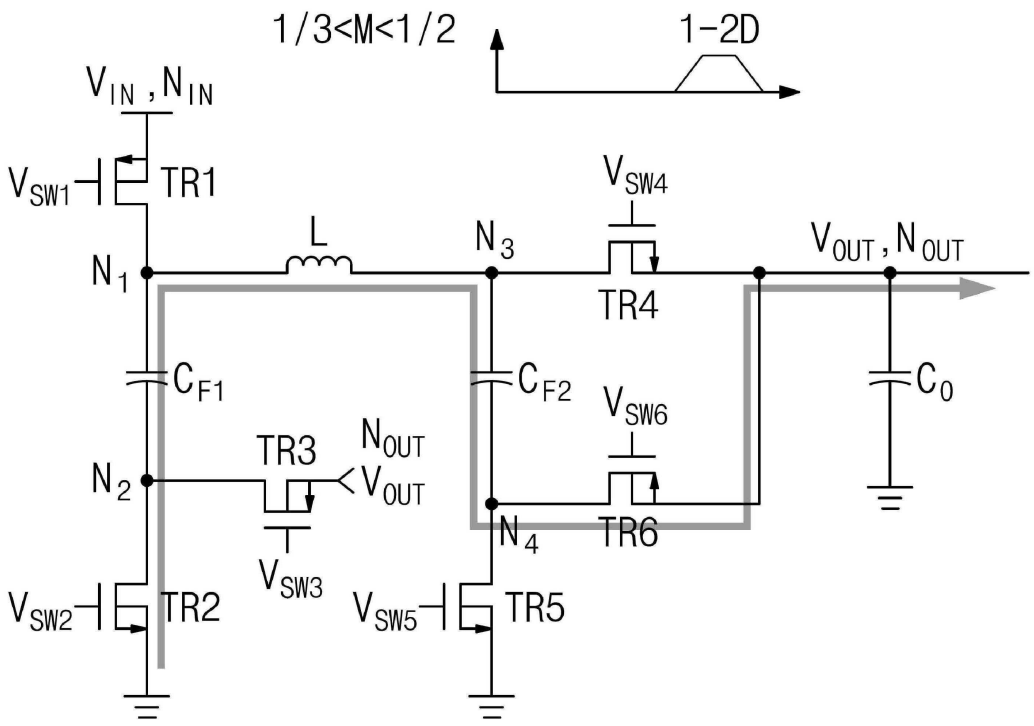
도면4a


110
1/3<M<1/2
D
V_{IN} , N_{IN}
V_{SW1}
TR1
L
N_3
V_{SW4}
V_{OUT} , N_{OUT}
N_1
TR4
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
N_2
V_{OUT}
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

도면4b

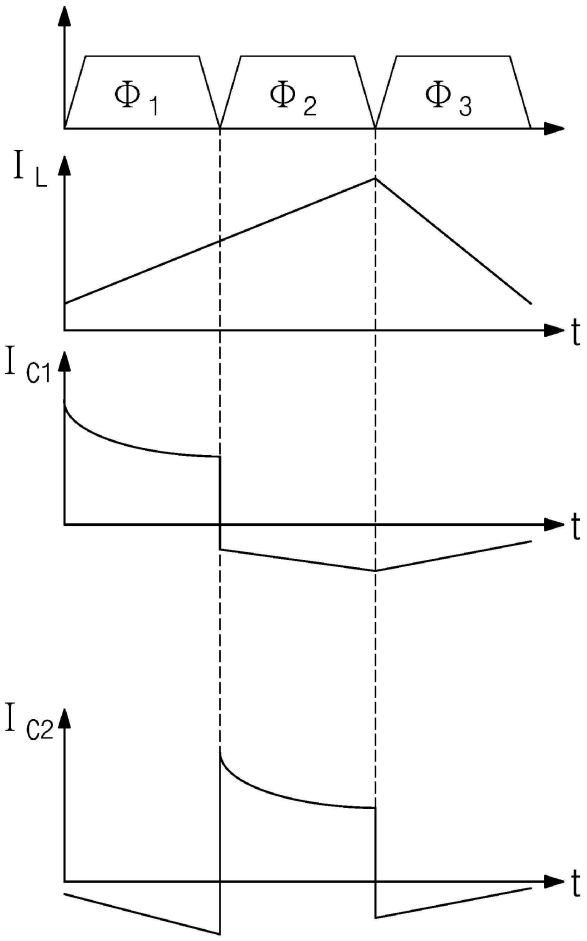

110
1/3<M<1/2
D
V_{IN} , N_{IN}
V_{SW1}
TR1
L
N_3
V_{SW4}
V_{OUT} , N_{OUT}
N_1
TR4
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
N_2
V_{OUT}
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

도면4c

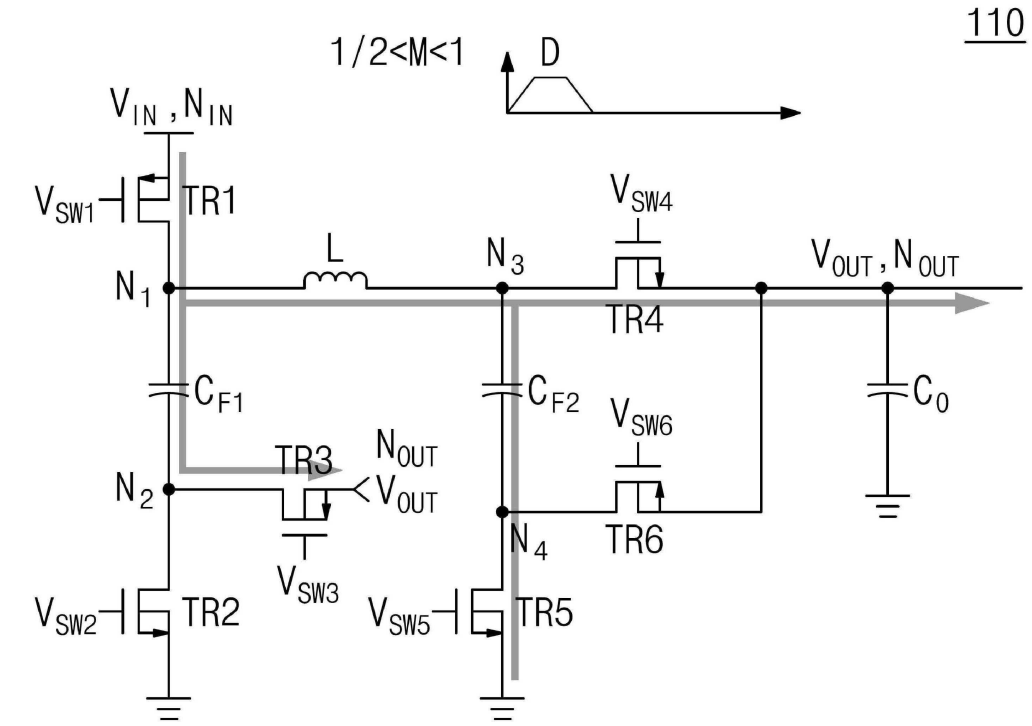

1/3<M<1/2
1-2D
V_{IN} , N_{IN}
V_{SW1}
TR1
L
N_3
V_{SW4}
V_{OUT} , N_{OUT}
N_1
TR4
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
V_{OUT}
N_2
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

도면5

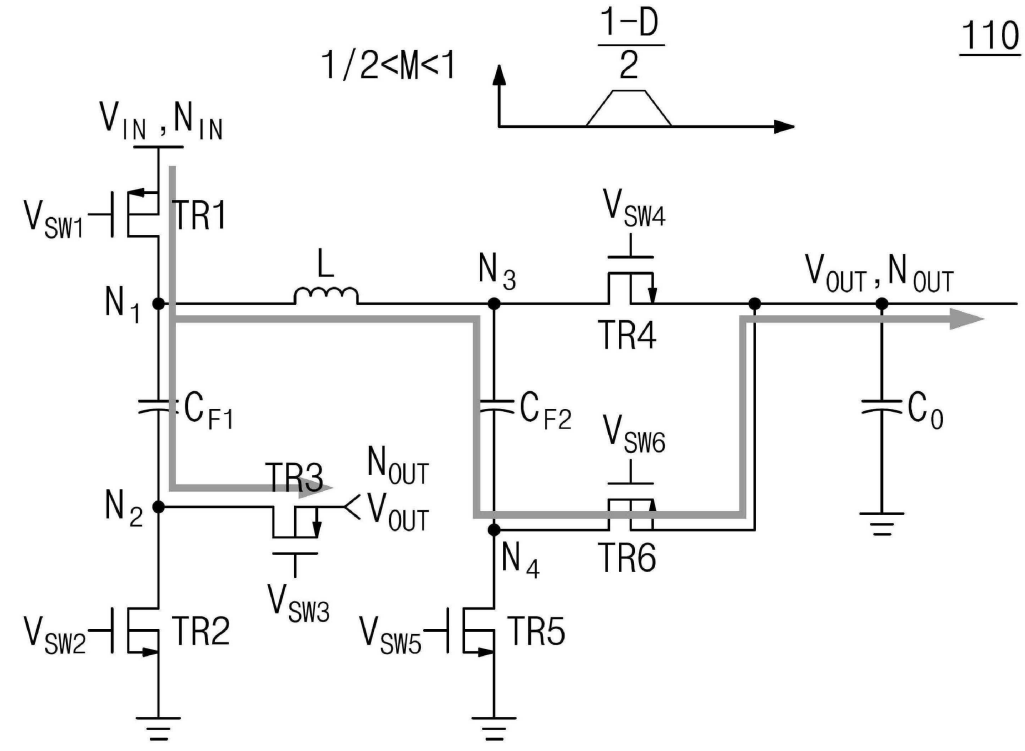
$\Phi_1 = D$
$\Phi_2 = D$
$\Phi_3 = 1-2D$



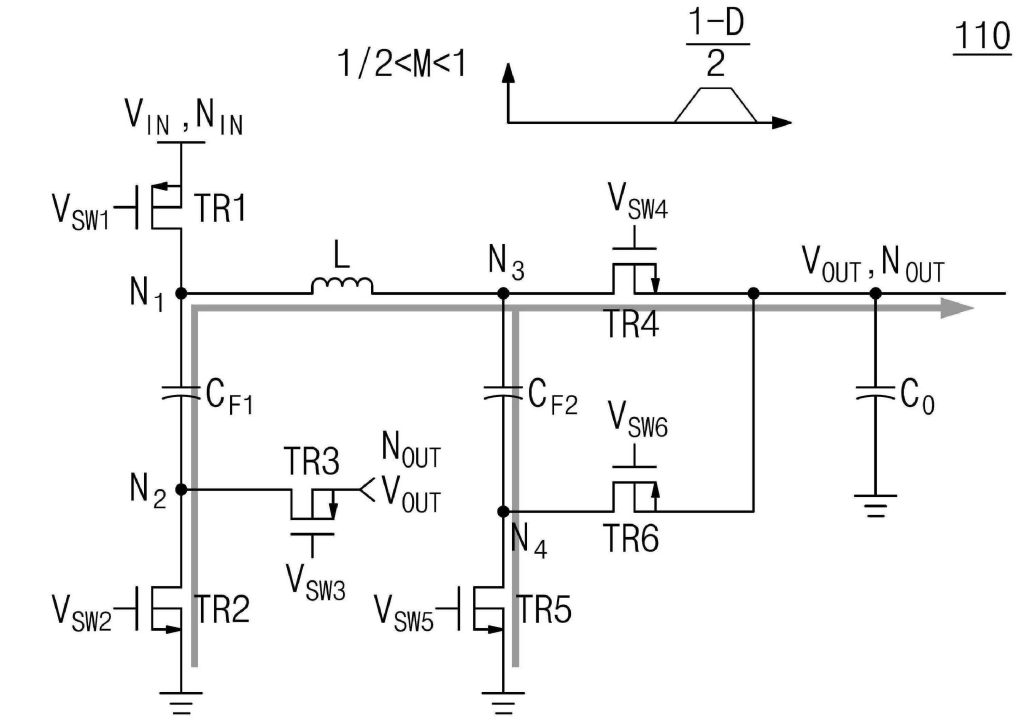
도면6a


110
1/2<M<1
D
V_{IN} , N_{IN}
V_{SW1}
TR1
L
N_3
V_{SW4}
V_{OUT} , N_{OUT}
N_1
TR4
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
N_2
V_{OUT}
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

도면6b

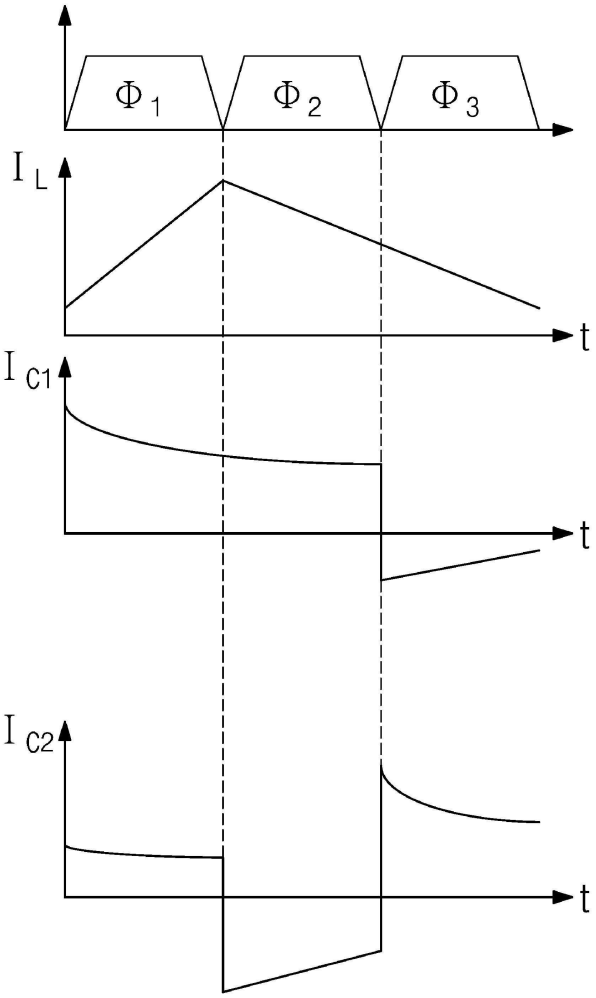

110
1/2<M<1
1-D
2
V_{IN} , N_{IN}
V_{SW1}
TR1
L
N_3
V_{SW4}
V_{OUT} , N_{OUT}
N_1
TR4
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
N_2
V_{OUT}
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

도면6c

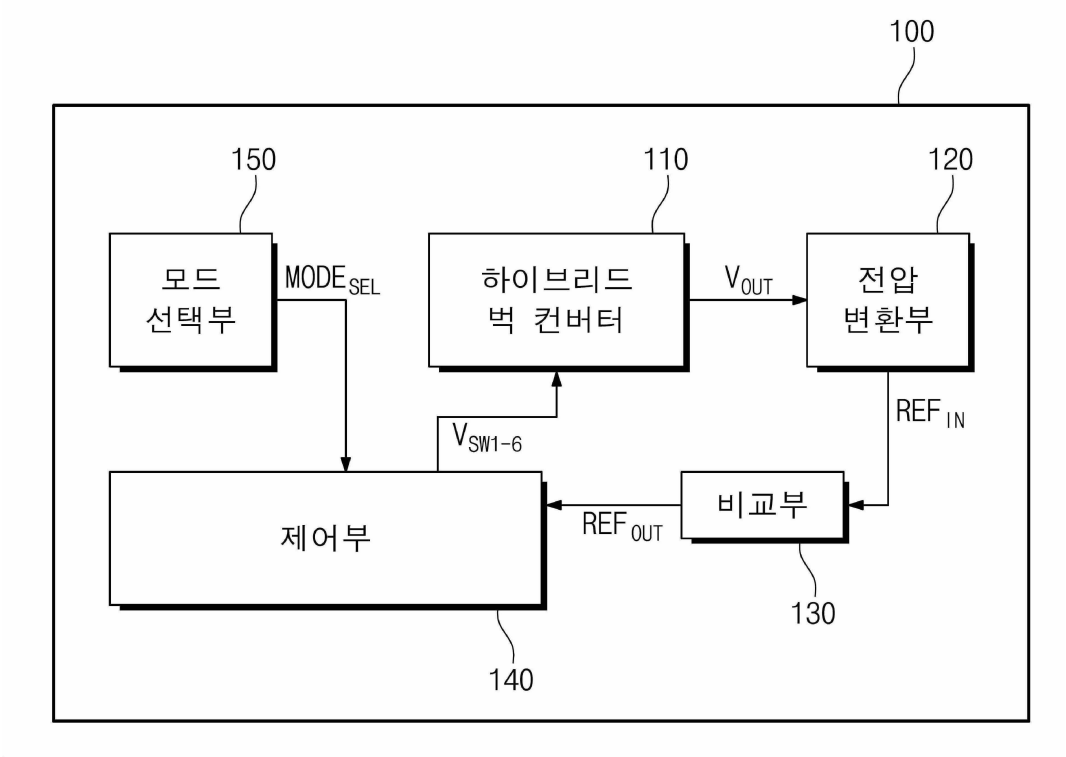

1/2<M<1
1-D
2
110
V_{IN} , N_{IN}
V_{SW1}
TR1
N_1
L
N_3
V_{SW4}
TR4
V_{OUT} , N_{OUT}
C_{F1}
C_{F2}
C_0
V_{SW6}
TR3
N_{OUT}
V_{OUT}
N_2
N_4
TR6
V_{SW3}
V_{SW2}
TR2
V_{SW5}
TR5

도면7

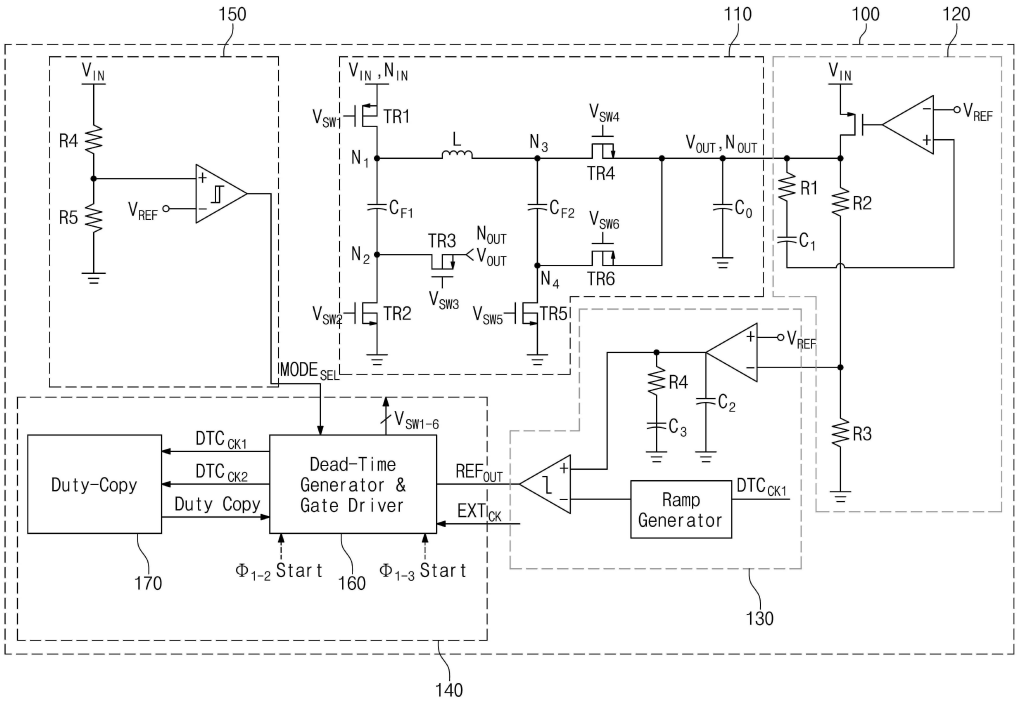
$\Phi_1 = D$
$\Phi_2 = (1-D)/2$
$\Phi_3 = (1-D)/2$



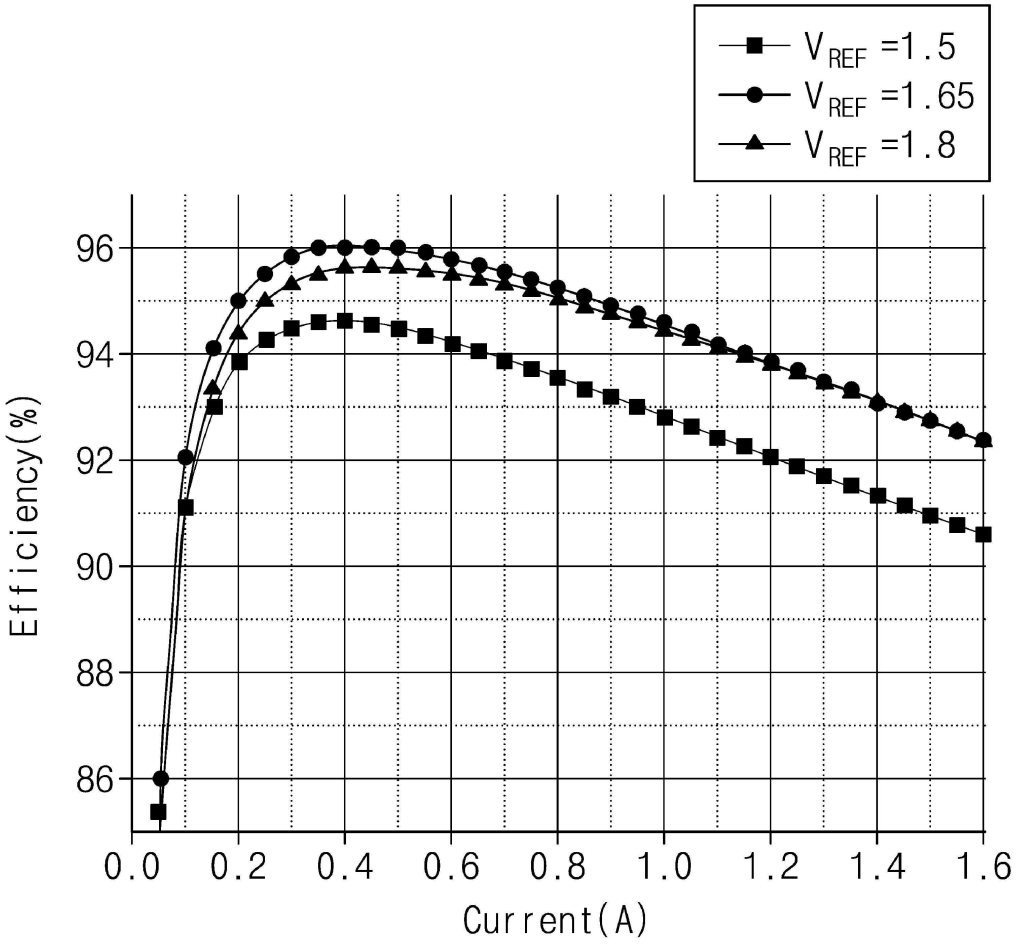
도면8


100
150
110
120
모드
선택부
MODE SEL
하이브리드
벅 컨버터
V OUT
전압
변환부
REF IN
V SW1-6
제어부
REF OUT
비교부
130
140

도면9


150
110
100
120
V IN
R4
R5
V REF
MODE SEL
V IN , N IN
V SW1
TR1
L
N 1
N 3
V SW4
TR4
V OUT , N OUT
C F1
C F2
C 0
N 2
TR3
N OUT
V OUT
V SW3
V SW6
TR6
N 4
V SW2
TR2
V SW5
TR5
R1
R2
C 1
V SW1-6
DTC CK1
DTC CK2
Duty Copy
Duty-Copy
Dead-Time
Generator &
Gate Driver
REF OUT
EXT CK
R4
C 2
C 3
R3
Ramp
Generator
DTC CK1
Φ1-2 Start
Φ1-3 Start
170
160
130
140

도면10


V REF =1.5
V REF =1.65
V REF =1.8
96
94
92
90
88
86
Efficiency(%)
0.0
0.2
0.4
0.6
0.8
1.0
1.2
1.4
1.6
Current(A)