



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년10월13일

(11) 등록번호 10-2165025

(24) 등록일자 2020년10월06일

(51) 국제특허분류(Int. Cl.)
H03K 17/06 (2006.01) *H02M 3/07* (2006.01)
 (21) 출원번호 10-2014-0067045
 (22) 출원일자 2014년06월02일
 심사청구일자 2019년05월31일
 (65) 공개번호 10-2014-0142168
 (43) 공개일자 2014년12월11일
 (30) 우선권주장
 13/908,781 2013년06월03일 미국(US)
 (56) 선행기술조사문헌
 JP2012217142 A
 KR1020120070485 A

(73) 특허권자
 트리컨트 세미컨덕터 인코퍼레이티드
 미국 오리건주 (우편번호: 97124) 힐스보로 노스
 이스트 브룩크우드 파크웨이 2300
 (72) 발명자
 카담 다르마 레디
 미국 오리건주 97124 힐스보로 노스이스트 브룩우
 드 파크웨이 2300
 (74) 대리인
 제일특허법인(유)

전체 청구항 수 : 총 19 항

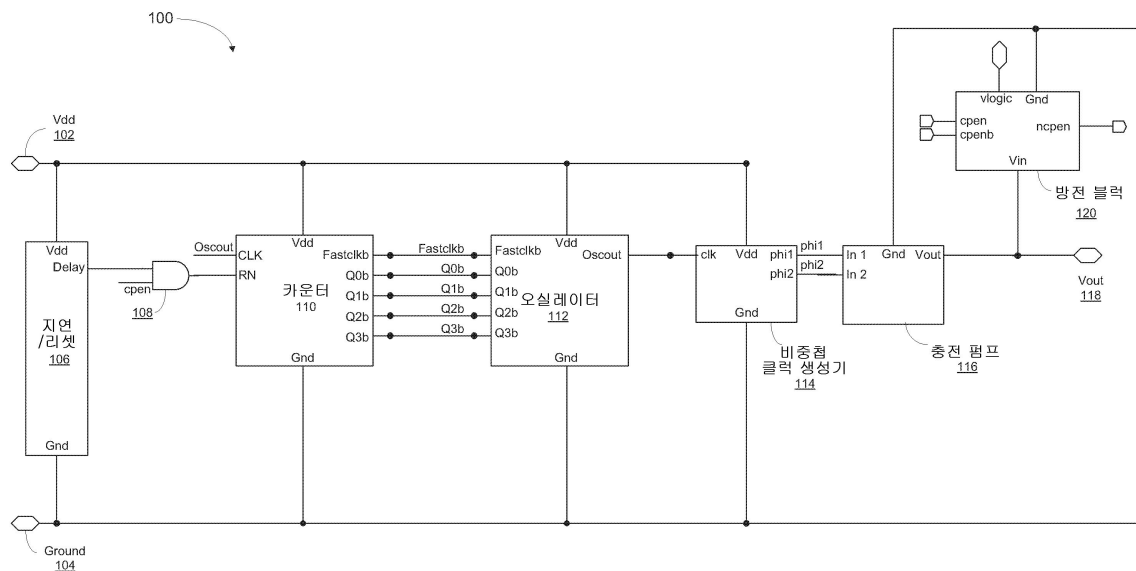
심사관 : 최규돈

(54) 발명의 명칭 주파수 호핑을 이용한 고속 정작 충전 펌프

(57) 요약

다른 것 중에서 실시예는 주파수 생성기와 충전 펌프를 포함하는 회로를 제공한다. 실시예에서, 상기 주파수 생성기는 미리 정해진 기간 동안 제 1 주파수로 클럭 신호를 상기 충전 펌프에 공급하도록 구성될 수 있다. 그 후에 상기 주파수 생성기는 하나 이상의 다른 주파수로 클럭 신호를 상기 충전 펌프에 공급할 수 있다. 실시예에서, 상기 제 1 주파수는 하나 이상의 다른 주파수와 비교할 때 감소된 기간에 상기 충전 펌프를 적응시킬 수 있다.

대표도



명세서

청구범위

청구항 1

회로로서,

에너지 관리 코어를 갖는 무선 주파수(RF) 스위치를 포함하되,

상기 에너지 관리 코어는

충전 펌프와,

상기 충전 펌프에 연결되는 오실레이터 - 상기 오실레이터는 상기 충전 펌프에 클럭 신호를 공급하고, 상기 오실레이터는 상기 오실레이터에 의해 수신된 입력 신호에 근거하여 미리 정해진 주파수로 상기 클럭 신호를 생성하도록 구성됨 - 와,

상기 오실레이터에 연결되는 카운터 - 상기 카운터는 상기 오실레이터에 상기 입력 신호를 공급하고, 상기 카운터는 미리 정해진 기간동안 상기 오실레이터가 제 1 주파수로 상기 클럭 신호를 생성하게 하는 제 1 신호를 상기 입력 신호로서 상기 오실레이터에 공급하도록 구성되고, 그 후에 상기 카운터는 상기 오실레이터가 패턴에 따른 복수의 다른 주파수로 상기 클럭 신호를 생성하게 하는 복수의 다른 신호를 상기 입력 신호로서 공급하도록 구성됨 - 를 포함하며,

상기 제 1 주파수는 상기 복수의 다른 주파수 각각과 비교할 때 상기 충전 펌프와 연관된 정착 시간(settle time)의 감소를 가능하게 하고,

상기 패턴에 따른 상기 복수의 다른 주파수를 디터링하는 것은 스푸리어스 방사(spurious emissions)의 감소를 가능하게 하는

회로.

청구항 2

제 1 항에 있어서,

상기 카운터는 상기 미리 정해진 기간 후에 상기 오실레이터가 각기 복수의 다른 주파수로 상기 클럭 신호를 주기적으로 생성하게 하도록 상기 복수의 다른 신호를 순환하게 더 구성되는

회로.

청구항 3

제 2 항에 있어서,

상기 복수의 다른 신호 및 상기 복수의 다른 주파수는 스푸리어스 주파수 방사(spurious frequency emissions)를 감소시키는 미리 정해진 순서로 순환되는

회로.

청구항 4

제 1 항에 있어서,

상기 복수의 다른 주파수의 인가는 상기 제 1 주파수의 지속적인 인가에 비해 상기 회로의 전력 소모를 감소시키는

회로.

청구항 5

제 4 항에 있어서,

상기 충전 펌프에 상기 제 1 주파수의 클럭 신호가 공급될 때, 상기 충전 펌프와 연관된 상기 정착 시간은 $5\mu s$ 이하인

회로.

청구항 6

제 1 항에 있어서,

상기 충전 펌프는 음의 충전 펌프인

회로.

청구항 7

제 1 항에 있어서,

상기 충전 펌프는 양의 충전 펌프인

회로.

청구항 8

송수신기와,

상기 송수신기에 연결되고 에너지 관리 코어를 갖는 무선 주파수(RF) 스위치를 포함하되,

상기 에너지 관리 코어는,

충전 펌프와,

상기 충전 펌프에 연결되는 오실레이터 - 상기 오실레이터는 상기 충전 펌프에 클럭 신호를 공급하고, 상기 오실레이터는 상기 오실레이터에 의해 수신된 입력 신호에 근거한 주파수로 상기 클럭 신호를 생성하도록 구성됨 - 와,

상기 오실레이터에 연결되는 카운터 - 상기 카운터는 상기 오실레이터에 상기 입력 신호를 공급하고, 상기 카운터는 상기 에너지 관리 코어의 전원이 켜지면, 미리 정해진 기간동안 상기 오실레이터가 제 1 주파수로 상기 클럭 신호를 생성하게 하는 제 1 신호를 상기 입력 신호로서 상기 오실레이터에 공급하도록 구성되고, 그 후에 상기 카운터는 상기 오실레이터가 디더링 패턴에 따른 복수의 다른 주파수로 상기 클럭 신호를 생성하게 하는 복수의 다른 신호를 상기 입력 신호로서 공급하고, 상기 제 1 주파수는 상기 복수의 다른 주파수 각각에 비해 상기 충전 펌프와 연관된 정착 시간의 감소를 가능하게 하며, 상기 디더링 패턴에 따른 상기 복수의 다른 주파수는 스푸리어스 방사의 감소를 가능하게 함 - 를 포함하는

통신 장치.

청구항 9

제 8 항에 있어서,

상기 카운터는 상기 미리 정해진 기간 후에, 상기 오실레이터가 각기 복수의 다른 주파수로 상기 클럭 신호를 주기적으로 생성하게 하도록 상기 복수의 다른 신호를 순환하게 더 구성되는

통신 장치.

청구항 10

제 9 항에 있어서,

상기 복수의 다른 신호 및 상기 각기 복수의 다른 주파수는 스프리어스 주파수 방사를 감소시키는 미리 정해진 순서로 상기 디더링 패턴에 걸쳐 순환되는

통신 장치.

청구항 11

제 8 항에 있어서,

상기 복수의 다른 주파수의 인가는 상기 제 1 주파수의 지속적인 인가에 비해 상기 에너지 관리 코어의 전력 소모를 감소시키는

통신 장치.

청구항 12

제 11 항에 있어서,

상기 충전 펌프에 상기 제 1 주파수의 클럭 신호가 공급될 때, 상기 충전 펌프와 연관된 상기 정착 시간은 $5\mu s$ 이하인

통신 장치.

청구항 13

제 8 항에 있어서,

상기 RF 스위치는 실리콘 온 인슐레이터(SOI : silicon on insulator) 스위치인

통신 장치.

청구항 14

제 8 항에 있어서,

상기 RF 스위치는 부정형 고전자 이동성 트랜지스터(PHEMT : pseudomorphic high-electron mobility transistor) 스위치인

통신 장치.

청구항 15

송수신기 및 상기 송수신기에 연결된 RF 스위치를 제공하는 단계 - 상기 RF 스위치는 에너지 관리 코어를 가짐 - 와,

상기 에너지 관리 코어의 전원이 켜지면, 상기 에너지 관리 코어의 카운터에 의해, 제 1 기간 동안 상기 에너지 관리 코어의 오실레이터에 입력 신호로서 제 1 신호를 공급하는 단계 - 상기 제 1 신호는 상기 오실레이터가 제 1 주파수로 상기 에너지 관리 코어의 충전 펌프에 인가될 클럭 신호를 생성하게 함 - 와,

상기 제 1 기간 후에, 상기 카운터에 의해, 상기 오실레이터가 복수의 다른 주파수로 상기 클럭 신호를 생성하게 하도록 디더링 패턴에 따른 복수의 다른 신호를 상기 입력 신호로서 상기 오실레이터에 공급하는 단계 - 상기 제 1 주파수는 상기 복수의 다른 주파수 각각에 비해 상기 충전 펌프와 연관된 정착 시간을 감소시키도록 산출되고, 상기 디더링 패턴에 따른 상기 복수의 다른 신호는 스푸리어스 방사의 감소를 가능하게 함 - 를 포함하는

방법.

청구항 16

제 15 항에 있어서,

상기 제 1 기간 후에, 상기 오실레이터가 상기 디더링 패턴에 따른 각기 복수의 다른 주파수로 상기 클럭 신호를 주기적으로 생성하게 하도록 상기 복수의 다른 신호를 순환하는 단계를 더 포함하는

방법.

청구항 17

제 16 항에 있어서,

상기 복수의 다른 신호 및 상기 디더링 패턴에 따른 각기 복수의 다른 주파수는 스푸리어스 주파수 방사를 감소시키는 미리 정해진 순서로 순환되는

방법.

청구항 18

제 16 항에 있어서,

상기 복수의 다른 주파수의 인가는 상기 제 1 주파수의 지속적인 인가에 비해 상기 에너지 관리 코어의 전력 소모를 감소시키는

방법.

청구항 19

제 18 항에 있어서,

상기 충전 펌프에 상기 제 1 주파수의 클럭 신호가 공급될 때, 상기 충전 펌프와 연관된 상기 정착 시간은 $5\mu s$ 이하인

방법.

청구항 20

삭제

발명의 설명

기술 분야

[0001] 본 발명의 실시예는 일반적으로 회로 분야에 관한 것이고, 특히 무선 주파수 스위치 장치의 에너지 관리 코어에 관한 것이다.

배경 기술

[0002] 충전 펌프는 일 전압의 입력 신호를 저전압 또는 고전압의 출력 신호로 변환하도록 설계된다. 이 전압 변환은 전원 공급 장치의 단일 전압이 회로에 따른 다양한 전압으로 공급되는 것을 가능하게 한다. 예를 들면, 장치의 전원 공급 장치는 1.5V의 전압을 제공할 수 있다. 그러나, 장치 내의 회로는 -1.5V의 동작 전압을 필요로 할 수 있다. 이 동작 전압을 공급하기 위하여, 충전 펌프는 전원 공급 장치에 의해 공급되는 1.5V를 가지고 회로에 의해 요구되는 -1.5V로 전환할 수 있다.

[0003] 전압 변환의 일반적인 방법은 특정한 클럭 신호 주파수에서 개방 및 폐쇄하는 스위치를 갖는 스위칭 모드 전원 공급 장치(SMPS : switched mode power supply)를 이용하는 것이다. 이 클럭 신호 주파수는 2가지 방법으로 충전 펌프의 출력에 영향을 줄 수 있다. 먼저, 전압이 충전 펌프에 공급될 때, 충전 펌프의 출력 전압이 전압이 공급중인 회로에서 사용할 수 있기 전에 소정 기간을 갖는다. 충전 펌프의 정착 시간(settling time)으로 알려져 있는 이 기간은 클럭 신호의 주파수에 따라 좌우된다. 둘째는 스퓨리어스 방사(spurious emissions)를 포함한다. 스퓨리어스 방사는 입력 신호 내에 없는 충전 펌프의 출력 신호로 유입될 수 있는 의도되지 않은 주파수이다. 정착 시간처럼 스퓨리어스 방사는 또한 클럭 신호 주파수에 따라 좌우된다.

도면의 간단한 설명

[0004] 실시예는 예로서 도시되고, 첨부된 도면의 숫자로 제한되는 것은 아니며, 유사한 참조 번호는 유사한 요소를 지시한다.

도 1은 본 발명의 몇몇 실시예에 따른 예시적인 에너지 관리 코어를 도시한 도면,

도 2는 본 발명의 몇몇 실시예에 따른 예시적인 카운터를 도시한 도면,

도 3은 본 발명의 몇몇 실시예에 따른 예시적인 오실레이터를 도시한 도면,

도 4는 본 발명의 몇몇 실시예에 따른 카운터의 상태 및 오실레이터의 해당 주파수를 도시한 도면,

도 5는 에너지 관리 코어 회로의 시뮬레이션을 도시한 도면,

도 6은 본 발명의 몇몇 실시예에 따른 예시적인 무선 통신 장치를 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0005] 예시적인 실시예의 다양한 양태는 당업자가 그들의 연구의 요지를 전달하는 데 일반적으로 채용하는 용어를 이용하여 설명될 것이다. 그러나, 대체 실시예가 설명된 양태의 일부만으로 실행될 수 있다는 점이 당업자에게 있어서 명백할 것이다. 설명을 목적으로, 예시적인 실시예의 확실한 이해를 제공하기 위해 특정한 장치 및 구성이 제시된다. 그러나, 대체 실시예가 특정한 세부 사항이 없이 실행될 수 있다는 점은 당업자에게 있어서 명백할 것이다. 다른 예에서, 예시적인 실시예를 모호하게 하지 않기 위하여, 주지된 특징은 생략되거나 단순화된다. 회로도에서, 회로도가 지나치게 복잡해지지 않도록 일부 물리적인 연결선들이 생략될 수 있다. 라벨이 붙은 입력이 라벨이 붙은 출력과 매칭하는 것으로 도시된 이들 실시예에서, 물리적 연결이 도시되지 않더라도 입력과 출력은 함께 연결될 수 있다.

[0006] 또한, 여러 동작을 본 발명을 이해하는 데 가장 도움이 되는 다수의 개별 동작으로서 설명할 것이다. 그러나, 설명의 순서는 이들 동작이 반드시 순서대로 되어야 한다는 것을 의미하는 것으로 이해해서는 안된다. 특히, 이들 동작은 제시된 순서대로 수행될 필요는 없다.

[0007] "일 실시예에서(in one embodiment)" 라는 문구가 반복해서 이용된다. 그 문구는 일반적으로 동일한 실시예를 나타내지 않는다. 그러나, 동일한 실시예를 나타낼 수 있다. "구성하는(comprising)", "구비하는(having)", "포함하는(including)"이란 용어는 문맥에 다르게 영향을 미치지 않는 한 동의어이다.

[0008] "와 연결된(coupled with)"이라는 문구는 그의 파생어와 함께 본 명세서에서 이용될 수 있다. "연결"은 둘 이

상의 요소가 물리적 또는 전기적으로 직접 접촉되는 것을 의미한다. 그러나, "연결"은 또한 둘 이상의 요소가 서로 간접적으로 접촉되지만 여전히 서로 상호 협력하거나 상호 작용하는 것을 의미하고, 하나 이상의 다른 요소가 상기 서로 연결될 요소 사이에 연결되거나 접속되는 것을 의미할 수 있다.

- [0009] 본 명세서에서 논의되는 바와 같이, 정작 시간은 충전 펌프가 그의 목표 출력 전압의 5%~2% 이내의 출력 전압에 도달할 때까지 걸리는 시간 간격을 나타낼 수 있다.
- [0010] 부품의 출력 신호는 본 명세서에서 Q와 QBar로 나타낼 수 있고, 여기에서 Q는 출력의 명칭을 나타낸다. 본 명세서에서 이용되는 바와 같이, Q와 QBar는 서로 역일 수 있다. 예를 들면, 만일 Q가 하이 신호이면 QBar는 로우일 수 있다. 또한, 몇몇 실시예에서 Bar는 'b'로 축약될 수도 있다. 따라서 끝단에 'Bar' 와 'b'를 갖는 출력은 문맥에 달리 명시하지 않는 한 같다. 예를 들면, QBar는 문맥에 달리 명시하지 않는 한 Qb와 같다.
- [0011] 실시예는 스위치 장치의 에너지 관리 코어(energy management core)에 채용된 회로를 포함하고 있다. 회로는 각각의 터미널들과 연결된 주파수 생성기 및 충전 펌프를 구비할 수 있다. 스위치 장치는 실리콘 온 인슐레이터(SOI : silicon-on-insulator) 스위치 장치이다. 주파수 생성기는 미리 정해진 기간 동안 제 1 주파수로 클럭 신호를 충전 펌프에 공급하도록 구성될 수 있다. 그 후에, 주파수 생성기는 하나 이상의 다른 주파수로 클럭 신호를 충전 펌프에 공급한다. 실시예에서, 제 1 주파수는 하나 이상의 다른 주파수와 비교할 때 감소된 기간에 충전 펌프가 정작되게 할 수 있다. 도면을 참조하면서 여러 실시예를 보다 상세히 후술한다.
- [0012] 도 1은 본 발명의 몇몇 실시예에 따른 예시적인 에너지 관리 코어 회로(100)를 도시한 도면이다. 에너지 관리 코어는 회로에 전원을 공급하도록 제공되는 양의 전압 Vdd(102)를 구비할 수 있다. 실시예에서, 에너지 관리 코어는 회로의 전원이 켜질 때 지연을 가능하게 하는 지연/리셋(106)을 포함하여, 확실히 에너지 관리 코어(100)가 이전 상태를 유지하지 않고 적절히 리셋되게 할 수 있다. 지연/리셋(106)은 본 명세서에서 카운터(110) 및 오실레이터(112)로서 도시된 주파수 생성기와 연결될 수 있다. 앤드 게이트(AND gate)(108)는 하이 리셋 인에이블 신호(high reset enable signal)를 카운터(110)에 인가하기 전에 시퀀스 신호(cpen signal) 및 지연 신호(delay signal) 둘 다 확실히 하이가 되도록 동작할 수 있다.
- [0013] 카운터(110)의 리셋 인에이블 RN은 AND 게이트(108)에 연결될 수 있는 반면, 카운터(110)의 클럭 CLK는 오실레이터(112)의 출력 Oscan에 연결될 수 있다. 카운터(110)는 오실레이터(112)의 입력으로서 fastclkb 및 Q0b~Q3b와 같은 다양한 신호를 제공할 수 있다. 실시예에서, fastclkb 및 Q0b~Q3b는 오실레이터(112) 출력 Oscan과 연관된 주파수와 같은 오실레이터(112)와 연관된 상태를 변환하도록 동작할 수 있다. 예를 들면, fastclkb는 오실레이터(112)가 제 1 기간에 제 1 주파수로 oscan을 출력하고, 그 후에 하나 이상의 다른 주파수를 출력하는 것이 가능하게 할 수 있다. 그 후의 하나 이상의 다른 주파수는 Q0b~Q3b의 값에 의해 결정될 수 있다. 카운터와 오실레이터의 관계는 보다 상세히 후술한다. 실시예에서, 제 1 주파수는 충전 펌프(116)가 보다 짧은 기간에 적응하는 것을 가능하게 할 수 있고, 하나 이상의 다른 주파수는 제 1 주파수의 지속 인가에 비해 전력 소비 및/또는 스푸리어스 방사를 감소시키도록 선택될 수 있다. 예를 들면, 충전 펌프(116)의 정작 시간은 충전 펌프(116)에 인가되는 주파수와 직접적으로 연관되기 때문에, 제 1 주파수는 하나 이상의 다른 주파수들보다 높을 수 있다. 본 명세서에서 묘사된 바와 같이, 충전 펌프(116)는 양의 충전 펌프와 음의 충전 펌프 중 하나일 수 있고, 본 발명은 둘 다에게 동일하게 적용될 수 있다.
- [0014] 오실레이터(112)는 비중첩 클럭 신호(non-overlapping clock signal) phi1 및 phi2를 생성할 수 있는 비중첩 클럭 생성기(non-overlap gen)(114)와 연결될 수 있다. 충전 펌프(116)는 각기 제 1 입력 phi1 및 제 2 입력 phi2로서 갖는 비중첩 클럭 생성기(114)와 연결되어 있다. Phi 1 및 phi 2는 일 전압으로 충전 펌프(116)에 제공되어 제 2 전압 Vout(118)으로 충전 펌프(116)에 의해 출력될 수 있다. 본 명세서에서 묘사된 방전 블록(120)은 회로가 전원이 차단되면 에너지 관리 코어(100)에 존재하는 소정 전압을 방전하는데 이용될 수 있다.
- [0015] 도 2는 본 발명의 몇몇 실시예에 따른 도 1의 카운터(110)의 예시적인 구현을 도시한 도면이다. 카운터(110)는 Vdd와 같은 전원 공급과 GND와 같은 접지를 구비할 수 있다. 이외에도, 카운터(110)는 RN과 같은 리셋 인에이블 신호 및 클럭 신호를 입력으로 취할 수 있다. 이해를 쉽게 하기 위하여, 카운터(110)는 개념적으로 4비트 카운터(202) 및 출력 제어 회로(204)로 분리될 수 있다. 4비트 카운터(202)의 로직은 도 4에 도시된 패턴에 따를 수 있으며, 이것은 하기에 보다 상세하게 논의된다. 출력 제어 회로(204)의 로직은 제 1 기간 동안 4비트 카운터(202)로부터 신호의 출력을 차단하고 그 후에 신호가 통과하게 하는 동작을 행할 수 있다. 도 1을 참조하여 상술한 바와 같이, 이것은 카운터가 제 1 기간 동안 일 신호를 제공하고, 그 후에 하나 이상의 다른 신호를 제공하게 할 수 있다. 본 명세서에 묘사된 게이트 및 플립플롭(flip-flops)은 그들의 통상적인 기능을 실행

하므로 그 회로의 로직은 광범위한 세부사항을 설명하지 않는다.

[0016] 4비트 카운터(202)는 4개의 'd' 플립플롭(206~212)(이하 플립플롭이라 함)으로 구성되고, 각 플립플롭은 4비트 카운터(202)의 단일 비트에 해당한다. 본 명세서에서 묘사된 바와 같이, 4비트 카운터(202)는 도 4에 나타내어진 상태 및 상태도에 따를 수 있고, 보다 상세히 후술한다. 각각의 플립플롭은 클럭 신호 CLK, 리셋 인에이블 신호 RN, 및 입력값 D를 입력으로서 취할 수 있다. 입력값은 입력값 당시의 플립플롭의 각 클럭 신호의 상태에 따라 플립플롭에 의해 캡처될 수 있다. 예를 들면, 플립플롭(206)은 입력으로서 카운터(110)로 들어오는 클럭 신호를 취할 수 있고, 블록 214에서 로직에 근거한 입력값을 취할 수 있다. 블록 214의 로직에 의해 공급된 입력은 플립플롭(206)이 특정 상태 패턴(state pattern)을 따르게 할 수 있다. 예를 들어, 본 명세서에서 묘사된 바와 같이, 블록 214로부터 출력된 신호는 플립플롭(206)이 도 4의 상태 방정식 $Q0_Next = Q3Bar.Q0 + Q3.Q0Bar$ 를 따르게 할 수 있다. 여기에서 "."은 불리언 곱셈 연산(Boolean multiplication operation)이고 "+"는 불리언 덧셈(Boolean addition)을 가리킨다. $Q0_Next$ 에 대한 방정식은 플립플롭(206)의 Q 출력 $Q0$ 의 다음 상태를 나타낸다. 4비트 카운터의 나머지 플립플롭인 플립플롭(208~212)은 각기 플립플롭이 도 4의 $Q1_Next$ 내지 $Q3_Next$ 에 대한 상태 패턴을 따르게 할 수 있는 입력 로직을 구비할 수 있다.

[0017] 출력 제어 회로(204)는 제 1 기간 동안 제 1 출력 신호를 공급하고, 그 후에 하나 이상의 추가적인 출력 신호를 제공하도록 구성될 수 있다. 출력 제어 회로(204)는 또한 개념적으로 출력 로직 블록(228) 및 전송 게이트(236)의 뱅크(bank)의 두 부분으로 분리될 수 있다. 출력 로직 블록(228)은 OR 게이트(226)를 통해 래치(229)와 연결된 플립플롭(224)으로 구성될 수 있고, 출력 신호는 출력 로직 블록(228)을 떠나기 전에 인버터(234)에 의해 전환될 수 있다. 래치(229)는 래치(latch) 형태로 함께 결합된 NAND 게이트(230, 232)를 포함하고 있다. 출력 로직 블록은 제 1 기간, 예를 들어 4비트 카운터(202)의 제 1 전체 반복동안 제 1 신호가 래치(229)에 저장되게 하고, 그 후 회로에 전원이 차단될 때까지 래치(229)에 제 2 신호가 저장되게 할 수 있다. 예를 들면, 래치(229)는 4비트 카운터의 제 1 전체 반복동안 하이 신호를 저장하고, 그 후 로우 신호가 4비트 카운터(202)의 제 1 전체 반복에 대해 출력될 수 있게 로우 신호를 저장하고, 그 후에 하이 신호를 저장할 수 있다.

[0018] 블록 236의 전송 게이트의 뱅크는 각기 플립플롭(206~212)으로부터 출력되는 QBAR 신호($Q0b \sim Q3b$)에 따라 출력 로직 블록(228)으로부터 출력되는 신호를 입력으로서 취할 수 있다. 본 명세서에서 묘사된 바와 같이, 각 전송 게이트(238~244)는 각기 하이 입력, 예를 들어 in1로서 $Q0b \sim Q3b$, 로우 입력, 예를 들어 in0으로서 그라운드, 전송 게이트(238~244)의 제어 신호로서 출력 로직 블록(228)으로부터의 신호를 취할 수 있다. 결과적으로, 제어 신호가 로우일 때, 전송 게이트는 그라운드 입력의 통과를 허용하고 $Q0b \sim Q3b$ 를 차단하며, 제어 신호가 하이일 때, 전송 게이트는 그라운드를 차단하고, 신호 $Q0b \sim Q3b$ 는 통과하는 것을 허용한다. 따라서, 4비트 카운터의 첫번째 전체 반복동안 제어 신호는 로우일 수 있기 때문에, 전송 게이트는 그라운드 통과를 허용하고, 그 후에 $Q0b \sim Q3b$ 통과를 허용할 수 있다.

[0019] 도 2에 도시된 카운터(110)는 다양한 방법들로 실행될 수 있고, 도 2의 회로의 개략 표현은 단지 예를 의미하는 것이 명백할 것이다. 예를 들면, 4비트 카운터(202)는 쉽게 더 적거나 많은 비트의 카운터로 교체될 수 있고, 소정 시퀀스나 패턴을 따르도록 구성될 수 있다. 실시예에서, 4비트 카운터(202)는 오실레이터가 단일 주파수에서 동작하게 할 수 있는 단일 신호를 생성하는 로직으로 대체될 수 있고, 출력 제어 회로(204)는 제 1 기간동안 오실레이터에 제 1 신호를 공급하고, 그 후에 오실레이터에 단일 신호를 공급하도록 구성될 수 있다. 이들 실시예에서, 제 1 신호는 충전 펌프의 정착 시간을 감소시키도록 선택될 수 있고, 단일 신호는 제 1 신호의 지속 인가과 비교할 때 오실레이터의 전력 소모를 감소시키도록 선택될 수 있다. 다른 실시예에서, 4비트 카운터는 8비트 카운터 이상으로 구현되어, 예를 들어 오실레이터에 보다 복잡한 신호 패턴을 제공할 수 있다. 제 1 기간동안 오실레이터에 제 1 신호를 공급하고, 그 후 하나 이상의 신호를 공급하는 카운터(110)의 소정 구현이 본 발명에 의해 고려된다.

[0020] 도 3은 본 발명의 실시예에 따른 도 1의 예시적인 오실레이터(112)를 도시한 도면이다. 오실레이터(112)는 바이어스 전류 스티어링 스위치(bias current steering switch)(302~310)를 포함한다. 바이어스 전류 스티어링 스위치(302~310)는 입력으로서 각기 $fastclkb$, $Q3bar$, $Q2bar$, $Q1bar$ 를 취할 수 있다. 바이어스 전류 스티어링 스위치는 엘바이어스(lbias)에 흐르는 전류량을 조절함으로써 링(ring) 오실레이터(312)의 엘바이어스에 공급되는 전류를 조정하도록 동작할 수 있다. 몇몇 실시예에서, 바이어스 전류 스티어링 스위치 각각은 상이한 바이너리 웨이트(binary-weight)를 가질 수 있으므로, 각 바이어스 전류 스티어링 스위치는 상이한 양의 전류가 링 오실레이터(312)를 통과하는 것을 허용할 수 있다. 따라서, 링 오실레이터(312)에 의해 출력하기 위해 생성된 주파수는 공급된 입력 $fastclkb$, $Q0bar \sim Q3bar$ 에 근거하여 조절될 수 있다. 본 도면에서의 링 오실레이터는 단지 예를 의미한다. 논의된 주파수 변경을 행할 수 있는 소정의 오실레이터가 고려되며, 본 발명의 범주를

벗어나는 것은 아니라는 점이 명백할 것이다.

[0021] 도 4는 도 1 및 도 2의 카운터(110)와 같은 카운터의 상태와, 도 1 및 도 3의 오실레이터(112)와 같은 오실레이터의 해당 주파수를 도시한 도면이다. 제 1 열은 카운터에 의해 출력되는 fastclkb의 값을 나타낸다. 다음 4개의 열은 Q3, Q2, Q1 및 Q0의 각 상태를 도시한다. 다음 4개의 열은 Q3, Q2, Q1 및 Q0가 다음 클럭 사이클에서 진행될 수 있는 상태를 나타낸다. Freq1 열은 fastclkb, Q3, Q2, Q1 및 Q0의 조합에 의해 표시되는 신호를 수신하는 오실레이터에 의해 공급된 신호의 주파수를 나타내는 한편, Freq 2 열은 Q3_Next, Q2_Next, Q1_Next 및 Q0_Next에 의해 표시되는 신호를 수신할 때의 오실레이터의 주파수를 나타낸다. 즉, Freq2는 Freq1 다음에 그 다음 상태에서 오실레이터가 변환될 수 있는 주파수를 나타낸다.

[0022] 이해를 돕기 위해, 제 1 신호가 오실레이터에 인가될 수 있는 제 1 기간은 단일 행(402)으로 표현된다. 이 제 1 행은 충전 펌프, 예를 들어 도 1의 116에 대해 충분한 소정 기간동안 지속되어 정착될 수 있다. 몇몇 실시예에서, 행(402)에 걸친 지속 시간은 연관된 카운터의 전체 반복일 수 있다. 본 실시예는 도 2의 카운터의 로직에 의해 설명될 수 있다. 이 기간 동안 빠른 정착을 위해 선택된 주파수가 충전 펌프에 인가되고, 그 후에 하나 이상의 다른 주파수가 인가될 수 있다.

[0023] 행(402)에 도시된 바와 같이, fastclk가 1을 암시하는, fastclkb가 0일 수 있고, 오실레이터에 의해 생성된 주파수는 7MHz일 수 있다. 도 4의 시뮬레이션 그래프에 도시한 바와 같이, 7MHz 주파수는 거의 5μs의 정착 시간을 허용한다. 7MHz 주파수는 단지 예로서 선택되어졌고, 애플리케이션(application)에 따라 다른 주파수가 선택될 수 있다는 점은 명백할 것이다. 예를 들어, 고속 주파수(faster frequency)는 정착 시간을 더 감소시킬 수 있지만, 고속 주파수는 또한 오실레이터가 더 많은 에너지를 소모하게 할 수도 있다. 다른 예에서, 정착 시간을 증가시킬 수 있지만 보다 적은 에너지를 소모하는 저속 주파수가 이용될 수 있다. 이들 모든 실시예는 본 발명에 의해 고려된다.

[0024] 4비트 카운터(404)에서 그 2차 반복이 시작되어, 연관된 참조 번호가 없는 행들을 포함하는 404~408를 포함하는 행 사이로 표현되는 패턴에 걸쳐 사이클링을 계속할 수 있다. 볼 수 있는 바와 같이, 카운터의 각 상이한 상태는 오실레이터에 의해 다른 주파수가 생성되게 할 수 있다. 이들 주파수는 다양한 목적을 위해 선택될 수 있다. 몇몇 실시예에서, 그리고 본 명세서에서 묘사된 바와 같이, 주파수 조절의 주기는 도 1에 도시된 바와 같은 회로의 스푸리어스 방사를 감소시키도록 동작할 수 있으며, 그러한 주기는 균일한 디더링 주기(uniform dithering cycle)라 부를 수 있다. 균일한 디더링 주기에서 주파수는 균일하게 순환되어, 디더링 패턴의 전체 주파수 효과는 인가된 주파수의 평균일 수 있다. 필터링 캐패시터는 다이에서 추가적인 공간을 차지하기 때문에, 그러한 디더링 주기는 필터링 캐패시터를 통한 스푸리어스 방사의 처리시보다 더 작은 다이 크기를 가능하게 할 수 있다.

[0025] 도면에 도시된 상태들은 상태 방정식 410~416을 이용하여 얻어질 수 있다. 예를 들어, 행(404)에서 Q3=0, Q2=0, Q1=0, 및 Q0=0이다. 그 다음 상태는 이 현재 상태에서부터 유도될 수 있다. 예를 들어, Q3_Next = Q3Bar + Q2.Q1.Q0이다. 상술한 값이 이 방정식에 대입될 때 Q3의 다음 값이 유도될 수 있다. 본 예에서, Q3_Next과 부합되는 Q3_Next = 1+0.0.0 = 1이 행(404)에 도시된다. 남은 방정식(412~416)도 같은 방법으로 적용된다.

[0026] 도 4에 도시된 디더링 주기가 본 발명의 일 실시예를 나타낼 수 있다는 것은 명백할 것이다. 다른 실시예에서, 의사 난수 디더링(pseudo-random number dithering)과 같은 상이한 디더링 방법이 이용될 수 있다. 또 다른 실시예에서, 디더링 주기는 바람직하지 않을 수 있고, 대신에 도 4에 도시된 7MHz 주파수와 같은 제 1 주파수가 충전 펌프의 정착에 이용될 수 있으며, 그 후에 제 2 주파수를 인가하여, 7MHz 주파수의 지속 인가에 걸쳐 회로의 전력 소모를 감소시킬 수 있다. 디더링이 이용되지 않는 실시예에서, 필터링 캐패시터는 스푸리어스 방사를 감소시키는데 이용될 수 있다.

[0027] 도 5는 도 2에 도시된 카운터 및 도 3에 도시된 오실레이터를 활용할 수 있는 도 1의 에너지 관리 코어(100)의 시뮬레이션을 도시한 도면이다. 수직축(vertical axis)은 신호의 전압을 나타내는 반면에 수평축(horizontal axis)은 μs 단위의 시간을 나타낸다. 제 1 그래프 Oscope은 카운터가 Q3Bar, Q2Bar, Q1Bar 및 Q0Bar에 의해 표시된 상태에 있을 때 오실레이터의 출력을 나타낸다. 도면에서 보는 바와 같이, 기간(502)동안, 오실레이터는 아무것도 출력하지 않는다. 이것은 회로 전원 인가 및 도 1의 지연/리셋(106)의 결과이다. 회로의 전원을 켜 후, 제 1 기간(504) 동안, 오실레이터는 도 4에 도시된 7MHz 신호와 같은 고주파수 신호를 출력한다. 그 후에 잔여 기간(506) 동안 하나 이상의 다른 주파수로 전환된다. 기간(508)은 회로에 전원이 차단된 동안의 기간을 나타낼 수 있고, 기간(510)은 전원이 다시 공급되어, 고주파수가 인가되는 회로를 나타낼 수 있다. 본 명세서에서 묘사된 바와 같이, 하나 이상의 다른 주파수는 도 4에 도시되고 상술된 균일한 디더링 패턴과 일치할 수

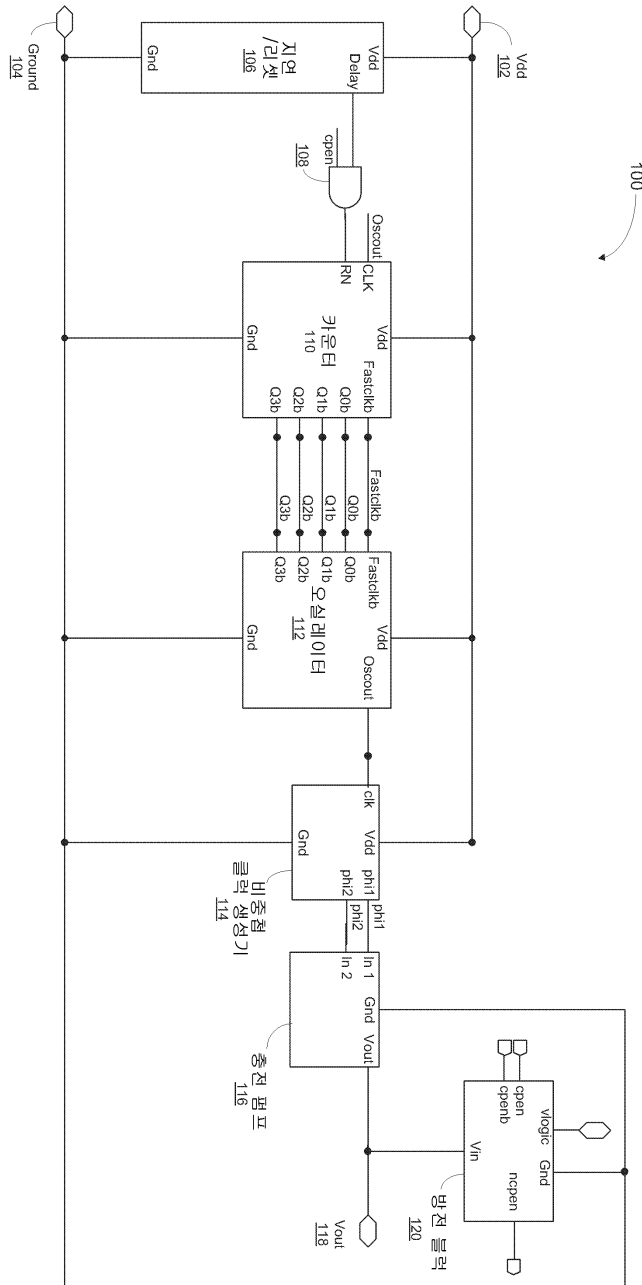
있다.

- [0028] Q3Bar 그래프는 카운터의 Q3Bar 출력과 연관된 상태 변화를 나타낸다. 볼 수 있는 바와 같이, 꼭 oscout 그래프를 참조하여 상술한 것처럼, 회로에 전원이 공급되는 초기 위상(512)이 있을 수 있다. 따라서, 기간(514)은 도 2를 참조하여 상술한 바와 같이 카운터의 전송 게이트가 Q3Bar의 출력을 차단하고 있는 기간을 나타낸다. 따라서 전송 게이트는 기간(516)동안 Q3Bar의 전송을 허용한다. 상술한 바와 같이, 기간(518)동안 회로는 전원이 차단되고, 전원이 켜진 회로에 대해 다시 순환을 개시한다. 이들 동일 기간을 Q2Bar, Q1Bar 및 Q0Bar 그래프에서 볼 수 있다.
- [0029] RN 그래프는 에너지 관리 코어(100)에 인가될 수 있는 리셋 인에이블 신호를 반영한다. 도 4에 도시된 바와 같이, RN 신호는 도 1의 지연/리셋(106)으로 인해 기간(522)동안 지연된다. 따라서, 리셋 인에이블 신호는 기간(524)으로서 본 명세서에서 나타내는 회로의 전원이 켜진 기간의 나머지 기간동안 하이로 간다. 기간(526)은 회로에 전원이 차단되고 회로에 전원이 공급될 때까지 나서 상술한 시퀀스 스스로 반복되는 것을 나타낸다.
- [0030] Vout을 나타내는 그래프는 도 1의 충전 펌프(116)와 같은 충전 펌프의 전압 출력을 나타낸다. 본 명세서에서 묘사되는 바와 같이, 충전 펌프 정착 시간(528)은 거의 $5\mu s$ 일 수 있다. 따라서 충전 펌프는 비교적 일정한 전압 출력을 유지한다. 대략 $20\mu s$ 에서 전원은 더 이상 회로에 공급되지 않고, 대략 $20\mu s$ 부터 $22\mu s$ 까지 도 1의 방전 블럭(120)을 통해 충전 펌프의 방전을 볼 수 있다. 그리고, 대략 $30\mu s$ 에서 충전 펌프는 다시 미리 논의된 정착 시간을 거쳐간다.
- [0031] 무선 통신 장치(600)는 몇몇 실시예에 따라 도 6에 도시된다. 무선 통신 장치(600)는 RF 프론트 엔드(604)를 구비하여, 다양한 프론트 엔드 기능(front-end functionality)을 제공할 수 있다. RF 프론트 엔드(604)는 무선 통신 장치(600)의 구성 요소로/로부터 또는 그 내에서, RF 신호를 선택적으로 통과시키는 하나 이상의 RF 스위치(608)를 포함할 수 있다. RF 스위치(608)는 에너지 관리 코어(100)와 유사한 에너지 관리 코어를 포함할 수 있다. RF 스위치는 실리콘 온 인슐레이터(SOI) 스위치 및/또는 부정형 고전자 이동성 트랜지스터(PHEMT : pseudomorphic high-electron mobility transistor) 스위치를 포함할 수 있지만, 이것으로 제한되는 것은 아니다. RF 스위치(608)는 안테나 스위치 모듈, 분배 스위치, 송신기, 수신기 등과 같은 RF 프론트 엔드(604)의 여러 소자에 채용될 수 있지만, 그것으로 제한되는 것은 아니다. RF 프론트 엔드(604)는 또한 특별히 도시하거나 논의하지 않았지만 증폭기, 변환기, 필터 등과 같은 다른 소자에 포함될 수 있지만, 그것으로 한정되는 것은 아니다.
- [0032] RF 프론트 엔드(604)에 더하여, 무선 통신 장치(600)는 적어도 도시된 바와 같이 서로 연결된 안테나 구조체(616), 송수신기(620), 프로세서(624) 및 메모리(628)를 구비할 수 있다.
- [0033] 프로세서(624)는 무선 통신 장치(600)의 전체 동작을 제어하기 위하여 메모리(628)에 저장된 기본 운영 시스템 프로그램을 실행할 수 있다. 예를 들면, 메인 프로세서(624)는 송수신기(620)에 의해 신호의 송신 및 신호의 수신을 제어할 수 있다. 메인 프로세서(624)는 실행 절차에 의해 요구되는 대로 메모리(628)에 있는 다른 절차 및 프로그램을 실행할 수 있고, 메모리(628)의 내부 또는 외부로 데이터를 이동시킬 수 있다.
- [0034] 송수신기(620)는 프로세서(624)로부터 출력되는 데이터(예를 들어, 음성 데이터, 웹 데이터, 전자 우편, 신호 데이터 등)를 수신할 수 있고, 송출 데이터를 나타내는 RF 신호를 생성하여, RF_{in} 신호를 RF 프론트 엔드(604)에 제공할 수 있다. 정반대로, 송수신기(620)는 인입 데이터를 나타내는 RF 신호를 RF 프론트 엔드(604)로부터 수신할 수 있다. 송수신기(620)는 RF 신호를 처리하여, 추가 처리를 위해 인입 신호를 프로세서(624)에 송신한다.
- [0035] 여러 실시예에서, 무선 통신 장치(600)는 휴대 전화, 호출기, 개인 디지털 보조기, 문자 전송 장치, 휴대용 컴퓨터, 데스크탑 컴퓨터, 기지국, 가입국, 액세스 포인트, 레이더, 위성 통신 장치, 또는 RF 신호를 무선으로 송신/수신 할 수 있는 임의의 다른 장치일 수 있지만, 이것으로 제한되는 것은 아니다.
- [0036] 당업자들은 무선 통신 장치(600)가 예로서 주어진 것이라는 점과, 단순하고 명확하게 하기 위하여, 실시예의 이해를 위해 필요한 만큼만 무선 통신 장치(600)의 구성 및 동작이 도시되고 논의되었다는 점을 인지할 수 있을 것이다. 여러 실시예는 특별한 필요에 따라, 무선 통신 장치(600)과 연관된 임의의 적절한 과제를 수행하는 임의의 적절한 구성 요소 또는 구성 요소의 조합을 고려한다. 또한, 무선 통신 장치(600)는 실시예가 구현될 수 있는 장치의 유형을 제한하도록 구성되어서는 안된다는 것을 이해해야 한다.
- [0037] 본 발명을 상술한 예시적인 실시예에 관하여 설명하였지만, 당업자는 동일한 목적을 달성하기 위해 산출된 다양

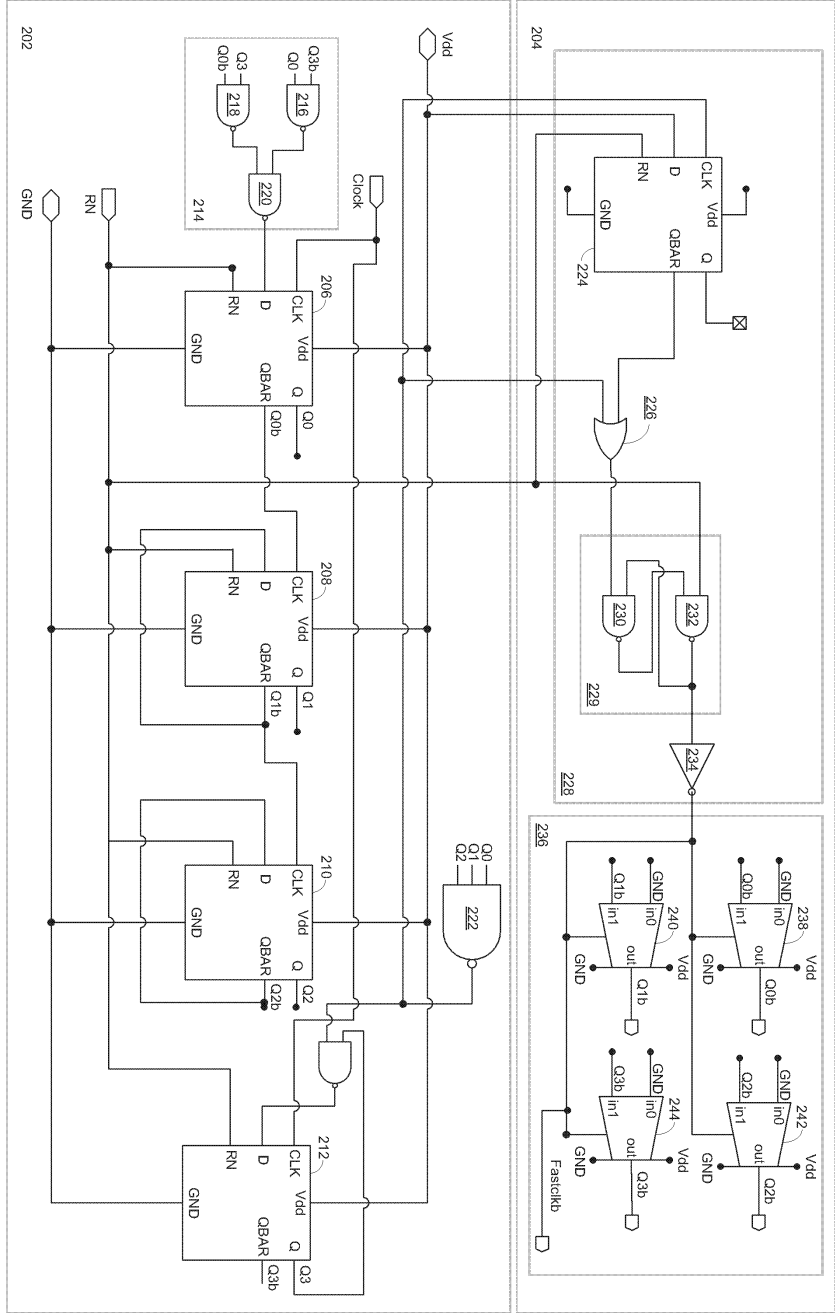
한 대체 및/또는 등가 구현이 본 발명의 범주를 벗어나지 않으면서 도시 및 설명된 특정 실시예를 대신할 수 있다는 점을 알 것이다. 당업자는 본 발명의 교시가 다양한 실시예로 구현될 수 있다는 점을 쉽게 알 것이다. 본 설명은 예시하고자 하는 것으로서 제한하고자 하는 것은 아니다.

도면

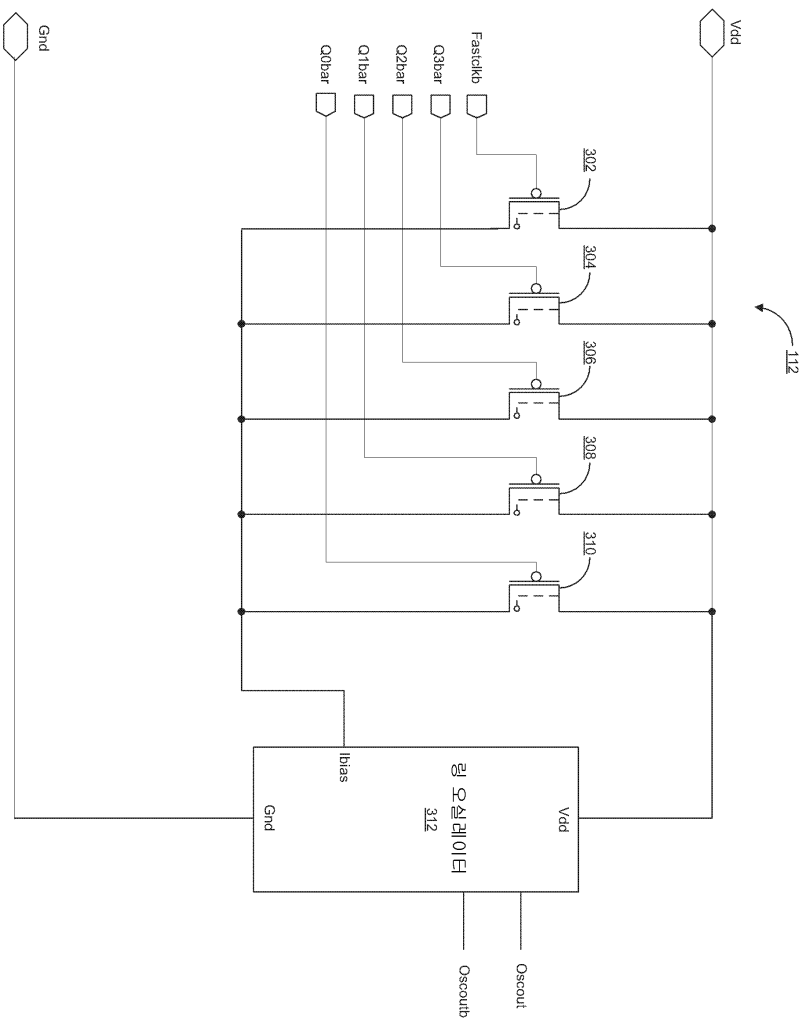
도면1



도면2



도면3



4비트 카운터						오실레이터				
Fastclk	Q3	Q2	Q1	Q0	Q3_Next	Q2_Next	Q1_Next	Q0_Next	Freq1 (Mhz)	Freq2 (Mhz)
0	*	*	*	*	0	0	0	0	7	7
1	0	0	0	0	1	0	0	0	3.22	1.962
1	1	0	0	0	0	0	0	1	1.962	0.702
1	0	0	0	1	1	0	0	1	0.702	2.142
1	1	0	0	1	0	0	1	0	2.142	0.882
1	0	0	1	0	1	0	1	0	0.882	2.322
1	1	0	1	0	0	0	1	1	2.322	1.062
1	0	0	1	1	1	0	1	1	1.062	2.502
1	1	0	1	1	0	1	0	0	2.502	1.242
1	0	1	0	0	1	1	0	0	1.242	2.682
1	1	1	0	0	0	1	0	1	2.682	1.422
1	0	1	0	1	1	1	0	1	1.422	2.862
1	1	1	0	1	0	1	1	0	2.862	1.602
1	0	1	1	0	1	1	1	0	1.602	3.042
1	1	1	1	0	0	1	1	1	3.042	1.782
1	0	1	1	1	1	1	1	1	1.782	3.22
1	1	1	1	1	1	0	0	0	3.22	1.962

410

$$Q3_Next = Q3Bar + Q2.Q1.Q0$$

412

$$Q2_Next = Q3Bar.Q2 + Q2.Q1Bar + Q2.Q1.Q0Bar + Q3.Q2Bar.Q1.Q0$$

414

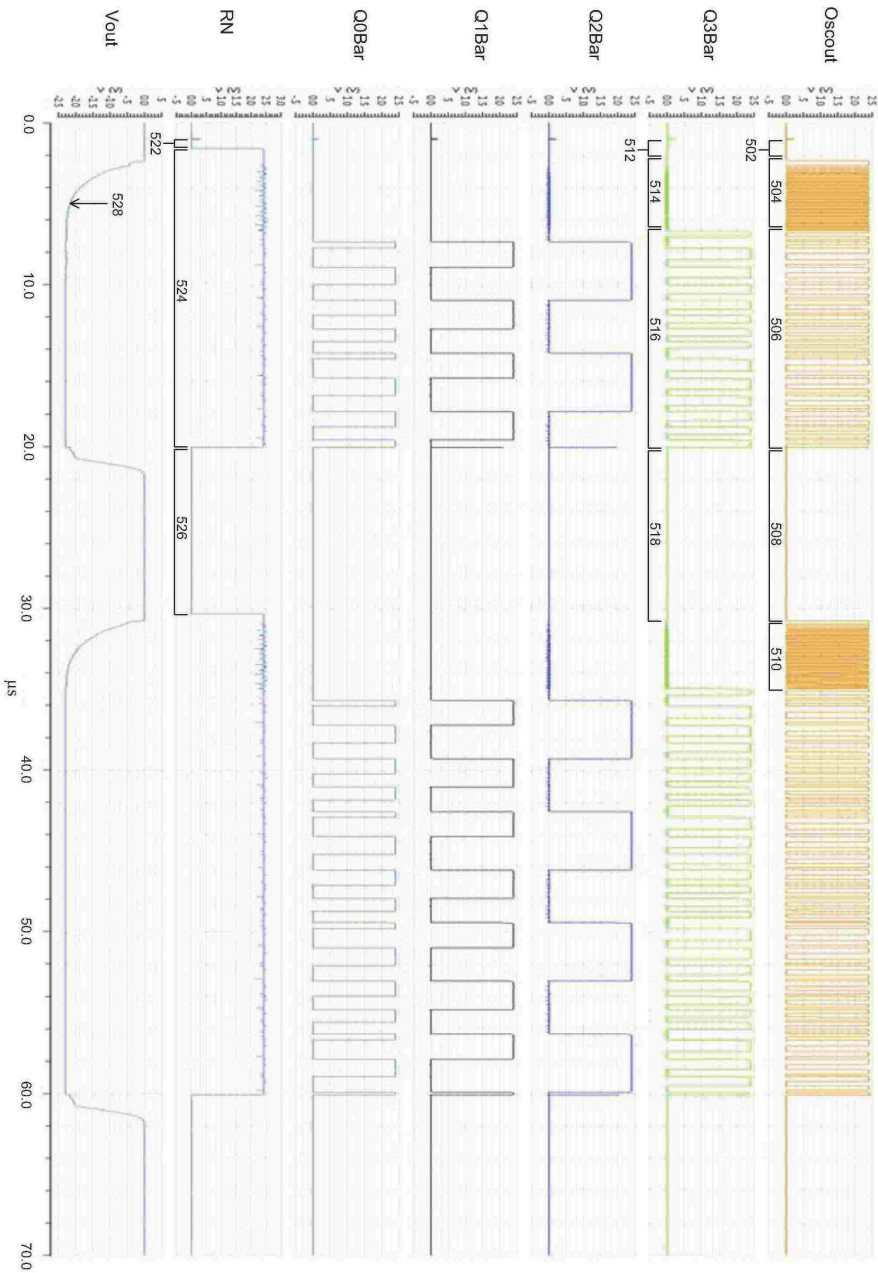
$$Q1_Next = Q1.Q0Bar + Q3Bar.Q1 + Q3.Q1Bar.Q0$$

416

$$Q0_Next = Q3Bar.Q0 + Q3.Q0Bar$$

도면4

도면5



도면6

