

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-14567
(P2004-14567A)

(43) 公開日 平成16年1月15日(2004.1.15)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 43/08	HO 1 L 43/08	2 GO 1 7
GO 1 R 33/06	HO 1 L 43/08	
	GO 1 R 33/06	

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号	特願2002-161806 (P2002-161806)	(71) 出願人	000006231 株式会社村田製作所 京都府長岡京市天神二丁目26番10号
(22) 出願日	平成14年6月3日(2002.6.3)	(72) 発明者	戸蔭 健治 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
		(72) 発明者	西川 雅永 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
		(72) 発明者	植田 雅也 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
		(72) 発明者	前田 陽一 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

最終頁に続く

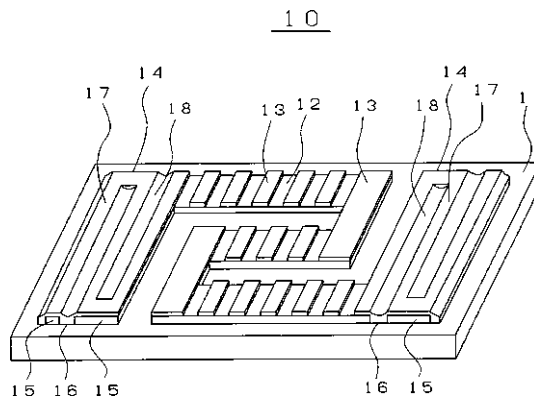
(54) 【発明の名称】 磁電変換素子

(57) 【要約】

【課題】 外部端子と取出し電極との接合強度を向上させた磁電変換素子を提供する。

【解決手段】 磁電変換素子の取出し電極において、取出し電極が形成される部分の半導体薄膜にスリット部分を設けることや、取出し電極が形成される部分に分離されたランド状の半導体薄膜を形成することによって、取出し電極に凹凸部分を設けることができ、これにより、外部端子から取出し電極に加わる応力を取出し電極の凹凸部に分散することができる。このため、従来の取出し電極が平坦な形状のときの外部端子と取出し電極との接合強度に比較して、取出し電極と外部端子との接合強度を向上させることができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

基板上に形成された半導体薄膜と、前記半導体薄膜上に形成された短絡電極と、外部端子と接合する取出し電極とを備えた磁電変換素子において、前記取出し電極の少なくとも一部分が前記半導体薄膜の上に形成され、前記取出し電極が形成された部分の半導体薄膜に、半導体薄膜のないスリット部分を一つまたは複数形成したことを特徴とする磁電変換素子。

【請求項 2】

基板上に形成された半導体薄膜と、前記半導体薄膜上に形成された短絡電極と、外部端子と接合する取出し電極とを備えた磁電変換素子において、前記取出し電極の少なくとも一部分が前記半導体薄膜の上に形成され、前記取出し電極が形成された部分に、前記半導体薄膜と分離されたランド状の半導体薄膜を一つまたは複数形成したことを特徴とする磁電変換素子。

10

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、回転又は変位等の検出に用いられ、半導体基板や絶縁体基板などの基板上に半導体薄膜を形成した磁電変換素子に関するものである。

【0002】**【従来の技術】**

一般に、物体の回転の検出方式としては、光学式、磁気方式等種々の方式があるが、これらの方式の中で、汚れ、塵埃などの付着しやすい環境における用途には、これらの雰囲気の影響を受けにくい磁気方式が最も有利である。この磁気方式において、近年、電子移動度の大きい III-V 族半導体からなる半導体薄膜を用いることで、検出出力を大きくした磁電変換素子が実用化されている。この磁電変換素子の例を図 3 に示す。

20

【0003】

図 3 に示す磁電変換素子 30 は、図 3 に示すように、シリコンやセラミックなどで形成された基板 31 の上に真空蒸着法などを用いて、電子移動度の大きい InSb の半導体薄膜 32 がミアンダライン状に形成され、その上に蒸着やスパッタリング法などを用いて NiCr/Au など構成された多層構造の短絡電極 33 が複数形成されている。また、磁電変換素子 30 には、外部との電氣的接続を行なうために取出し電極 34 が形成され、取出し電極 34 に外部端子を接続することによって、外部との電氣的接続が行なわれている。

30

【0004】

ここで、取出し電極 34 は、ミアンダライン状に形成された半導体薄膜 32 の両端の取出し部分 35 の上に、短絡電極 33 と同じ電極材料で形成されている。また、取出し電極 34 と外部端子との接続は、外部端子に Sn メッキや半田メッキを施して、外部端子を取出し電極 34 に熱融着させることにより接続されている。

【0005】**【発明が解決しようとする課題】**

しかしながら、Sn メッキを施した外部端子を取出し電極 34 に熱融着させる場合には、外部端子の表面の Sn と取出し電極 34 の表面の Au とを熱融着させるために熱融着温度を 500 以上にする必要があった。この温度で熱融着を行なうと、取出し電極 34 の下層に形成されている半導体薄膜 32 の取出し部分 35 が 500 になるため、取出し部分 35 と基板 31 との接合強度が劣化し、外部端子と磁電変換素子 30 との接合強度が十分に取れないという問題があった。

40

【0006】

このため、取出し部分 35 と基板 31 との接合強度の劣化を防ぐ方法として、取出し電極 34 の表面の Au と熱融着できる温度が低い半田を用いて外部端子にメッキを施し、外部端子と取出し電極 34 とを熱融着する方法が行なわれている。すなわち、取出し部分 35 と基板 31 との接合強度の劣化が発生しない 400 以下の低融着温度で、外部端子の表

50

面の半田と取出し電極 3 4 の表面の Au とを熱融着させることによって、取出し部分 3 5 と基板 3 1 との接合強度の劣化を防いでいる。しかし、低融着温度で熱融着させた接合部分の接合強度は弱いため、外部端子と取出し電極 3 4 との実質的な接合強度としては、過酷な条件で使用することができなかつた。

【 0 0 0 7 】

本発明の磁電変換素子は、上述の問題を鑑みてなされたものであり、これらの問題を解決し、外部端子と取出し電極との接合強度を向上させた磁電変換素子を提供することを目的としている。

【 0 0 0 8 】

【課題を解決するための手段】

上記目的を達成するため本発明の磁電変換素子は、基板上に形成された半導体薄膜と、前記半導体薄膜上に形成された短絡電極と、外部端子と接合する取出し電極とを備えた磁電変換素子において、前記取出し電極の少なくとも一部分が前記半導体薄膜の上に形成され、前記取出し電極が形成された部分の半導体薄膜に、半導体薄膜のないスリット部分を一つまたは複数形成したことを特徴とする。

10

【 0 0 0 9 】

また、基板上に形成された半導体薄膜と、前記半導体薄膜上に形成された短絡電極と、外部端子と接合する取出し電極とを備えた磁電変換素子において、前記取出し電極の少なくとも一部分が前記半導体薄膜の上に形成され、前記取出し電極が形成された部分に、前記半導体薄膜と分離されたランド状の半導体薄膜を一つまたは複数形成したことを特徴とする。

20

【 0 0 1 0 】

これにより、取出し電極と外部端子との接合強度を大幅に向上させることができるので、過酷な条件においても使用可能な磁電変換素子を提供することができる。

【 0 0 1 1 】

【発明の実施の形態】

[第 1 実施例、図 1]

以下、本発明の第 1 実施例である磁電変換素子を、図 1 に基づいて説明する。

【 0 0 1 2 】

図 1 に示す磁電変換素子 1 0 は、図 1 に示すように、シリコンやセラミックなどで形成された基板 1 1 の上に真空蒸着法などを用いて、電子移動度の大きい InSb の半導体薄膜 1 2 がミアンダライン状に形成され、その上に蒸着やスパッタリング法などを用いて NiCr/Au や Cr/Ni/Au など構成された多層構造の短絡電極 1 3 が複数形成されている。また、磁電変換素子 1 0 には、外部との電気的接続を行なうために取出し電極 1 4 が形成され、取出し電極 1 4 に外部端子を接続することによって、外部との電気的接続が行なわれている。この取出し電極 1 4 は、短絡電極 1 3 と同じ電極材料で形成されている。また、取出し電極 1 4 と外部端子との接続は、外部端子に Sn メッキを施して、外部端子を取出し電極 1 4 に熱融着させることにより接続されている。

30

【 0 0 1 3 】

ここで、ミアンダライン状に形成された半導体薄膜 1 2 の両端の取出し電極 1 4 が形成される部分には、半導体薄膜 1 2 のある部分 1 5 と半導体薄膜 1 2 のないスリット部分 1 6 が設けられている。スリット部分 1 6 には半導体薄膜 1 2 がいないため、取出し電極 1 4 の形状は、半導体薄膜 1 2 のある部分の上に形成された取出し電極 1 4 の部分が取出し電極凸部 1 7 となり、半導体薄膜 1 2 のないスリット部分 1 6 の上に形成された取出し電極 1 4 の部分が取出し電極凹部 1 8 となっている。このため、取出し電極 1 4 に熱融着された外部端子から取出し電極 1 4 に応力が加わった場合には、応力が立体的形状の取出し電極凸部 1 7 と取出し電極凹部 1 8 とに分散されるため、取出し電極 1 4 に単位面積あたりに加わる実質的な応力を減少させることができるため、外部端子と取出し電極 1 4 との接合強度を実質的に向上させることができる。

40

【 0 0 1 4 】

50

また、取出し電極凹部 18 は基板 11 と直接接合されているので、取出し電極 14 の表面の Au と外部端子の表面の Sn とが 500 の温度で熱融着されても、取出し電極凹部 18 と基板 11 とが接合している接合部分は、NiCr または Cr と基板 11 との接合部分のため、500 になっても接合部分の接合強度が劣化することがない。これにより、取出し電極 14 と基板 11 との接合強度が向上するため、外部端子と取出し電極 14 との接合強度をさらに向上させることができる。

【0015】

なお、スリット部分 16 の形状は、どのような形状でも良く、例えば、縦向きのスリット部分や斜め向きのスリット部分、横向きスリット部分と縦向きすスリット部分を組み合わせたものや半導体薄膜に囲まれるように形成されたスリット部分など様々な形状で形成しても良い。

10

【0016】

[第2実施例、図2]

以下、本発明の第2実施例である磁電変換素子を、図2に基づいて説明する。

【0017】

図2に示す磁電変換素子 20 は図1に示す磁電変換素子 10 とほとんど同じであり、異なる点は、ミアンダライン状に形成された半導体薄膜 12 の両端の取出し部分に半導体薄膜 12 と分離したランド状の半導体薄膜 25 を設けた点にある。図2に示すように、ミアンダライン状に形成された半導体薄膜 12 の両端の取出し電極 24 が形成される部分にランド状の半導体薄膜 25 を 8 個ずつ設け、この上に取出し電極 24 を形成している。

20

【0018】

この取出し電極 24 の形状は、ランド状の半導体薄膜 25 の上に形成された部分が取出し電極凸部 26 となり、ランド状の半導体薄膜 24 がないところに形成された部分が取出し電極凹部 27 となっている。このように、ランド状の半導体薄膜を多数設けることにより、取出し電極 24 の凹凸の箇所が増えるため、外部端子から取出し電極 24 に加わる応力が第1実施例よりさらに分散されることができるので、外部端子と取出し電極 24 の接合強度をさらに向上させることができる。

【0019】

また、ランド状の半導体薄膜 25 の形状は、第2実施例に示した矩形形状のもの以外に、円形、楕円形、三角形などの形状でも良く、さらに、ランド状の半導体薄 25 の形状は、内側に半導体薄膜のないドーナツ型や#型などの形状でも良い。このように、ランド状の半導体薄膜 25 の形状は、取出し電極 24 に取出し電極凸部 26 と取出し電極凹部 27 を形成できる形状であれば、どのような形状でも良い。

30

【0020】

なお、本実施例においては、スリット部分およびランド状の半導体薄膜を複数用いた場合を示したが、スリットおよびランド状の半導体薄膜を一つしか用いていない場合でも、取出し電極に凹凸部を形成することができるため、取出し電極と外部端子との接合強度を向上させることができる。

【0021】

また、本実施例においては、接合強度の強い Au と Sn の熱融着接合の場合について説明したが、接合強度の弱い Au と半田の低温度熱融着接合の場合に用いても、外部端子から取出し電極に加わる応力を取出し電極に形成された凹凸部に分散することができるため、従来の取出し電極が平坦な形状のときの外部端子と取出し電極との接合強度に比較して、取出し電極と外部端子との接合強度を向上させることができる。

40

【0022】

【発明の効果】

以上のように本発明によれば、磁電変換素子の取出し電極において、取出し電極が形成される部分の半導体薄膜にスリット部分を設けることや、取出し電極が形成される部分に分離されたランド状の半導体薄膜を形成することによって、取出し電極に凹凸部分を設けることができ、これにより、外部端子から取出し電極に加わる応力を取出し電極の凹凸部に

50

分散することができる。このため、従来の取出し電極が平坦な形状のときの外部端子と取出し電極との接合強度に比較して、取出し電極と外部端子との接合強度を向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例に示す磁電変換素子の斜視図。

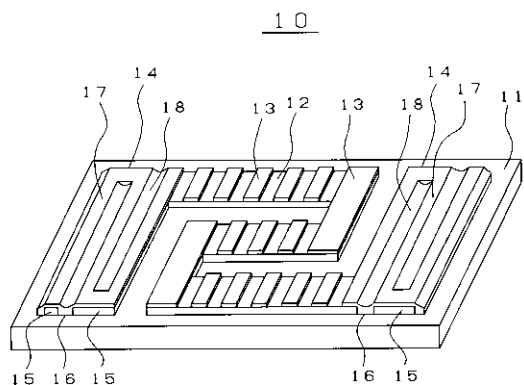
【図2】本発明の第2実施例に示す磁電変換素子の斜視図。

【図3】従来の磁電変換素子の斜視図。

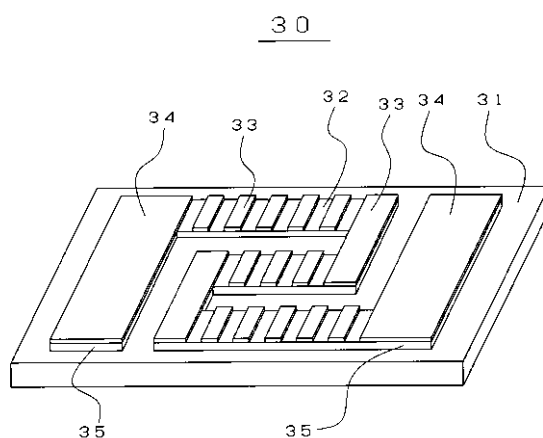
【符号の説明】

- | | | |
|------------|-----------|------------|
| 10, 20, 30 | - - - - - | 磁電変換素子 |
| 11, 31 | - - - - - | 基板 |
| 12, 32 | - - - - - | 半導体薄膜 |
| 13, 33 | - - - - - | 短絡電極 |
| 14, 24, 34 | - - - - - | 取出し電極 |
| 16 | - - - - - | スリット部分 |
| 17, 26 | - - - - - | 取出し電極凸部 |
| 18, 27 | - - - - - | 取出し電極凹部 |
| 25 | - - - - - | ランド状の半導体薄膜 |
| 35 | - - - - - | 取出し部分 |

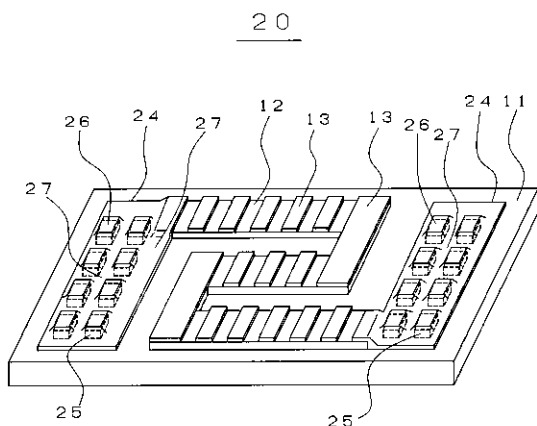
【図1】



【図3】



【図2】



フロントページの続き

(72)発明者 中村 順寿

京都府長岡京市天神二丁目2番10号 株式会社村田製作所内

Fターム(参考) 2G017 AD51 AD61 AD64 AD65