(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第6335901号
(P6335901)

(45)発行日　平成30年5月30日(2018.5.30)　(24)登録日　平成30年5月11日(2018.5.11)

(51)Int.Cl.		F I		
G11B 7/0045	(2006.01)	G11B	7/0045	Z
G11B 7/003	(2006.01)	G11B	7/003	
G11B 20/10	(2006.01)	G11B	20/10	311
G11B 7/24082	(2013.01)	G11B	7/24082	

請求項の数 11　(全 13 頁)

(21)出願番号　特願2015-533240 (P2015-533240)
(86)(22)出願日　平成25年9月23日 (2013.9.23)
(65)公表番号　特表2015-534205 (P2015-534205A)
(43)公表日　平成27年11月26日 (2015.11.26)
(86)国際出願番号　PCT/US2013/061118
(87)国際公開番号　WO2014/052219
(87)国際公開日　平成26年4月3日 (2014.4.3)
審査請求日　平成28年9月15日 (2016.9.15)
(31)優先権主張番号　13/626,414
(32)優先日　平成24年9月25日 (2012.9.25)
(33)優先権主張国　米国(US)

前置審査

(73)特許権者　502303739
オラクル・インターナショナル・コーポレイション
アメリカ合衆国カリフォルニア州９４０６５レッドウッド・シティー，オラクル・パークウェイ５００
(74)代理人　110001195
特許業務法人深見特許事務所
(72)発明者　マフナド，ファラマルズ
アメリカ合衆国、０２４４６　マサチューセッツ州、ブルックライン、サミット・アベニュ、４８、ナンバー・２

審査官　川中　龍太

最終頁に続く

(54)【発明の名称】事前補償光テープウォブルパターン

(57)【特許請求の範囲】
【請求項１】
光学媒体上のデータを符号化する方法であって、
前記光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成するステップと、
事前補償ウォブルパターンを生成するために前記非補償ウォブルパターンにフィルタを適用するステップとを備え、前記事前補償ウォブルパターンは、ノイズのある状態において前記事前補償ウォブルパターンを示す信号に前記フィルタのインバースを適用した場合に、ノイズが抑制されて前記非補償ウォブルパターンが実質的に回復するように生成され、前記方法はさらに、
前記光学媒体上に前記事前補償ウォブルパターンをエンボス加工するステップとを備え、
ウォブルパターンはキャリア周波数を有し、前記フィルタは、前記キャリア周波数を中心とするインバースバンドパスフィルタである、方法。
【請求項２】
光学媒体上のデータを符号化する方法であって、
前記光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成するステップと、
事前補償ウォブルパターンを生成するために前記非補償ウォブルパターンにフィルタを適用するステップとを備え、前記事前補償ウォブルパターンは、ノイズのある状態におい

て前記事前補償ウォブルパターンを示す信号に前記フィルタのインバースを適用した場合に、ノイズが抑制されて前記非補償ウォブルパターンが実質的に回復するように生成され、前記方法はさらに、
前記光学媒体上に前記事前補償ウォブルパターンをエンボス加工するステップとを備え、
ウォブルパターンはキャリア周波数を有し、前記フィルタは、前記キャリア周波数に折点周波数を有するインバースローパスフィルタである、方法。
【請求項３】
ウォブルパターンは、アドレスインデックスサブフィールドを示すデュアルサイクル位相変調ウォブルを含む、請求項１または２に記載の方法。
【請求項４】
ウォブルパターンは、アドレスビットサブフィールドを示すデュアルサイクルウォブルを含む、請求項１または２に記載の方法。
【請求項５】
ウォブルパターンは、タイミング回復サブフィールドを示すマルチサイクルウォブルを含む、請求項１または２に記載の方法。
【請求項６】
光学媒体符号化システムであって、
光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成し、事前補償ウォブルパターンを生成するために非補償ウォブルパターンにフィルタを適用するように構成されるエンコーダを備え、前記事前補償ウォブルパターンは、ノイズのある状態において前記事前補償ウォブルパターンを示す信号に前記フィルタのインバースが適用された場合にノイズが抑制されて前記非補償ウォブルパターンが実質的に回復し、
ウォブルパターンはキャリア周波数を有し、前記フィルタは、前記キャリア周波数を中心とするインバースバンドパスフィルタである、光学媒体符号化システム。
【請求項７】
光学媒体符号化システムであって、
光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成し、事前補償ウォブルパターンを生成するために非補償ウォブルパターンにフィルタを適用するように構成されるエンコーダを備え、前記事前補償ウォブルパターンは、ノイズのある状態において前記事前補償ウォブルパターンを示す信号に前記フィルタのインバースが適用された場合にノイズが抑制されて前記非補償ウォブルパターンが実質的に回復し、
ウォブルパターンはキャリア周波数を有し、前記フィルタは、前記キャリア周波数に折点周波数を有するインバースローパスフィルタである、光学媒体符号化システム。
【請求項８】
ウォブルパターンは、アドレスインデックスサブフィールドを示すデュアルサイクル位相変調ウォブルを含む、請求項６または７に記載の光学媒体符号化システム。
【請求項９】
ウォブルパターンは、アドレスビットサブフィールドを示すデュアルサイクルウォブルを含む、請求項６または７に記載の光学媒体符号化システム。
【請求項１０】
ウォブルパターンは、タイミング回復サブフィールドを示すマルチサイクルウォブルを含む、請求項６または７に記載の光学媒体符号化システム。
【請求項１１】
命令を含むコンピュータプログラムであって、前記命令は、コンピュータによって実行されると、前記コンピュータに、（ｉ）光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成させ、（ｉｉ）事前補償ウォブルパターンを生成するために前記非補償ウォブルパターンにフィルタを適用させ、前記事前補償ウォブ

ルパターンは、前記事前補償ウォブルパターンを示す信号に前記フィルタのインバースが適用された場合にノイズが抑制されて前記非補償ウォブルパターンが実質的に回復するように生成され、

ウォブルパターンはキャリア周波数を有し、前記フィルタは、前記キャリア周波数を中心とするインバースバンドパスフィルタ、または、前記キャリア周波数に折点周波数を有するインバースローパスフィルタである、コンピュータプログラム。

【発明の詳細な説明】

【技術分野】

【０００１】

技術分野

本開示は、光テープ、ならびに光テープ上の情報の符号化およびノイズがある状態における情報の復号化に関する。

【背景技術】

【０００２】

背景

縁部がウォブルしたランドおよびグルーブのトラックを有する光学媒体をプリフォーマットすることは、媒体上に記録トラックアドレスを埋め込むための効果的な方法である。ウォブルパターンブロックは、通常、周波数、振幅、または位相が変調された正弦波の列であり、媒体記録トラックの完全なアドレスフィールドのための構成ブロックとして利用される。これらのアドレスフィールドは、通常、インデックスサブフィールド（ＩＦ）、タイミング回復サブフィールド（ＴＲＦ）、およびアドレスビットサブフィールド（ＡＦ）を含む。

【発明の概要】

【課題を解決するための手段】

【０００３】

概要

光学媒体上のデータを符号化する方法は、光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成するステップと、事前補償ウォブルパターンを生成するために非補償ウォブルパターンにフィルタを適用するステップとを含み、事前補償ウォブルパターンは、ノイズがある状態において事前補償ウォブルパターンを示す信号にフィルタのインバースを適用した場合にノイズが抑制されて非補償ウォブルパターンが実質的に回復するように生成される。方法は、光学媒体上に事前補償ウォブルパターンをエンボス加工するステップをさらに含む。

【０００４】

光学媒体符号化システムは、エンコーダを含む。エンコーダは、光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成し、事前補償ウォブルパターンを生成するために非補償ウォブルパターンにフィルタを適用する。事前補償ウォブルパターンは、ノイズがある状態において事前補償ウォブルパターンを示す信号にフィルタのインバースを適用した場合にノイズが抑制されて非補償ウォブルパターンが実質的に回復するように生成される。

【０００５】

コンピュータ読取可能媒体は、そこに記憶される命令を有する。命令は、コンピュータによって実行された場合、コンピュータに、光学媒体のトラックアドレスのためのアドレスパターンを示す非補償ウォブルパターンを生成させ、事前補償ウォブルパターンを生成するために非補償ウォブルパターンにフィルタを適用させる。事前補償ウォブルパターンは、ノイズがある状態において事前補償ウォブルパターンを示す信号にフィルタのインバースが適用された場合にノイズが抑制されて非補償ウォブルパターンが実質的に回復するように生成される。

【図面の簡単な説明】

【０００６】

【図１】インデックスブロック波形を示す図である。
【図２】アドレスビットブロック波形を示す図である。
【図３】タイミング回復ブロック波形を示す図である。
【図４】図１から図３のブロックを含むアドレスパターン波形を示す図である。
【図５】トラックアドレスデコーダを示すブロック図である。
【図６】ウォブルパターン波形（ノイズなし）をその遅延バージョンに加え、得られるインデックスパターン波形を示す図である。
【図７】ウォブルパターン波形（ノイズなし）および得られるインデックスパターン波形を示す図である。
【図８】フィルタリングされていないウォブルパターン波形（ノイズあり）および得られるインデックスパターン波形を示す図である。
【図９】フィルタリングされたウォブルパターン波形および得られるインデックスパターン波形を示す図である。
【図１０】信号処理システムを示すブロック図である。
【図１１】信号処理システムを示すブロック図である。
【図１２】ノイズのないウォブルフォーマットパターン生成部からの波形出力を示す図である。
【図１３】ノイズのあるウォブルフォーマットパターン生成部からの波形出力を示す図である。
【図１４】バンドパスフィルタの波形出力を示す図である。
【図１５】２サイクルテープフォーマットにおけるインデックスパターンのための波形を示す図である。
【図１６】２サイクルテープフォーマットにおける「１」ビットのための波形を示す図である。
【図１７】２サイクルテープフォーマットにおけるアドレスのための波形を示す図である。
【図１８】図１５のインデックスパターンに調整された整合フィルタの適用を示す図である。
【図１９】図１８の整合フィルタの適用の結果を示す図である。
【図２０】図１６の「１」ビットパターンに調整された整合フィルタの適用を示す図である。
【図２１】インデックスを確認するためのタイミング要件を示す図である。
【図２２】インデックスと、３つの「１」ビットと、アドレスビットとを有する波形を示す図である。
【発明を実施するための形態】
【０００７】
詳細な説明
本開示の実施形態がここに記載される。しかしながら、開示される実施形態は単に例であって他の実施形態が様々な代替的な形態を取り得ることが理解される。図面は必ずしも縮尺どおりでなく、一部の特徴は、特定の構成部品の詳細を示すために強調または最小化される。このため、ここに開示される具体的な構造および機能の詳細は、限定として解釈されるものではなく、当業者が本発明を様々な態様で採用するよう教示するための代表的な基準に過ぎない。当業者が理解するように、明示的に例示または記載されていない実施形態を作り出すために、図面のいずれかを参照して例示および記載される様々な特徴を１つ以上の他の図面に例示される特徴と組み合わせることができる。例示される特徴を組み合わせることにより、典型的な適用のための代表的な実施形態がもたらされる。しかしながら、本開示の教示に従う特徴の様々な組み合わせおよび変形が特定の適用および実施に望まれ得る。
【０００８】
図１から図４を参照し、図１のインデックスブロック、図２のアドレスビットブロック

、および図３のタイミング回復ブロックなどのデュアルサイクルウォブルブロックパターンが、光テープ媒体のための図４のパターンなどのアドレスフィールドブロックの基礎的要素の例として実施されてきた。位相変調デュアルサイクルブロックは、この例において、インデックスもしくはシンクフィールド（ＩＦ）を示し、インデックスフィールドの周りのモノトーンサイクルフィールドの集合（ＴＲＦ）は、デコーダのタイミング回復のために使用され得て、８つの後続のサイクルの対は、アドレスフィールド（ＡＦ）の８ビットを示す。

【０００９】

図５および図６を参照すると、トラックアドレスデコーダ１０は、遅延フィルタ１２と、閾値検知部１８と、位相ロックループ（ＰＬＬ）２０と、シンクロナイザ２２と、同期整流部２４と、同期再設定可能インテグレータ（synchronized resettable integrator）２６と、閾値検知部２８とを含み得る。遅延フィルタ１２は、遅延ブロック１４とサムブロック（sum block）１６とを含み得る。図６のウォブルパターンなどのウォブルパターンは、遅延ブロック１４およびサムブロック１６に入力され得る。図６の遅延パターンなど、遅延ブロック１４から得られる出力は、サムブロック１６にも入力され得る。図６のインデックスパターンなど、サムブロック１６から得られる出力は、閾値検知部１８に入力され得る。閾値検知部１８の出力および図６のウォブルパターンは、位相ロックループ２０に入力され得る。位相ロックループ２０から得られる出力は、シンクロナイザ２２に入力され得る。シンクロナイザ２２の出力および図６のウォブルパターンは、同期整流部２４に入力され得る。同期整流部２４から得られる出力および図６のウォブルパターンは、同期再設定可能インテグレータ２６に入力され得る。同期再設定可能インテグレータ２６から得られる出力は、閾値検知部２８に入力され得る。この配置において、閾値検知部２８の出力は、ウォブルパターンに関連付けられたアドレスをもたらす。

【００１０】

遅延フィルタもしくはバッファ１２は、元のウォブルパターンと比して半サイクル遅延したパターンを生成する。２つのパターンをサムブロック１６で加えることにより、インデックスパターンのピーク値がインデックス閾値を超えた場合に閾値比較部１８によって検知することができる検知可能シンク半サイクル（インデックス）がもたらされる。ひとたび検知されると、図４を参照して説明されるタイミング回復サブフィールドのモノトーンパターンに対してロックされる位相ロックループ２０は、アドレスサブフィールドの各ビットのタイミングを確立し、アドレスは、先行技術において既知のシンクロナイザ２２、同期整流部２４、同期再設定可能インテグレータ２６、および閾値検知部２８を介して復号化される。

【００１１】

光学式記録システムにおけるウォブルパターンは媒体のノイズおよび不完全なプリフォーマット処理の影響を受けやすいことから、堅牢かつ効率的なトラックアドレス符号化／復号化スキームは、信頼性の高いデータの再符号化および回復に有用となり得る。この影響の受けやすさは、読み取り／書き込みチャネルのシンボル間干渉によって加えられる制限によって、物理的なウォブルナノ構造の振幅がランド・グルーブ構造と比較して小さくなるという事実によるものである。これ故に、特定の例において効果的なウォブル信号パターンの信号対ノイズ比（ＳＮＲ）を向上させ得るウォブル符号化、事前補償、および復号化技術がここに開示される。

【００１２】

事前補償ウォブルパターン

図７および図８をそれぞれ参照すると、例示的なデコーダの性能が、チャネルにノイズのない状態およびノイズのある状態のそれぞれにおいて検査される。過度のノイズがある状態において、データに埋め込まれた信号と信号に関連付けられたノイズとをデコーダが識別できなくなり得ることから、デコーダの機能の信頼性が損なわれ得る。ウォブルパターン（ノイズあり）のインデックスフィールドに対応しないインデックスパターン（ノイズあり）のピーク値は、たとえば、インデックス閾値を超え得る。これにより、デコーダ

がインデックスフィールドを誤って検知し得る。同様に、ウォブルパターン（ノイズあり）のインデックスフィールドに対応するインデックスパターン（ノイズあり）のピーク値は、たとえば、インデックス閾値を超え得ない。これにより、デコーダがインデックスフィールドを検知し得ない。

【００１３】

図９を参照すると、インデックスパターンＳＮＲは、パターンキャリア周波数を中心とするウォブル信号に対してナローバンドパス（ＢＰ）フィルタを適用することによって向上させることができる。しかしながら、ウォブル信号はその振幅および位相が変調されていることから、ナローＢＰを適用することによってパターンの形状を変化させることができ、デコーダの性能に影響を与えることができる。すなわち、デコーダはフィルタリングされたインデックス信号を復号化することが不可能となり得る。これは、たとえば、インデックス閾値信号を超えるフィルタリングされたインデックスのピーク値がもはやアドレスインデックスブロックに対応し得ないためである。

【００１４】

特定の事前補償の方法として、媒体のインプリント（フォーマット）前にウォブルパターンに対してインバースフィルタ（たとえば、キャリア周波数を中心とするインバースＢＰフィルタ、キャリア周波数に折点周波数を有するインバースローパス（ＬＰ）フィルタなど）を適用することができる。媒体上にインプリントされたウォブルパターンは、読み出されたウォブルパターンに対してデコーダのフィルタリング（ＢＰフィルタリング、ＬＰフィルタリングなど）を行うことによってフィルタの出力に（実質的に）元の信号形状が得られるように事前補償される。

【００１５】

図１０を参照すると、従来の信号処理ブロック図は、光学媒体３４のための媒体プリフォーマット処理３０とドライブアドレス復号化処理３２とを含む。プリフォーマット処理３０において、トラックアドレス情報３６がウォブルフォーマットパターン生成部３８に入力され、光学媒体３４がプリフォーマットされる。ドライブアドレス復号化処理３２において、光学ピックアップユニット４０が光学媒体３４からデータを読み取る。そして、先行技術において既知のように、データはウォブルパターン検知部４２およびトラックアドレスデコーダ４４に入力される。しかしながら、上述したように、ドライブアドレス復号化処理３２は、信号に関連付けられた過剰なノイズによって妨げられ得る。

【００１６】

図１１を参照すると、向上した信号処理ブロック図の例は、光学媒体５０のための媒体プリフォーマット処理４６とドライブアドレス復号化処理４８とを含む。プリフォーマット処理４６において、トラックアドレス情報５２がウォブルパターンフォーマット生成部５４に入力される。ウォブルパターンフォーマット生成部５４は、特定の例において、光学媒体５０のトラックアドレスのためのアドレスパターンを示す振幅および位相の変調された非補償ウォブルパターンを生成する。インバースＢＰフィルタ５６は、非補償ウォブルパターンを事前補償するために適用される。そして、事前補償ウォブルパターンは、光学媒体５０上にエンボス加工（emboss）される。

【００１７】

ドライブアドレス復号化処理４８において、光学ピックアップユニット５８は、光学媒体５０からデータを読み取る。そして、データは、ウォブルパターン検知部６０、ＢＰフィルタ６２、およびトラックアドレスデコーダ６４に入力される。しかしながら、ＢＰフィルタ６２を適用しても、トラックアドレスデコーダ６４が認識不能となるようにウォブルパターンの形状は変化しない。これは、ＢＰフィルタ６２の適用に関連付けられた形状変更効果を考慮に入れるようにインバースＢＰフィルタ５６がウォブルパターンを事前補償するためである。

【００１８】

図１２および図１３をそれぞれ参照すると、ウォブルフォーマットパターン生成部５４（元のウォブルパターン信号）およびインバースＢＰフィルタ５６（事前補償ウォブルパ

ターン信号）からのチャネルにおける例示的な出力が、ノイズのない場合とノイズのある場合について示される。上記のように、光学媒体５０に対してエンボス加工を行う前にＢＰフィルタ５６を適用することにより、ドライブアドレス復号化処理４８におけるＢＰフィルタ６２の適用後にウォブルパターンがトラックアドレスデコーダ６４によって復号化され得るように、ウォブルパターンの波形が変更される。

【００１９】

図１４を参照すると、ＢＰフィルタ６２からの例示的な出力（フィルタリングされたウォブルパターン）が、図５を参照して記載されたインデックスパターンにそれ自体の遅延バージョンを加えることによって得られたパターンとともに示される。ＢＰフィルタリングにより、ノイズが抑制され、実質的に元のウォブルアドレスパターンが得られる。上述のように、信号は次に、図５のトラックアドレスデコーダ１０とほぼ同様に動作するトラックアドレスデコーダ６４に入力される。したがって、トラックアドレスデコーダのインデックスデコーダは、ノイズがあったとしても、閾値を超えるインデックスウォブルパターンを検知することによってインデックスウォブルパターンのシンクフィールドを検知することができる。これは、元のウォブル信号のサイクルパターン形状の変化が小さいためである。すなわち、インデックス閾値よりも大きいピーク値は、復号化されたウォブルパターンのアドレスインデックスブロックに依然として対応する。

【００２０】

整合フィルタに基づく光テープの復号化

図１５から図１７を参照すると、所定のテープフォーマットにおけるトラックアドレスは、上述のような一連の正弦波に符号化され得る。アドレスビットのブロックは、図１５のインデックスパターンなどのインデックスパターンによって描かれる。アドレスは、図１６の「１」ビット波形など、マルチサイクル（たとえば、デュアルサイクル）を伴うグレイ符号化された値として符号化される。図１６では、「１」ビット、および「１」ビットのない「０」ビットが示される。たとえばトラッキングノイズのある状態における図１５および図１６の波形を含む図１７のアドレスパターンについての急速かつ信頼性の高いアドレス復号化は、適時のデータ読み取りおよび書き込みを促すことができる。ここに記載の技術は、インデックスおよびビット検知のための整合フィルタ手法を用いてアドレスを復号化することができる。これらの整合フィルタは、特定の状況において有利となり得る。これは、帯域外信号ノイズを排除するそれらの能力によるものである。

【００２１】

１つの例において、トラックアドレス情報は、２つの異なる整合フィルタを用いて復号化することができる。一方は、図１５のインデックス波形を示す係数を有し、他方は、図１６の「１」ビット波形を示す係数を有する。図１８を参照すると、図１７のアドレス波形などのアドレス波形内において符号化されたインデックスは、マルチプライヤ６８およびインテグレータ７０を含む整合フィルタ６６を適用することによって検知することができ、以下の式に従って図１５のデュアルサイクル波形に調整することができる。

【００２２】

【数１】

$$Ri(T) = \sum_{x=0}^{33} l\big((T+1)*33-x\big)*A(33*T+x)$$

【００２３】

ここで、Ｒｉ（Ｔ）はフィルタ６６の出力であり、Ｔはデコーダのサンプル時間（Ｔ＝１、２、３、・・・）である。つまり、フィルタ出力Ｒｉ（Ｔ）は、インデックス波形ｌ（ｎ）およびアドレス波形Ａ（ｎ）の合成積である。異なる方法において、図１５に示されるものに類似するプロトタイプのデュアルサイクルインデックス信号パターン７２は、図１７に示されるものに類似のアドレスパターン７４とともにマルチプライヤ６８に入力され得て、マルチプライヤ６８の出力はインテグレータ７０に入力される。

【００２４】

図１９を参照すると、インテグレータ７０の出力が示される。インデックス検知は、ピ

ーク信号値が所定の閾値を超えた場合に起こる。この閾値は、たとえば実験などによって各符号化スキームについて判定され得る。アドレスデコーダはまずインデックスを検索する。ひとたび検知されると、モードが切り替わり、インデックスの場所を確認するためにビットの所定のパターンを検索する。

【００２５】

図２０を参照すると、「１」ビットは、マルチプライヤ７８とインテグレータ８０とを含む整合フィルタ７６を適用することによって検知され、以下に従って図１６の「１」ビット波形に調整され得る。

【００２６】

【数２】

$$Ra(T) = \sum_{x=0}^{33} a\big((T+1)*33-x\big)*A(33*T+x)$$

【００２７】

Ｒａ（Ｔ）は、フィルタ７６の出力であり、Ｔはデコーダのサンプル時間である（Ｔ＝０、１、２、３・・・）。つまり、フィルタ出力Ｒａ（Ｔ）は、「１」ビット波形ａ（ｎ）およびアドレス波形Ａ（ｎ）の合成積である。異なる方法において、図１６に示されるものと同様のプロトタイプ「１」ビット信号パターン８２が、図１７に示されるものと同様のアドレスパターン８４とともにマルチプライヤ７８に入力され得て、マルチプライヤ７８の出力がインテグレータ８０に入力される。

【００２８】

図２１を参照すると、インテグレータ８０の出力が示される。特定のアドレスフォーマットにおいて、インデックス波形の後の所定時間において３つの「１」ビットが配置される。インデックスは、これら３つの「１」ビットを検知することによって確認され得る。「１」ビットは、図１６の「１」ビットに調整された整合フィルタの結果に基づいて検知される。有効にするために、これらの「１」ビットは、正しい振幅とインデックスからのタイミングとを有する必要がある。ひとたびインデックスが確認されると、アドレスビットは、図１６の「１」ビットへの整合フィルタの応答におけるピークを検索することによって検知される。「１」ビットは、振幅および直近に検知された「１」ビットからのタイミングによって確認される。アドレス検知のために、ビットの品質も指定される。この品質により、ビットが誤検知された可能性について示される。

【００２９】

図２２を参照すると、図１７の信号から完全に復号化されたアドレスが示される。高品質（ＨＱ）「１」ビットは、「１」ビットに調整された整合フィルタの出力のピークが所定の閾値を超え、最後の「１」ビットの検知後の予測された時間となった場合に検知される。ＨＱ「０」ビットは、ピークが異なる所定の閾値を下回った場合に検知される。低品質ビットは、ピークがこれら２つの閾値の間にある場合に検知される。低品質（ＬＱ）「１」ビットは、ピークがＨＱ「１」ビット閾値を下回り、中間閾値（ＬＱ閾値）を上回る場合に検知される。低品質「０」ビットは、ピークが中間閾値を下回るがＨＱ「０」ビット閾値を上回る場合に検知される。これらの閾値は、たとえば実験などによって各符号化スキームについて判定され得る。

【００３０】

図２２の例において、インデックスはインデックスからの正しいタイミングを有する３つの「１」ビット（モノトーン）によって確認される。この例において［１１０００１０１」であるアドレスが検知される。すべての８つのアドレスビットは、高品質なものとなる。この同じ手法は、３サイクルまたは他のパターンで符号化されたアドレスを復号化するために使用され得る。

【００３１】

ここに開示される処理、方法、またはアルゴリズムは、既存のプログラム可能電子制御ユニットまたは専用の電子制御ユニットを含み得る、処理装置、制御部、またはコンピュータに対して配信可能なものであり得る、またはこれらによって実施され得る。同様に、

処理、方法、またはアルゴリズムは、ＲＯＭ装置などの非書き込み可能な記憶媒体に恒久的に記憶される情報、ならびにフロッピー（登録商標）ディスク、磁気テープ、ＣＤ、ＲＡＭ装置、および他の磁気および光学媒体などの書き込み可能な記憶媒体に変更可能に記憶される情報などを含む様々な形態で制御部またはコンピュータによって実行されるデータおよび命令として記憶され得るが、これらに限定されない。処理、方法、およびアルゴリズムは、ソフトウェアで実行可能なオブジェクトにおいて実施することもできる。代替的に、処理、方法、またはアルゴリズムは、特定用途向け集積回路（ＡＳＩＣ）、フィールドプログラマブルゲートアレイ（ＦＰＧＡ）、ステートマシン、制御部、または他のハードウェア構成部品もしくは装置などの適したハードウェア構成部品、またはハードウェア、ソフトウェア、およびファームウェア構成部品の組み合わせなどを用いて、その全体または一部が具現化され得る。

【００３２】

例示的な実施形態が上に記載されたが、これらの実施形態が請求項によって包含されるすべての可能な形態を記載することは意図していない。明細書において使用される用語は、説明のための用語であって限定ではなく、本開示の精神および範囲から逸脱することなく様々な変更が可能であることが理解される。前に記載したように、様々な実施形態の特徴は、明示的に記載もしくは例示されていない本発明のさらなる実施形態を形成するために組み合わせることができる。１つ以上の所望の特徴に関して他の実施形態もしくは先行技術の実施に対して利点を付与する、または好ましいものとして様々な実施形態が記載されるが、当業者は、１つ以上の特徴または特性が、特定の用途および実施に応じて望ましい全体的なシステム属性を実現するために持ち寄られることを認識する。これらの属性は、費用、強度、耐性、寿命コスト、市販可能性、外観、パッケージング、サイズ、有用性、重量、製造可能性、組み立ての容易さを含むが、これらに限定されない。このようなことから、１つ異常の特徴に対して他の実施形態もしくは先行技術の実施よりも望ましくないように記載された実施形態は、本開示の範囲の外にあるのではなく、特定の用途について望ましいものであり得る。

【図１】

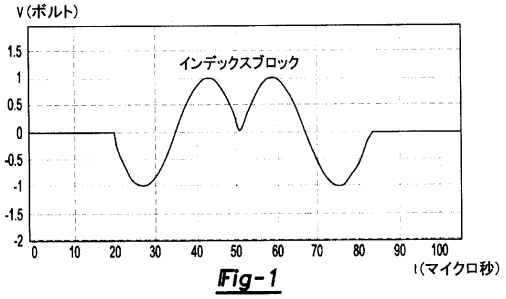


Fig-1

【図２】

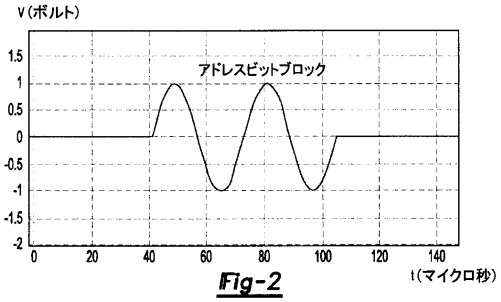


Fig-2

【図３】

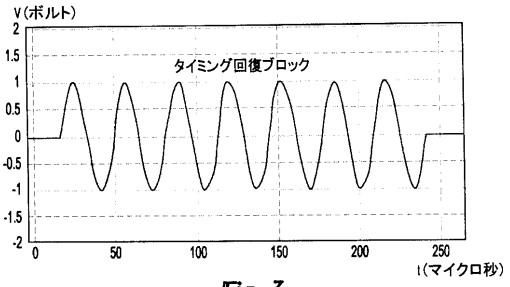


Fig-3

【図４】

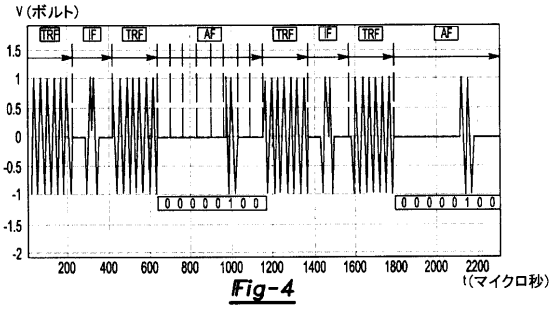


Fig-4

【図５】

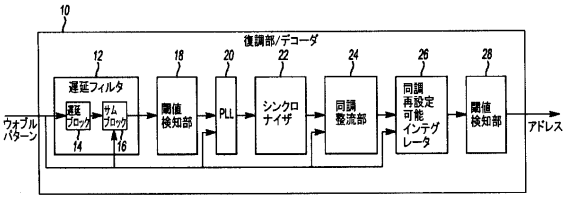


Fig-5

【図６】

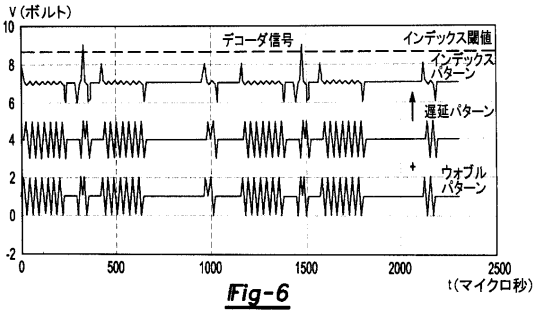


Fig-6

【図７】

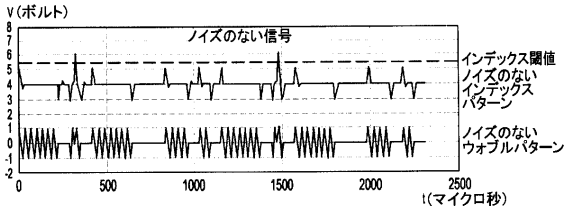


Fig-7

【図８】

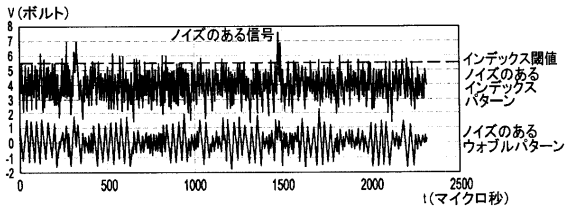


Fig-8

【図９】

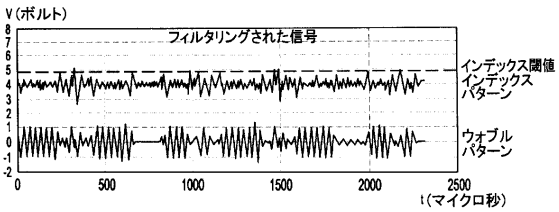


Fig-9

【図１０】

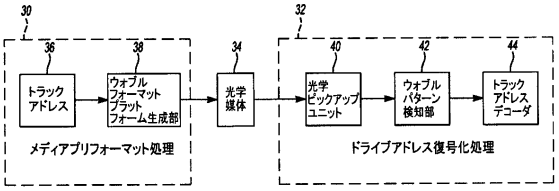


Fig-10

【図１１】

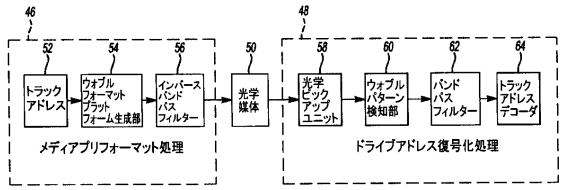


Fig-11

【図１２】

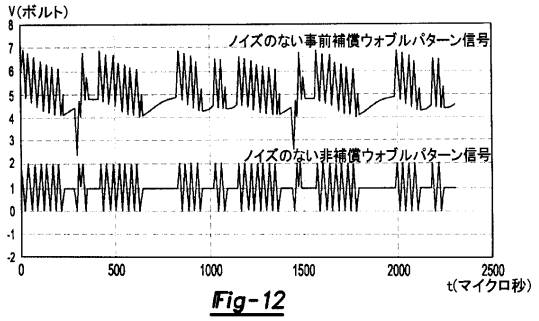


Fig-12

【図１３】

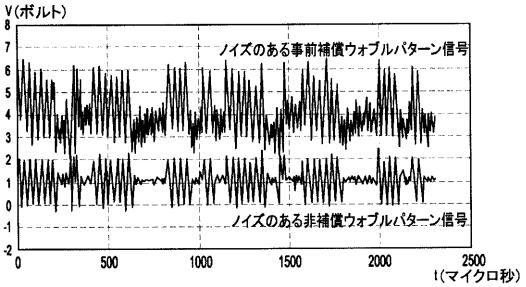


Fig-13

【図１４】

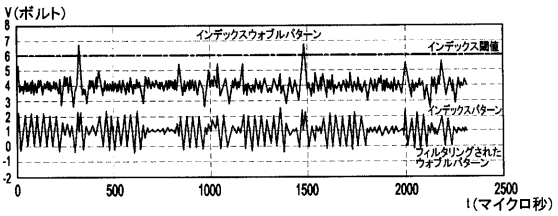


Fig-14

【図１５】

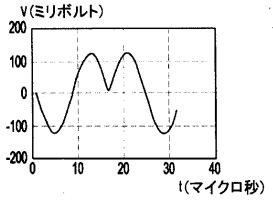


Fig-15

【図１６】

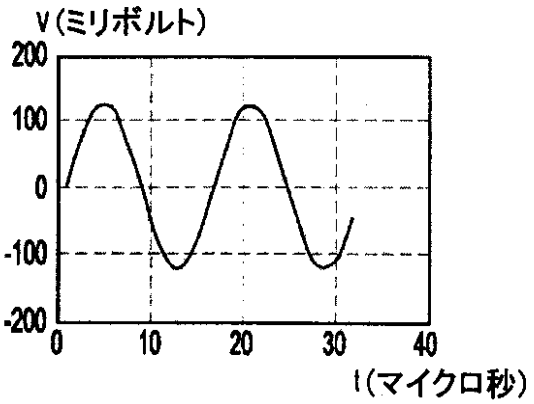


Fig-16

【図１７】

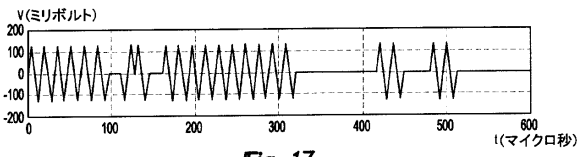
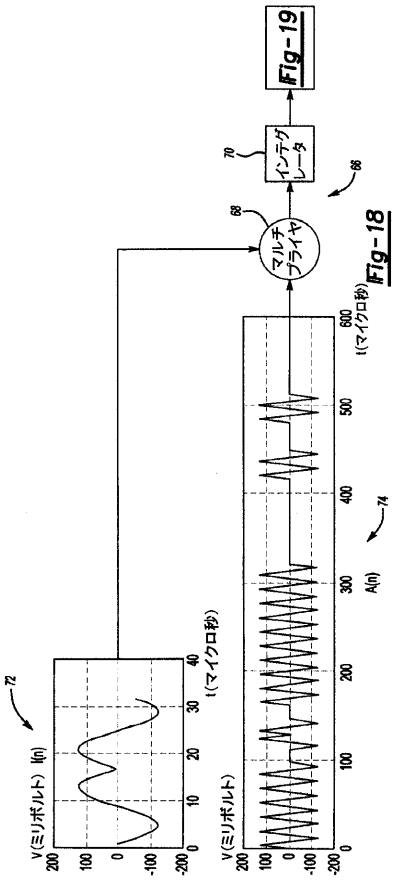


Fig-17

【図１８】



【図１９】

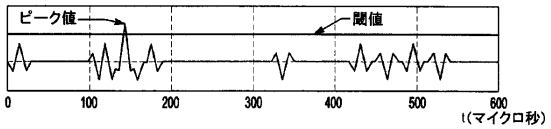
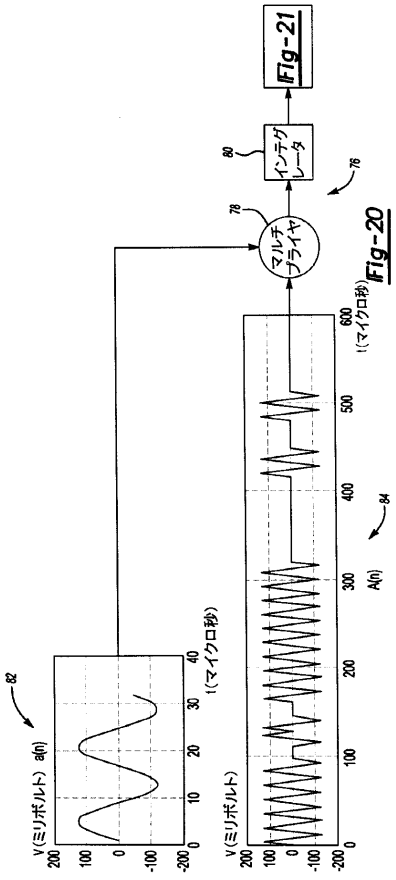


Fig-19

【図２０】



【図２１】

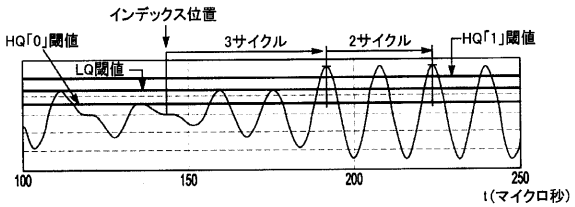


Fig-21

【図２２】

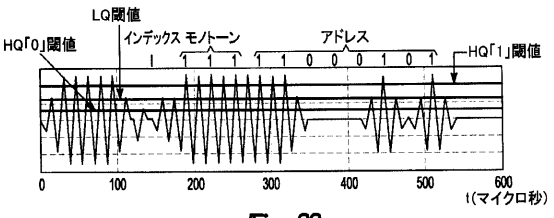


Fig-22

フロントページの続き

(56)参考文献 米国特許出願公開第２０１１／０１４１８６８（ＵＳ，Ａ１）
特開昭６４－０４３８２７（ＪＰ，Ａ）
特開平０２－２７８５６７（ＪＰ，Ａ）
特開昭５７－１６４４４２（ＪＰ，Ａ）
特表２００９－５２６３４２（ＪＰ，Ａ）
米国特許出願公開第２００７／０２０６４７７（ＵＳ，Ａ１）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｇ１１Ｂ　７／００　－　７／０１３
Ｇ１１Ｂ　７／２４　－　７／２５９５
Ｇ１１Ｂ　２０／１０　－　２０／１６