

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年12月29日(29.12.2022)



(10) 国際公開番号

WO 2022/269809 A1

(51) 国際特許分類:

H04L 25/02 (2006.01) G05B 23/02 (2006.01)
B60R 16/02 (2006.01) H04L 5/14 (2006.01)

(21) 国際出願番号: PCT/JP2021/023813

(22) 国際出願日: 2021年6月23日(23.06.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

(72) 発明者: 山本 智樹 (YAMAMOTO, Tomoki); 〒1008310 東京都千代田区丸の内二丁目7

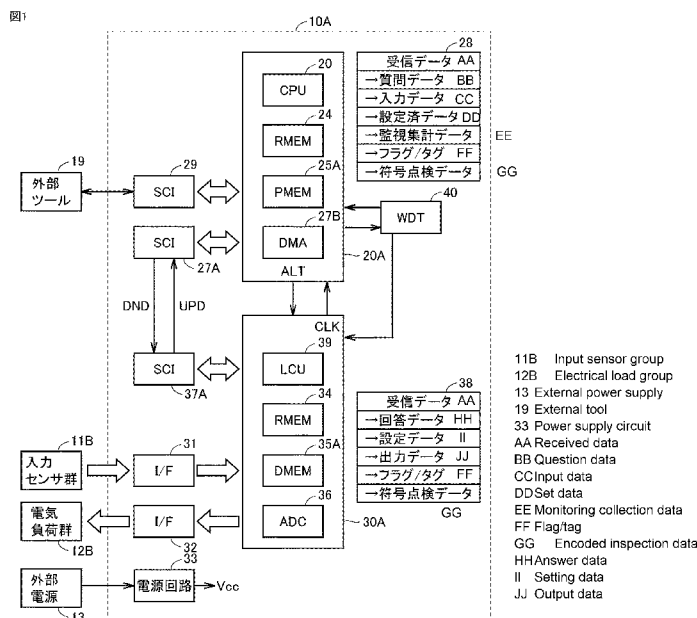
番3号 三菱電機株式会社内 Tokyo (JP).
岩上 祐希 (IWAGAMI, Yuki); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 弁理士法人深見特許事務所 (FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島三丁目2番4号 中之島フェスティバルタワー・ウエスト Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,

(54) Title: SERIAL COMMUNICATION SYSTEM

(54) 発明の名称: シリアル通信システム



(57) Abstract: This serial communication system is equipped with: a main control circuit unit; a pair of serial interface circuits which constitute a full-duplex block communication circuit which performs full-duplex communication for simultaneously transmitting and receiving downlink communication information and uplink communication information on the basis of a communication permission signal and a communication synchronization signal; and a monitoring control circuit unit which is connected to the main control circuit unit via the pair of serial interface circuits, sequentially and

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

regularly transmits question information about the main control circuit unit to the main control circuit unit, and determines whether or not there is an abnormality in the main control circuit unit by comparing correct answer information with the answer information from the main control circuit unit in response to said question information. When starting up, the monitoring control circuit unit stores a first fixed setting constant included in the downlink communication information in a memory. The monitoring control circuit unit transmits, to the main control circuit unit, uplink communication information which includes: a second setting constant which includes the first fixed setting constant stored in the memory; the question information for this transmission; and encoded inspection information. After starting up, the main control circuit unit transmits, to the monitoring control circuit unit, downlink communication information which includes: a first setting constant which includes a first variable setting constant and from which the first fixed setting constant has been removed; answer information to the question information obtained from the previous uplink communication information; and encoded inspection information.

(57) 要約: シリアル通信システムは、主制御回路部と、通信許可信号と通信同期信号とに基づいて、下り通信情報と上り通信情報とを同時に送受信する全二重通信を行う全二重ブロック通信回路を構成する一対のシリアルインタフェース回路と、一対のシリアルインタフェース回路を介して主制御回路部と接続され、主制御回路部に対する質問情報を定期的に主制御回路部へ順次送信し、質問情報に基づく主制御回路部からの回答情報と正解情報とを比較して主制御回路部の異常の有無を判定する監視制御回路部とを備える。起動時において、監視制御回路部は、下り通信情報に含まれる第1の固定設定定数をメモリに格納する。監視制御回路部は、主制御回路部に対して、メモリに格納された第1の固定設定定数を含む第2の設定定数と、今回の質問情報と、符号点検情報とを含む上り通信情報を送信する。主制御回路部は、起動時の後、監視制御回路部に対して、第1の固定設定定数を除いた第1の可変設定定数を含む第1の設定定数と、前回の上り通信情報で得られた質問情報に対する回答情報と符号点検情報とを含む下り通信情報を送信する。

明 細 書

発明の名称： シリアル通信システム

技術分野

[0001] 本開示は、主制御回路部から監視制御回路部に対する下り通信情報と、監視制御回路部から主制御回路部に対する上り通信情報とを同時に送受信する全二重シリアル通信システムに関する。

背景技術

[0002] マイクロプロセッサを搭載した電子機器において、当該マイクロプロセッサが正常に動作しているかどうかを常時監視するために監視制御回路部を設けて、当該監視制御回路部が主制御回路部となるマイクロプロセッサに対して質問情報を送信し、マイクロプロセッサがこの質問情報に対する回答情報を監視制御回路部へ返信し、監視制御回路部は返信された回答情報と予め提供されている正解情報とを比較して正常な回答が得られたかどうかを確認する、いわゆる Q & A 方式の異常判定手段を用いることが知られている（特許文献 1）。

先行技術文献

特許文献

[0003] 特許文献1：特開 2 0 0 9 - 1 2 9 2 6 7 号公報

発明の概要

発明が解決しようとする課題

[0004] 一方で、より高頻度に送受信するためにさらなる改善が求められる。

本開示のある局面は、上記の課題を解決するためのものであって、より高頻度に送受信することが可能なシリアル通信システムを提供することを目的とする。

課題を解決するための手段

[0005] ある実施の形態に従うと、シリアル通信システムは、主制御回路部と、通信許可信号と通信同期信号とに基づいて、下り通信情報と上り通信情報とを

同時に送受信する全二重通信を行う全二重ブロック通信回路を構成する一対のシリアルインタフェース回路と、一対のシリアルインタフェース回路を介して主制御回路部と接続され、主制御回路部に対する質問情報を定期的に主制御回路部へ順次送信し、質問情報に基づく主制御回路部からの回答情報と正解情報とを比較して主制御回路部の異常の有無を判定する監視制御回路部とを備える。通信許可信号は、第1の制御信号線によって主制御回路部から監視制御回路部に対して定期的に送信され、監視制御回路部に対して全二重通信の開始を許可する信号である。通信同期信号は、第2の制御信号線によって、監視制御回路部から主制御回路部、又は主制御回路部から監視制御回路部に対して送信されて、少なくとも通信情報のビット数に応じた数のパルスが発生する。下り通信情報は、主制御回路部から監視制御回路部への下り通信により送信されて、監視制御回路部において必要とされる第1の設定定数、前回の上り通信情報で得られた質問情報に対する回答情報と符号点検情報とを含む。上り通信情報は、監視制御回路部から主制御回路部への上り通信により送信されて、主制御回路部から得られた第1の設定定数に対応する第2の設定定数と、今回の質問情報と符号点検情報とを含む。第1の設定定数は、可変の第1の可変設定定数と、固定の第1の固定設定定数とを含む。起動時において、監視制御回路部は、下り通信情報に含まれる第1の固定設定定数をメモリに格納する。監視制御回路部は、主制御回路部に対して、メモリに格納された第1の固定設定定数とを含む第2の設定定数と、今回の質問情報と、符号点検情報とを含む上り通信情報を送信する。主制御回路部は、起動時の後、監視制御回路部に対して、第1の固定設定定数を除いた第1の可変設定定数を含む第1の設定定数と、前回の上り通信情報で得られた質問情報に対する回答情報と符号点検情報とを含む下り通信情報を送信する。

発明の効果

[0006] 本開示に従うシリアル通信システムは、より高頻度で送受信することが可能である。

図面の簡単な説明

[0007] [図1]実施の形態1に基づく電子機器の構成について説明する図である。

[図2]比較例における電子機器のシリアル通信を説明するタイムチャートについて説明する図である。

[図3]実施の形態1に従うシリアル通信システムのタイムチャートについて説明する図である。

[図4]実施の形態2に従うシリアル通信システムのタイムチャートについて説明する図である。

[図5]実施の形態3に従うシリアル通信システムのタイムチャートについて説明する図である。

発明を実施するための形態

[0008] 以下、実施形態について図に基づいて説明する。以下の説明では、同一部品には、同一の符号を付している。それらの名称および機能も同じであるためそれらについての詳細な説明は繰り返さない。

[0009] 実施の形態1.

図1は、実施の形態1に基づく電子機器の構成について説明する図である。図1を参照して、電子機器10Aは、マイクロプロセッサ20を主体として構成された主制御回路部20Aと、論理回路部39を主体として構成された監視制御回路部30Aを含む。

[0010] 電子機器10Aは、車載バッテリーである外部電源13から給電されて動作するように構成されている。

[0011] 電子機器10Aの外部に接続されている入力センサ群11Bは、例えば、スイッチやアナログセンサによって構成されている。

[0012] 電子機器10Aによって駆動される電気負荷群12Bは、リレーによって構成されている。

[0013] 外部ツール19は、製品出荷時又は保守点検時に電子機器10Aに対して図示しない脱着コネクタを介して接続され、ツールインタフェース回路29を介してマイクロプロセッサ20と交信することによって後述のプログラムメモリ25Aに制御プログラムや制御定数を転送書込みするためのものであ

る。

- [0014] 次に、電子機器 10A の内部の構成として、主制御回路部 20A は、32 ビットのマイクロプロセッサ 20 を主体として構成され、このマイクロプロセッサ 20 は、例えば不揮発フラッシュメモリであるプログラムメモリ 25A と演算処理用の RAM メモリ 24 と協働するように構成されている。
- [0015] なお、プログラムメモリ 25A には、入出力制御プログラムに加えて、通信制御プログラムが格納されている。
- [0016] 監視制御回路部 30A は、例えばゲートアレーによって構成された論理回路部 39 を主体として構成されており、この論理回路部 39 は、演算処理用の RAM メモリ (R MEM) 34、不揮発 E E P R O M メモリ等によるデータメモリ (D MEM) 35A、入力センサ群 11B の中のアナログセンサに対する多チャンネル A D 変換器 36 と協働するように構成されている。
- [0017] 入力インタフェース回路 31 は、入力センサ群 11B と論理回路部 39 の入力ポート間に接続され、信号電圧レベルの変換や信号ノイズを抑制するためのローパスフィルタにより構成されている。
- [0018] 出力インタフェース回路 32 は、電気負荷群 12B と論理回路部 39 の出力ポート間に接続され、各種電気負荷を駆動するためのパワートランジスタによって構成されている。なお、論理回路部 39 は、入出力信号の通信制御をハードウェアにより行なうものである。
- [0019] 電源回路 33 は、外部電源 13 から給電されて、D C 5 [V]、D C 3. 3 [V] 等の安定化電圧を生成し、主制御回路部 20A や監視制御回路部 30A 及び各入出力インタフェース回路に給電するように構成されている。
- [0020] 一对の直並列変換器によって構成されたシリアルインタフェース回路 27A、37A は、全二重ブロック通信回路を構成し、主制御回路部 20A から監視制御回路部 30A に対する下り通信情報 D N D と、監視制御回路部 30A から主制御回路部 20A に対する上り通信情報 U P D とを同時に送受信することができるように構成されている。
- [0021] 主制御回路部 20A が発生する通信許可信号 A L T と、監視制御回路部 3

０Ａが発生する通信同期信号ＣＬＫについては図２により後述する。

[0022] ダイレクトメモリアクセスコントローラ２７Ｂは、シリアルインタフェース回路２７Ａを構成する直並列変換回路の並列入出力バスとマイクロプロセッサ２０のデータバス間に接続されて、マイクロプロセッサ２０を経由しないで演算処理用ＲＡＭメモリ２４との間のデータの授受を行なうためのものである。

[0023] 上り通信格納情報２８は、上り通信によってＲＡＭメモリ２４に格納される受信データであり、Ｑ＆Ａ用の質問情報、入力センサ群１１Ｂから得られた入力信号情報、設定済情報、監視集計情報、フラグ／タグ情報、符号点検情報がある。

[0024] 下り通信格納情報３８は、下り通信によってＲＡＭメモリ３４に格納される受信データであり、Ｑ＆Ａ用の回答情報、監視制御回路部３０Ａで必要とされる制御定数などの設定情報、電気負荷群１２Ｂに対する出力信号情報、フラグ／タグ情報、符号点検情報がある。

[0025] 上り通信格納情報２８の中の設定済情報とは、下り通信情報としてＲＡＭメモリ３４に格納された設定情報と出力信号情報と同一の情報であり、この設定済情報によって、監視制御回路部３０Ａからの設定情報と出力信号情報とが正しく送信されているか否かを、主制御回路部２０Ａ側で確認することができるように構成されている。

[0026] 監視制御回路部３０Ａのデータメモリ３５Ａには、質問情報に対応した正解情報が製品出荷段階で予め格納されている。論理回路部３９は、ランダムに質問情報を主制御回路部２０Ａに送信し、マイクロプロセッサ２０から返信された回答情報と、予め格納されている正解情報とを比較することによって、マイクロプロセッサ２０の動作状態を監視する。

[0027] 主制御回路部２０Ａのマイクロプロセッサ２０は、意図的な誤答を監視制御回路部３０Ａへ回答してみても、監視制御回路部３０Ａが適正な監視制御を行なっているかどうかを逆監視するように構成されている。

[0028] 前述の動作の結果、監視制御回路部３０Ａが主制御回路部２０Ａの異常を

検出すると、リセット出力RST2によって主制御回路部20Aを初期化して再起動し、主制御回路部20Aが監視制御回路部30Aの異常を検出するとリセット出力RST1によって監視制御回路部30Aを初期化して再起動するように構成されている。

[0029] ウォッチドッグタイマ40は、主制御回路部20Aのマイクロプロセッサ20が発生するパルス列であるウォッチドッグ信号WDを監視して、そのパルス幅が基準値を超過するとリセットパルスRSTを発生して主制御回路部20Aと監視制御回路部30Aを初期化して再起動するように構成されている。

[0030] 正解情報を格納しておくデータメモリ35Aは、EEPROMメモリに代えて、監視制御回路部30Aを構成する集積回路素子の中で、配線パターンによって決定されるROMメモリにより構成してもよい。この場合、質問情報によって指定される入力データテーブル内の実数値は、予め固定記憶された正解情報と合致する回答情報が得られるような値を逆算して、この逆算値をプログラムメモリ25Aに格納しておけばよい。なお、本例においては、データメモリ35Aは、正解情報を予め格納する場合について説明するが、質問情報から所定の演算方式により正解情報を導出できるのであれば、正解情報を格納しなくても回答情報と合致するか否かを判断することが可能である。

[0031] 次に、比較例における電子機器におけるシリアル通信について説明する。

図2は、比較例における電子機器のシリアル通信を説明するタイムチャートについて説明する図である。

[0032] 図2の(A)に示す通信許可信号ALTは、独立した制御信号線によって主制御回路部20Aから監視制御回路部30Aに対して定期送信され、主制御回路部20Aが全二重ブロック通信の開始を許可するための信号である。この実施の形態1における通信許可信号ALTは、通信許可時点で論理レベルが変化する交番信号となっている。

[0033] 従って、交番信号の論理レベルが変化する都度、新たな通信ブロックの送

信開始が許可されることになるが、一定論理レベルが維持されているときには、所定ビット数の通信が完了すると今回の通信は完了し、所定ビット数の通信が完了する前に論理レベルが反転すると通信データの中断処理が行なわれるように構成されている。

[0034] 図2の(B)に示す通信同期信号CLKは、独立した制御信号線によって監視制御回路部30Aから主制御回路部20Aに対して送信され、少なくとも通信情報のビット数に応じた数のパルスが発生するように構成されている。この通信同期信号CLKは、監視制御回路部30Aが通信許可信号ALTを受信してから所定の待機時間 τ の経過後に発生を開始して、シリアル通信信号が歩進移動するパルス列信号である。

[0035] この通信同期信号CLKは、送受信ビット数に対応した所定量のパルス数が発生してからパルス発生を停止するか、又は所定量のパルスの発生を完了しても尚パルス発生を持続して、次回の通信許可信号ALTの発生に伴ってパルス発生を一旦停止して待機時間 τ を置いて再びパルス発生を開始するものであって、所定量のパルス発生が完了するまでに次回の通信許可信号ALTが早期に発生した場合には残りのパルスの発生を省略し、待機時間 τ を置いて再びパルス発生を開始するように構成されている。

[0036] 図2の(C)に示す上り通信情報UPDは、監視制御回路部30Aに対する入力信号情報、あるいは主制御回路部20Aから得られた設定定数又は制御出力の記憶情報である報告情報と、今回の質問情報と符号点検情報とを包含しており、データ長としては例えば500ビットとなっている。

[0037] 図2の(D)に示す下り通信情報DNDは、主制御回路部20Aから監視制御回路部30Aに送信されて、監視制御回路部30Aにおいて必要とされる設定定数或いは制御出力である指令情報と、前回の上り通信情報UPDで得られた質問情報に対する回答情報と符号点検情報とを包含していて、データ長としては例えば100ビットとなっている。

[0038] 従って、全データの送受信を行なうためには、通信同期信号CLKは少なくとも500個のパルスが発生する必要がある。尚、通信許可信号ALTの

通信周期 T_0 は、例えば 5 [msec] であるのに対して、500 ビットのデータを送受信するのに必要な時間は例えば 0.5 [msec] となっている。又、待機時間 τ は、数 100 [μ sec] の時間であり、この待機時間 τ の間に多チャンネル A/D 変換器 36 に対する A/D 変換指令が発生し、全チャンネルの A/D 変換が完了しているように構成されている。

[0039] 質問、回答情報と、フラグについて説明する。上り通信情報 UPD に含まれる質問情報は、通信許可信号 ALT が複数回の通信許可を行なう延長周期（質問更新周期） T_q （例えば 40 [msec]）の間において同一質問情報が送信されるように構成されている。

[0040] 質問情報が変化したときには、フラグが同時に変化し、下り通信情報 DND に含まれる回答情報は、質問情報に対応した回答情報が送信され、フラグが同時に変化するように構成されている。

[0041] タグについて説明する。下り通信情報 DND には、例えば、8 ビットの第一タグが付加されていて、0～255 の間で変化する連続番号又は乱数となっている。例えば、下り通信情報 DND に第一タグとして数値データ 255 が付加されていると、これを受信した監視制御回路部 30A は、次の上り通信情報 UPD の中に第二タグとして同じ数値データ 255 を付加するように構成されている。

[0042] 下り通信情報 DND や上り通信情報 UPD の内容は高頻度の変化を示さないもので、第一及び第二のタグ情報を付加しておかないと、主制御回路部 20A や監視制御回路部 30A は毎回の下り通信で同じ内容のデータを受信することになり、適正な受信が行なわれているかどうか判别できないことになる。これに対し、第一、第二のタグ情報を付加しておくと、毎回の受信データにおいて少なくともタグ情報が変化していることによって新たなデータを受信したことを確認することができると共に、主制御回路部 20A としては監視制御回路部 30A が適正なデータを受信していることを確認することができるように構成されている。

[0043] 指令情報について説明する。指令情報は、監視制御回路部 30A の構成要

素の制御に関する情報であり、例えば、A/D変換開始の情報である。

[0044] 設定定数について説明する。設定定数は、動作中に変更するものと、電子制御装置によって固定であり、動作中に変更しないものがある。動作中に変更しない設定定数は、主制御回路部20Aと監視制御回路部30Aとが毎回同じデータを通信することになる。本例においては、一例として固定の設定定数は、入力センサ群11Bの入力電圧範囲を切り替える設定である。例えば、0～2Vを入力電圧範囲として動作するもの、0～5Vを入力電圧範囲として動作するもの等がある。

[0045] 報告情報について説明する。制御出力の記憶情報である報告情報は、数値情報と異常情報がある。数値情報は、例えば、A/D変換情報である。異常情報は、例えば、アナログセンサの故障情報である。

[0046] 符号点検情報について説明する。主制御回路部20Aは、下り通信情報DNDに符号点検情報を付加し、監視制御回路部30Aはビット情報の混入、欠落等の異常が発生していないかどうかをサムチェック又はCRCチェックによって点検する。同様に、監視制御回路部30Aは上り通信情報UPDに符号点検情報を付加し、監視制御回路部30Aは点検を行う。

[0047] 次に、図1の電子機器10Aの動作について概略を説明する。図1において、図示しない電源スイッチを介して電子機器10Aに対して電源が接続されると、マイクロプロセッサ20は、入力センサ群11Bの動作状態とプログラムメモリ25A内の制御プログラムの内容に応動して電気負荷群12Bの駆動制御を行なう。

[0048] 入力センサ群11Bや電気負荷群12Bは、高頻度な動作は行わないが、動作状態が変化すると速やかに信号交信を行なう必要があるので、比較的高頻度に一定周期の交信を行なうのが望ましいものとなっている。

[0049] 実施形態1においては、主制御回路部20Aは、起動時において監視制御回路部30Aに対して、下り通信情報DNDとして、監視制御回路部30Aにおいて必要とされる設定定数或いは制御出力である指令情報と、前回の上り通信情報UPDで得られた質問情報に対する回答情報と符号点検情報とを

送信する。

[0050] 監視制御回路部 30A は、主制御回路部 20A から送信される設定定数のうち固定の設定定数をデータメモリ 35A に保存する。

[0051] 監視制御回路部 30A は、主制御回路部 20A に対して、上り通信情報 UPD として、Q & A 用の質問情報、入力センサ群 11B から得られた入力信号情報、設定済情報、監視集計情報、フラグ／タグ情報、符号点検情報を送信する。

[0052] 起動時の後の次回以降、主制御回路部 20A は、監視制御回路部 30A に対して、下り通信情報 DND として、監視制御回路部 30A において必要とされる設定定数或いは制御出力である指令情報と、前回の上り通信情報 UPD で得られた質問情報に対する回答情報と符号点検情報とを送信する。

[0053] この点で、主制御回路部 20A は、下り通信情報 DND として、固定の設定定数を除いた可変の設定定数を含む設定定数と、前回の上り通信情報で得られた質問情報に対する回答情報と符号点検情報とを含む下り通信情報を送信する。

[0054] 図 3 は、実施の形態 1 に従うシリアル通信システムのタイムチャートについて説明する図である。

[0055] 図 3 を参照して、図 2 の比較例と比較して、(C) に示す上り通信情報 UPD から、図 2 の情報 K で示す固定の設定定数を取り除き、同じく、(D) に示す下り通信情報 DND から、図 2 の情報 K で示す固定の設定定数を取り除く。これにより、下り通信情報 DND と上り通信情報 UPD のデータ数を減らすことができるため、通信周期 T1 を、図 2 の通信周期 T0 より短くすることができる。

[0056] 本例においては、起動時において、主制御回路部 20A は、下り通信情報 DND に固定の設定定数を含めてデータメモリ 35A に保存する。監視制御回路部 30A は、データメモリ 35A に保存された固定の設定定数を用いて設定済情報を送信する。主制御回路部 20A は、設定済情報を受信して監視制御回路部 30A のデータメモリ 35A に固定の設定定数が格納されたこと

を確認する。そして、主制御回路部 20A は、次回以降は、下り通信情報 DND に固定の設定定数を含めない。これにより下り通信情報 DND のデータ数を減らすことができるため、全体として通信量を減らして通信周期を短くすることが可能である。すなわち、起動時には、図 2 の比較例の方式の如く下り通信情報 DND および上り通信情報 UPD のやり取りを実行するが、次回以降は、図 3 の方式の如く下り通信情報 DND および上り通信情報 UPD から情報 K を除いた状態で下り通信情報 DND および上り通信情報 UPD のやり取りを実行する。これにより次回以降の通信周期 T1 を短くすることが可能である。

[0057] なお、本例においては、最初の起動時に、主制御回路部 20A から監視制御回路部 30A に対して固定の設定定数を送信し、その設定を確認した後に情報 K を除いた状態で下り通信情報 DND および上り通信情報 UPD をやり取りする方式について説明した。

[0058] 一方で、取り除いた情報 K で示す固定の設定定数については、監視制御回路部 30A を構成するデータメモリ 35A に予め格納しておき、監視制御回路部 30A の電源投入時に読み出して使用するようにしてもよい。これにより、起動時における下り通信情報 DND および上り通信情報 UPD のデータ数を減らすことができるため、さらに全体として通信量を減らして通信周期を短くすることが可能である。

[0059] 実施の形態 2.

図 4 は、実施の形態 2 に従うシリアル通信システムのタイムチャートについて説明する図である。

[0060] 図 4 を参照して図 2 と比較して、(C) に示す上り通信情報 UPD から、図 2 の情報 J で示す可変の設定定数と、情報 K で示す固定の設定定数を取り除き、替わりに、図 4 の S で示す今回の情報 (J + K) と前回の情報 (J + K) が一致していることを示す情報 S を追加する。

[0061] 実施形態 1 で説明したように上り通信情報 UPD の設定済情報は、下り通信情報として RAM メモリ 34 に格納された設定情報と出力信号情報と同一

の情報であり、この設定済情報によって、監視制御回路部 30A からの設定情報と出力信号情報とが正しく送信されているか否かを、主制御回路部 20A 側で確認する。

[0062] 実施形態 2 に従う監視制御回路部 30A は、前回下り通信情報として RAM メモリ 34 に格納された設定情報と、今回下り通信情報として送信された設定情報とを比較する。

[0063] 監視制御回路部 30A は、比較結果として同一であれば一致を示す情報 S を上り通信情報 UPD の設定済情報である情報 (J + K) の代わりに送信する。

[0064] 監視制御回路部 30A は、比較結果として同一でなければ不一致を示す情報 S を上り通信情報 UPD の設定済情報である情報 (J + K) の代わりに送信する。

[0065] 主制御回路部 20A は、情報 S に基づいて監視制御回路部 30A において、設定情報が変更されたか否かを確認することが可能である。

[0066] 主制御回路部 20A は、設定定数を変更していない場合は、情報 S によって今回の情報 (J + K) と前回の情報 (J + K) が一致となることを確認し、設定定数を変更した場合は、情報 S によって今回の情報 (J + K) と前回の情報 (J + K) が不一致となることを確認する。

[0067] 情報 S のデータ数を、情報 (J + K) のデータ数より小さくすることで、通信周期 T2 を、図 2 の通信周期 T0 より短くすることができる。

[0068] 実施の形態 3.

図 5 は、実施の形態 3 に従うシリアル通信システムのタイムチャートについて説明する図である。

[0069] 図 5 を参照して、図 2 と比較して、(C) に示す上り通信情報 UPD から、図 2 の情報 L で示す数値情報である報告情報、あるいは、情報 M で示す異常情報である報告情報を取り除き、代わりに、図 5 の情報 T で示す今回の上り通信情報 UPD に情報 L を含むか情報 M を含むかを示す情報を追加する。情報 T のデータ数を、情報 L のデータ数より小さく、かつ、情報 M より小さ

くすることで、通信周期 T_3 を、図 2 の通信周期 T_0 より短くすることができる。ただし、これは、主制御回路部 20A が、情報 L または情報 M の報告情報があれば、制御要件を満たす場合のみ有効である。例えば、通常の制御は情報 L で行い、情報 M によって異常を検知したことにより、主制御回路部 20A をリセットする場合である。

[0070] 実施形態 1 で説明したように上り通信情報 UPD の報告情報は、数値情報と異常情報とを含む。数値情報は、例えば、AD 変換情報である。入力電圧範囲が 0.1 V ~ 4.9 V として設定されている場合の入力電圧を示す 10 ビットの数値情報である。

[0071] 異常情報は、例えば、入力電圧範囲が 0.1 V 未満のグラウンドショート異常、4.9 V より大きい場合は電源ショート異常である。

[0072] 実施形態 3 に従う監視制御回路部 30A は、通常時には、通常時であることを示す情報 T とともに、数値情報として AD 変換情報を上り通信情報 UPD に含めて送信する。

[0073] 監視制御回路部 30A は、異常時には、異常時であることを示す情報 T とともに、グラウンドショート異常あるいは電源ショート異常であることを示す情報を上り通信情報 UPD に含めて送信する。

[0074] 主制御回路部 20A は、情報 T に従って情報 M で示す異常情報あるいは数値情報を取得する。主制御回路部 20A は、情報 T に従って異常であれば異常処理を実行し、異常でなければ通知情報に基づく制御を実行する。

[0075] 情報 T のデータ数を、情報 L あるいは情報 M のデータ数より小さくすることで、通信周期 T_3 を、図 2 の通信周期 T_0 より短くすることができる。

[0076] 上述の実施の形態として例示した構成は、本開示の構成の一例であり、別の公知の技術と組み合わせることも可能であるし、本開示の要旨を逸脱しない範囲で、一部を省略する等、変更して構成することも可能である。また、上述した実施の形態において、他の実施の形態で説明した処理および構成を適宜採用して実施する場合であってもよい。

[0077] 今回開示された実施の形態はすべての点で例示であって制限的なものでは

ないと考えられるべきである。本開示の範囲は、上記した説明ではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0078] 10A 電子機器、11B 入力センサ群、12B 電気負荷群、13 外部電源、19 外部ツール、20 マイクロプロセッサ、20A 主制御回路部、24, 34 RAMメモリ、25A プログラムメモリ、27A シリアルインタフェース回路、27B ダイレクトメモリアクセスコントローラ、28 上り通信格納情報、29 ツールインタフェース回路、30A 監視制御回路部、31 入力インタフェース回路、32 出力インタフェース回路、33 電源回路、35A データメモリ、36 AD変換器、38 下り通信格納情報、39 論理回路部、40 ウォッチドッグタイマ。

請求の範囲

[請求項1]

主制御回路部と、

通信許可信号と通信同期信号とに基づいて、下り通信情報と上り通信情報とを同時に送受信する全二重通信を行う全二重ブロック通信回路を構成する一対のシリアルインタフェース回路と、

前記一対のシリアルインタフェース回路を介して前記主制御回路部と接続され、前記主制御回路部に対する質問情報を定期的に前記主制御回路部へ順次送信し、前記質問情報に基づく前記主制御回路部からの回答情報と正解情報とを比較して前記主制御回路部の異常の有無を判定する監視制御回路部とを備え、

前記通信許可信号は、第1の制御信号線によって前記主制御回路部から前記監視制御回路部に対して定期的に送信され、前記監視制御回路部に対して前記全二重通信の開始を許可する信号であり、

前記通信同期信号は、第2の制御信号線によって、前記監視制御回路部から前記主制御回路部、又は前記主制御回路部から前記監視制御回路部に対して送信されて、少なくとも通信情報のビット数に応じた数のパルスが発生し、

前記下り通信情報は、前記主制御回路部から前記監視制御回路部への下り通信により送信されて、前記監視制御回路部において必要とされる第1の設定定数、前回の上り通信情報で得られた前記質問情報に対する回答情報と符号点検情報とを含み、

前記上り通信情報は、前記監視制御回路部から前記主制御回路部への上り通信により送信されて、前記主制御回路部から得られた前記第1の設定定数に対応する第2の設定定数と、今回の質問情報と符号点検情報とを含み、

前記第1の設定定数は、可変の第1の可変設定定数と、固定の第1の固定設定定数とを含み、

起動時において、前記監視制御回路部は、前記下り通信情報に含ま

れる前記第 1 の固定設定定数をメモリに格納し、

前記監視制御回路部は、前記主制御回路部に対して、前記メモリに格納された前記第 1 の固定設定定数とを含む前記第 2 の設定定数と、今回の質問情報と、符号点検情報とを含む上り通信情報を送信し、

前記主制御回路部は、前記起動時の後、前記監視制御回路部に対して、前記第 1 の固定設定定数を除いた前記第 1 の可変設定定数を含む前記第 1 の設定定数と、前記前回の上り通信情報で得られた前記質問情報に対する回答情報と符号点検情報とを含む下り通信情報を送信する、シリアル通信システム。

[請求項2] 前記監視制御回路部は、前記主制御回路部に対して、前回の前記メモリに格納された前記第 1 の設定定数と、今回の送信された前記第 1 の設定定数とが同じか否かを判断し、判断結果を示す情報と、今回の質問情報と、符号点検情報とを含む上り通信情報を送信し、

前記主制御回路部は、前記上り通信情報に含まれる判断結果を示す情報に基づいて、前記第 1 の設定定数の設定の有無を判断する、請求項 1 記載のシリアル通信システム。

[請求項3] 前記監視制御回路部は、前記主制御回路部に対して、前記メモリに格納された前記第 1 の固定設定定数とを含む前記第 2 の設定定数と、今回の質問情報と、符号点検情報と、報告情報とを含む上り通信情報を送信し、

前記主制御回路部は、前記上り通信情報に含まれる前記報告情報に含まれる種別を示す情報に基づいて数値情報あるいは異常情報を取得する、請求項 2 記載のシリアル通信システム。

[請求項4] 主制御回路部と、

通信許可信号と通信同期信号とに基づいて、下り通信情報と上り通信情報とを同時に送受信する全二重通信を行う全二重ブロック通信回路を構成する一対のシリアルインタフェース回路と、

前記一対のシリアルインタフェース回路を介して前記主制御回路部

と接続され、前記主制御回路部に対する質問情報を定期的に前記主制御回路部へ順次送信し、前記質問情報に基づく前記主制御回路部からの回答情報と予め保持している正解情報とを比較して前記主制御回路部の異常の有無を判定する監視制御回路部とを備え、

前記通信許可信号は、第1の制御信号線によって前記主制御回路部から前記監視制御回路部に対して定期的を送信され、前記監視制御回路部に対して前記全二重通信の開始を許可する信号であり、

前記通信同期信号は、第2の制御信号線によって、前記監視制御回路部から前記主制御回路部、又は前記主制御回路部から前記監視制御回路部に対して送信されて、少なくとも通信情報のビット数に応じた数のパルスを発生し、

前記下り通信情報は、前記主制御回路部から前記監視制御回路部への下り通信により送信されて、前記監視制御回路部において必要とされる第1の設定定数、前回の上り通信情報で得られた前記質問情報に対する回答情報と符号点検情報とを含み、

前記上り通信情報は、前記監視制御回路部から前記主制御回路部への上り通信により送信されて、前記主制御回路部から得られた前記第1の設定定数に対応する第2の設定定数と、今回の質問情報と符号点検情報とを含み、

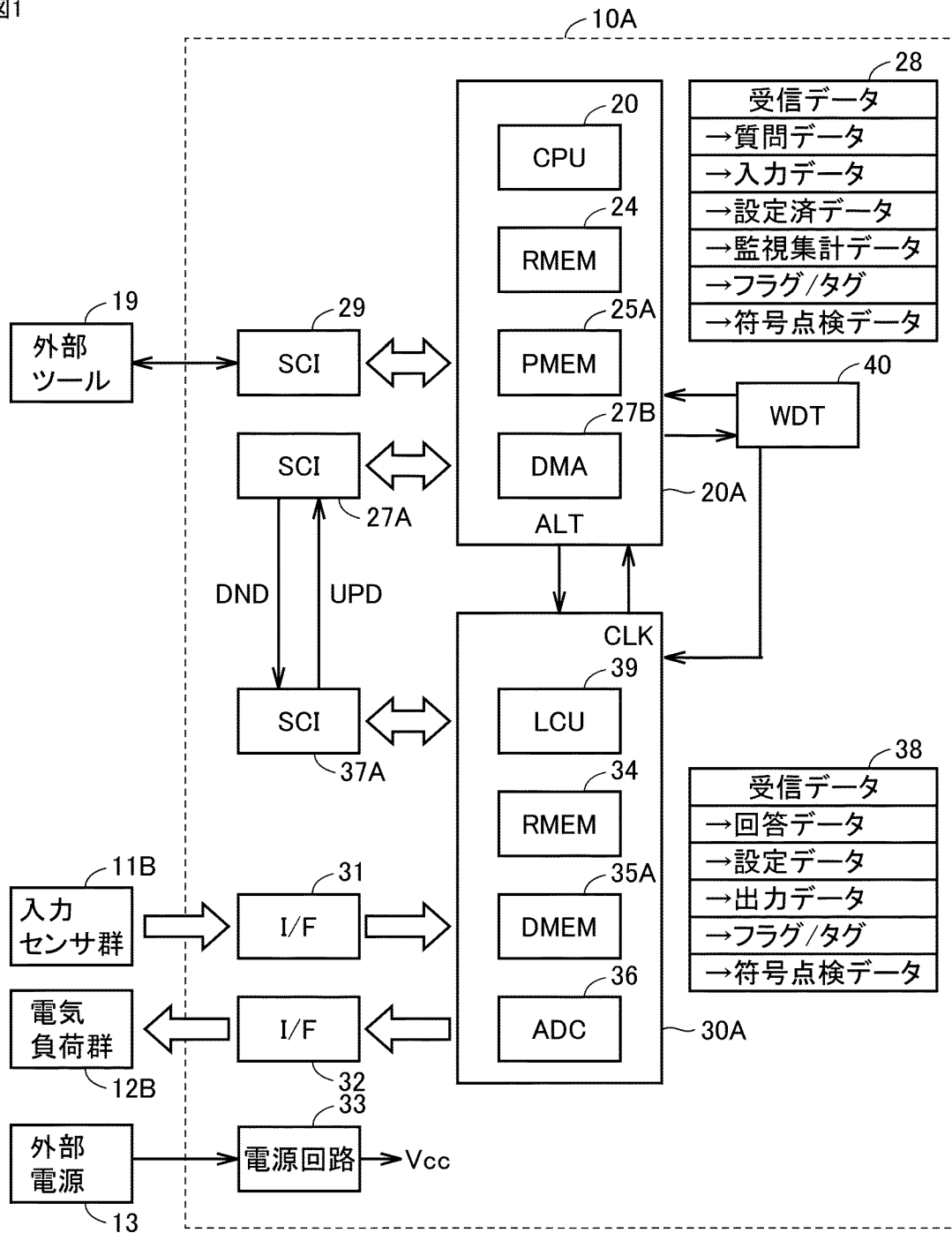
前記第1の設定定数は、可変の第1の可変設定定数を含み、

前記監視制御回路部は、固定の第1の固定設定定数を予めメモリに格納し、

前記監視制御回路部は、前記主制御回路部に対して、前記第1の可変設定定数を含む前記第2の設定定数と、今回の質問情報と、符号点検情報とを含む上り通信情報を送信する、シリアル通信システム。

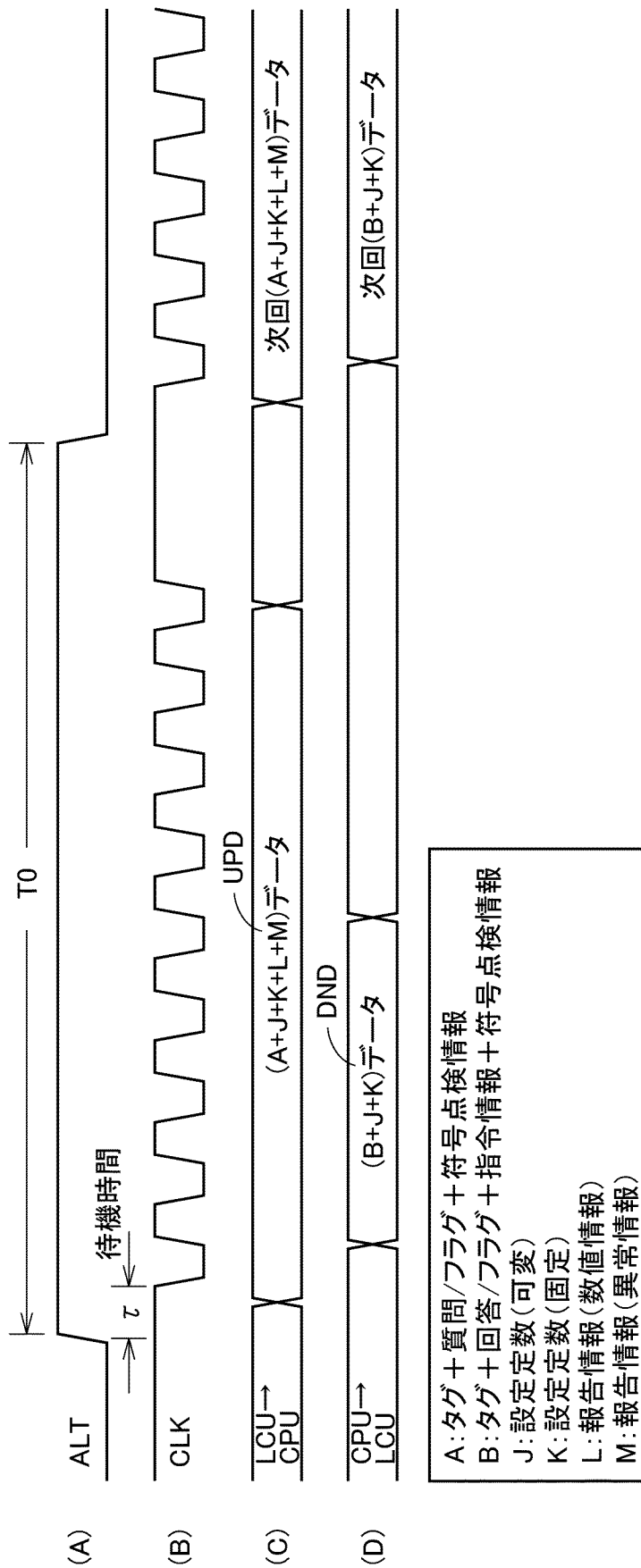
[図1]

図1



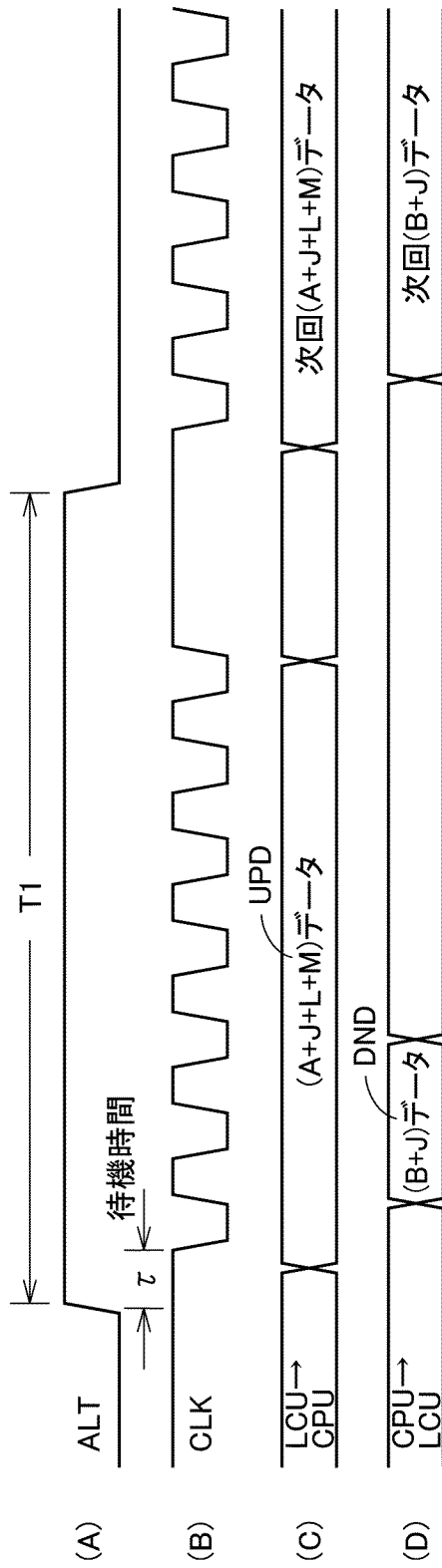
[図2]

図2



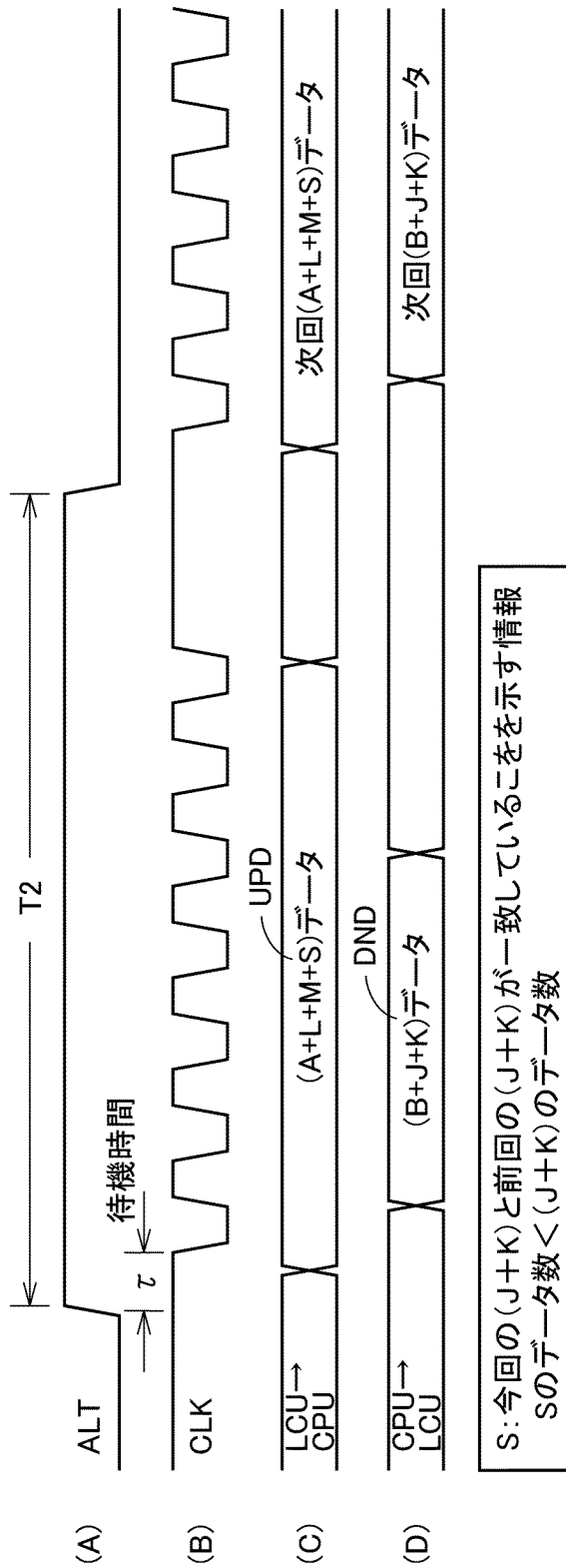
[図3]

図3



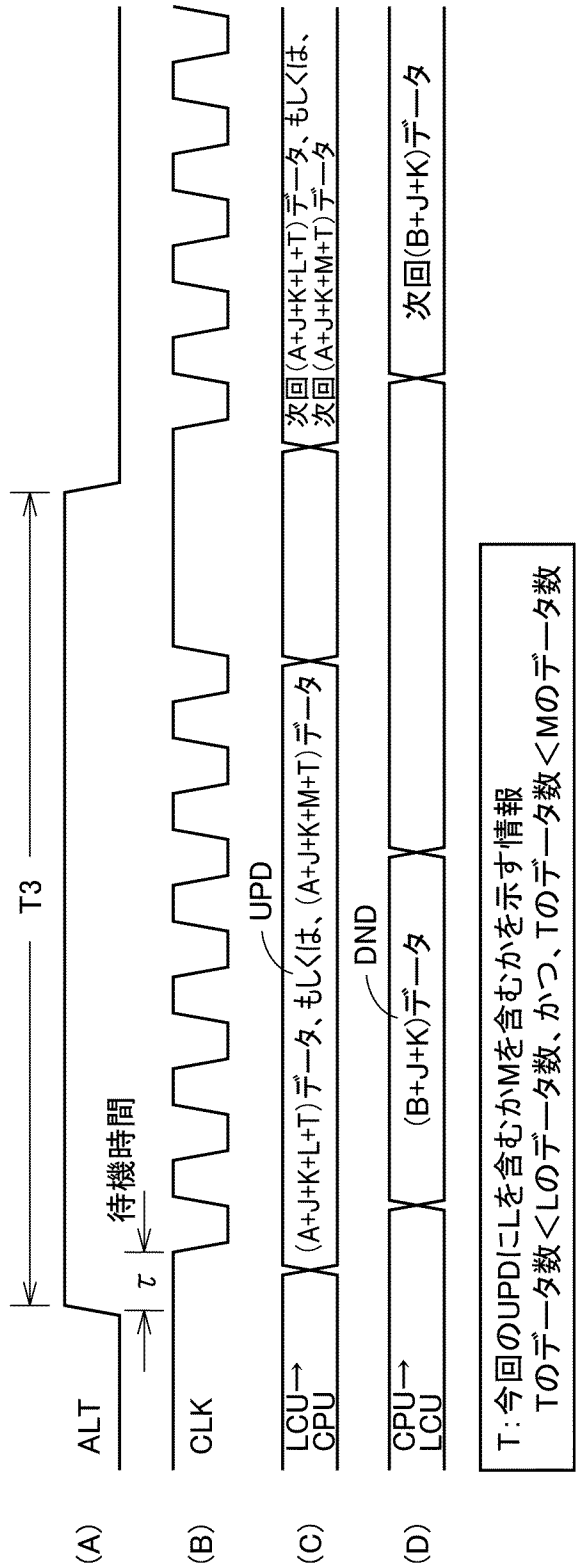
[図4]

図4



[図5]

図5



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/023813

A. CLASSIFICATION OF SUBJECT MATTER

H04L 25/02(2006.01)i; B60R 16/02(2006.01)i; G05B 23/02(2006.01)i; H04L 5/14(2006.01)i

FI: H04L25/02 301D; H04L5/14; G05B23/02 V; B60R16/02 650J

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L25/02; B60R16/02; G05B23/02; H04L5/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2021

Registered utility model specifications of Japan 1996-2021

Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2009-129268 A (MITSUBISHI ELECTRIC CORP) 11 June 2009 (2009-06-11) paragraphs [0018]-[0166], fig. 1-4	4 1-3
A	JP 2009-129267 A (MITSUBISHI ELECTRIC CORP) 11 June 2009 (2009-06-11) paragraphs [0107]-[0158], fig. 8-9	1-4
A	JP 2009-298308 A (MITSUBISHI ELECTRIC CORP) 24 December 2009 (2009-12-24) paragraphs [0019]-[0118], fig. 1-2	1-4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

07 September 2021 (07.09.2021)

Date of mailing of the international search report

14 September 2021 (14.09.2021)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application no.

PCT/JP2021/023813

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2009-129268 A	11 Jun. 2009	US 2009/0138137 A1 paragraphs [0037]-[0201], fig. 1-4D	
JP 2009-129267 A	11 Jun. 2009	US 2009/0134970 A1 paragraphs [0124]-[0175], fig. 8-9	
JP 2009-298308 A	24 Dec. 2009	US 2009/0312898 A1 paragraphs [0051]-[0164], fig. 1-2	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04L 25/02(2006.01)i; B60R 16/02(2006.01)i; G05B 23/02(2006.01)i; H04L 5/14(2006.01)i FI: H04L25/02 301D; H04L5/14; G05B23/02 V; B60R16/02 650J																	
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H04L25/02; B60R16/02; G05B23/02; H04L5/14 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） IEEE Xplore			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年							
日本国実用新案公報	1922 - 1996年																
日本国公開実用新案公報	1971 - 2021年																
日本国実用新案登録公報	1996 - 2021年																
日本国登録実用新案公報	1994 - 2021年																
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2009-129268 A（三菱電機株式会社）11.06.2009（2009 - 06 - 11） [0018] - [0166]，図1 - 4</td> <td>4</td> </tr> <tr> <td>A</td> <td></td> <td>1-3</td> </tr> <tr> <td>A</td> <td>JP 2009-129267 A（三菱電機株式会社）11.06.2009（2009 - 06 - 11） [0107] - [0158]，図8 - 9</td> <td>1-4</td> </tr> <tr> <td>A</td> <td>JP 2009-298308 A（三菱電機株式会社）24.12.2009（2009 - 12 - 24） [0019] - [0118]，図1 - 2</td> <td>1-4</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2009-129268 A（三菱電機株式会社）11.06.2009（2009 - 06 - 11） [0018] - [0166]，図1 - 4	4	A		1-3	A	JP 2009-129267 A（三菱電機株式会社）11.06.2009（2009 - 06 - 11） [0107] - [0158]，図8 - 9	1-4	A	JP 2009-298308 A（三菱電機株式会社）24.12.2009（2009 - 12 - 24） [0019] - [0118]，図1 - 2	1-4
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号															
X	JP 2009-129268 A（三菱電機株式会社）11.06.2009（2009 - 06 - 11） [0018] - [0166]，図1 - 4	4															
A		1-3															
A	JP 2009-129267 A（三菱電機株式会社）11.06.2009（2009 - 06 - 11） [0107] - [0158]，図8 - 9	1-4															
A	JP 2009-298308 A（三菱電機株式会社）24.12.2009（2009 - 12 - 24） [0019] - [0118]，図1 - 2	1-4															
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																	
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>"&" 同一パテントファミリー文献</td> </tr> <tr> <td>"O" 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献	"O" 口頭による開示、使用、展示等に言及する文献		"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献				
* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの																
"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの																
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの																
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献																
"O" 口頭による開示、使用、展示等に言及する文献																	
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献																	
国際調査を完了した日 07.09.2021		国際調査報告の発送日 14.09.2021															
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 北村 智彦 5K 9297 電話番号 03-3581-1101 内線 3556															

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2021/023813

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-129268	A	11.06.2009	US 2009/0138137 A1 [0037]-[0201], Figs.1-4D	
JP	2009-129267	A	11.06.2009	US 2009/0134970 A1 [0124]-[0175], Figs.8-9	
JP	2009-298308	A	24.12.2009	US 2009/0312898 A1 [0051]-[0164], Figs.1-2	