

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成22年8月5日(2010.8.5)

【公開番号】特開2008-226211(P2008-226211A)
 【公開日】平成20年9月25日(2008.9.25)
 【年通号数】公開・登録公報2008-038
 【出願番号】特願2007-70523(P2007-70523)
 【国際特許分類】

G 0 6 F 12/00 (2006.01)

G 0 6 F 12/02 (2006.01)

【F I】

G 0 6 F 12/00 5 6 4 A

G 0 6 F 12/02 5 8 0 A

G 0 6 F 12/00 5 6 0 B

【手続補正書】

【提出日】平成22年6月18日(2010.6.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ホストシステムが読み出すデータを格納するメモリに対して、読み出しアクセスを行なうメモリコントローラであって、

前記ホストシステムから読み出しコマンドを入力した後に、前記メモリの動作保証を満たす周波数を有するクロック(第2クロック)に同期して、前記メモリに制御信号を出力する制御信号出力手段と、

前記第2クロックに同期して、前記メモリから前記読み出しコマンドに係る読み出しデータを入力した後に、前記ホストシステムから入力するクロック(第1クロック)に同期して、前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するデータ入出力手段と、

を備え、

前記制御信号出力手段は、

前記メモリから前記読み出しコマンドに係る読み出しデータを入力するときには、前記メモリに対する前記制御信号の出力を行なう手段と、

前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するときには、前記メモリに対する前記制御信号の出力を停止する手段と、

を含むことを特徴とするメモリコントローラ。

【請求項2】

請求項1に記載のメモリコントローラにおいて、

前記制御信号出力手段は、

前記制御信号の時系列パターンを格納して、前記第2クロックに同期して、前記メモリに前記制御信号を出力する手段、

を含むことを特徴とするメモリコントローラ。

【請求項3】

請求項1または請求項2に記載のメモリコントローラにおいて、

前記データ入出力手段は、

前記読み出しコマンドに係る読み出しデータを格納するバッファ部と、
前記メモリから前記読み出しコマンドに係る読み出しデータを入力するときには、前記
バッファ部の動作クロックを前記第2クロックに設定する手段と、
前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するときには
、前記バッファ部の動作クロックを前記第1クロックに設定する手段と、
を含むことを特徴とするメモリコントローラ。

【請求項4】

請求項1ないし請求項3のいずれかに記載のメモリコントローラにおいて、
前記データ入出力手段は、
前記メモリから前記読み出しコマンドに係る読み出しデータを入力するときには、前記
ホストシステムに前記読み出しコマンドに係る読み出しデータの読み出しを禁止する手段
と、
前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するときには
、前記ホストシステムに前記読み出しコマンドに係る読み出しデータの読み出しを許可す
る手段と、
を含むことを特徴とするメモリコントローラ。

【請求項5】

請求項1ないし請求項4のいずれかに記載のメモリコントローラにおいて、
前記データ入出力手段は、
前記メモリから前記読み出しコマンドに係る読み出しデータの読み出しを許可された後
に、前記メモリから前記読み出しコマンドに係る読み出しデータを入力するためのアクセ
スパスを設定するアクセスパス設定手段、
を含み、
前記アクセスパス設定手段は、
前記アクセスパスを設定するアクセスパス設定信号の時系列パターンを格納して、前記
第2クロックに同期して、前記アクセスパスを設定する手段、
を含むことを特徴とするメモリコントローラ。

【請求項6】

ホストシステムが書き込むデータを格納するメモリに対して、書き込みアクセスを行な
うメモリコントローラであって、
前記ホストシステムから書き込みコマンドを入力した後に、前記メモリの動作保証を満
たす周波数を有するクロック(第2クロック)に同期して、前記メモリに制御信号を出力
する制御信号出力手段と、
前記ホストシステムから入力するクロック(第1クロック)に同期して、前記ホストシ
ステムから前記書き込みコマンドに係る書き込みデータを入力した後に、前記第2クロ
ックに同期して、前記メモリに前記書き込みコマンドに係る書き込みデータを出力するデ
ータ入出力手段と、
を備え、
前記制御信号出力手段は、
前記ホストシステムから前記書き込みコマンドに係る書き込みデータを入力するとき
には、前記メモリに対する前記制御信号の出力を停止する手段と、
前記メモリに前記書き込みコマンドに係る書き込みデータを出力するときには、前記メ
モリに対する前記制御信号の出力を行なう手段と、
を含むことを特徴とするメモリコントローラ。

【請求項7】

請求項6に記載のメモリコントローラにおいて、
前記制御信号出力手段は、
前記制御信号の時系列パターンを格納して、前記第2クロックに同期して、前記メモリ
に前記制御信号を出力する手段、
を含むことを特徴とするメモリコントローラ。

【請求項 8】

請求項 6 または請求項 7 に記載のメモリコントローラにおいて、
前記データ入出力手段は、
前記書き込みコマンドに係る書き込みデータを格納するバッファ部と、
前記ホストシステムから前記書き込みコマンドに係る書き込みデータを入力するときには、前記バッファ部の動作クロックを前記第 1 クロックに設定する手段と、
前記メモリに前記書き込みコマンドに係る書き込みデータを出力するときには、前記バッファ部の動作クロックを前記第 2 クロックに設定する手段と、
を含むことを特徴とするメモリコントローラ。

【請求項 9】

請求項 6 ないし請求項 8 のいずれかに記載のメモリコントローラにおいて、
前記データ入出力手段は、
前記ホストシステムから前記書き込みコマンドに係る書き込みデータを入力するときには、前記ホストシステムに前記書き込みコマンドに係る書き込みデータの書き込みを許可する手段と、
前記メモリに前記書き込みコマンドに係る書き込みデータを出力するときには、前記ホストシステムに前記書き込みコマンドに係る書き込みデータの書き込みを禁止する手段と
を含むことを特徴とするメモリコントローラ。

【請求項 10】

請求項 1 ないし請求項 9 のいずれかに記載のメモリコントローラにおいて、
前記第 2 クロックは、
前記第 1 クロックより高い周波数を有することを特徴とするメモリコントローラ。

【請求項 11】

請求項 1 ないし請求項 9 のいずれかに記載のメモリコントローラにおいて、
前記第 2 クロックは、
前記メモリの動作保証に応じて可変である周波数を有することを特徴とするメモリコントローラ。

【請求項 12】

請求項 1 ないし請求項 11 のいずれかに記載のメモリコントローラにおいて、さらに、
前記第 1 クロックを前記第 2 クロックに変換するクロック変換部、
を備えることを特徴とするメモリコントローラ。

【請求項 13】

請求項 1 ないし請求項 11 のいずれかに記載のメモリコントローラにおいて、さらに、
前記第 2 クロックを生成するクロック生成部から、前記第 2 クロックを入力する手段、
を備えることを特徴とするメモリコントローラ。

【請求項 14】

請求項 3 ないし請求項 5 のいずれか、または、請求項 8 ないし請求項 13 のいずれかに
記載のメモリコントローラにおいて、
前記バッファ部は、
F I F O であることを特徴とするメモリコントローラ。

【請求項 15】

請求項 1 ないし請求項 14 のいずれかに記載のメモリコントローラにおいて、
前記制御信号の時系列パターンは、
前記メモリの特徴に応じて可変であることを特徴とするメモリコントローラ。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【 0 0 1 0 】

上記課題を解決するため、請求項 1 記載の発明は、ホストシステムが読み出すデータを格納するメモリに対して、読み出しアクセスを行なうメモリコントローラであって、前記ホストシステムから読み出しコマンドを入力した後に、前記メモリの動作保証を満たす周波数を有するクロック（第 2 クロック）に同期して、前記メモリに制御信号を出力する制御信号出力手段と、前記第 2 クロックに同期して、前記メモリから前記読み出しコマンドに係る読み出しデータを入力した後に、前記ホストシステムから入力するクロック（第 1 クロック）に同期して、前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するデータ入出力手段と、を備え、前記制御信号出力手段は、前記メモリから前記読み出しコマンドに係る読み出しデータを入力するときには、前記メモリに対する前記制御信号の出力を行なう手段と、前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するときには、前記メモリに対する前記制御信号の出力を停止する手段と、を含むことを特徴とする。

【 手 続 補 正 3 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 1 2

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 1 2 】

請求項 3 記載の発明は、請求項 1 または請求項 2 に記載のメモリコントローラにおいて、前記データ入出力手段は、前記読み出しコマンドに係る読み出しデータを格納するバッファ部と、前記メモリから前記読み出しコマンドに係る読み出しデータを入力するときには、前記バッファ部の動作クロックを前記第 2 クロックに設定する手段と、前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するときには、前記バッファ部の動作クロックを前記第 1 クロックに設定する手段と、を含むことを特徴とする。

【 手 続 補 正 4 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 1 3

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 1 3 】

請求項 4 記載の発明は、請求項 1 ないし請求項 3 のいずれかに記載のメモリコントローラにおいて、前記データ入出力手段は、前記メモリから前記読み出しコマンドに係る読み出しデータを入力するときには、前記ホストシステムに前記読み出しコマンドに係る読み出しデータの読み出しを禁止する手段と、前記ホストシステムに前記読み出しコマンドに係る読み出しデータを出力するときには、前記ホストシステムに前記読み出しコマンドに係る読み出しデータの読み出しを許可する手段と、を含むことを特徴とする。

【 手 続 補 正 5 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 1 4

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 1 4 】

請求項 5 記載の発明は、請求項 1 ないし請求項 4 のいずれかに記載のメモリコントローラにおいて、前記データ入出力手段は、前記メモリから前記読み出しコマンドに係る読み出しデータの読み出しを許可された後に、前記メモリから前記読み出しコマンドに係る読み出しデータを入力するためのアクセスパスを設定するアクセスパス設定手段、を含み、前記アクセスパス設定手段は、前記アクセスパスを設定するアクセスパス設定信号の時系列パターンを格納して、前記第 2 クロックに同期して、前記アクセスパスを設定する手段と、を含むことを特徴とする。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

請求項 6 記載の発明は、ホストシステムが書き込むデータを格納するメモリに対して、書き込みアクセスを行なうメモリコントローラであって、前記ホストシステムから書き込みコマンドを入力した後に、前記メモリの動作保証を満たす周波数を有するクロック（第 2 クロック）に同期して、前記メモリに制御信号を出力する制御信号出力手段と、前記ホストシステムから入力するクロック（第 1 クロック）に同期して、前記ホストシステムから前記書き込みコマンドに係る書き込みデータを入力した後に、前記第 2 クロックに同期して、前記メモリに前記書き込みコマンドに係る書き込みデータを出力するデータ入出力手段と、を備え、前記制御信号出力手段は、前記ホストシステムから前記書き込みコマンドに係る書き込みデータを入力するときには、前記メモリに対する前記制御信号の出力を停止する手段と、前記メモリに前記書き込みコマンドに係る書き込みデータを出力するときには、前記メモリに対する前記制御信号の出力を行なう手段と、を含むことを特徴とする。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

請求項 7 記載の発明は、請求項 6 に記載のメモリコントローラにおいて、前記制御信号出力手段は、前記制御信号の時系列パターンを格納して、前記第 2 クロックに同期して、前記メモリに前記制御信号を出力する手段、を含むことを特徴とする。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

請求項 8 記載の発明は、請求項 6 または請求項 7 に記載のメモリコントローラにおいて、前記データ入出力手段は、前記書き込みコマンドに係る書き込みデータを格納するバッファ部と、前記ホストシステムから前記書き込みコマンドに係る書き込みデータを入力するときには、前記バッファ部の動作クロックを前記第 1 クロックに設定する手段と、前記メモリに前記書き込みコマンドに係る書き込みデータを出力するときには、前記バッファ部の動作クロックを前記第 2 クロックに設定する手段と、を含むことを特徴とする。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

請求項 9 記載の発明は、請求項 6 ないし請求項 8 のいずれかに記載のメモリコントローラにおいて、前記データ入出力手段は、前記ホストシステムから前記書き込みコマンドに係る書き込みデータを入力するときには、前記ホストシステムに前記書き込みコマンドに係る書き込みデータの書き込みを許可する手段と、前記メモリに前記書き込みコマンドに係る書き込みデータを出力するときには、前記ホストシステムに前記書き込みコマンドに

係る書き込みデータの書き込みを禁止する手段と、を含むことを特徴とする。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

請求項10記載の発明は、請求項1ないし請求項9のいずれかに記載のメモリコントローラにおいて、前記第2クロックは、前記第1クロックより高い周波数を有することを特徴とする。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

請求項11記載の発明は、請求項1ないし請求項9のいずれかに記載のメモリコントローラにおいて、前記第2クロックは、前記メモリの動作保証に依じて可変である周波数を有することを特徴とする。

【手続補正 12】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

請求項12記載の発明は、請求項1ないし請求項11のいずれかに記載のメモリコントローラにおいて、さらに、前記第1クロックを前記第2クロックに変換するクロック変換部、を備えることを特徴とする。

【手続補正 13】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

請求項13記載の発明は、請求項1ないし請求項11のいずれかに記載のメモリコントローラにおいて、さらに、前記第2クロックを生成するクロック生成部から、前記第2クロックを入力する手段、を備えることを特徴とする。

【手続補正 14】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

請求項14記載の発明は、請求項3ないし請求項5のいずれか、または、請求項8または請求項13のいずれかに記載のメモリコントローラにおいて、前記バッファ部は、FIFOであることを特徴とする。

【手続補正 15】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

請求項15記載の発明は、請求項1ないし請求項14のいずれかに記載のメモリコントローラにおいて、前記制御信号の時系列パターンは、前記メモリの特徴に応じて可変であることを特徴とする。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】削除

【補正の内容】

【手続補正17】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】削除

【補正の内容】