



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0002818  
(43) 공개일자 2025년01월07일

- (51) 국제특허분류(Int. Cl.)  
H04L 1/00 (2006.01)
- (52) CPC특허분류  
H04L 1/0057 (2013.01)  
H04L 1/0053 (2013.01)
- (21) 출원번호 10-2024-7041108(분할)
- (22) 출원일자(국제) 2018년04월18일  
심사청구일자 2024년12월11일
- (62) 원출원 특허 10-2019-7033876  
원출원일자(국제) 2018년04월18일  
심사청구일자 2021년03월30일
- (85) 번역문제출일자 2024년12월11일
- (86) 국제출원번호 PCT/CN2018/083487
- (87) 국제공개번호 WO 2018/192514  
국제공개일자 2018년10월25일
- (30) 우선권주장  
PCT/CN2017/081228 2017년04월20일 중국(CN)  
PCT/CN2017/088983 2017년06월19일 중국(CN)

- (71) 출원인  
헬컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자  
쑤, 창룡  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
리, 지안  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
(뒷면에 계속)
- (74) 대리인  
특허법인(유)남아이피그룹

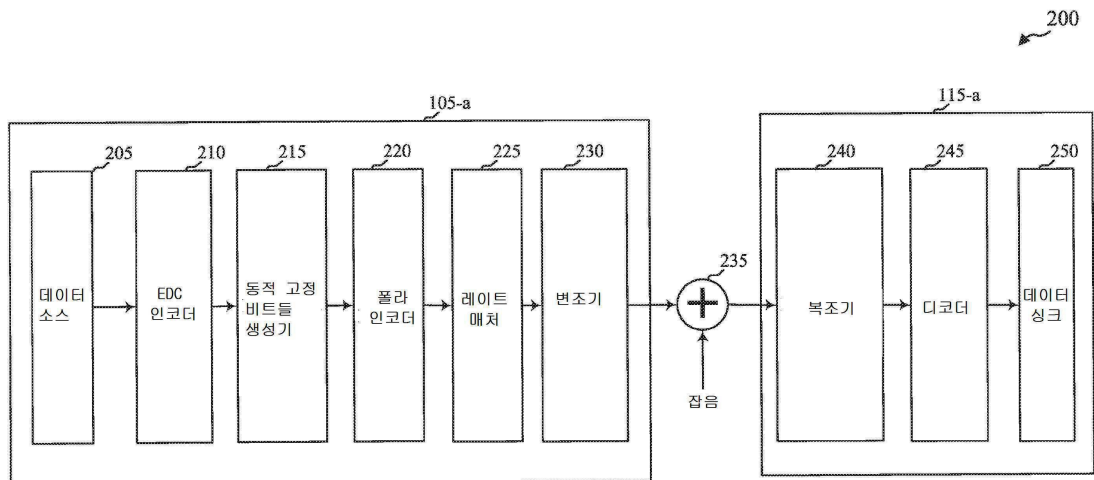
전체 청구항 수 : 총 32 항

(54) 발명의 명칭 폴라 코드들에 대한 동적 고정 비트들 및 에러 검출

(57) 요약

조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한, 무선 통신을 위한 방법들, 시스템들 및 디바이스들이 설명된다. 무선 디바이스는 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신할 수 있다. 무선 디바이스는 동적 고정 비트들에 기초하여 코드워드의 디코딩의 조기 종료에 대한 결정을 하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 에러 검출 비트들에 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여, 코드워드의 디코딩을 수행할 수 있다. 무선 디바이스는 디코딩의 결과에 기초하여 정보 비트들을 프로세싱할 수 있다.

대표도 - 도2



(52) CPC특허분류

*HO4L 1/0054* (2013.01)

*HO4L 1/0061* (2013.01)

(72) 발명자

**웨이, 차오**

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스  
스 드라이브 5775

**지양, 정**

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스  
스 드라이브 5775

**호우, 질레이**

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스  
스 드라이브 5775

## 명세서

### 청구범위

#### 청구항 1

무선 통신을 위한 방법으로서,

폴라 코드(polar code)를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하는 단계 - 상기 코드워드는 상기 코드워드의 조인트 검출 및 디코딩(joint detection and decoding)을 위해 복수의 동적 고정(dynamic frozen) 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 -;

상기 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 코드워드의 디코딩의 조기 종료에 대한 결정을 하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것,

상기 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 패리티 검사를 각각 통과한 상기 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및

상기 생성된 경로 메트릭들 및 상기 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 상기 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것

을 적어도 포함하여 상기 코드워드의 디코딩을 수행하는 단계; 및

상기 디코딩의 결과에 적어도 부분적으로 기초하여 상기 복수의 정보 비트들을 프로세싱하는 단계를 포함하는, 무선 통신을 위한 방법.

#### 청구항 2

제1항에 있어서, 상기 코드워드는 상기 복수의 정보 비트들 및 복수의 패리티 비트들에 적어도 부분적으로 기초하여 생성되고, 상기 복수의 정보 비트들 및 상기 복수의 패리티 비트들은 상기 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 상기 서브-채널들에 할당되는, 무선 통신을 위한 방법.

#### 청구항 3

제1항에 있어서,

복수의 디코딩 경로들 각각에 대한 상기 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산(Boolean operation)을 적용함으로써 상기 복수의 디코딩 경로들 각각에 대한 복수의 패리티 비트들의 패리티 비트에 대한 패리티 검사 값을 계산하는 단계를 더 포함하고, 상기 복수의 정보 비트들의 상기 하나 이상의 서브세트들은 상기 폴라 코드의 서브-채널들의 디코딩 순서에 따라 결정되는, 무선 통신을 위한 방법.

#### 청구항 4

제3항에 있어서, 상기 코드워드의 디코딩의 조기 종료에 대한 상기 결정을 하기 위해 상기 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것은, 상기 패리티 검사 값 및 상기 복수의 패리티 비트들에 적어도 부분적으로 추가로 기초하는, 무선 통신을 위한 방법.

#### 청구항 5

제4항에 있어서, 상기 복수의 디코딩 경로들 각각에 대한 상기 패리티 비트에 대한 상기 패리티 검사 값을 계산하는 단계는,

상기 디코딩 순서에 따라 상기 패리티 비트에 대응하는 서브-채널 이전의 상기 복수의 디코딩 경로들 각각의 상기 복수의 정보 비트들의 각각의 서브세트에 상기 부울 연산을 적용하는 것에 적어도 부분적으로 기초하여 상기 패리티 검사 값을 계산하는 단계; 및

상기 패리티 검사 값을 각각의 패리티 비트의 값과 비교하는 단계를 포함하는, 무선 통신을 위한 방법.

#### 청구항 6

제4항에 있어서, 상기 복수의 디코딩 경로들 각각에 대한 상기 패리티 비트에 대한 상기 패리티 검사 값을 계산하는 단계는,

상기 디코딩 순서에 따라, 상기 패리티 비트에 대응하는 제1 서브-채널 이전의 그리고 이전 패리티 비트에 대응하는 제2 서브-채널 이후의 상기 복수의 디코딩 경로들 각각의 상기 복수의 정보 비트들의 서브세트에 상기 부울 연산을 적용하는 것에 적어도 부분적으로 기초하여 상기 패리티 검사 값을 계산하는 단계; 및

상기 패리티 검사 값을 상기 패리티 비트와 비교하는 단계를 포함하는, 무선 통신을 위한 방법.

#### 청구항 7

제4항에 있어서, 상기 복수의 패리티 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 조기 종료를 가능하게 하는 것에 적어도 부분적으로 기초하는, 무선 통신을 위한 방법.

#### 청구항 8

제4항에 있어서, 상기 복수의 패리티 비트들의 수는 3인, 무선 통신을 위한 방법.

#### 청구항 9

제1항에 있어서,

확장된 디코딩 경로들을 획득하기 위해 상기 디코딩 경로들을 확장하는 단계; 및

경로 선택 기준에 따라 상기 확장된 디코딩 경로들의 서브세트를 선택하는 단계를 더 포함하는, 무선 통신을 위한 방법.

#### 청구항 10

제9항에 있어서,

상기 확장된 디코딩 경로들의 서브세트의 모든 디코딩 경로들이 상기 패리티 검사에 실패함을 결정하는 단계; 및

상기 코드워드의 디코딩을 종료하는 단계를 더 포함하는, 무선 통신을 위한 방법.

#### 청구항 11

제9항에 있어서,

상기 확장된 디코딩 경로들의 서브세트의 적어도 하나의 디코딩 경로가 상기 패리티 검사를 통과함을 결정하는 단계; 및

상기 확장된 디코딩 경로들의 서브세트에 대한 경로 매트릭들을 생성하는 단계를 더 포함하는, 무선 통신을 위한 방법.

#### 청구항 12

제11항에 있어서,

상기 코드워드의 디코딩을 계속하는 단계를 더 포함하는, 무선 통신을 위한 방법.

#### 청구항 13

제9항에 있어서, 상기 경로 선택 기준은 상기 확장된 디코딩 경로들의 경로 매트릭들에 적어도 부분적으로 기초하는, 무선 통신을 위한 방법.

#### 청구항 14

제1항에 있어서,

상기 비트 시퀀스에 적어도 부분적으로 기초하여 제1 에러 검출 코드를 계산하는 단계;

상기 비트 시퀀스에 적어도 부분적으로 기초하여 제2 에러 검출 코드를 식별하는 단계; 및

상기 제1 에러 검출 코드를 상기 제2 에러 검출 코드와 비교하는 단계를 더 포함하는, 무선 통신을 위한 방법.

**청구항 15**

제14항에 있어서,

상기 비교에 적어도 부분적으로 기초하여 상기 비트 시퀀스가 상기 에러 검출을 통과함을 결정하는 단계; 및  
상기 비트 시퀀스를 출력하는 단계를 더 포함하는, 무선 통신을 위한 방법.

**청구항 16**

제14항에 있어서,

상기 비교에 적어도 부분적으로 기초하여 상기 비트 시퀀스가 에러 검출에 실패했다고 결정하는 단계; 및  
상기 실패에 적어도 부분적으로 기초하여 에러를 출력하는 단계를 더 포함하는, 무선 통신을 위한 방법.

**청구항 17**

제1항에 있어서, 상기 디코딩 경로들의 제1 서브세트의 상기 패리티 검사를 적어도 포함하여 상기 코드워드의 디코딩을 수행하는 단계는,

상기 디코딩 경로들의 제1 서브세트의 제1 디코딩 경로의 복수의 비트들이 상기 제1 디코딩 경로를 따라 상기 복수의 동적 고정 비트들 중 제1 동적 고정 비트 이전에 발생하는 것에 적어도 부분적으로 기초하여 패리티 검사 값을 계산하는 단계; 및

상기 패리티 검사 값을 상기 제1 동적 고정 비트의 값과 비교하는 단계를 포함하는, 무선 통신을 위한 방법.

**청구항 18**

제17항에 있어서,

상기 비교에 적어도 부분적으로 기초하여 상기 제1 디코딩 경로가 상기 패리티 검사를 통과함을 결정하는 단계를 더 포함하는, 무선 통신을 위한 방법.

**청구항 19**

제1항에 있어서, 상기 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것을 적어도 포함하여 상기 코드워드의 디코딩을 수행하는 단계는,

상기 복수의 동적 고정 비트들의 제1 동적 고정 비트의 계산된 값이 상기 동적 고정 비트의 결정된 판단 값과 상이하다는 결정에 적어도 부분적으로 기초하여 상기 디코딩 경로들의 제2 서브세트의 제1 디코딩 경로에 경로 메트릭 페널티(path metric penalty)를 추가하는 단계를 포함하는, 무선 통신을 위한 방법.

**청구항 20**

무선 통신을 위한 장치로서,

프로세서;

상기 프로세서와 전자 통신하는 메모리; 및

상기 메모리에 저장된 명령들을 포함하고, 상기 명령들은, 상기 프로세서에 의해 실행될 때, 상기 장치로 하여금:

폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하게 하고 - 상기 코드워드는 상기 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 -;

상기 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 코드워드의 디코딩의 조기 종료에 대한 결정을 하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것,

상기 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 패리티 검사를 각각 통과한 상기 디코딩 경로들의

제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및

상기 생성된 경로 메트릭들 및 상기 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 상기 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것

을 적어도 포함하여 상기 코드워드의 디코딩을 수행하게 하고; 그리고

상기 디코딩의 결과에 적어도 부분적으로 기초하여 상기 복수의 정보 비트들을 프로세싱하게 하도록 동작가능한, 무선 통신을 위한 장치.

#### 청구항 21

제20항에 있어서, 상기 명령들은,

확장된 디코딩 경로들을 획득하기 위해 상기 디코딩 경로들을 확장하고; 그리고

경로 선택 기준에 따라 상기 확장된 디코딩 경로들의 서브세트를 선택하도록 상기 프로세서에 의해 추가로 실행 가능한, 무선 통신을 위한 장치.

#### 청구항 22

제21항에 있어서, 상기 명령들은,

상기 확장된 디코딩 경로들의 서브세트의 모든 디코딩 경로들이 상기 패리티 검사에 실패함을 결정하고; 그리고

상기 코드워드의 디코딩을 종료하도록 상기 프로세서에 의해 추가로 실행가능한, 무선 통신을 위한 장치.

#### 청구항 23

제21항에 있어서, 상기 명령들은,

상기 확장된 디코딩 경로들의 서브세트의 적어도 하나의 디코딩 경로가 상기 패리티 검사를 통과함을 결정하고; 그리고

상기 확장된 디코딩 경로들의 서브세트에 대한 경로 메트릭들을 생성하도록 상기 프로세서에 의해 추가로 실행 가능한, 무선 통신을 위한 장치.

#### 청구항 24

제21항에 있어서, 상기 경로 선택 기준은 상기 확장된 디코딩 경로들의 경로 메트릭들에 적어도 부분적으로 기초하는, 무선 통신을 위한 장치.

#### 청구항 25

제20항에 있어서, 상기 명령들은,

상기 비트 시퀀스에 적어도 부분적으로 기초하여 제1 에러 검출 코드를 계산하고;

상기 비트 시퀀스에 적어도 부분적으로 기초하여 제2 에러 검출 코드를 식별하고; 그리고

상기 제1 에러 검출 코드를 상기 제2 에러 검출 코드와 비교하도록 상기 프로세서에 의해 추가로 실행가능한, 무선 통신을 위한 장치.

#### 청구항 26

제25항에 있어서, 상기 명령들은,

상기 비교에 적어도 부분적으로 기초하여 상기 비트 시퀀스가 상기 에러 검출을 통과함을 결정하고; 그리고

상기 비트 시퀀스를 출력하도록 상기 프로세서에 의해 추가로 실행가능한, 무선 통신을 위한 장치.

#### 청구항 27

제25항에 있어서, 상기 명령들은,

상기 비교에 적어도 부분적으로 기초하여 상기 비트 시퀀스가 에러 검출에 실패했다고 결정하고; 그리고  
 상기 실패에 적어도 부분적으로 기초하여 에러를 출력하도록 상기 프로세서에 의해 추가로 실행가능한, 무선 통신을 위한 장치.

**청구항 28**

제20항에 있어서, 상기 디코딩 경로들의 제1 서브세트의 상기 패리티 검사를 적어도 포함하여 상기 코드워드의 디코딩을 수행하는 것은,

상기 디코딩 경로들의 제1 서브세트의 제1 디코딩 경로의 복수의 비트들이 상기 제1 디코딩 경로를 따라 상기 복수의 동적 고정 비트들 중 제1 동적 고정 비트 이전에 발생하는 것에 적어도 부분적으로 기초하여 패리티 검사 값을 계산하고; 그리고

상기 패리티 검사 값을 상기 제1 동적 고정 비트의 값과 비교하도록 상기 프로세서에 의해 추가로 실행가능한 명령들을 포함하는, 무선 통신을 위한 장치.

**청구항 29**

제28항에 있어서, 상기 명령들은,

상기 비교에 적어도 부분적으로 기초하여 상기 제1 디코딩 경로가 상기 패리티 검사를 통과함을 결정하도록 상기 프로세서에 의해 추가로 실행가능한, 무선 통신을 위한 장치.

**청구항 30**

제20항에 있어서, 상기 디코딩 경로들의 제1 서브세트의 상기 패리티 검사를 적어도 포함하여 상기 코드워드의 디코딩을 수행하는 것은,

상기 복수의 동적 고정 비트들의 제1 동적 고정 비트의 계산된 값이 상기 동적 고정 비트의 결정된 판단 값과 상이하다는 결정에 적어도 부분적으로 기초하여 상기 디코딩 경로들의 제2 서브세트의 제1 디코딩 경로에 경로 메트릭 페널티를 부가하도록 상기 프로세서에 의해 추가로 실행가능한 명령들을 포함하는, 무선 통신을 위한 장치.

**청구항 31**

무선 통신을 위한 장치로서,

플라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하기 위한 수단 - 상기 코드워드는 상기 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 -;

상기 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 코드워드의 디코딩의 조기 종료에 대한 결정을 하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것,

상기 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 패리티 검사를 각각 통과한 상기 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및

상기 생성된 경로 메트릭들 및 상기 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 상기 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것

을 적어도 포함하여 상기 코드워드의 디코딩을 수행하기 위한 수단; 및

상기 디코딩의 결과에 적어도 부분적으로 기초하여 상기 복수의 정보 비트들을 프로세싱하기 위한 수단을 포함하는, 무선 통신을 위한 장치.

**청구항 32**

무선 통신을 위한 코드를 저장하는 비밀시적 컴퓨터 판독가능 저장 매체로서,

상기 코드는,

플라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하고 - 상기 코드워드는 상기 코드워드의 조

인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성된 -;

상기 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 코드워드의 디코딩의 조기 종료에 대한 결정을 하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것,

상기 동적 고정 비트들에 적어도 부분적으로 기초하여 상기 패리티 검사를 각각 통과한 상기 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및

상기 생성된 경로 메트릭들 및 상기 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 상기 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것

을 적어도 포함하여 상기 코드워드의 디코딩을 수행하고; 그리고

상기 디코딩의 결과에 적어도 부분적으로 기초하여 상기 복수의 정보 비트들을 프로세싱하도록,

프로세서에 의해 실행가능한 명령들을 포함하는, 비일시적 컴퓨터 판독가능 저장 매체.

## 발명의 설명

### 기술 분야

[0001] [1] 본 특허 출원은 "DYNAMIC FROZEN BITS AND ERROR DETECTION FOR POLAR CODES"란 명칭으로 Xu 등에 의해 2017년 4월 20일에 출원된 국제 특허 출원번호 제PCT/CN2017/081228호 및 "PARITY BITS OF A POLAR CODE FOR EARLY TERMINATION"이란 명칭으로 Li 등에 의해 2017년 4월 19일에 출원된 국제특허 출원번호 제PCT/CN2017/088983호를 우선권으로 주장하며, 이로써 이들 출원들은 본 발명의 양수인에게 양도되고 그 전체가 인용에 의해 통합된다.

[0002] [2] 본 개시내용은 일반적으로 무선 통신에 관한 것으로, 보다 구체적으로는 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정(frozen) 비트들에 관한 것이다.

### 배경 기술

[0003] [3] 무선 통신 네트워크들은, 음성, 비디오, 패킷 데이터, 메시징, 브로드캐스트 등과 같은 다양한 타입들의 콘텐츠들을 제공하기 위해 널리 전개된다. 이들 시스템들은 이용 가능한 네트워크 자원들(예컨대, 시간, 주파수 및 전력)을 공유함으로써 다수의 사용자들과의 통신을 지원할 수 있다. 이러한 다중-액세스 시스템들의 예들은, 코드 분할 다중 액세스(CDMA) 시스템들, 시분할 다중 액세스(TDMA) 시스템들, 주파수 분할 다중 액세스(FDMA) 시스템들 및 직교 주파수 분할 다중 액세스(OFDMA) 시스템들(예컨대, LTE(Long Term Evolution) 시스템, LTE-A(LTE-Advanced) 시스템 또는 NR(New Radio) 시스템)을 포함한다. 무선 다중-액세스 통신 시스템은, 달리 사용자 장비(UE)로 알려질 수 있는 다수의 통신 디바이스들에 대한 통신을 각각 동시에 지원하는 다수의 기지국들 또는 액세스 네트워크 노드들을 포함할 수 있다.

[0004] [4] 그러나, 데이터 송신은 종종 잡음이 있는 통신 채널을 통해 데이터를 전송하는 것을 수반한다. 잡음을 방지하기 위해, 송신기는 코드 블록에 리던던시(redundancy)를 도입하기 위해 에러 정정 코드들을 사용하여 코드 블록들을 인코딩할 수 있으며, 이에 따라 송신 에러들은 검출되어 정정될 수 있다. 에러 정정 코드들을 사용하는 인코딩 알고리즘들의 일부 예들은 컨볼루션 코드(CC: convolutional code)들, 저-밀도 패리티-검사(LDPC: low-density parity-check) 코드들, 및 폴라 코드들을 포함한다. 폴라 코드는 선형 블록 에러 정정 코드의 예이며, 코드 길이가 무한대에 가까워 질 때 채널 용량을 입증할 수 있게 달성하기 위한 첫번째 코딩 기술이다. 폴라 코드를 디코딩하기 위해, 수신 디바이스는 정보 비트들의 수 및 코드 길이의 후보 가설을 만들고, 후보 가설에 따라 코드워드에 대하여 연속 소거(SC: successive cancellation) 또는 연속 소거 리스트(SCL: Successive Cancellation List) 디코딩 프로세스를 사용하여 정보 비트들의 표현(representation)을 생성하며, 그리고 디코딩이 성공적이었는지를 결정하기 위해 정보 비트들의 표현에 대해 에러 검사 연산을 수행할 수 있다. 에러 정정 코드들을 사용하더라도, 잡음이 있는 통신 채널을 통해 송신할 때 검출 레이트들 및 오경보들이 계속 생긴다. 상이한 비트 시퀀스가 실제로 전송되었거나 비트 시퀀스가 실제로 전송되지 않았을 때, 특정 비트 시퀀스가 성공적으로 디코딩되었음을 수신된 신호를 디코딩한 결과가 표시할 때 오경보가 발생할 수 있다. 기존 구현들은 검출 레이트들 및 오경보율(false alarm rate)들을 충분히 처리하지 못한다.

[0005] [5] 일부 경우들에서, 코드워드에 과도한 오염이 발생하였거나(예컨대, 채널이 초저 신호-대-잡음비(SNR)를 가

지고), 후보 가설에 대한 송신된 코드워드가 존재하지 않거나(예컨대, 코드워드는 랜덤 잡음을 나타내며), 송신된 코드워드가 상이한 디바이스에 대해 의도되거나, 또는 후보 가설이 부정확할 수 있기 때문에(예컨대, 부정확한 코드워드 크기, 부정확한 정보 비트 크기, 부정확한 어그리게이션 레벨) 디코딩 연산이 실패할 수 있다. 이러한 상황들의 일부 또는 모두에서, 후보 가설에 대한 디코딩의 조기 종료(예컨대, 모든 디코딩 프로세스들의 완료 이전의 디코딩 종료)는 디코딩이 성공적이지 않을 상황에서 전력 소비를 제한할 수 있다. 그러나, 조기 종료는 적절한(예컨대, 성공적이었을 수 있는 프로세스들에 대한 디코딩의 조기 종료없는) 차별화된 환경들은 기존 구현들에 대해 난제이다. 조기 종료를 용이하게 하는 기존 기술들은 디코딩 복잡성을 증가시켜서, 조기 종료에 의해 제공되는 장점들을 감소시킬 수 있다.

**발명의 내용**

- [0006] [6] 설명된 기술들은 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 개선된 방법들, 시스템들, 디바이스들 또는 장치들에 관한 것이다. 본원에서 설명된 예들은 디코더가 동적 고정 비트들을 사용하여, 폴라 코드에 의해 인코딩된 코드워드의 검출 및 CA-SCL 디코딩을 동시에 수행하는 것을 가능하게 할 수 있다. 인코딩 동안, 검출 및 오경보율을 개선하기 위해 여러 검출 비트의 수가 증가될 수 있고, 조기 종료를 가능하게 하고 성능을 개선하기 위해 동적 고정 비트들이 사용될 수 있다. 디코더가 후보 경로들의 CA-SCL 디코딩과 조기 전지 작업을 사용하는 것을 가능하게 함으로써 성능이 개선될 수 있다. 제안된 알고리즘은 또한 조기 종료를 가능하게 함으로써 디코더 전력 효율을 개선시킨다.
- [0007] [7] 다른 예에서, 인코딩 동안, 조기 종료를 가능하게 하기 위해 폴라 코드에 다수의 패리티 비트들이 도입될 수 있다. 각각의 패리티 비트의 값은 디코딩 순서에서 패리티 비트들에 선행하는 정보의 세트에 부울 연산(Boolean operation)을 적용하는 것에 기초하여 결정될 수 있다. 디코더가 코드워드(또는 후보 코드워드)를 수신할 때, 디코더는 패리티 비트들에 선행하는, 후보 디코딩 경로를 따르는 정보 비트들의 세트에 동일한 부울 연산을 적용함으로써 후보 디코딩 경로를 따르는 패리티 비트들 각각에 대한 패리티 검사 값을 결정할 수 있다. 이 후, 디코더는 이들 패리티 검사 값들을 패리티 비트 값들과 비교할 수 있고, 비교에 기초하여, 디코더는 후보 디코딩 경로에 대한 디코딩을 조기에 종료해야 할지 여부를 결정할 수 있다.
- [0008] [8] 무선 통신 방법이 설명된다. 본 방법은 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내에서 동적 고정 비트들을 식별하는 단계, 후보 경로들의 제1 확장된 세트를 획득하기 위해, 식별된 동적 고정 비트들에 대한 코드 트리를 통해 후보 경로들의 세트를 확장하는 단계, 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택하는 단계, 동적 고정 비트에 기초하여 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하는 단계, 및 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정하는 단계를 포함할 수 있으며, 후보 경로들의 연장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다.
- [0009] [9] 무선 통신을 위한 장치가 설명된다. 본 장치는 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내에서 동적 고정 비트를 식별하기 위한 수단, 후보 경로들의 제1 확장된 세트를 획득하기 위해 식별된 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 세트를 확장하기 위한 수단, 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택하기 위한 수단, 동적 고정 비트들에 기초하여 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하기 위한 수단, 및 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정하기 위한 수단을 포함할 수 있으며, 후보 경로들의 연장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다.
- [0010] [10] 다른 무선 통신 장치가 설명된다. 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수 있다. 명령들은 프로세서로 하여금, 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내에서 동적 고정 비트들을 식별하게 하며, 후보 경로들의 제1 확장된 세트를 획득하기 위해 식별된 동적 고정 비트들에 대한 코드 트리를 통해 후보 경로들의 세트를 확장하게 하며, 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택하게 하며, 동적 고정 비트에 기초하여 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하게 하며, 그리고 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정하게 하도록 동작 가능할 수 있으며, 후보 경로들의 연장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다.
- [0011] [11] 무선 통신을 위한 비-일시적 컴퓨터 판독가능 매체가 설명된다. 비-일시적 컴퓨터-판독가능 매체는 프로세서로 하여금 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내에서 동적 고정 비트들을 식별하게 하며, 후보 경로들의 제1 확장된 세트를 획득하기 위해 식별된 동적 고정 비트에 대한 코드 트리를 통

해 후보 경로들의 세트를 확장하게 하며, 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택하게 하며, 동적 고정 비트에 기초하여 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하게 하며, 그리고 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정하게 하도록 동작 가능한 명령들을 포함할 수 있으며, 후보 경로들의 연장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다.

[0012] [12] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 코드 트리 내에서 제2 동적 고정 비트들을 식별하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 후보 경로들의 제2 확장된 세트를 획득하기 위해 식별된 제2 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 제2 세트를 확장하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치, 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 제1 경로 선택 기준에 따라 후보 경로들의 제2 확장된 세트의 제1 서브세트를 선택하기 위한 프로세스들, 특징들, 수단들, 또는 명령들을 더 포함할 수 있다.

[0013] [13] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 후보 경로들의 제2 확장된 세트의 제1 서브세트의 모든 후보 경로들이 패리티 검사에 실패함을 결정하기 위한 프로세스들, 특징들, 수단들 및 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 코드워드의 디코딩을 종료하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0014] [14] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 후보 경로들의 제2 확장된 세트의 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하기 위한 프로세스들, 특징들, 수단들 및 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 후보 경로들의 제2 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 제2 경로 메트릭을 결정하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있으며, 결정된 제2 경로 메트릭들은 결정된 경로 메트릭들의 함수일 수 있다.

[0015] [15] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 제1 경로 선택 기준은 후보 경로들의 제1 확장된 세트의 후보 경로들의 경로 메트릭들에 기초할 수 있으며, 제2 경로 선택 기준은 동적 고정 비트들에 기초하여 후보 경로들의 제1 확장된 세트의 후보 경로들이 패리티 검사를 통과한 것에 기초할 수 있다.

[0016] [16] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 후보 경로들의 확장된 세트의 제2 서브세트의 후보 경로에 대응하는 비트 시퀀스를 식별하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비트 시퀀스에 적어도 부분적으로 기초하여 제1 에러 검출 코드를 계산하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비트 시퀀스에 적어도 부분적으로 기초하여 제2 에러 검출 코드를 식별하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독-가능 매체의 일부 예들은 제1 에러 검출 코드를 제2 에러 검출 코드와 비교하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0017] [17] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비교에 적어도 부분적으로 기초하여 비트 시퀀스가 에러 검출을 통과함을 결정하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비트 시퀀스를 출력하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0018] [18] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비교에 적어도 부분적으로 기초하여 비트 시퀀스가 에러 검출에 실패하였을 수 있음을 결정하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 실패에 적어도 부분적으로 기초하여 에러를 출력하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0019] [19] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하는 것은 적어도 하나의 후보 경로를 따르는 동적 고정 비트 이전에 발생하는 적어도 하나의 후보 경로의 복수의 비트들에 적어도 부분적으로 기초하여 패리티 검사 값을 계산

하는 것을 포함한다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 패리티 검사 값을 동적 고정 비트들의 값과 비교하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

- [0020] [20] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비교에 적어도 부분적으로 기초하여 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.
- [0021] [21] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정하는 것은 동적 고정 비트들의 계산된 값이 동적 고정 비트의 결정된 판단 값과 상이하다는 결정에 적어도 부분적으로 기초하여 제2 서브세트의 후보 경로에 경로 메트릭 페널티 (path metric penalty)를 추가하는 것을 포함한다.
- [0022] [22] 무선 통신 방법이 설명된다. 본 방법은 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들에 폴라 코드의 서브-채널들을 할당하는 단계 - 복수의 에러 검출 비트들의 수는 정의된 오경보율에 적어도 부분적으로 기초하고, 복수의 동적 고정 비트들의 각각은 패리티 검사 값을 포함하고, 복수의 동적 고정 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 적어도 부분적으로 기초함 -, 서브-채널들의 디코딩 순서에 적어도 부분적으로 기초하여 복수의 동적 고정 비트들을 생성하는 단계, 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들을 할당된 서브-채널들에 로딩(loading)하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하는 단계, 및 코드워드를 송신하는 단계를 포함할 수 있다.
- [0023] [23] 무선 통신을 위한 장치가 설명된다. 본 장치는 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들에 폴라 코드의 서브-채널들을 할당하기 위한 수단 - 복수의 에러 검출 비트들의 수는 정의된 오경보율에 적어도 부분적으로 기초하고, 복수의 동적 고정 비트들의 각각은 패리티 검사 값을 포함하고, 복수의 동적 고정 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 적어도 부분적으로 기초함 -, 서브-채널들의 디코딩 순서에 적어도 부분적으로 기초하여 복수의 동적 고정 비트들을 생성하기 위한 수단, 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들을 할당된 서브-채널들에 로딩하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하기 위한 수단, 및 코드워드를 송신하기 위한 수단을 포함할 수 있다.
- [0024] [24] 다른 무선 통신 장치가 설명된다. 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수 있다. 명령들은, 프로세서로 하여금, 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들에 폴라 코드의 서브-채널들을 할당하게 하고 - 복수의 에러 검출 비트들의 수는 정의된 오경보율에 적어도 부분적으로 기초하고, 복수의 동적 고정 비트들의 각각은 패리티 검사 값을 포함하고, 복수의 동적 고정 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 적어도 부분적으로 기초함 -, 서브-채널들의 디코딩 순서에 적어도 부분적으로 기초하여 복수의 동적 고정 비트들을 생성하게 하며, 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들을 할당된 서브-채널들에 로딩하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하게 하며, 그리고 코드워드를 송신하게 하도록 동작 가능할 수 있다.
- [0025] [25] 무선 통신을 위한 비-일시적 컴퓨터 관독가능 매체가 설명된다. 비-일시적 컴퓨터-관독가능 매체는, 프로세서로 하여금, 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들에 폴라 코드의 서브-채널들을 할당하게 하고 - 복수의 에러 검출 비트들의 수는 정의된 오경보율에 적어도 부분적으로 기초하고, 복수의 동적 고정 비트들의 각각은 패리티 검사 값을 포함하고, 복수의 동적 고정 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 적어도 부분적으로 기초함 -, 서브-채널들의 디코딩 순서에 적어도 부분적으로 기초하여 복수의 동적 고정 비트들을 생성하게 하며, 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들을 할당된 서브-채널들에 로딩하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하게 하며, 그리고 코드워드를 송신하게 하도록 동작 가능한 명령들을 포함할 수 있다.
- [0026] [26] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 복수의 동적 고정 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 조기 종료를 가능하게 하는 것에 적어도 부분적으로 기초할 수 있다.

- [0027] [27] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 복수의 에러 검출 비트들의 수는 정의된 검출 레이트에 적어도 부분적으로 기초할 수 있다.
- [0028] [28] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 폴라 코드의 서브-채널들을 할당하는 것은 고정 비트들에 대한 서브-채널의 서브세트를 식별하는 것을 더 포함한다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 폴라 코드의 서브-채널 서브세트의 서브-채널들의 제1 서브세트를 서브-채널 서브세트의 서브-채널들의 제2 서브세트 보다 높은 신뢰도를 갖는 동적 고정 비트들에 할당하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.
- [0029] [29] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 복수의 정보 비트들 및 복수의 에러 검출 비트들은 동적 고정 비트들에 할당된 서브-채널들보다 높은 신뢰도를 갖는 서브-채널들에 할당될 수 있다.
- [0030] [30] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 복수의 에러 검출 비트들을 생성하기 위해 복수의 정보 비트들에 에러 검출 알고리즘을 적용하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.
- [0031] [31] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 에러 검출 알고리즘은 순환 중복 검사(CRC: cyclic redundancy check) 알고리즘일 수 있다.
- [0032] [32] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 복수의 동적 고정 비트들을 생성하는 것은 복수의 동적 고정 비트들에 대한 값들을 각각 생성하기 위해 복수의 정보 비트들의 서브세트들에 부울 연산을 적용하는 것을 포함한다.
- [0033] [33] 무선 통신 방법이 설명된다. 본 방법은 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하는 단계— 코드워드는 코드워드의 조인트 검출(joint detection) 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 매트릭들을 생성하는 것, 및 생성된 경로 매트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하는 단계, 및 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하는 단계를 포함할 수 있다.
- [0034] [34] 무선 통신을 위한 장치가 설명된다. 본 장치는 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하기 위한 수단— 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 매트릭들을 생성하는 것, 및 생성된 경로 매트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하기 위한 수단, 및 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하는 수단을 포함할 수 있다.
- [0035] [35] 다른 무선 통신 장치가 설명된다. 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수 있다. 명령들은, 프로세서로 하여금, 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하게 하며— 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 매트릭들을 생성하는 것, 및 생성된 경로 매트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하게 하며, 그리고 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하게 하도록 동작가능할 수 있다.
- [0036] [36] 무선 통신을 위한 비-일시적 컴퓨터 관독가능 매체가 설명된다. 비-일시적 컴퓨터-관독가능 매체는, 프로

세서로 하여금, 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하게 하며— 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 초기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여, 코드워드의 디코딩을 수행하게 하며, 그리고 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하게 하도록 동작 가능한 명령들을 포함할 수 있다.

[0037] 무선 통신 방법이 설명된다. 본 방법은 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하는 단계— 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 초기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하는 단계, 및 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하는 단계를 포함할 수 있다.

[0038] 무선 통신을 위한 장치가 설명된다. 본 장치는 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하기 위한 수단— 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 초기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하기 위한 수단, 및 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하는 수단을 포함할 수 있다.

[0039] 다른 무선 통신 장치가 설명된다. 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수 있다. 명령들은, 프로세서로 하여금, 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하게 하며— 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 초기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하게 하며, 그리고 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하게 하도록 동작가능할 수 있다.

[0040] 무선 통신을 위한 비-일시적 컴퓨터 판독가능 매체가 설명된다. 비-일시적 컴퓨터-판독가능 매체는, 프로세서로 하여금, 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하게 하며— 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성됨 —, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 초기 종료를 결정하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하게 하며, 그리고 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱하게 하도록 동작 가능한 명령들을 포함할 수 있다.

[0041] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들은 확장 디코딩 경로들을 획득하기 위하여 디코딩 경로들을 확장하고 경로 선택 기준에 따라 확장된 디코딩 경로들의 서브세트를 선택하기 위한

프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 경로 선택 기준은 확장된 디코딩 경로들의 경로 메트릭들에 적어도 부분적으로 기초할 수 있다.

[0042] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 확장된 디코딩 경로들의 서브세트의 모든 디코딩 경로들이 패리티 검사에 실패함을 결정하고 코드워드의 디코딩을 종료하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 확장된 디코딩 경로들의 서브세트의 적어도 하나의 디코딩 경로가 패리티 검사를 통과함을 결정하고 확장된 디코딩 경로들의 서브세트에 대한 경로 메트릭들을 생성하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0043] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비트 시퀀스에 적어도 부분적으로 기초하여 제1 에러 검출 코드를 계산하고, 비트 시퀀스에 적어도 부분적으로 기초하여 제2 에러 검출 코드를 식별하며 그리고 제1 에러 검출 코드를 제2 에러 검출 코드와 비교하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0044] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비교에 적어도 부분적으로 기초하여 비트 시퀀스가 에러 검출을 통과함을 결정하고 비트 시퀀스를 출력하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비교에 적어도 부분적으로 기초하여 비트 시퀀스가 에러 검출에 실패하였음을 결정하고 실패에 적어도 부분적으로 기초하여 에러를 출력하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0045] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 디코딩 경로들의 제1 서브세트의 패리티 검사를 포함하여 코드워드의 디코딩을 수행하는 것은 제1 디코딩 경로를 따르는 복수의 동적 고정 비트들 중 제1 동적 고정 비트 이전에 발생하는 디코딩 경로들의 제1 서브세트의 제1 디코딩 경로의 복수의 비트들에 적어도 부분적으로 기초하여 패리티 검사 값을 계산하는 것 및 패리티 검사 값을 제1 동적 고정 비트들의 값과 비교하는 것을 포함한다.

[0046] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 비교에 적어도 부분적으로 기초하여 제1 디코딩 경로가 패리티 검사를 통과함을 결정하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하는 것은 복수의 동적 고정 비트들 중 제1 동적 고정 비트의 계산된 값이 동적 고정 비트의 결정된 판단 값과 상이하다는 결정에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트의 제1 디코딩 경로에 경로 메트릭 페널티를 추가하는 것을 포함한다.

[0047] 무선 통신 방법이 설명된다. 본 방법은 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들을 복수의 정보 비트들 및 복수의 패리티 비트들에 할당하는 단계, 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 패리티 비트들의 각각의 패리티 비트를 생성하는 단계 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 -, 복수의 정보 비트들 및 복수의 패리티 비트들을 할당된 서브-채널들에 로딩하는 것을 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하는 단계, 및 코드워드를 송신하는 단계를 포함할 수 있다.

[0048] 무선 통신을 위한 장치가 설명된다. 본 장치는 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들을 복수의 정보 비트들 및 복수의 패리티 비트들에 할당하기 위한 수단, 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 패리티 비트들의 각각의 패리티 비트를 생성하기 위한 수단 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 -, 복수의 정보 비트들 및 복수의 패리티 비트들을 할당된 서브-채널들에 로딩하는 것을 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하기 위한 수단, 및 코드워드를 송신하기 위한 수단을 포함할 수 있다.

[0049] 다른 무선 통신 장치가 설명된다. 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수 있다. 명령들은, 프로세서로 하여금, 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들을 복수의 정보 비트들 및 복수의 패리티 비트들에 할당하게 하며, 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 패리티 비트들의 각각의 패리티 비트를 생성하게 하며 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 -,

복수의 정보 비트들 및 복수의 패리티 비트들을 할당된 서브-채널들에 로딩하는 것을 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하게 하며, 그리고 코드워드를 송신하게 하도록 동작가능할 수 있다.

- [0050] [50] 무선 통신을 위한 비-일시적 컴퓨터 판독가능 매체가 설명된다. 비-일시적 컴퓨터-판독가능 매체는, 프로세서로 하여금, 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들을 복수의 정보 비트들 및 복수의 패리티 비트들에 할당하게 하며, 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 패리티 비트들의 각각의 패리티 비트를 생성하게 하며 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 -, 복수의 정보 비트들 및 복수의 패리티 비트들을 할당된 서브-채널들에 로딩하는 것을 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하게 하며, 그리고 코드워드를 송신하게 하도록 동작 가능한 명령들을 포함할 수 있다.
- [0051] [51] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들에서, 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용하는 것은, 각각의 패리티 비트에 대해, 디코딩 순서에 따라 각각의 패리티 비트에 대응하는 서브-채널 이전에 복수의 정보 비트들의 각각의 서브세트에 부울 연산을 적용하는 것을 포함한다.
- [0052] [52] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들에서, 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용하는 것은, 각각의 패리티 비트에 대해, 디코딩 순서에 따라 각각의 패리티 비트에 대응하는 제1 서브-채널 이전에 그리고 이전 패리티 비트에 대응하는 제2 서브-채널 이후에 복수의 정보 비트들의 서브세트에 부울 연산을 적용하는 것을 포함한다.
- [0053] [53] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들에서, 복수의 패리티 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 조기 종료를 가능하게 하는 것에 기초할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들에서, 복수의 패리티 비트들의 수는 3일 수 있다.
- [0054] [54] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들에서, 폴라 코드의 서브-채널들을 할당하는 것은 복수의 정보 비트들에 대한 서브-채널들의 제1 서브세트 및 복수의 패리티 비트들에 대한 서브-채널들의 제2 서브세트를 식별하는 것을 더 포함하며, 복수의 정보 비트들은 복수의 패리티 비트들에 할당된 서브-채널들보다 높은 신뢰도들을 갖는 서브-채널들에 할당될 수 있다.
- [0055] [55] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들은 폴라 코드의 서브-채널들을 복수의 고정 비트들에 할당하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있으며, 여기서 복수의 정보 비트들 및 복수의 패리티 비트들은 디코딩 순서에서 제1 정보 비트 이후에 복수의 고정 비트들의 서브세트에 할당된 서브-채널들보다 높은 신뢰도들을 갖는 서브-채널들에 할당될 수 있다.
- [0056] [56] 무선 통신 방법이 설명된다. 본 방법은 폴라 코드를 사용하여 인코딩된 코드워드에 대응하는 코드워드 후보에 대한 신호를 모니터링하는 단계 - 코드워드는 복수의 정보 비트들 및 복수의 패리티 비트들에 기초하여 생성되고, 복수의 정보 비트들 및 복수의 패리티 비트들은 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들에 할당됨 -, 복수의 디코딩 경로들 각각에 대한 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 디코딩 경로들 각각에 대한 복수의 패리티 비트들의 패리티 비트에 대한 패리티 검사 값을 계산하는 것을 적어도 포함하여 코드워드 후보의 디코딩을 수행하는 단계 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 - 복수의 패리티 비트들 및 패리티 검사 값들에 기초하여 코드워드 후보의 디코딩을 종료해야 할지 여부를 결정하기 위해 복수의 디코딩 경로들을 패리티 검사하는 단계, 및 디코딩의 결과에 기초하여 정보 비트들을 프로세싱하는 단계를 포함할 수 있다.
- [0057] [57] 무선 통신을 위한 장치가 설명된다. 본 장치는 폴라 코드를 사용하여 인코딩된 코드워드에 대응하는 코드워드 후보에 대한 신호를 모니터링하기 위한 수단 - 코드워드는 복수의 정보 비트들 및 복수의 패리티 비트들에 기초하여 생성되고, 복수의 정보 비트들 및 복수의 패리티 비트들은 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들에 할당됨 -, 복수의 디코딩 경로들 각각에 대한 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 디코딩 경로들 각각에 대한 복수의 패리티 비트들의 패리티 비트들에 대한 패리티 검사 값을 계산하는 것을 적어도 포함하여 코드워드 후보의 디코딩을 수행하기 위한 수단 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 - 복수의 패리티 비트들 및 패리티 검사 값들에 기초하여 코드워드 후보의 디코딩을 종료해야 할지 여부를 결정하기

위해 복수의 디코딩 경로들을 패리티 검사하기 위한 수단, 및 디코딩의 결과에 기초하여 정보 비트들을 프로세싱하기 위한 수단을 포함할 수 있다.

[0058] [58] 다른 무선 통신 장치가 설명된다. 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수 있다. 명령들은, 프로세서로 하여금, 폴라 코드를 사용하여 인코딩된 코드워드에 대응하는 코드워드 후보에 대한 신호를 모니터링하게 하며 - 코드워드는 복수의 정보 비트들 및 복수의 패리티 비트들에 기초하여 생성되고, 복수의 정보 비트들 및 복수의 패리티 비트들은 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들에 할당됨 -, 복수의 디코딩 경로들 각각에 대한 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 디코딩 경로들 각각에 대한 복수의 패리티 비트들의 패리티 비트들에 대한 패리티 검사 값을 계산하는 것을 적어도 포함하여 코드워드 후보의 디코딩을 수행하게 하며 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 - 복수의 패리티 비트들 및 패리티 검사 값들에 기초하여 코드워드 후보의 디코딩을 종료해야 할지 여부를 결정하기 위해 복수의 디코딩 경로들을 패리티 검사하게 하며, 그리고 디코딩의 결과에 기초하여 정보 비트들을 프로세싱하게 하도록 동작가능할 수 있다.

[0059] [59] 무선 통신을 위한 비-일시적 컴퓨터 관독가능 매체가 설명된다. 비-일시적 컴퓨터-관독가능 매체는 프로세서로 하여금, 폴라 코드를 사용하여 인코딩된 코드워드에 대응하는 코드워드 후보에 대한 신호를 모니터링하게 하며 - 코드워드는 복수의 정보 비트들 및 복수의 패리티 비트들에 기초하여 생성되고, 복수의 정보 비트들 및 복수의 패리티 비트들은 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들에 할당됨 -, 복수의 디코딩 경로들 각각에 대한 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 디코딩 경로들 각각에 대한 복수의 패리티 비트들의 패리티 비트들에 대한 패리티 검사 값을 계산하는 것을 적어도 포함하여 코드워드 후보의 디코딩을 수행하게 하며 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 - 복수의 패리티 비트들 및 패리티 검사 값들에 기초하여 코드워드 후보의 디코딩을 종료해야 할지 여부를 결정하기 위해 복수의 디코딩 경로들을 패리티 검사하게 하며, 그리고 디코딩의 결과에 기초하여 정보 비트들을 프로세싱하게 하도록 동작 가능한 명령들을 포함할 수 있다.

[0060] [60] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 복수의 디코딩 경로들 각각에 대한 패리티 비트들에 대한 패리티 검사 값을 계산하는 것은 디코딩 순서에 따라 패리티 비트에 대응하는 서브-채널 이전에 복수의 디코딩 경로들 각각의 복수의 정보 비트들의 각각의 서브세트에 부울 연산을 적용하는 것에 기초하여 패리티 검사 값을 계산하는 것을 포함한다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 패리티 검사 값을 개개의 패리티 비트들의 값과 비교하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0061] [61] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들에서, 복수의 디코딩 경로들 각각에 대한 패리티 비트에 대한 패리티 검사 값을 계산하는 것은 디코딩 순서에 따라 패리티 비트에 대응하는 제 1 서브-채널 이전에 그리고 이전 패리티 비트에 대응하는 제2 서브-채널 이후에 복수의 디코딩 경로들 각각의 복수의 정보 비트들의 서브세트에 부울 연산을 적용하는 것에 기초하여 패리티 검사 값을 계산하는 것을 포함한다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 패리티 검사 값을 패리티 비트와 비교하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0062] [62] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 확장된 디코딩 경로를 획득하기 위해 패리티 비트에 대응하는 서브-채널에 대한 디코딩 경로들을 확장하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치, 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 경로 선택 기준에 따라, 확장된 디코딩 경로들의 서브세트를 선택하기 위한 프로세스들, 특징들, 수단들, 또는 명령들을 더 포함할 수 있다.

[0063] [63] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 확장된 디코딩 경로들의 서브세트의 모든 디코딩 경로들이 비교에 실패함을 결정하기 위한 프로세스들, 특징들, 수단들 및 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 코드워드 후보의 디코딩을 종료하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0064] [64] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 확장된 디코딩 경로들의 서브세트의 적어도 하나의 디코딩 경로가 패리티 검사를 통과함을 결정하기 위한 프로세스들, 특징들, 수단들 및 명령들을 더 포함할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-관독 가능 매체의 일부 예들은 코드

워드 후보의 디코딩을 계속하기 위한 프로세스들, 특징들, 수단들 또는 명령들을 더 포함할 수 있다.

[0065]

[65] 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들에서, 복수의 패리티 비트들의 수는 패리티-지향 SCL 디코딩 동안 조기 종료를 가능하게 하는 것에 기초할 수 있다. 앞서 설명된 방법, 장치 및 비-일시적 컴퓨터-판독 가능 매체의 일부 예들에서, 복수의 패리티 비트들의 수는 3일 수 있다.

**도면의 간단한 설명**

[0066]

[66] 도 1은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 무선 통신 시스템의 예를 예시한다.

[67] 도 2는 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 무선 통신 시스템의 예를 예시한다.

[68] 도 3은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코딩 순서의 폴라 코드의 서브-채널들의 예시적인 표현을 예시한다.

[69] 도 4는 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코딩 순서의 폴라 코드의 서브-채널들의 예를 예시한다.

[70] 도 5는 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코딩 순서의 폴라 코드의 서브-채널들의 예를 예시한다.

[71] 도 6은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 페이로드의 예를 예시한다.

[72] 도 7은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코더의 예시적인 다이어그램을 예시한다.

[73] 도 8은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 흐름도의 예를 예시한다.

[74] 도 9는 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 코드 트리의 예를 예시한다.

[75] 도 10은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 코드 트리의 예를 예시한다.

[76] 도 11은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 코드 트리의 예를 예시한다.

[77] 도 12는 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 흐름도의 예를 예시한다.

[78] 도 13 내지 도 15는 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디바이스의 블록도들을 도시한다.

[79] 도 16은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 UE를 포함하는 시스템의 블록도를 예시한다.

[80] 도 17은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 기지국을 포함하는 시스템의 블록도를 예시한다.

[81] 도 18 내지 도 26은 본 개시의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법들을 예시한다.

**발명을 실시하기 위한 구체적인 내용**

[0067]

[82] 설명된 기술들은 폴라 코드들의 동적 고정 비트들을 지원하고 조기 종료 및 개선된 성능을 위한 폴라 코드의 패리티 비트들을 생성 및 분석하는 개선된 방법들, 시스템들, 디바이스들 또는 장치들에 관한 것이다. 본원에서, 동적 고정 비트들은 또한 패리티 비트를 포함할 수 있고, 동적 고정 비트들 및 패리티 비트들은 상호교환 가능하게 지칭될 수 있다. 폴라 코드는 선형 블록 에러 정정 코드의 예이며, 증가된 채널 용량을 입증할 수 있

계 달성할 수 있는 최초의 코딩 기술이다. 폴라 코드들에 대한 서브-채널들의 수는 전력 함수(예컨대,  $2^x$ )를 따르고, 여기서 정보 비트들의 수는 상이한 편광 서브-채널들(예컨대, 폴라 채널 인덱스들)에 매핑된다. 주어진 폴라 채널 인덱스의 용량은 폴라 채널 인덱스의 신뢰도 메트릭의 함수일 수 있다.

[0068] [83] 인코더는 인코딩을 위한 정보 비트들을 포함하는 정보 벡터를 수신하고, 코드워드를 생성하기 위해 폴라 코드를 사용하여 정보 비트들을 인코딩하며, 무선 통신 채널을 통해 코드워드를 송신할 수 있다. 또한, 인코더는 인코딩을 위한 정보 비트들(예컨대, 소스 비트들, 에러 검출 코드(EDC) 비트들)의 세트를 수신하고 폴라 채널 인덱스들의 세트에 대해 정보 비트들의 세트를 로딩할 수 있으며, 나머지 폴라 채널 인덱스들은 고정 비트들과 함께 로딩된다. 인코더는 코드워드를 생성하기 위해 폴라 코드를 사용하여 정보 비트들 및 고정 비트들을 인코딩하고, 무선 통신 채널을 통해 코드워드를 송신할 수 있다. 디코더는 코드워드를 수신하고, 코드워드로부터 정보 비트들을 리트리브(retrieve)하려고 시도하는 디코딩 기술을 사용할 수 있다.

[0069] [84] 일부 무선 시스템들에서, 디코더는 연속 소거(SC) 디코더의 예일 수 있다. SC 디코더는 수신된 코드워드의 비트 채널에 대한 입력 대수-우도비(LLR: logarithmic-likelihood ratio)들을 결정할 수 있다. 디코딩 동안, SC 디코더는 이들 입력 LLR들에 기초하여 디코딩된 LLR들(예컨대, 소프트 비트들)을 결정할 수 있고, 여기서 디코딩된 LLR들은 폴라 코드의 각각의 비트 채널에 대응한다. 이들 디코딩된 LLR들은 비트 메트릭들로 지칭될 수 있다. 일부 경우들에, 만일 LLR이 0 또는 양의 값이면, SC 디코더는 대응하는 비트가 0 비트임을 결정하고, 음의 LLR은 1비트에 대응할 수 있다. SC 디코더는 디코딩된 비트 값들을 결정하기 위해 비트 메트릭들을 사용할 수 있다.

[0070] [85] 일부 경우들에서, 연속 소거 리스트(SCL: successive cancellation list) 디코딩은 코드워드를 디코딩하는데 사용될 수 있다. SCL 디코더는 코드워드 후보(예컨대, 'N' 및 'k'의 주어진 조합에 대한 가설)를 디코딩하기 위해 다수의 동시 SC 디코딩 프로세스들을 이용할 수 있다. 다수의 SC 디코딩 프로세스들의 조합으로 인해, SCL 디코더는 다수의 후보 경로들을 계산할 수 있다. 예컨대, 리스트 크기 'L'의 SCL 디코더(예컨대, SCL 디코더는 L개의 SC 디코딩 프로세스들을 가짐)는 L개의 후보 경로들, 및 각각의 후보 경로에 대한 대응하는 신뢰도 메트릭(예컨대, 경로 메트릭)을 계산할 수 있다. 경로 메트릭은 디코딩 경로 후보의 신뢰도를 나타낼 수 있다. SCL 디코딩에서, 디코더는 코드 트리를 통해 후보 경로들을 결정하고, 계산 복잡도를 제한하기 위해, 각각의 디코딩 레벨에서 코드 트리를 통해 리스트 크기 L개의 경로들만을 유지할 수 있다. 후보 경로는 또한 본원에서 디코딩 경로로 지칭될 수 있다. 일례에서, 디코딩 동안, 후보 경로는 '0' 또는 '1'의 하드 판단 값들을 통해 코드 트리의 각각의 서브-채널에서 확장될 수 있다. 하나의 추가 비트만큼 L개의 후보 경로들을 확장하면, 2L개의 가능한 경로들이 초래된다. SCL 디코딩에서, 디코더는 각각의 후보 경로에 대한 경로 메트릭을 계산하고, 최상의 경로 메트릭을 갖는 2L개의 가능한 경로들 중 L개의 경로들을 선택할 수 있다. 경로 메트릭은 후보 경로를 따라 비트 값으로부터 비트 값으로 전환하기 위한 비용들의 합일 수 있다. 특정 값을 갖는 비트를 후보 경로에 추가하는 것은 비트 값이 정확할 확률을 나타내는 비용과 연관될 수 있다.

[0071] [86] 예컨대, 특정 값을 갖는 비트를 후보 경로에 추가하는 것은 그 후보 경로에 대해 비트 값이 정확할 확률을 나타내는 비용과 연관될 수 있다. 경로 메트릭은 결정된 비트 메트릭들 및 각각의 비트 채널에서 선택된 비트 값들에 기초할 수 있다. SCL 디코더는 수신된 코드워드에서 비트 채널들의 수와 동일한 레벨들의 수를 가질 수 있다. 각각의 레벨에서, 각각의 후보 경로는 0 비트 및 1 비트의 경로 메트릭에 기초하여 0 비트 또는 1 비트(예컨대, 하드 비트들)를 선택할 수 있다. SCL 디코더는 경로 메트릭들에 기초하여 각각의 정보 비트 위치에서 후보 경로들을 선택할 수 있다. 예컨대, SCL 디코더는 가장 높은 경로 메트릭들을 갖는 L개의 후보 경로들을 선택할 수 있다.

[0072] [87] 일부 경우들에, 순환 중복 검사(CRC) 보조 SCL(CA-SCL) 디코딩은 오경보율(FAR: false alarm rate)의 증가를 희생으로 검출 레이트를 개선하기 위해 사용될 수 있다(예컨대, FAR은 리스트 크기 L이 증가함에 따라 증가할 수 있다). CA-SCL에서, 디코더는 후보 경로에 대응하는 비트 시퀀스를 획득하고, 비트 시퀀스로부터 정보 비트들 및 CRC 비트들을 추출할 수 있다. 디코더는 인코더에 의해 적용되는 것과 동일한 CRC 알고리즘을 정보 비트들에 적용하여 계산된 CRC 비트들을 생성할 수 있다. 디코더는 계산된 CRC 비트들을 추출된 CRC 비트들과 비교하여 매치(match)를 찾을 수 있다. 만일 매치가 발견되면, 디코더는 코드워드가 적절히 디코딩되었음을 결정하고, 비트 시퀀스로부터 정보 비트들을 출력한다. 만일 매치가 발견되지 않으면, 디코더는 다음 후보 경로의 비트 시퀀스를 검사할 수 있다. 만일 모든 후보 경로들이 CRC에 실패하면, 디코더는 디코딩 에러를 출력할 수 있다.

[0073] [88] 폴라 코드는 상이한 레벨들의 신뢰도를 갖는 다수의 서브-채널로 구성될 수 있다. 서브-채널 신뢰도는 인

코딩된 코드워드의 일부로서 정보를 반송하는 서브-채널의 용량을 나타낼 수 있다. 더 높은 신뢰도들을 갖는 폴라 코드의 서브-채널들은 정보 비트들을 인코딩하는데 사용되고, 나머지 서브-채널들은 고정 비트들을 인코딩하는데 사용된다. N개의 서브-채널들에 대해, K개의 정보 비트들은 K개의 가장 신뢰할 수 있는 서브-채널들에 로딩될 수 있고, N-K개의 고정 비트들은 N-K개의 가장 신뢰성이 낮은 서브-채널들에 로딩될 수 있으며, 여기서  $K < N$ 이다. 고정 비트는 디코더에 알려진 값을 갖는 비트이며, 일반적으로 '0'으로 세팅된다. 그러나, 고정 비트들의 값은 디코더가 알거나 또는 이전에 수신된 정보 비트들(예컨대, 코드워드의 디코딩 순서에 기초하여 보다 빨리 디코딩된 비트들)로부터 고정 비트 값을 계산할 수 있는 한 임의의 값일 수 있다. 이전에 수신된 정보 비트들의 함수인 값을 갖는 고정 비트들은 "동적 고정 비트들"로 지칭될 수 있다. 일부 예들에서, 동적 고정 비트는 디코딩 순서에서 동적 고정 비트들에 선행하는 정의된 수의 비트들의 함수로써 결정된 값을 가진 패리티 검사 비트일 수 있다.

[0074] [89] 동적 고정 비트들은 경로 메트릭 가중치 분포를 개선함으로써 성능을 개선할 수 있다. 코드 트리내에서 동적 고정 비트들의 위치에 대응하는 추가 비트를 포함하도록 코드 트리를 통해 후보 경로를 확장할 때, SCL 디코더는 계산된 동적 고정 비트 값을 사용하여, 패리티 검사를 통과한 2L개의 가능한 경로들 중 L개의 경로들을 선택할 수 있다. 예컨대, SCL 디코더는, 2L개의 가능한 경로들 각각에 대해, 동적 고정 비트 값과 비교하기 위한, 후보 경로를 따르는 정보 비트들의 함수로써 패리티 값을 계산할 수 있고, 2L개의 가능한 경로들 중 L개의 경로들을 선택할 수 있으며, 여기서 계산된 패리티 값은 동적 고정 비트 값과 매칭된다. 이후 SCL 디코더는 선택된 L개의 경로들 각각에 대한 경로 메트릭을 계산할 수 있고, 예컨대 비트들의 계산된 패리티 값이 그 비트들에 대한 하드 판단과 상이할 경우 경로 메트릭에 페널티를 할당할 수 있다. 따라서, 경로 메트릭 가중치 분포는 비트들의 계산된 패리티 값이 그 비트들에 대한 하드 판단과 상이할 때 페널티를 추가함으로써 개선될 수 있다.

[0075] [90] 동적 고정 비트들은 SCL 디코딩의 조기 종료를 위해 사용될 수 있다. 코드 트리내에서 동적 고정 비트의 위치에 대응하는 추가 비트들을 포함하도록 코드 트리를 통해 후보 경로를 확장할 때, SCL 디코더는 2L개의 가능한 경로들 중 L개의 경로들(예컨대, 최상의 L개의 경로들)을 선택하기 위해 경로 메트릭들을 사용할 수 있다. 이후, SCL 디코더는 동적 고정 비트 값과 비교하기 위해 선택된 L개의 후보 경로들 중 하나를 따르는 정보 비트들의 함수로써 패리티 값을 계산할 수 있다. 만일 계산된 값이 동적 고정 비트 값과 매칭하지 않으면, SCL 디코더는 후보 경로가 패리티 검사에 실패하였음을 결정할 수 있다. 만일 선택된 L개의 후보 경로들 모두가 패리티 검사에 실패하면, SCL 디코더는 디코딩 에러를 선언하고 디코딩을 종료할 수 있다. 디코딩의 조기 종료는 전력을 절약할 수 있다.

[0076] [91] 정보 비트들 및 고정 비트들에 부가하여, "패리티 비트들"이라 불리는 일부 비트들은 정보 비트들의 함수로써 결정될 수 있다. 패리티 비트들은 경로 메트릭 가중치 분포를 개선함으로써 성능을 개선할 수 있다. SC 또는 SCL 디코딩의 경우, 패리티 비트들은 경로 선택을 위한 정보 비트들로 처리될 수 있다(예컨대, 각각의 후보 경로에 대한 경로 선택은 경로 메트릭들에 기초할 수 있다).

[0077] [92] 패리티 비트들은 또한 SCL 디코딩의 조기 종료를 위해 사용될 수 있다. 코드 트리내에서 패리티 비트의 위치에 대응하는 추가 비트들을 포함하도록 코드 트리를 통해 후보 경로를 확장할 때, SCL 디코더는 2L개의 가능한 경로들 중 L개의 경로들(예컨대, 최상의 L개의 경로들)을 선택하기 위해 경로 메트릭들을 사용할 수 있다. 이후, SCL 디코더는 패리티 비트 값과 비교하기 위해 선택된 L개의 후보 경로들 중 하나를 따르는 정보 비트들의 함수로써 패리티 검사 값을 계산할 수 있다. 만일 계산된 패리티 검사 값이 패리티 비트 값과 매칭하지 않으면, SCL 디코더는 후보 경로가 패리티 검사에 실패하였음을 결정할 수 있다. 만일 선택된 L개의 후보 경로들 모두가 패리티 검사에 실패하면, SCL 디코더는 디코딩 에러를 선언하고 디코딩을 종료할 수 있다. 디코딩의 조기 종료는 전력을 절약할 수 있다.

[0078] [93] 종래에, 패리티 비트들을 생성하는 데 사용되는 기술들은 순환 시프트 레지스터를 사용하여 패리티 비트의 값들을 계산하는 것을 포함할 수 있다. 그러나, 이러한 기술들은 순환 시프트 레지스터에 의해 수행되는 여러 동작들을 수반할 수 있다. 게다가, 각각의 후보 경로에 대한 순환 시프트 레지스터는 후보 경로 마다 세이브(save)될 수 있고, 대응하는 후보 경로가 폐기 또는 복제될 때 폐기 또는 복제될 수 있다. 따라서, 폴라-인코딩된 코드워드에 대한 패리티 비트들을 생성하기 위한 종래의 기술들은 복잡할 수 있다. 본원에서 설명되는 바와같이, 송신 디바이스는 폴라-인코딩된 코드워드에 대한 패리티 비트들을 생성하기 위한 효율적인 기술들을 지원할 수 있다. 구체적으로, 송신 디바이스의 인코더는 디코딩 순서에서 패리티 비트들에 선행하는 정보 비트들에 부울 연산(예컨대, XOR(exclusive-OR), XNOR(negative exclusive-OR) 등)을 적용하는 것에 기초하여 패리티 비트들을 생성할 수 있다. 따라서, 디코더는 경로 메트릭 가중치 분포를 결정하거나 조기 종료를 수행해야 할

지 여부를 결정하기 위해, 유사한 기술들을 수행하여 패리티 비트 값들과 비교될 수 있는 패리티 검사 값들을 식별할 수 있다.

- [0079] [94] 종래에는 검출 성능 개선 및 조기 종료에 의해 제공되는 장점들이 동시에 달성되지 않는다. 성능을 개선하기 위해, 동적 고정 비트들의 패리티 검사는 항상 패리티 검사를 통과하여 조기 종료를 바이패스(bypass)하는 경로들을 선택하는 데 사용된다. 대조적으로, 조기 종료는 경로 메트릭들에 기초하여 경로들을 선택하고, 최상의 후보 경로들 중 어느 것도 정확하게 디코딩된 시퀀스가 아니라는 조기 결정을 위해 패리티 검사를 사용한다. 더욱이, 패리티 검사를 사용하여 후보 경로들을 선택하면, 오경보율의 증가를 희생으로 하여 정확한 코드워드를 찾을 확률이 증가한다.
- [0080] [95] 이들 및 다른 문제들을 해결하기 위해, 본원에서 설명되는 예들은 디코더가 폴라 코드를 사용하여 인코딩된 코드워드의 검출 및 CA-SCL 디코딩을 동시에 수행하는 것을 가능하게 할 수 있다. 인코딩 동안, 오경보율을 개선시키기 위해 에러 검출 비트의 수가 증가될 수 있고, 동적 고정 비트들은 조기 종료 및 성능 개선을 동시에 가능하게 하기 위해 이용될 수 있다. 디코더가 후보 경로들의 CA-SCL 디코딩과 조기 전지 작업을 사용하는 것을 가능하게 함으로써 성능이 개선될 수 있다. 제안된 알고리즘은 또한 조기 종료를 가능하게 함으로써 디코더 전력 효율을 개선시킨다.
- [0081] [96] 본 개시내용의 양상들은 무선 통신 시스템과 관련하여 초기에 설명되었다. 무선 통신 시스템은 조기 종료 및 개선된 성능을 지원하는 패리티-보조 리스트 디코딩 알고리즘을 구현할 수 있다. 본 개시내용의 양상들은 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들과 관련된 장치 다이어그램들, 시스템 다이어그램들 및 흐름도들에 의해 추가로 예시되고 이들을 참조로 하여 추가로 설명된다.
- [0082] [97] 도 1은 본 개시내용의 다양한 양상들에 따른 무선 통신 시스템(100)의 예를 예시한다. 무선 통신 시스템(100)은, 기지국들(105), UE들(115) 및 코어 네트워크(130)를 포함한다. 일부 예들에서, 무선 통신 시스템(100)은 LTE(Long Term Evolution), LTE-A(LTE-Advanced) 네트워크 또는 NR(New Radio) 네트워크일 수 있다. 일부 경우들에서, 무선 통신 시스템(100)은 향상된 브로드밴드 통신들, 매우 신뢰성 있는 (즉, 임무수행에 필수적인) 통신들, 낮은 레이턴시 통신들, 및 저-비용 및 저-복잡도 디바이스들에 의한 통신들을 지원할 수 있다.
- [0083] [98] 기지국들(105) 및 UE들(115)과 같은 송신기들은 에러 검출 알고리즘을 정보 비트들에 적용하여 에러 검출 코드의 비트들을 생성할 수 있고, 디코딩 순서에 기초하여 동적 고정 비트들을 생성할 수 있으며, 그리고 에러 검출 코드의 비트들, 정보 비트들 및 동적 고정 비트들을 포함하는 페이로드를 생성할 수 있다. 송신기는 통신 채널을 통해 송신되는 폴라-인코딩된 코드워드를 생성하기 위해 페이로드에 대해 폴라 인코딩 알고리즘을 수행할 수 있다. 기지국들(105) 및 UE들(115)과 같은 수신기들은 폴라-인코딩된 코드워드를 포함하는 신호를 수신하고, 그리고 조기 종료 및 개선된 성능을 지원하는 패리티-보조 리스트 디코딩 알고리즘을 수행할 수 있다.
- [0084] [99] 일부 경우들에서, 기지국(105)은 송신기일 수 있고, UE(115)는 수신기일 수 있다. 다른 경우들에서, UE(115)는 송신기일 수 있고, 기지국(105)은 수신기일 수 있다. 추가 경우들에서, 제1 기지국(105)은 송신기일 수 있고, 제2 기지국(105)은 수신기일 수 있다. 추가의 경우들에서, 제1 UE(115)는 송신기일 수 있고, 제2 UE(115)는 수신기일 수 있다. 기지국 및 수신기 이외의 디바이스들이 또한 송신기 및 수신기 중 하나 또는 둘 모두일 수 있다.
- [0085] [100] 기지국들(105)은 하나 이상의 기지국 안테나들을 통해 UE들(115)과 무선으로 통신할 수 있다. 각각의 기지국(105)은 개개의 지리적 커버리지 영역(110)에 대한 통신 커버리지를 제공할 수 있다. 무선 통신 시스템(100)에 도시된 통신 링크들(125)은 UE(115)로부터 기지국(105)으로의 업링크 송신들 또는 기지국(105)으로부터 UE(115)로의 다운링크 송신들을 포함할 수 있다. 제어 정보 및 데이터는 다양한 기술들에 따라 업링크 채널 또는 다운링크 상에서 멀티플렉싱될 수 있다. 제어 정보 및 데이터는, 예컨대, TDM(time division multiplexing) 기술들, FDM(frequency division multiplexing) 기술들 또는 하이브리드 TDM-FDM 기술들을 사용하여, 다운링크 채널 상에서 멀티플렉싱될 수 있다. 일부 예들에서, 다운링크 채널의 TTI(transmission time interval) 동안 송신되는 제어 정보는 캐스케이드된(cascaded) 방식으로 상이한 제어 구역들 사이에 (예컨대, 공통 제어 영역과 하나 이상의 UE-특정 제어 영역들 사이에서) 분산될 수 있다.
- [0086] [101] UE들(115)은 무선 통신 시스템(100) 전역에 산재될 수 있고, 각각의 UE(115)는 고정식일 수도 있고 또는 이동식일 수도 있다. UE(115)는 또한 이동국, 가입자국, 모바일 유닛, 가입자 유닛, 무선 유닛, 원격 유닛, 모바일 디바이스, 무선 디바이스, 무선 통신 디바이스, 원격 디바이스, 모바일 가입자국, 액세스 단말, 모바일 단말, 무선 단말, 원격 단말, 핸드셋, 사용자 에이전트, 모바일 클라이언트, 클라이언트, 또는 다른 어떤 적당한

용어로 지칭될 수도 있다. UE(115)는 또한 셀룰러 폰, PDA(personal digital assistant), 무선 모뎀, 무선 통신 디바이스, 핸드헬드 디바이스, 태블릿 컴퓨터, 랩탑 컴퓨터, 코드리스 폰, 개인용 전자 디바이스, 핸드헬드 디바이스, 개인용 컴퓨터, WLL(wireless local loop) 스테이션, IoT(Internet of things) 디바이스, IoE(Internet of Everything) 디바이스, MTC(machine type communication) 디바이스, 기기, 자동차 등일 수 있다.

[0087] [102] 일부 경우들에서, UE(115)는 또한 (예컨대, P2P(peer-to-peer) 또는 D2D(device-to-device) 프로토콜을 사용하여) 다른 UE들과 직접 통신하는 것이 가능할 수 있다. D2D 통신들을 활용하는 그룹의 UE들(115) 중 하나 이상의 UE들은 셀의 지리적 커버리지 영역(110) 내에 있을 수 있다. 이러한 그룹의 다른 UE들(115)은 셀의 지리적 커버리지 영역(110) 외부에 있을 수 있거나, 그렇지 않으면 기지국(105)으로부터의 송신들을 수신하지 못할 수 있다. 일부 경우들에서, D2D 통신들을 통해 통신하는 그룹들의 UE들(115)은, 각각의 UE(115)가 그룹의 모든 각각의 다른 UE(115)에 송신하는 일대다(1:M) 시스템을 활용할 수 있다. 일부 경우들에서, 기지국(105)은 D2D 통신들에 대한 자원들의 스케줄링을 용이하게 한다. 다른 경우들에서, D2D 통신들은 기지국(105)과 독립적으로 수행된다.

[0088] [103] 일부 UE들(115), 이를테면 MTC 또는 IoT 디바이스들은 저비용 또는 저 복잡도 디바이스들일 수 있지만, 머신들 사이의 자동화된 통신, 즉 M2M(Machine-to-Machine) 통신을 제공할 수 있다. M2M 또는 MTC는 디바이스들이 인간의 개입 없이 서로 또는 기지국과 통신하도록 허용하는 데이터 통신 기법들을 지칭할 수 있다. 예컨대, M2M 또는 MTC는, 정보를 측정 또는 캡처하기 위한 센서들 또는 계측기들을 통합하고 그 정보를, 정보를 사용하거나 정보를 프로그램 또는 애플리케이션과 상호작용하는 인간들에게 제시할 수 있는 중앙 서버 또는 애플리케이션 프로그램에 중계하는 디바이스들로부터의 통신을 지칭할 수 있다. 일부 UE들(115)은 정보를 수집하거나 머신들의 자동화된 거동을 가능하게 하도록 설계될 수 있다. MTC 디바이스들에 대한 애플리케이션들의 예들은, 스마트 계측, 재고 모니터링, 수위 모니터링, 장비 모니터링, 헬스케어 모니터링, 야생 동물 모니터링, 기후 및 지질학적 이벤트 모니터링, 함대 관리 및 추적, 원격 보안 감지, 물리적 액세스 제어, 및 거래-기반 비즈니스 과금을 포함한다.

[0089] [104] 일부 경우들에서, MTC 디바이스는 감소된 피크 레이트에서 하프-듀플렉스(일방향) 통신들을 사용하여 동작할 수 있다. MTC 디바이스들은 또한 활성 통신들에 관여하지 않는 경우 전력을 절감하는 "깊은 수면" 모드에 진입하도록 구성될 수 있다. 일부 경우들에서, MTC 또는 IoT 디바이스들은 임무수행에 필수적인 기능들을 지원하도록 설계될 수 있고, 무선 통신 시스템은 이러한 기능들에 대한 매우 신뢰적인 통신들을 제공하도록 구성될 수 있다.

[0090] [105] 기지국들(105)은 코어 네트워크(130)와 그리고 서로 통신할 수 있다. 예컨대, 기지국들(105)은 백홀 링크들(132)(예컨대, S1 등)을 통해 코어 네트워크(130)와 인터페이스할 수 있다. 기지국들(105)은 백홀 링크들(134)(예컨대, X2 등)을 통해 서로 직접적으로 또는 간접적으로(예컨대, 코어 네트워크(130)를 통해) 통신할 수 있다. 기지국들(105)은 UE들(115)과의 통신을 위해 라디오 구성 및 스케줄링을 수행할 수 있거나, 또는 기지국 제어기(미도시)의 제어 하에서 동작할 수 있다. 일부 예들에서, 기지국들(105)은 매크로 셀들, 소형 셀들, 핫스팟들 등일 수 있다. 기지국들(105)은 또한 eNB(evolved NodeB)들(105)로 지칭될 수 있다.

[0091] [106] 기지국(105)은 S1 인터페이스에 의해 코어 네트워크(130)에 연결될 수 있다. 코어 네트워크는 EPC(evolved packet core)일 수 있고, 이는 적어도 하나의 MME(mobility management entity), 적어도 하나의 S-GW(serving gateway) 및 적어도 하나의 P-GW(PDN(Packet Data Network) gateway)를 포함할 수 있다. MME는 UE(115)와 EPC 사이의 시그널링을 프로세싱하는 제어 노드일 수 있다. 모든 사용자 IP(Internet Protocol) 패킷들은 S-GW를 통해 전송될 수 있고, S-GW는 스스로 P-GW에 연결될 수 있다. P-GW는 IP 어드레스 할당 뿐만 아니라 다른 기능들을 제공할 수 있다. P-GW는 네트워크 오퍼레이터들의 IP 서비스들에 연결될 수 있다. 오퍼레이터들의 IP 서비스들은, 인터넷, 인트라넷, IMS(IP Multimedia Subsystem), PS(Packet-Switched) 스트리밍 서비스를 포함할 수 있다.

[0092] [107] 코어 네트워크(130)는 사용자 인증, 액세스 인가, 추적, IP(Internet Protocol) 접속성 및 다른 액세스, 라우팅 또는 모빌리티 기능들을 제공할 수 있다. 네트워크 디바이스들 중 적어도 일부, 이를테면 기지국(105)은 ANC(access node controller)의 예일 수 있는 액세스 네트워크 엔티티와 같은 서브컴포넌트들을 포함할 수 있다. 각각의 액세스 네트워크 엔티티는 다수의 다른 액세스 네트워크 송신 엔티티들을 통해 다수의 UE들(115)과 통신할 수 있고, 액세스 네트워크 엔티티들 각각은 스마트 라디오 헤드 또는 TRP(transmission/reception point)의 예일 수 있다. 일부 구성들에서, 각각의 액세스 네트워크 엔티티 또는 기지국(105)의 다양한 기능들

은 다양한 네트워크 디바이스들(예컨대, 라디오 헤드들 및 액세스 네트워크 제어기들)에 걸쳐 분산되거나 단일 네트워크 디바이스(예컨대, 기지국(105))에 통합될 수 있다.

[0093] [108] 무선 통신 시스템(100)은 300MHz 내지 3GHz의 주파수 대역들을 사용하여 초고주파(UHF: ultra-high frequency) 구역에서 동작할 수 있다. 이러한 구역은 또한 데시미터 대역으로 알려져 있을 수 있는데, 왜냐하면 파장들은 길이가 대략 1 데시미터 내지 1 미터의 범위에 있기 때문이다. UHF 파들은 주로 가시선으로 전파될 수 있으며, 건물들 및 환경 피쳐들에 의해 차단될 수 있다. 그러나, 파들은 실내에 위치한 UE들(115)에서 서비스를 제공하기에 충분히 벽들을 관통할 수 있다. UHF 파들의 송신은 스펙트럼의 고주파수(HF) 또는 초고주파수(VHF) 부분의 더 작은 주파수들(및 더 긴 파들)을 사용하는 송신에 비해 더 작은 안테나들 및 더 짧은 범위(예컨대, 100km 미만)로 특성화된다. 무선 통신 시스템(100)은 또한 센티미터 대역으로 달리 알려진 3GHz 내지 30GHz의 주파수 대역들을 사용하여 초고주파수(SHF) 구역에서 동작할 수 있다. 일부 경우들에, 무선 통신 시스템(100)은 또한 밀리미터 대역으로 또한 알려진 스펙트럼의 극도로 높은 주파수들(EHF) 부분들(예컨대, 30GHz 내지 300GHz)을 활용할 수 있다. 이러한 구역을 사용하는 시스템들은 밀리미터 파(mmW) 시스템들로 지칭될 수 있다. 따라서, EHF 안테나들은 UHF 안테나들보다 훨씬 더 작고 더 근접하게 이격될 수 있다. 일부 경우들에, 이것은(예컨대, 지향성 빔포밍(directional beamforming)을 위해) UE(115)내에서 안테나 어레이들의 사용을 용이하게 할 수 있다. 그러나, EHF 송신들은 UHF 송신들보다 대기 감쇠가 훨씬 더 크고 범위가 훨씬 더 짧을 수 있다. 본원에서 개시된 기술들은 하나 이상의 상이한 주파수 구역들을 사용하는 송신들에 걸쳐 이용될 수 있다.

[0094] [109] 무선 통신 시스템(100)은 UE들(115)과 기지국(105)들 사이의 밀리미터 파(mmW) 통신들을 지원할 수 있다. mmW, SHF 또는 EHF 대역들에서 동작하는 디바이스들은 빔포밍을 가능하게 하기 위해 다수의 안테나들을 가질 수 있다. 즉, 기지국(105)은 UE(115)와 지향성 통신을 하기 위한 빔포밍 동작들을 수행하기 위해 다중 안테나들 또는 안테나 어레이들을 사용할 수 있다. 빔포밍(또한 공간 필터링 또는 지향성 전송으로 지칭될 수 있음)은 타겟 수신기(예컨대, UE(115))의 방향으로 전체 안테나 빔을 맞추고 그리고/또는 조정하기 위해 송신기(예컨대, 기지국(105))에서 사용될 수 있는 신호 프로세싱 기술이다. 이는 특정 각도들로 송신되는 신호가 보강 간섭을 겪는데 반해 다른 각도로 송신되는 신호들이 상쇄 간섭을 겪는 방식으로 엘리먼트들을 안테나 어레이로 결합함으로써 달성될 수 있다. 예컨대, 기지국(105)은 그 기지국(105)이 UE(115)와의 통신에서 빔포밍을 하기 위해 사용할 수 있는 안테나 포트들의 다수의 행들 및 열들을 갖는 안테나 어레이를 가질 수 있다. 신호들은 다른 방향으로 여러 번 송신될 수 있다(예컨대, 각각의 송신은 다르게 빔포밍될 수 있다). mmW 수신기(예컨대, UE(115))는 동기화 신호들을 수신하는 동안 다수의 빔들(예컨대, 안테나 서브어레이들)을 시도할 수 있다. MIMO(multiple-input multiple-output) 무선 시스템들은 송신기(예컨대, 기지국(105))와 수신기(예컨대, UE(115)) 사이에서 송신 방식을 사용하는데, 여기서 송신기와 수신기 둘 모두에는 다수의 안테나가 장착되어 있다.

[0095] [110] 일부 경우들에서, 기지국(105) 또는 UE(115)의 안테나들은 빔포밍 또는 MIMO 동작을 지원할 수 있는 하나 이상의 안테나 어레이들 내에 위치될 수 있다. 하나 이상의 기지국 안테나들 또는 안테나 어레이들은 안테나 타워와 같은 안테나 어셈블리에 콜로케이트(collocate)될 수 있다. 일부 경우들에서, 기지국(105)과 연관된 안테나들 또는 안테나 어레이들은 다양한 지리적 위치들에 위치될 수 있다. 기지국(105)은 UE(115)와 지향성 통신을 하기 위한 빔포밍 동작들을 수행하기 위해 다수의 안테나들 또는 안테나 어레이들을 사용할 수 있다.

[0096] [111] 일부 경우들에서, 무선 통신 시스템(100)은 계층화된 프로토콜 스택에 따라 동작하는 패킷-기반 네트워크일 수 있다. 사용자 평면에서, 베어러 또는 PDCP(packet data convergence protocol) 계층에서의 통신들은 IP-기반일 수 있다. RLC(radio link control) 계층은 일부 경우들에서 논리 채널들을 통해 통신하기 위해 패킷 세그먼트화(packet segmentation) 및 리어셈블리(reassembly)를 수행할 수 있다. MAC(media access control) 계층은 논리 채널들의 우선순위 핸들링 그리고 전송 채널들의 멀티플렉싱을 수행할 수 있다. MAC 계층은 또한 링크 효율을 개선시키기 위해 MAC 계층에서 재송신을 제공하기 위해 HARQ(hybrid ARQ)를 사용할 수 있다. 제어 평면에서, RRC(radio resource control) 프로토콜 계층은 사용자 평면 데이터를 위한 라디오 베어러들을 지원하는 네트워크 디바이스, 네트워크 디바이스 또는 코어 네트워크(130)와 UE(115) 사이의 RRC 연결의 설정(establishment), 구성(configuration) 및 유지(maintenance)를 제공할 수 있다. 물리(PHY: physical) 계층에서, 전송 채널들은 물리 채널들에 매핑될 수 있다.

[0097] [112] LTE 또는 NR에서의 시간 간격들은 기본 시간 단위( $T_s = 1/30,720,000$  초의 샘플링 기간일 수 있음)의 배수로 표현될 수 있다. 시간 자원들은  $10ms$  ( $T_f = 307200T_s$ )의 길이의 라디오 프레임들에 따라 편성될 수

있으며, 이는 0 내지 1023 범위의 SFN(system frame number)에 의해 식별될 수 있다. 각각의 프레임은 0에서 9까지 넘버링된 10개의 1ms 서브프레임들을 포함할 수 있다. 서브프레임은 2개의 0.5ms 슬롯들로 추가로 분할될 수 있으며, 이들 슬롯들의 각각은 (각각의 심볼에 추가된 순환 프리픽스의 길이에 따라) 6개 또는 7개의 변조 심볼 기간들을 포함한다. 순환 프리픽스를 배제하면, 각각의 심볼은 2048개의 샘플 기간들을 포함한다. 일부 경우들에서, 서브프레임은 TTI로 또한 알려진 가장 작은 스케줄링 유닛일 수 있다. 다른 경우들에서, TTI는 서브프레임보다 더 짧을 수 있거나 또는 (예컨대, 짧은 TTI 버스트들로 또는 짧은 TTI들을 사용하는 선택된 컴포넌트 캐리어들로) 동적으로 선택될 수 있다.

[0098] [113] 자원 엘리먼트는 하나의 심볼 기간 및 하나의 서브캐리어(예컨대, 15 KHz 주파수 범위)로 구성될 수 있다. 자원 블록은 주파수 도메인에서 12개의 연속 서브캐리어들을 포함할 수 있으며, 각각의 OFDM 심볼의 정규 순환 프리픽스의 경우에 시간 도메인(1슬롯)에서 7개의 연속 OFDM 심볼들 또는 84개의 자원 엘리먼트들을 포함할 수 있다. 각각의 자원 엘리먼트에 의해 반송되는 비트들의 수는 변조 방식(각각의 심볼 기간 동안 선택될 수 있는 심볼들의 구성)에 의존할 수 있다. 따라서, UE가 수신하는 자원 블록들이 많고 변조 방식이 높을수록, 데이터 레이트가 높아질 수 있다.

[0099] [114] 무선 통신 시스템(100)은 다수의 셀들 또는 캐리어들에 대한 동작, 즉 캐리어 어그리게이션(CA) 또는 멀티-캐리어 동작으로 지칭될 수 있는 특징을 지원할 수 있다. 캐리어는 또한 컴포넌트 캐리어(CC), 계층, 채널 등으로 지칭될 수 있다. "캐리어", "컴포넌트 캐리어", "셀" 및 "채널"이라는 용어들은 본원에서 상호 교환 가능하게 사용될 수 있다. UE(115)는 캐리어 어그리게이션을 위해 다수의 다운링크 CC들 및 하나 이상의 업링크 CC들로 구성될 수 있다. 캐리어 어그리게이션은 FDD(frequency division duplexed) 및 TDD(time division duplexed) 컴포넌트 캐리어들 둘 모두와 함께 사용될 수 있다.

[0100] [115] 일부 경우들에서, 무선 통신 시스템(100)은 eCC(enhanced component carrier)들을 활용할 수 있다. eCC는 더 넓은 대역폭, 더 짧은 심볼 지속기간, 더 짧은 TTI들 및 수정된 제어 채널 구성을 포함하는 하나 이상의 특징들에 의해 특성화될 수 있다. 일부 경우들에서, eCC는 (예컨대, 다수의 서빙 셀들이 차선 또는 비-이상적인 백홀 링크를 갖는 경우) 캐리어 어그리게이션 구성 또는 듀얼 연속성 구성(dual connectivity configuration)과 연관될 수 있다. eCC는 또한 (2명 이상의 오퍼레이터가 스펙트럼을 사용하도록 허용되는 경우에) 비면허 스펙트럼 또는 공유 스펙트럼에서 사용하도록 구성될 수 있다. 광대역폭을 특징으로 하는 eCC는 전체 대역폭을 모니터링할 수 없거나 또는 (예컨대, 전력을 보존하기 위해) 제한된 대역폭을 사용하는 것을 선호하는 UE들(115)에 의해 활용될 수 있는 하나 이상의 세그먼트들을 포함할 수 있다.

[0101] [116] 일부 경우들에서, eCC는 다른 CC들과 상이한 심볼 지속기간을 활용할 수 있으며, 이는 다른 CC들의 심볼 지속기간들과 비교하여 감소된 심볼 지속기간의 사용을 포함할 수 있다. 더 짧은 심볼 지속기간은 증가된 서브캐리어 간격과 연관된다. eCC들을 활용하는 UE(115) 또는 기지국(105)과 같은 디바이스는 감소된 심볼 지속기간들(예컨대, 16.67 마이크로초)로 광대역 신호들(예컨대, 20, 40, 60, 80MHz 등)을 송신할 수 있다. eCC의 TTI는 하나 또는 다수의 심볼들로 구성될 수 있다. 일부 경우들에서, TTI 지속기간(즉, TTI의 심볼들의 수)은 가변적일 수 있다.

[0102] [117] 공유 라디오 주파수 스펙트럼 대역은 NR 공유 스펙트럼 시스템에서 활용될 수 있다. 예컨대, NR 공유 스펙트럼은 특히 면허, 공유 및 비면허 스펙트럼들의 임의의 조합을 활용할 수 있다. eCC 심볼 지속기간 및 서브캐리어 간격의 유연성(flexibility)은 다수의 스펙트럼들에 걸쳐 eCC의 사용을 가능하게 할 수 있다. 일부 예들에서, NR 공유 스펙트럼은 특히 자원들의 동적 수직(예컨대, 주파수에 걸쳐) 및 수평(예컨대, 시간에 걸쳐) 공유를 통해 스펙트럼 활용 및 스펙트럼 효율을 증가시킬 수 있다.

[0103] [118] 일부 경우들에서, 무선 통신 시스템(100)은 면허 및 비면허 라디오 주파수 스펙트럼 대역들 둘 모두를 활용할 수 있다. 예컨대, 무선 통신 시스템(100)은 5GHz ISM(Industrial, Scientific, and Medical) 대역과 같은 비면허 대역에서 LTE-LAA (LTE License Assisted Access) 또는 LTE U(LTE Unlicensed) 라디오 액세스 기법 또는 NR 기법을 이용할 수 있다. 비면허 라디오 주파수 스펙트럼 대역들에서 동작할 때, 기지국들(105) 및 UE들(115)과 같은 무선 디바이스들은 데이터를 전송하기 전에 채널이 클리어(clear)되도록 보장하기 위해 LBT(listen-before-talk) 절차들을 이용할 수 있다. 일부 경우들에서, 비면허 대역들에서의 동작들은 면허 대역에서 동작하는 CC들과 함께 CA 구성에 기초할 수 있다. 비면허 스펙트럼에서의 동작들은 다운링크 송신들, 업링크 송신들, 또는 둘 모두를 포함할 수 있다. 비면허 스펙트럼에서의 듀플렉싱은 FDD(frequency division duplexing), TDD(time division duplexing) 또는 이 둘의 조합에 기초할 수 있다.

[0104] [119] 무선 통신 시스템(100)은 조기 종료 및 개선된 성능을 지원하는 패리티-보조 리스트 디코딩 알고리즘을

구현할 수 있다. 디코딩 프로세스의 패리티-기반 조기 종료, 원하는 검출 레이트 및 원하는 오경보율을 달성하기 위해, 동적 고정 비트들이 생성될 수 있고, EDC 비트들의 길이가 선택될 수 있다.

- [0105] [120] 본원에서 설명된 기술들의 일부 예들에서, 송신기(예컨대, 기지국(105) 또는 UE(115))는 수신기(예컨대, 기지국(105) 또는 UE(115))로 송신할 정보 비트들을 식별할 수 있다. 수신기에서 조기 종료를 가능하게 하기 위해, 송신기는 수신기로 송신될 정보 비트들 및 비트들의 디코딩 순서에 기초하여 패리티 비트들을 생성할 수 있다. 본원에서 설명되는 바와 같이, 각각의 패리티 비트는 디코딩 순서에서 정보 비트들의 하나 이상의 선행 서브세트들에 부울 연산(예컨대, XOR)을 적용하는 것에 기초하여 생성될 수 있다. 이후, 송신기는 폴라 코드를 사용하여 정보 비트들 및 패리티 비트들을 포함하는 코드워드를 인코딩할 수 있고, 송신기는 폴라-인코딩된 코드워드를 통신 채널을 통해 수신기로 송신할 수 있다. 수신기는 폴라-인코딩된 코드워드를 포함하는 신호를 수신하고, 조기 종료 및 개선된 성능을 지원하는 패리티-보조 리스트 디코딩 알고리즘을 수행할 수 있다.
- [0106] [121] 일부 경우들에서, 기지국(105)은 송신기일 수 있고, UE(115)는 수신기일 수 있다. 다른 경우들에서, UE(115)는 송신기일 수 있고, 기지국(105)은 수신기일 수 있다. 추가 경우들에서, 제1 기지국(105)은 송신기일 수 있고, 제2 기지국(105)은 수신기일 수 있다. 추가의 경우들에서, 제1 UE(115)는 송신기일 수 있고, 제2 UE(115)는 수신기일 수 있다. 기지국(105) 및 UE(115) 이외의 디바이스들이 또한 송신기 및 수신기 중 하나 또는 둘 모두일 수 있다.
- [0107] [122] 도 2는 본 개시내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 무선 통신 시스템(200)의 예를 예시한다. 일부 예들에서, 무선 통신 시스템(200)은 무선 통신 시스템(100)의 양상들을 구현할 수 있다. 무선 통신 시스템(200)은 기지국(105-a) 및 UE(115-a)를 포함할 수 있다. 기지국(105-a)은 도 1의 기지국(105)의 예이며, UE(115-a)는 도 1의 UE(115)의 예이다.
- [0108] [123] 기지국(105-a)은 통신 채널(235)을 통해 UE(115-a)로 송신하기 위한 정보 비트들을 인코딩하기 위해 폴라 인코딩을 사용할 수 있다. 다른 예들에서, UE(115-a)는 이들 동일한 기술들을 사용하여 기지국(105-a) 또는 다른 UE로 송신하기 위한 데이터를 인코딩할 수 있다. 추가 예들에서, 기지국(105-a)은 이들 동일한 기술들을 사용하여 다른 기지국(105-a)으로 송신하기 위한 데이터를 인코딩할 수 있다. 더욱이, 기지국(105-a) 및 UE(115-a) 이외의 디바이스들은 본원에서 설명되는 기술들을 사용할 수 있다.
- [0109] [124] 도시된 예에서, 기지국(105-a)은 데이터 소스(205), EDC 인코더(210), 동적 고정 비트 생성기(215), 폴라 인코더(220), 레이트 매치(225) 및 변조기(230)를 포함할 수 있다. 데이터 소스(205)는 인코딩되어 UE(115-a)로 송신될 k개의 정보 비트들의 정보 벡터를 제공할 수 있다. 데이터 소스(205)는 네트워크, 저장 디바이스 등에 커플링될 수 있다. 데이터 소스(205)는 정보 벡터를 EDC 인코더(210)에 출력할 수 있다.
- [0110] [125] EDC 인코더(210)는 에러 검출 알고리즘을 정보 벡터에 적용하여 EDC 값을 생성할 수 있다. EDC 값은 예컨대 송신 채널(235)의 잡음에 의해 유발된 손상으로 인한 에러를 UE(115-a)가 정보 벡터에서 검출하는 것을 가능하게 하는 시퀀스일 수 있다. 일례에서, EDC 알고리즘은 순환 중복 검사(CRC) 알고리즘(예컨대, 선형 피드백 시프트 레지스터(LFSR), 재귀 다항식 분할)일 수 있으며, EDC 값은 CRC일 수 있다. 비트 단위의 EDC 값의 길이는 UE(115-a)가 정보 벡터를 포함하는 수신된 메시지에서 에러들을 식별하고 오경보율을 억제하는 것을 가능하게 하도록 선택될 수 있다. 일부 예들에서, EDC 값의 비트들의 선택된 수는 정의된 오경보율, 정의된 검출 레이트, 또는 이들 둘 모두에 적어도 부분적으로 기초할 수 있다. EDC 값의 길이를 비트 단위로 늘리면, 에러들을 식별하고 오경보율을 감소시키는 능력이 개선된다. 일례에서, EDC 값은  $m + c$  비트들의 길이를 가질 수 있으며, 여기서  $m$ 은 에러 검출을 위한 EDC 값의 비트들의 수이고,  $c$ 는 오경보 억제를 위한 EDC의 비트들의 수이다. 일부 경우들에서, 길이  $m$ 은 고정된 수(예컨대, 16비트들)일 수 있으며, 길이  $c$ 는 오경보율의 함수일 수 있다. 일부 경우들에서, 기지국(105-a) 및 UE(115-a)의 각각은 길이  $m$ 을 알고 있고, EDC 값의 비트들의 수 및 길이  $m$ 으로부터 길이  $c$ 를 유도할 수 있다.  $m + c$  비트들의 길이를 갖는 것은 허용 가능한 신호 검출 레이트를 유지하고 오경보율을 억제하기 위한 이중 목적들을 만족시킬 수 있다. EDC 인코더(210)는  $k + m + c$  비트들을 갖는 페이로드를 생성하기 위해 EDC 값을 정보 벡터에 부가할 수 있다. EDC 인코더(210)는 페이로드를 동적 고정 비트 생성기(215)로 출력할 수 있다.
- [0111] [126] 동적 고정 비트 생성기(215)는 코드워드의 디코딩 순서에서 각각의 동적 고정 비트의 각각의 위치에 선행하는 정보 비트들, EDC 비트들, CRC 비트들 또는 이들의 일부 조합의 함수로써 동적 고정 비트들 및/또는 각각의 패리티 비트에 대한 값들을 생성할 수 있다. 도 3은 본 개시내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코딩 순서의 폴라 코드의 서브-채널들의 다이어그램(300)의 예를 예시한다. 동적 고정 비트 생성기(215)는 디코딩 순서에서 폴라 코드의 서브-채널들을 식별

할 수 있다. 디코딩 순서는 디코더(245)가 폴라 코드의 서브-채널들을 디코딩하는 순서일 수 있다. 동적 고정 비트 생성기(215)는 디코딩 순서를 결정하거나 또는 그렇지 않으면 디코딩 순서를 인식할 수 있다(예컨대, 디코딩 순서를 포함하는 메모리의 테이블에 액세스할 수 있다). 디코딩 순서는 서브-채널들 중 어느 채널이 정보 비트들, EDC 비트들, CRC 비트들, 패리티 비트들, 동적 고정 비트들 및 고정 비트들을 포함하는지를 표시할 수 있다.

[0112] [127] 더 높은 신뢰도들을 갖는 폴라 코드의 서브-채널들은 정보 비트들을 인코딩하는데 사용되고, 나머지 서브-채널들은 고정 비트들을 인코딩하는데 사용된다. N개의 서브-채널들에 대해, K개의 정보 비트들은 K개의 가장 신뢰할 수 있는 서브-채널들에 로딩될 수 있고, N-K개의 고정 비트들은 N-K개의 서브-채널들 및 가장 신뢰성이 낮은 서브-채널들에 로딩될 수 있으며, 여기서  $K < N$ 이다. 다이어그램(300)은 좌측에 서브-채널 0이 있고, 서브-채널 0 다음에 서브-채널 1이 있으며, 서브-채널 N-1까지 순차적으로 진행되는 디코딩 순서로 N개의 서브-채널들을 도시한다. 고정 비트들에 대응하는 서브-채널들(305)은 점선들을 사용하여 도시되고, 정보 비트들 또는 EDC 비트들에 대응하는 서브-채널들(310)은 실선들을 사용하여 도시된다. 디코딩 순서내에서 서브-채널들의 도시된 위치는 일레이며, 임의의 특정 서브-채널의 위치는 폴라 코드의 다른 서브-채널들에 대한 그 특정 서브-채널의 신뢰도에 의존할 수 있다.

[0113] [128] 동적 고정 비트 생성기(215)는 가장 높은 신뢰도와 연관된 정의된 수의 최상의 고정 비트 서브-채널들이 동적 고정 비트 서브-채널들이도록 그리고/또는 패리티 비트들에 할당되도록 선택할 수 있다. 도 4는 본 개시 내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코딩 순서의 폴라 코드의 서브-채널들의 다이어그램(400)의 예를 예시한다. 일례에서, 동적 고정 비트 생성기(215)는 고정 비트 서브-채널들의 신뢰도를 결정하거나 또는 그렇지 않으면 인식할 수 있다(예컨대, 서브-채널들의 신뢰도 순서를 표시하는, 메모리에 저장된 테이블에 액세스할 수 있다). 동적 고정 비트들 및/또는 패리티 비트들의 수는 패리티-지향 SCL 디코딩 동안의 타겟 검출 레이트, 패리티-지향 SCL 디코딩 동안 조기 종료를 가능하게 하는 것 또는 이들 둘 모두에 적어도 부분적으로 기초할 수 있다.

[0114] [129] 일례에서, 24개의 고정 비트 서브-채널들이 존재하는 경우, 동적 고정 비트 생성기(215)는 24개의 동적 고정 비트 서브-채널들 중 j개의 가장 신뢰할 수 있는 서브-채널들을 동적 고정 비트 서브-채널들 (예컨대,  $j = 8$ ) 및/또는 패리티 비트 서브-채널들로서 선택할 수 있다. 일부 예들에서, 폴라 코드의 패리티 비트들 및 패리티 비트 서브-채널들의 수 j는 3과 동일할 수 있다. 나머지 고정 비트 서브-채널들은 정의된 값(예컨대, '0')으로 로딩될 수 있다. 도 4에서, 고정 비트 서브-채널들(405-a 및 405-b)이 동적 고정 비트 서브-채널들로서 선택된다. 일부 예들에서, 동적 고정 비트 서브-채널들이 디코딩 순서 전반에 걸쳐 적어도 어느 정도 균일하게 분산되도록, 동적 고정 비트 생성기(215)는 연속적인 고정 비트 서브-채널들 또는 정의된 수의 서브-채널들 내의 서브-채널들을 동적 고정 비트 서브-채널들로서 선택하는 것을 회피할 수 있다. 2개의 연속적인(또는 정의된 수내의) 고정 비트 서브-채널들이 신뢰도에 기초하여 선택될 때, 동적 고정 비트 생성기(215)는 2개의 서브-채널들 중 하나만을 선택하고, 연속적이지 않은 (또는 정의된 수의 고정 비트 서브-채널들내에 있지 않는) 다음으로 가장 신뢰성이 낮은 서브-채널을 다음 동적 고정 비트 서브-채널로서 선택할 수 있다.

[0115] [130] 도 4에 의해 예시된 다른 예에서, 고정 비트 서브-채널들(405-a 및 405-b)이 패리티 비트 서브-채널들로서 선택된다. 고정 비트 서브-채널(405)의 패리티 비트들은  $P^1$ 으로서 정의될 수 있으며, 고정 비트 서브-채널(405-b)의 패리티 비트들은  $P^2$ 로서 정의될 수 있다. 일부 예들에서, 패리티 비트 서브-채널들이 디코딩 순서 전반에 걸쳐 적어도 어느 정도 균일하게 분산되도록, 동적 고정 비트 생성기(215)는 연속적인 고정 비트 서브-채널들 또는 정의된 수의 서브-채널들 내의 서브-채널들을 패리티 비트 서브-채널들로서 선택하는 것을 회피할 수 있다. 2개의 연속적인(또는 정의된 수내의) 고정 비트 서브-채널들이 신뢰도에 기초하여 선택될 때, 동적 고정 비트 생성기(215)는 2개의 서브-채널들 중 하나만을 선택하고, 연속적이지 않은 (또는 정의된 수의 고정 비트 서브-채널들내에 있지 않는) 다음으로 가장 신뢰성이 낮은 서브-채널을 다음 패리티 비트 서브-채널로서 선택할 수 있다.

[0116] [131] 이후, 동적 고정 비트 생성기(215)는 동적 고정 비트들 및/또는 패리티 비트들의 값들을 계산할 수 있다. 도 5는 조기 종료 및 개선된 검출 성능을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코딩 순서의 폴라 코드의 서브-채널들의 다이어그램(500)의 예를 예시한다. 일부 예들에서, 동적 고정 비트 및/또는 패리티 비트의 값은 디코딩 순서에서 동적 고정 비트들 또는 패리티 비트 서브-채널에 선행하는 정의된 수의 정보 비트들, EDC 비트들(예컨대, CRC 비트들) 또는 이들 둘 모두의 함수일 수 있다. 도시된 예에서, 서브-채널(405-a)에서의 동적 고정 비트 및/또는 패리티 비트의 값은 정보 비트 서브-채널(310-a), EDC 비트 서브-채널(310-b), 및

정보 비트 서브 채널(310-c)을 포함하는 비트들의 서브세트(505-a)의 비트 값들의 함수일 수 있으며, 서브-채널(405-b)에서의 동적 고정 비트 및/또는 패리티 비트의 값은 EDC 비트 서브-채널(310-d), EDC 비트 서브-채널(310-e) 및 정보 비트 서브-채널(310-f)에서의 비트 값들을 포함하는 비트들의 서브세트(505-b)의 함수일 수 있다. 일부 예들에서, 서브-채널(405-b)에서의 패리티 비트의 값은 디코딩 순서에서 서브-채널(405-b)에 선행하고 디코딩 순서에서 이전 패리티 비트들의 서브 채널(405-a)에 후속하는, 505-b로 예시된 정보 비트들의 2개의 서브세트들의 비트 값들의 함수일 수 있다.

[0117] [132] 예컨대, 동적 고정 비트 생성기(215)는 서브-채널들(310-a, 310-b 및 310-c)에서의 비트 값들에 대해 부울 연산(예컨대, XOR(exclusive-OR))을 수행하여 서브-채널(405-a)에서의 동적 고정 비트 및/또는 패리티 비트의 값을 계산할 수 있고, 서브-채널들(310-d, 310-e 및 310-f)에서의 비트 값들에 대해 부울 연산(예컨대, XOR)을 수행하여 서브-채널(405-b)에서의 동적 고정 비트 및/또는 패리티 비트의 값을 계산할 수 있다. 일부 경우들에서, 하나 이상의 고정 비트 서브-채널들은 서브 채널들(310-a, 310-b 및 310-c)을 포함하는 선행 인터벌(505-a)에 있을 수 있고, 이들 고정 비트 서브-채널들(305)의 비트 값들은 무시될 수 있다 (예컨대, 동적 고정 비트들의 결정에 사용되는 정의된 수의 비트들에 대해 카운트되지 않음). 마찬가지로, 하나 이상의 고정 비트 서브-채널들은 서브-채널들(310-d, 310-e 및 310-f)을 포함하는 선행 인터벌(505-b)에 있을 수 있고, 이들 고정 비트 서브-채널들의 비트 값들은 무시될 수 있다. 일부 예들에서, 동적 고정 비트 생성기(215)는 디코딩 순서에서 2개 이상의 선행 서브-채널들(예컨대, 바로 앞선 비-고정 비트 채널들)로부터의 비트 값들을 사용하여 부울 연산을 수행할 수 있다. 일부 경우들에서, 동적 고정 비트 및/또는 패리티 비트의 수는 디코딩 순서에서 패리티 검사 비트 서브-채널에 선행하는 EDC 비트들 및 정보의 총수의 함수(예컨대,  $k+m+c$ 의 함수)일 수 있다. 예컨대, 동적 고정 비트의 수는  $j \approx (k + m + c)/g$  로서 결정될 수 있으며, 여기서  $g$  는 각각의 동적 고정 비트의 계산에 사용되는 정보 비트들 또는 EDC 비트들의 수이다.

[0118] [133] 일부 예들에서, 각각의 서브-채널(405)에서의 각각의 동적 고정 비트의 계산된 값은 디코딩 동안 패리티 검사로서 사용될 수 있다. 동적 고정 비트 서브-채널들의 위치들이 디코딩 순서 전반에 걸쳐 적어도 어느 정도 분산되기 때문에, 패리티 검사는 후보 경로들이 정확하게 디코딩될 확률(예컨대, EDC 통과할 확률)을 관련된 정보를 디코딩시에 제공할 수 있다.

[0119] [134] 부가적으로 또는 대안적으로, 패리티 비트의 값은 디코딩 순서에서 패리티 검사 비트 서브-채널에 선행하는 모든 정보 비트들, CRC 비트들 또는 이들 둘 모두의 함수일 수 있다. 도시된 예에서, 서브-채널(405-a)에서의 패리티 비트의 값은 디코딩 순서에서 서브-채널(405-a)에 선행하는 모든 정보 비트들(즉, 정보 비트들의 서브세트(505-a))의 함수일 수 있다. 유사하게, 서브-채널(405-b)에서의 패리티 비트의 값은 디코딩 순서에서 서브-채널(405-b)에 선행하는 모든 정보 비트들(즉, 정보 비트들의 서브세트(505-a) 및 정보 비트들의 서브세트(505-b 및 505-c))의 함수일 수 있다. 따라서, 일반 패리티 비트의 값은 505-a, 505-b 등을 포함하는 디코딩 순서에서 일반 패리티 비트들에 선행하는 정보 비트들의 모든 서브세트들의 함수로서 정의될 수 있다.

[0120] [135] 앞서 논의된 바와 같이, 동적 고정 비트 생성기(215)는 부울 연산(예컨대, XOR, XNOR 등)을 정보 비트들의 하나 이상의 서브세트들(505)에 적용하는 것에 기초하여 서브-채널들(405)에서의 패리티 비트들의 값들을 결정할 수 있다. 예컨대, 동적 고정 비트 생성기(215)는 서브-채널(405-a)에서의 패리티 비트를 생성하기 위해 정보 비트들의 서브세트(505-a)의 정보 비트들에 부울 연산을 적용할 수 있다. 게다가, 동적 고정 비트 생성기(215)는 서브-채널(405-b)에서의 패리티 비트를 생성하기 위해 정보 비트들의 서브세트(505-a) 및 정보 비트들의 서브세트(505-b)의 정보 비트들에 부울 연산을 적용할 수 있다. 일부 경우들에서, 정보 비트들의 서브세트(505-b) 사이의 이들 고정 비트 서브-채널들(305)의 비트 값들은 무시될 수 있다 (예컨대, 패리티 비트를 결정하는데 사용되는 비트들에서 카운트되지 않음). 따라서, 일반 패리티 검사 비트의 값은 505-a, 505-b 등을 포함하는 디코딩 순서에서 일반 패리티 비트에 선행하는 정보 비트들의 모든 서브세트들에 부울 연산(예컨대, XOR, XNOR 등)을 적용하는 것에 기초하여 정의될 수 있다.

[0121] [136] 비록 위에서 설명된 예들이 디코딩 순서에서 패리티 비트에 선행하는 정보 비트들에 기초하여 패리티 비트의 값을 결정하는 것을 논의하지만, 일부 경우들에서는 디코딩 순서에서 패리티 비트에 선행하는 정보 비트들이 없을 수 있거나 또는 패리티 비트와 이전 패리티 비트 사이에 정보 비트들이 없을 수 있다는 것이 이해되어야 한다 (즉,  $|A_i| = 0$ ). 그러한 경우들에서, 패리티 비트들의 값(p)은 제로(0)일 수 있다 (즉,  $p_i = 0$ ). 게다가, 비록 위에서 설명된 예들이 정보 비트들의 상이한 서브세트들에 대해 XOR/XNOR 연산을 수행하는 것에 관한 것이지만, 본원에서 설명된 기술들이 정보 비트들의 상이한 서브세트들에 대해 추가적인 또는 대안적인 부

을 연산들을 수행하는데 적용될 수 있음이 이해되어야 한다. 예컨대, 동적 고정 비트 생성기(215)는 정보 비트들의 서브세트의 2개의 정보 비트들의 그룹들에 대해 OR 및/또는 AND 연산들을 수행한 다음, 이러한 부울 연산들의 결과로 발생한 비트들에 대해 XOR/XNOR 연산을 수행하는 것에 기초하여 패리티 비트들을 생성할 수 있다. 따라서, 패리티 비트들은 다수의 부울 연산들(예컨대, OR, AND, XOR, XNOR 등)을 네스팅(nesting)하는 것에 기초하여 또는 개별 부울 연산에 기초하여 생성될 수 있다.

[0122] [137] 도 2를 다시 참조하면, 동적 고정 비트 생성기(215)는 동적 고정 비트 및/또는 패리티 비트 서브채널들의 값들을 생성하고, 폴라 인코딩을 위한 폴라 인코더(220)에 페이로드를 출력할 수 있다. 도 6은 본 개시내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 패리티 비트들 및/또는 동적 고정 비트들을 지원하는 페이로드(600)의 예를 예시한다. 페이로드(600)는 정보 비트들(605), 오경보율(FAR) EDC 비트들(610), 에러 검출 EDC 비트들(615), 동적 고정 비트들(620) (예컨대, 패리티 비트들) 및 고정 비트들(625)을 포함할 수 있다. 고정 비트들(625)에는 정의된 비트 값(예컨대, 0)이 할당될 수 있다. 일부 예들에서, FAR EDC 비트들(610) 및 에러 검출 EDC 비트들(615)은 (예컨대, 단일 EDC 함수에 의해 결정된) 조인트 EDC 값에 포함될 수 있다. FAR EDC 비트들(610)의 수는 리스트 디코더에 대한 FAR의 정규화에 기초하여 결정될 수 있다. 예컨대, FAR EDC 비트들(610)의 수는 미리 결정된 FAR을 초과하지 않도록 하기 위해 EDC를 사용하여 검사될, 리스트 디코더에 의해 생성된 후보 경로들의 수를 제한할 수 있다. FAR EDC 비트들(610)의 수를 사용한 미리 결정된 FAR이 초과되지 않는 한, 리스트 디코더는 디코딩 기술들(예컨대, 리스트 크기, 후보 경로 선택 등)을 유연하게 적용할 수 있다.

[0123] [138] 도 2를 다시 참조하면, 폴라 인코더(220)는 페이로드(600)에 대해 폴라 인코딩을 수행하여 (예컨대, N 비트들의) 폴라-인코딩된 코드워드를 생성할 수 있다. 폴라 인코더(220)는 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 정보 비트들, EDC 비트들, 동적 고정 비트들, 패리티 비트들 및 고정 비트들에 폴라 코드의 서브-채널들을 할당할 수 있다. 폴라 인코더(220)는 신뢰도에 기초하여 서브-채널들을 할당할 수 있는데, 가장 신뢰성 있는 서브-채널들은 정보 비트들, EDC 비트들, 또는 이들 둘 모두에 할당되며, 다음으로 가장 신뢰성 있는 서브세트의 서브-채널들은 동적 고정 비트들 및/또는 패리티 비트들에 할당되며, 그리고 나머지 서브세트의 서브-채널들은 고정 비트들에 할당된다. 일부 예들에서, 폴라 인코더(220)는 생성기 매트릭스를 페이로드(600)의 구성된 비트 시퀀스에 곱함으로써 코드워드를 생성할 수 있다. 레이트 매치(225)는 폴라 인코더(220)로부터 코드워드를 수신하고 레이트 매칭을 수행할 수 있다. 레이트 매칭은 특정 TTI에서 송신하기 위해 코드워드의 코딩된 비트들 중 일부를 선택하는 것을 수반할 수 있다. 변조기(230)는 폴라-인코딩된 코드워드를 반송하는 신호를 잡음으로 왜곡할 수 있는 무선 통신 채널(235)을 통한 송신을 위해 폴라-인코딩된 코드워드를 변조할 수 있다.

[0124] [139] UE(115-a)는 폴라-인코딩된 코드워드를 포함하는 신호를 수신할 수 있다. 일례에서, UE(115-a)는 복조기(240), 디코더(245) 및 데이터 싱크(250)를 포함할 수 있다. 복조기(240)는 폴라-인코딩된 코드워드를 포함하는 신호를 수신하고, 폴라-인코딩된 코드워드의 디코딩을 위해 복조된 신호를 디코더(245)에 입력할 수 있다. 복조된 신호는 예컨대 수신된 비트들이 "0" 또는 "1"일 확률 값을 나타내는 LLR 값들의 시퀀스일 수 있다. 디코더(245)는 LLR 값들에 대해 리스트 디코딩 알고리즘(예컨대, CA-SCL 디코딩, SCL 디코딩)을 수행하고 출력을 제공할 수 있다. 만일 폴라-인코딩된 코드워드를 성공적으로 디코딩할 수 있다면, 디코더(245)는, 사용, 저장, 다른 디바이스로의 통신(예컨대, 유선 또는 무선 통신 채널을 통한 송신), 네트워크를 통한 통신 등을 위해, 정보 벡터의 비트 시퀀스(예컨대, EDC 인코더(210)에 입력된 k개의 정보 비트들)를 데이터 싱크(250)에 출력할 수 있다. 그렇지 않으면, 디코더(245)는 디코딩이 성공적이지 않음을 표시할 수 있다. 앞서 논의된 바와같이, 도 2의 예가 인코딩을 수행하는 기지국(105-a) 및 디코딩을 수행하는 UE(115-a)를 설명하지만, 역할들은 반대로 될 수 있다. 더욱이, 기지국(105-a) 및 UE(115-a)와 다른 디바이스들이 인코딩 및 디코딩을 수행할 수 있다.

[0125] [140] 다양한 양상들에 따르면, 디코더(245)는 아래에서 설명되는 바와같이 성능을 동시에 개선시키고 조기 종료를 지원하는 디코딩 기술을 수행할 수 있다. 코드워드의 디코딩을 수행하는 것은 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료에 대한 결정을 하기 위해 디코딩 경로들의 제1 서브세트에 대해 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 매트릭들을 생성하는 것, 및 생성된 경로 매트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 적어도 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함할 수 있다.

[0126] [141] 도 7은 본 개시내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디코더의 예시적인 다이어그램(700)을 예시한다. 일부 예들에서, 디코더(245-a)는 디코더

(245)의 양상들을 구현할 수 있다.

- [0127] [142] 디코더(245-a)는 리스트 디코더(705), 패리티 검사기(710) 및 에러 검출기(715)를 포함할 수 있다. 리스트 디코더(705)는 경로 검색 알고리즘을 수행하여, 수신된 폴라-인코딩된 코드워드를 디코딩하기 위한 코드 트리를 검색할 수 있다. 아래에서 더 상세히 설명되는 바와 같이, 리스트 디코더(705)는 코드 트리를 통해 후보 경로들을 식별할 수 있다. 패리티 검사기(710)는 리스트 디코딩 프로세스를 조기에 종료해야 할지 여부를 결정하기 위해 패리티 검사를 수행할 수 있으며, 디코딩을 종료해야 할 때를 리스트 디코더(705)에 명령하기 위한 피드백 경로(720)를 포함할 수 있다. 패리티 검사기(710)는 또한 동적 고정 비트들에 기초하여 패리티 검사를 만족하는 코드 트리를 통해 후보 경로들에 대한 경로 메트릭들을 결정할 수 있다. 만일 디코딩 프로세스가 조기에 종료되지 않으면, 리스트 디코더(705)는 후보 경로들의 리스트 크기  $L$ 을 결정하고,  $L$ 개의 후보 경로들에 대응하는 비트 시퀀스들을 에러 검출을 위해 에러 검출기(715)에 출력할 수 있다. 일부 예들에서,  $L$ 은 오경보율 억제를 위해 사용되는 EDC 비트들의 수  $c$ 보다 더 클 수 있다. 이러한 경우에,  $L$ 개의 경로들 중  $2^c$  경로들(예컨대, 가장 높은 경로 메트릭들을 갖는  $2^c$  경로들)은 에러 검출기(715)에 의해 검사될 수 있는 반면, 다른 경로들은 폐기될 수 있다. 에러 검출기(715)는 경로 메트릭들에 기초하여 순서대로 비트 시퀀스에 대해 에러 검출 알고리즘을 반복적으로 수행할 수 있다. 에러 검출기(715)는 비트 시퀀스들 중 하나가 에러 검출 알고리즘을 통과하자마자 또는 비트 시퀀스들의 모두가 검사되고 비트 시퀀스들의 모두가 에러 검출 알고리즘을 통과하지 못하는 경우 바로 정지할 수 있다.
- [0128] [143] 도 8은 본 개시내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 흐름도(800)의 예를 예시한다. 블록(810 내지 830)은 디코딩 프로세스를 조기에 종료해야 할지 여부를 결정하기 위한 동작들을 설명하며, 블록들(835-850)은 성능 개선을 위한 기술들을 설명한다. 흐름도(800)는 블록(805)에서 시작하여 블록(810)으로 진행할 수 있다.
- [0129] [144] 810에서, 디코더(245-a)의 리스트 디코더(705)는 폴라 코드를 사용하여 인코딩된 수신된 코드워드에 대해 리스트 디코딩 알고리즘을 수행하고, 코드 트리에서 특정 레벨의  $L$ 개의 후보 경로들을 식별하며, 그리고 코드 트리의 다음 레벨에서의 비트 위치가 동적 고정 비트들에 대응함을 결정할 수 있다. 리스트 디코더(705)는 예컨대 SCL 디코더, CA-SCL 디코더 동일 수 있다.
- [0130] [145] 815에서, 리스트 디코더(705)는 추가 비트를 포함하도록  $L$ 개의 후보 경로들을 확장함으로써 코드 트리를 통해 후보 경로들의 확장된 세트를 생성한다. 도 9는 본 개시내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 코드 트리(900)의 예를 예시한다. 코드 트리(900)는 리스트 디코더(705)가 리스트 디코딩 프로세스를 수행하는 방법의 그래픽 표현이다. 코드 트리(900)는 다수의 노드들(905)을 포함하며, 노드들의 쌍들 사이의 라인은 본원에서 브랜치(950)로서 지칭된다(예컨대, 브랜치(950-a)는 노드(905-a)를 노드(905-b)에 연결하고 브랜치(950-b)는 노드(905-a)를 노드(905-i)에 연결한다). 각각의 브랜치(950)는 비트들에 대한 가능한 값과 연관되며, 가능한 값은 '1' 또는 '0'일 수 있다. 브랜치(950-a)는 '0'인 비트와 연관되고, 브랜치(950-b)는 '1'인 비트와 연관된다. 각각의 브랜치(950)는 또한 메트릭에 대한 값과 연관된다. 메트릭 값은 하나의 노드에서 다음 노드로 진행하기 위한 비용을 나타낼 수 있다. 메트릭은 예컨대 거리 메트릭(예컨대, 거리로 변환된 LLR) 또는 확률 메트릭(예컨대, LLR 등)일 수 있다. 메트릭은 시퀀스의 다음 비트가 1인지 또는 0인지 여부에 기초하여 하나의 노드에서 다음 노드로 이동할 가능성을 나타낼 수 있다. 일부 경우들에서, 메트릭은 노드들 사이의 거리 값을 나타낼 수 있다.
- [0131] [146] 리스트 디코더(705)는 복조기(240)에 의해 출력된 디맵핑된 심볼들을 프로세싱하고, 디맵핑된 심볼들에 대응하는 비트들이 '0들'인지 또는 '1들'인지 여부의 확률(예컨대, LLR 값)을 결정할 수 있다. 특정 비트 값이 '0'인지 또는 '1'인지 여부에 대한 확률의 결정은 또한 사전 디코딩 판단들의 함수일 수 있다. 이러한 프로세스는 코드 트리(900)에 반영된다.
- [0132] [147] 리스트 디코더(705)는 초기에 노드(905-a)에서 시작하며, LLR 값들을 프로세싱하여 어느 브랜치를 따라 진행할지를 결정할 수 있다. 노드(905-a)에서, 리스트 디코더(705)는 LLR 값이 '0'인지 또는 '1'인지의 여부의 가능성을 결정할 수 있고, 따라서 노드(905-b) 또는 노드(905-i)로 진행할 수 있다. 노드(905-b)는 '0'인 제1 비트와 연관될 수 있으며, 노드(905-i)는 '1'인 제1 비트와 연관될 수 있다. 각각의 브랜치(950-a, 950-b)는 메트릭(예컨대, 브랜치 메트릭들)에 대한 값과 연관되며, 리스트 디코더(705)는 그것이 경로 메트릭을 생성하기 위해 코드 트리(900)에서 브랜치들(950)을 횡단할 때 브랜치 메트릭 값들을 누산한다. 경로 메트릭을 형성하기 위한 누산은(예컨대, 정보 비트 또는 동적 고정 비트 등을 갖는 폴라 코드의 각각의 비트-채널에 대해) 각각의

노드(905)에서 수행될 수 있으며, 예컨대, 경로를 따르는 각각의 브랜치의 메트릭 값을 추가하는 것을 수반할 수 있다. 경로는 코드 트리(900)를 통해 노드들(905) 사이의 특정 루트를 지칭할 수 있다. 리스트 디코더(705)는 누산된 경로 메트릭들을 사용하여 경로들 중 어느 경로가 최상인지를 선택한다.

[0133] [148] 일부 경우들에서, 리스트 디코더(705)는 코드 트리(900)를 통해 모든 각각의 가능한 경로에 대한 개개의 경로 메트릭을 유지할 수 있다. 모든 가능한 경로들에 대한 경로 메트릭들을 유지하는 것은 계산 비용이 많이 들 수 있고, 다른 경우들에는 리스트 디코더(705)가 선택된 경로들을 제거하기 위해 경로 메트릭들을 사용할 수 있다. 예컨대, 리스트 디코더(705)는 코드 트리의 각각의 레벨에서 유지되는 경로들의 수를 제한하는 리스트 크기  $L$ 을 가질 수 있다. 이를 위해, 리스트 디코더(705)는 각각의 레벨에서 최대  $L$  개의 후보 경로들을 유지하고 나머지 후보 경로들을 폐기할 수 있다. 일례에서, 도 9는 레벨 0 내지 레벨 3을 도시한다.  $L = 4$ 이면, 리스트 디코더(705)는 각각의 레벨에서 최대 4개의 경로들을 유지할 수 있고, 임의의 추가 경로들을 폐기할 수 있다. 레벨 1에서, 2개의 가능한 경로들(예컨대, 노드(905-a)-노드(905-b) 및 노드(905-a)-노드(905-i))가 존재하므로, 리스트 디코더(705)는 경로들 둘 모두를 유지할 수 있다. 레벨 2에서, 4개의 가능한 경로들(예컨대, 노드(905-a)-노드(905-b)-노드(905-c), 노드(905-a)-노드(905-b)-노드(905-f), 노드(905-a)-노드(905-i)-노드(905-j), 및 노드(905-a)-노드(905-i)-노드(905-m))이 존재하므로, 리스트 디코더(705)는 모든 4개의 경로들을 유지할 수 있다. 레벨 3에서, 8개의 가능한 경로들이 존재하므로, 리스트 디코더(705)는 8개의 경로 중 4개의 경로들을 유지할 수 있다. 각각의 후속 레벨에서, 가능한 경로들의 수는 2배가 되고(예컨대, 레벨 4는 16개의 가능한 경로들을 가지며, 레벨 5는 32개의 가능한 경로를 가지는 등), 리스트 디코더(705)는 경로들 중 4개의 경로를 유지할 수 있다.

[0134] [149] 코드 트리를 통해 후보 경로들의 확장된 세트를 생성하기 위해, 리스트 디코더(705)는  $2L$ 개의 가능한 후보 경로들을 식별하기 위해 하나의 레벨로부터 다음 레벨까지  $L$ 개의 후보 경로들을 확장할 수 있다. 도 10은 본 개시내용의 다양한 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 코드 트리(1000)의 예를 예시한다. 도시된 바와 같이, 리스트 디코더(705)는 레벨 2의 노드들로부터 레벨 3의 노드들로 경로들(1010)을 확장하고 있다. 도시된 바와 같이, 경로(1010-a)는 노드(905-a, 905-b 및 905-c)를 포함하고, 노드(905-d) 또는 노드(905-e)로 확장될 수 있다. 경로(1010b)는 노드(905-a, 905-b 및 905-f)를 포함하며, 노드(905-g 또는 905-h)로 확장될 수 있다. 경로(1010-c)는 노드(905-a, 905-i 및 905-j)를 포함하고, 노드(905-k 또는 905-l)로 확장될 수 있다. 경로(1010-d)는 노드(905-a, 905-i 및 905-m)를 포함하고, 노드(905-n 또는 905-o)로 확장될 수 있다.

[0135] [150] 도 8을 다시 참조하면, 블록(820)에서, 리스트 디코더(705)는 제1 경로 선택 기준에 따라 후보 경로들의 확장된 세트의 제1 서브세트를 선택할 수 있다. 일례에서, 경로 선택 기준은 경로 메트릭일 수 있고, 리스트 디코더(705)는 최상의 경로 메트릭들을 갖는  $2L$ 개의 가능한 경로들 중  $L$ 개의 경로들을 유지할 수 있다. 리스트 디코더(705)는 어느 경로들이 유지되어야 할지를 결정하기 위해 누산된 메트릭 값들인 경로 메트릭들(예컨대, 최소 누산 거리, 최대 누산 확률 등)을 사용할 수 있다. 예컨대, 도 10을 참조하면, 리스트 디코더(705)는 경로(1010-a)를 노드(905-d)로 확장하기 위한 경로 메트릭을 결정하기 위해 노드(905-c)에서 노드(905-d)로 진행하는 브랜치에 대한 메트릭 값을 경로(1010-a)에 대한 누산된 값에 추가할 수 있다. 리스트 디코더(705)는 경로들(1010) 모두를 레벨 3의 노드들 중 임의의 노드로 확장하기 위한 유사한 결정을 할 수 있다. 이러한 예에서, 리스트 디코더(705)는 레벨 3의 노드들에 대해 8개의 가능한 경로들을 가질 수 있고, 8개의 가능한 경로들 각각에 대한 경로 메트릭을 결정할 수 있다.  $L = 4$ 이기 때문에, 리스트 디코더(705)는 최상의 경로 메트릭(예컨대, 최소 누산 거리, 최대 누산 확률 등)을 갖는 8개의 경로들 중 4개의 경로들을 선택할 수 있다. 예컨대, 리스트 디코더(705)는, 경로 메트릭들에 기초하여, 확장된 후보 경로들 중 4개의 최상의 경로들이 후보 경로(1010-a)를 노드(905-d)로 확장하고, 후보 경로(1010-b)를 노드(905-g)로 확장하고, 후보 경로(1010-c)를 노드(905-l)로 확장하고, 그리고 후보 경로(1010-d)를 노드(905-n)로 확장하는 것을 결정할 수 있고, 이에 따라 후보 경로들의 확장된 세트의 제1 서브세트를 선택할 수 있다.

[0136] [151] 도 8을 다시 참조하면, 블록(825)에서, 패리티 검사기(710)는 후보 경로들의 확장된 세트의 제1 서브세트의 모든 경로들이 패리티 검사에 실패하는지 여부를 결정할 수 있다. 일례에서, 패리티 검사기(710)는 코드워드를 생성하는데 사용된 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료에 대해 판단하기 위해 디코딩 경로들의 제1 서브세트의 패리티 검사를 수행할 수 있다. 추가 예에서, 도 10을 참조하면, 코드 트리의 레벨 3은 동적 고정 비트의 위치에 대응할 수 있고, 패리티 검사기(710)는 후보 경로들의 확장된 세트의 제1 서브세트에 대한 패리티 검사로서 동적 고정 비트들의 값을 사용할 수 있다. 패리티 검사기(710)는 후보 경로를 따르는 동적 고정 비트 값과의 비교하기 위해 후보 경로를 따르는 선행 정보 비트들, EDC

비트들 또는 이들 둘 모두의 패리티 값을 계산할 수 있다. 예컨대, 패리티 검사기(710)는 확장된 후보 경로(1010-a)를 따라 노드(905-d)까지 정의된 수의 정보 비트들, EDC 비트들 또는 이들 둘 모두의 값들에 대해 부울 연산(예컨대, XOR)을 수행하여 패리티 값을 계산할 수 있으며, 계산된 값을 노드들(905-c 및 905-d) 사이의 브랜치에 의해 표현된 값과 비교할 수 있다. 도 5를 참조하면, 패리티 검사기(710)는 또한 패리티 값을 계산할 때 고정 비트들에 대응하는, 디코딩 순서에서 확장된 후보 경로를 따르는 비트들을 무시할 수 있다.

[0137] [152] 일례에서, 코드 트리(1000)에서, 후보 경로(1010-a)는 [0, 0, 0]의 비트 시퀀스에 대응하고, 제1 비트가 정보 비트가 되게 하고, 제2 비트가 EDC 비트가 되게 하며, 제3 비트가 동적 고정 비트가 되게 한다. 이러한 예에서, 동적 고정 비트들의 값은 제1 및 제2 비트들의 XOR(exclusive-OR)로서 결정될 수 있다. 패리티 검사기(710)는 계산된 패리티 값을 후보 경로를 따르는 동적 고정 비트 값과 비교할 수 있다. 이러한 예에서, 패리티 검사기(710)는 '0'의 값을 초래하는, 첫 번째 2비트들의 XOR을 계산할 수 있다(예컨대, 0 XOR 0 = 0). 여기서, 패리티 검사기(710)는 계산된 값이 동적 고정 비트의 값(예컨대, 노드들(905-c 및 905-d) 사이의 브랜치에 의해 표현된 값)과 매칭되고 따라서 후보 경로(1010-a)가 패리티 검사를 통과함을 결정한다. 그러나, 만일 계산된 패리티 값이 동적 고정 비트 값과 매칭하지 않으면, 패리티 검사기(710)는 후보 경로가 패리티 검사에 실패하였음을 결정할 수 있다. 만일 확장된 후보 경로들의 제1 서브세트의 L개의 후보 경로들(1010) 모두가 패리티 검사에 실패하면, 패리티 검사기(710)는 디코딩 에러를 선언하고, 도 8을 참조하면, 블록(830)으로 진행하여 디코딩을 종료할 수 있다. 디코딩의 조기 종료는 전력을 절약할 수 있다. 만일 계산된 패리티 값이 확장된 후보 경로들 중 적어도 하나에 대한 동적 고정 비트 값과 매칭되면, 흐름도(800)는 블록(835)으로 진행할 수 있다.

[0138] [153] 블록(835)에서, 패리티 검사기(710)는 제2 경로 선택 기준에 따라 확장된 후보 경로들의 제2 서브세트를 선택할 수 있다. 예컨대, 패리티 검사기(710)는 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성할 수 있다. 일부 예들에서, 제2 경로 선택 기준은, 가능한 2L개의 확장된 후보 경로들로부터, 동적 고정 비트에 기초하여 패리티 검사를 각각 통과한 L개의 후보 경로들을 선택하는 것일 수 있다.

[0139] [154] 도 11은 본 개시내용의 다양한 양상들에 따라 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 패리티 검사를 통과한 후보 경로들을 도시하는 코드 트리(1100)의 예를 예시한다. 도 10의 예를 계속하면, 동적 고정 비트의 값은 제1 및 제2 비트들의 XOR(exclusive-OR)로서 결정될 수 있다. 도시된 바와 같이, 패리티 검사기(710)는 각각의 후보 경로의 제3 비트의 값이 2개의 선행 비트들의 XOR(exclusive-OR)의 값과 동일하기 때문에 확장된 후보 경로들의 제2 서브세트로서 후보 경로들(1110-a, 1110-b, 1110-c 및 1110-d)을 선택한다. 확장된 후보 경로들의 제2 서브세트의 후보 경로들(1110)이 도 10 및 도 11에 도시된 바와 같이 확장된 후보 경로들의 제1 서브세트에서 후보 경로들(1010)과 코드 트리의 일부 노드들에 대해 상이할 수 있음이 주목된다. 코드 트리의 다른 노드들에 대해, 확장된 후보 경로들의 제2 서브세트의 후보 경로들(1110)은 확장된 후보 경로들의 제1 서브세트의 후보 경로들(1010)과 동일할 수 있다(예컨대, L개의 최상의 경로들은 모두 코드 트리의 주어진 노드에서 패리티 검사를 통과할 수 있다).

[0140] [155] 도 8을 다시 참조하면, 블록(840)에서, 리스트 디코더(705)는 후보 경로들의 확장된 세트의 제2 서브세트에서 각각의 확장된 후보 경로에 대한 경로 메트릭을 결정할 수 있다. 예컨대, 패리티 검사기(710)는 도 9에서 앞서 제공된 설명과 유사하게, 확장된 후보 경로들의 제2 서브세트의 후보 경로들(1110-a, 1110-b, 1110-c 및 1110-d) 각각에 대한 경로 메트릭을 결정하도록 리스트 디코더(705)에게 명령할 수 있다. 리스트 디코더(705)는 코드 트리(1100)를 통한 다른 가능한 경로들을 무시하고, 리스트 디코딩 프로세스를 계속할 수 있다. 추가적으로 또는 대안적으로, 리스트 디코더(705)는 동적 고정 비트의 계산된 값이 동적 고정 비트의 결정된 판단 값(예컨대, 하드 판단 값)과 상이한 후보 경로들 중 임의의 후보 경로에 대한 경로 메트릭에 페널티를 추가할 수 있다.

[0141] [156] 블록(845)에서, 리스트 디코더(705)는 디코딩 순서에서 예상되는 임의의 추가적인 동적 고정 비트들이 존재하는지 여부를 결정할 수 있다. 도 5를 참조로 한 예에서, 리스트 디코더(705)는 어느 비트들이 어느 서브-채널들에 배치되는지를 인식할 수 있고, 디코딩 순서내에서 동적 고정 비트 서브-채널(405-a)의 위치에 현재 있을 수 있고, 그리고 적어도 하나의 추가적인 동적 고정 비트 서브-채널(예컨대, 405-b)이 디코딩 순서에서 나중에 발생함을 결정할 수 있다. 만약 예이면, 흐름도(800)는 블록(850)으로 진행할 수 있고, 리스트 디코더(705)는 다음 동적 고정 비트가 디코딩 순서에 도달될 때를 결정할 수 있다. 도달될 때, 흐름도(800)는 블록(810)으로 되돌아가서, 앞서 설명된 대로 후속 블록들을 수행할 수 있다. 일부 경우들에, 블록(815)을 통한 제2 및 후속 통과들에서, 리스트 디코더(705)는 블록(835)의 이전 인스턴스에서 선택된 확장된 후보 경로들의 이전 세트의 제2 서브세트의 후보 경로들을 확장함으로써 후보 경로들의 확장된 세트를 생성할 수 있다. 만일 디코

딩 순서에 추가적인 동적 고정 비트들이 없다면, 흐름도(800)는 블록(855)으로 진행하여 동적 고정 비트 프로세싱을 종료할 수 있다.

[0142] [157] 흐름도의 도달 블록(855)은 리스트 디코딩 알고리즘이 조기에 종료되지 않았고 대응하는 비트 시퀀스들에 대해 에러 검출을 수행하기 위해 후보 경로들의 최대 리스트 크기  $L$ 이 이용 가능함을 표시할 수 있다. 도 7을 참조하면, 일단 디코딩 순서의 끝에 도달하면, 리스트 디코더(705)는 후보 경로들의 리스트 크기  $L$ 을 결정할 수 있다. 리스트 디코더(705)는 후보 경로들 각각으로부터  $k + m + c$  비트들(예컨대,  $k$ 개의 정보 비트들,  $m$ 개의 에러 검출 EDC 비트들,  $c$ 개의 FAR EDC 비트들)의 비트 시퀀스를 추출할 수 있다. 리스트 디코더(705)는 후보 경로들 각각 내의 동적 고정 비트들 및 고정 비트들의 위치들을 인식할 수 있고, 추출된 비트 시퀀스들에서 동적 고정 비트들 및 고정 비트들의 값들을 포함하지 않을 수 있다. 리스트 디코더(705)는 (직접적으로 또는 패리티 검사기(710)를 통해) 각각의 비트 시퀀스를 에러 검출기(715)에 출력할 수 있다. 리스트 디코더(705)는 또한 대응하는 후보 경로들의 경로 메트릭에 기초하여 비트 시퀀스들을 검사할 순서를 출력할 수 있으며, 따라서  $L$ 개의 후보 경로들 중 최악의 경로 메트릭에 대응하는 비트 시퀀스가 마지막으로 검사될 때까지, 최상의 경로 메트릭에 대응하는 비트 시퀀스가 첫 번째로 검사되고, 이후 다음으로 최상의 경로 메트릭에 대응하는 비트 시퀀스가 두 번째로 검사되는 식이다.

[0143] [158] 에러 검출기(715)는 비트 시퀀스들 중 임의의 시퀀스가 EDC(예컨대, CRC 알고리즘)를 통과하는지 여부를 결정하기 위한 에러 검출 알고리즘을 수행할 수 있다. 앞서 설명된 바와같이, 폴라-인코딩된 코드워드는 정보 벡터 및 EDC를 포함하는 페이로드(600)를 폴라 인코딩함으로써 생성될 수 있다. 만일 특정 후보 경로로부터 획득된 비트 시퀀스가 정보 벡터 및 EDC의 비트 시퀀스와 동일하면, 에러 검출기(715)는 특정 후보 경로에 대응하는 비트 시퀀스를 파싱하여 정보 벡터 및 수신된 EDC를 복원할 수 있어야 한다. 이후, 에러 검출기(715)는 EDC 인코더(210)에 의해 적용된 것과 동일한 알고리즘을 파싱된 정보 벡터에 적용함으로써 파싱된 정보 벡터를 사용하여 계산된 EDC를 생성할 수 있다. 만일 계산된 EDC가 수신된 EDC와 동일하면, 에러 검출기(715)는 그것이 폴라-인코딩된 코드워드를 성공적으로 디코딩할 수 있었음을 결정하고, EDC와 함께 또는 EDC 없이 정보 벡터의 비트 시퀀스를 출력한다. 만일 동일하지 않으면, 에러 검출기(715)는 그 비트 시퀀스에 대한 디코딩 실패를 표시한다. 에러 검출기(715)는 다음으로 가장 높은 경로 메트릭과 연관된 비트 시퀀스를 검사하여, 그 비트 시퀀스가 에러 검출을 통과한지를 확인한다. 따라서, 에러 검출기(715)는 비트 시퀀스들 중 하나가 통과하거나 모두 실패할 때까지 비트 시퀀스에서 비트 시퀀스로 진행한다. 만일 모든 경로들이 검사되었다면, 에러 검출기(715)는 디코딩 실패를 표시한다.

[0144] [159] 유리하게는, 본원에서 설명된 예들은 정의된 수의 동적 고정 비트들을 사용하여 조기 종료 및 성능 개선을 동시에 지원한다. 단일 EDC의 크기는 EDC 오버헤드를 감소시키는 CA-SCL로 검출 및 디코딩 둘 모두를 유리하게 지원하도록 선택될 수 있다. 일부 경우들에서, 본원에서 설명된 장점들은 타겟 검출 레이트를 제공하기 위해 선택된 수  $j$ (예컨대,  $j = 8$ )의 동적 고정 비트들을 사용하여 달성될 수 있다. 즉, 동적 고정 비트들의 수  $j$ 는 도 8을 참조하여 설명된 바와 같이 동적 고정 비트들을 사용하여 경로 선택이 보조될 때 타겟 검출 레이트를 제공할 수 있다(이는 동적 고정 비트들이 없는 검출 레이트에 대한 증대일 수 있다). 동적 고정 비트들에 할당된 폴라 코드의 서브-채널들은 고정 비트들을 전송하기 위해 할당된 서브-채널들 중 가장 신뢰할 수 있는 채널들일 수 있다. 게다가, 각각의 동적 고정 비트의 값은 디코딩 순서에서 동적 고정 비트에 선행하는 정의된 수  $d$ (예컨대,  $d = 3$ )의 정보 비트들, CRC 비트들, 또는 이들 둘 모두에 대해 부울 연산(예컨대, XOR 연산)을 사용하여 계산될 수 있다.

[0145] [160] 도 12는 본 개시내용의 다양한 양상들에 따라 조기 종료를 위한 폴라 코드의 패리티 비트들을 지원하는 흐름도(1200)의 다른 예를 예시한다. 흐름도(1200)는 디코딩 프로세스를 조기에 종료해야 할지 여부를 결정하기 위해 디코딩 프로세스의 일부로서 패리티 검사를 수행하기 위한 동작들을 설명한다. 흐름도(1200)는 1205에서 시작하여, 블록(1210)으로 진행할 수 있다. 1210에서, 디코더(245-a)의 리스트 디코더(705)는 폴라 코드를 사용하여 인코딩된 수신된 코드워드에 대해 리스트 디코딩 알고리즘을 수행하고, 코드 트리에서 특정 레벨의  $L$ 개의 후보 경로들을 식별하며, 그리고 코드 트리의 다음 레벨에서의 비트 위치가 패리티 비트들에 대응함을 결정할 수 있다. 리스트 디코더(705)는 예컨대 SCL 디코더, CA-SCL 디코더 동일 수 있다.

[0146] [161] 1215에서, 리스트 디코더(705)는 추가 비트를 포함하도록  $L$ 개의 후보 경로들을 연장함으로써 코드 트리를 통해 후보 경로들의 패리티 비트에 대한 패리티 검사 값을 생성할 수 있다. 리스트 디코더(705)는 복조기(240)에 의해 출력된 디-맵핑된 심볼들을 프로세싱하고, 디-맵핑된 심볼들에 대응하는 비트들이 '0'인지 또는 '1'인지 여부를 확률(예컨대, LLR 값)을 결정할 수 있다. 특정 비트 값이 '0'인지 또는 '1'인지 여부에 대한 확률의 결정은 또한 이전 디코딩 판단들의 함수일 수 있다. 코드 트리를 통해 후보 경로들의 확장된 세트를 생

성하기 위해, 리스트 디코더(705)는 2L개의 가능한 후보 경로들을 식별하기 위해 하나의 레벨에서 다음 레벨로 L개의 후보 경로들을 확장한 다음, 가장 높은 경로 메트릭들(예컨대, 패리티 비트 위치에 대한 비트 메트릭들을 포함함)을 갖는 L개의 후보 경로를 선택할 수 있다.

[0147] [162] 1220에서, 패리티 검사기(710)는 모든 경로들에 대한 패리티 비트가 패리티 검사 값과 동일한지 여부를 결정할 수 있다. 일례에서, 패리티 검사기(710)는 코드워드를 생성하는데 사용된 패리티 비트들에 기초하여 코드워드의 디코딩의 조기 종료에 대해 결정하기 위해 디코딩 경로들의 패리티 검사를 수행할 수 있다. 패리티 검사기(710)는 결정된 패리티 비트와의 비교를 위해 후보 경로를 따르는 선행 정보 비트들, CRC 비트들 또는 둘 모두에 기초하여 패리티 검사 값을 계산할 수 있다. 예컨대, 패리티 검사기(710)는 패리티 검사 값을 계산하고 계산된 값을 패리티 비트와 비교하기 위해, 도 5를 참조로 하여 설명된 바와같이 확장된 후보 경로를 따르는 정의된 수의 정보 비트들, CRC 비트들 또는 이들 둘 모두의 값들에 대해 부울 연산(예컨대, XOR, XNOR 등)을 수행할 수 있다.

[0148] [163] 일례에서, 후보 경로는 [0, 0, 0]의 비트 시퀀스에 대응할 수 있으며, 여기서 제1 비트는 정보 비트이고, 제2 비트는 CRC 비트이며, 제3 비트는 패리티 비트이다. 이러한 예에서, 패리티 검사 값은 제1 및 제2 비트들의 XOR로서 결정될 수 있다. 패리티 검사기(710)는 계산된 패리티 검사 값을 후보 경로를 따르는 패리티 비트 값과 비교할 수 있다. 이러한 예에서, 패리티 검사기(710)는 '0'의 값을 초래하는 처음 2비트들의 XOR을 계산할 수 있다. 패리티 검사기(710)는 계산된 값이 패리티 비트 값과 매칭되어 후보 경로가 패리티 검사를 통과함을 결정할 수 있다. 그러나, 만일 계산된 패리티 검사 값이 패리티 비트 값과 매칭하지 않으면, 패리티 검사기(710)는 후보 경로가 패리티 검사에 실패하였음을 결정할 수 있다. 만일 L개의 후보 경로들 모두가 패리티 검사에 실패하면, 패리티 검사기(710)는 디코딩 에러를 선언하고 블록(1225)에서 디코딩을 종료할 수 있다. 디코딩의 조기 종료는 전력을 절약할 수 있다. 만일 계산된 패리티 검사 값이 확장된 후보 경로들 중 적어도 하나에 대한 패리티 비트 값과 매칭되면, 흐름도(1200)는 블록(1230)으로 진행할 수 있다. 일부 예들에서, 1220에서 패리티 검사를 통과한 각각의 후보 경로는 마킹될 수 있고, 마킹은 통과한 후보 경로의 임의의 자식 경로들에 의해 상속될 수 있다. 이러한 방식으로, 패리티 검사를 통과한 임의의 나머지 경로들이 존재하는지 여부가 임의의 후속 정보 비트 위치에서 결정될 수 있어서, 패리티 검사를 통과한 나머지 후보 경로들이 존재하지 않으면, 조기 종료는 후속 정보 비트 위치들에서 패리티 검사의 결과에 기초하여 수행될 수 있다.

[0149] [164] 1230에서, 패리티 검사기(710)는 디코딩 경로들의 서브세트를 폐기하고 나머지 경로를 계속 프로세싱할 수 있다. 예컨대, 패리티 검사기(710)는 패리티 비트 값이 패리티 검사 값과 동일하지 않은 임의의 경로를 폐기할 수 있다. 패리티 검사기(710)는 패리티 비트 값이 패리티 검사 값과 동일한 나머지 경로들을 더 프로세싱할 수 있다. 그러나, 패리티 검사기(710)는 동작(1230)을 스킵(skip)하고, 패리티 검사에 실패한 폐기 경로들이 오경보율을 증가시킬 수 있기 때문에 모든 경로들을 계속 프로세싱할 수 있다.

[0150] [165] 1235에서, 리스트 디코더(705)는 폴라 코드에 임의의 추가 패리티 비트들이 있는지 여부를 결정할 수 있다. 도 5를 참조로 하여 설명된 바와같이, 리스트 디코더(705)는 어느 비트들이 어느 서브-채널들에 배치되는지를 인식할 수 있고, 디코딩 순서내에서 서브-채널(405-a)에 있는 패리티 검사 비트들  $p_1$ 의 위치에 현재 있을 수 있고, 그리고 서브-채널에 있는 적어도 하나의 추가 패리티 검사 비트(예컨대, 405-b에서  $p_2$ )가 디코딩 순서에서 나중에 발생함을 결정할 수 있다. 만약 예이면, 흐름도(1200)는 블록(1240)으로 진행할 수 있고, 리스트 디코더(705)는 다음 패리티 검사 비트가 디코딩 순서에 도달될 때를 결정할 수 있다. 도달될 때, 흐름도(1200)는 블록(1210)으로 되돌아가서, 앞서 설명된 대로 후속 블록들을 수행할 수 있다. 일부 경우들에, 1215를 통한 후속 통과들에서, 리스트 디코더(705)는 (예컨대, 1230의 이전 인스턴스에서 결정된) 남아있는 디코딩 경로들의 세트에 대한 패리티 검사 값들을 생성할 수 있다. 디코딩 순서에 추가적인 패리티 검사 비트들이 없다면, 흐름도(1200)는 1245로 진행하여, 패리티 검사 프로세스를 종료할 수 있다.

[0151] [166] 일부 예들에서, 디코더는 리스트 디코딩 알고리즘이 초기에 종료되지 않았고 대응하는 비트 시퀀스들에 대해 에러 검출을 수행하기 위해 후보 경로들의 최대 리스트 크기 L이 이용 가능함을 표시할 수 있는 흐름도의 블록(1245)에 도달할 수 있다. 일단 디코딩 순서의 끝에 도달하면, 리스트 디코더(705)는 후보 경로들의 리스트 크기 L을 결정할 수 있다. 리스트 디코더(705)는 후보 경로들 각각 내의 패리티 비트들 및 고정 비트들의 위치들을 인식할 수 있고, 추출된 비트 시퀀스들에서 패리티 비트들 및 고정 비트들의 값들을 포함하지 않을 수 있다. 리스트 디코더(705)는 (직접적으로 또는 패리티 검사기(710)를 통해) 각각의 비트 시퀀스를 에러 검출기에 출력할 수 있다. 리스트 디코더(705)는 또한 대응하는 후보 경로들의 경로 메트릭에 기초하여 비트 시퀀스들을 검사할 순서를 출력할 수 있으며, 따라서 L개의 후보 경로들 중 최악의 경로 메트릭에 대응하는 비트 시퀀

스가 검사될 때까지, 최상의 경로 메트릭에 대응하는 비트 시퀀스가 첫 번째로 검사되고, 이후 다음으로 최상의 경로 메트릭에 대응하는 비트 시퀀스가 검사되는 식이다.

- [0152] [167] 도 13은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 무선 디바이스(1305)의 블록도(1300)를 예시한다. 무선 디바이스(1305)는 본원에서 설명되는 바와 같이 UE(115) 또는 기지국(105)의 양상들의 예일 수 있다. 무선 디바이스(1305)는 수신기(1310), 통신 관리기(1315) 및 송신기(1320)를 포함할 수 있다. 무선 디바이스(1305)는 또한 프로세서를 포함할 수 있다. 이들 컴포넌트들의 각각은 (예컨대, 하나 이상의 버스들을 통해) 서로 통신할 수 있다.
- [0153] [168] 수신기(1310)는 다양한 정보 채널들(예컨대, 제어 채널들, 데이터 채널들, 및 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들과 관련된 정보 등)과 연관된 패킷들, 사용자 데이터, 또는 제어 정보와 같은 정보를 수신할 수 있다. 정보는 디바이스의 다른 컴포넌트들로 전달될 수 있다. 수신기(1310)는 도 16을 참조하여 설명된 트랜시버(1635)의 양상들의 예일 수 있다. 수신기(1310)는 단일 안테나 또는 안테나들의 세트를 활용할 수 있다.
- [0154] [169] 수신기(1310)는 폴라 코드를 사용하여 인코딩된 코드워드에 대응하는 코드워드 후보에 대한 신호를 모니터링할 수 있고, 코드워드는 정보 비트들의 세트 및 패리티 비트들의 세트에 기초하여 생성되며, 여기서 정보 비트들의 세트 및 패리티 비트들의 세트는 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들에 할당된다. 일부 경우들에서, 다수의 세트의 패리티 비트들은 패리티-지향 SCL 디코딩 동안 조기 종료를 가능하게 하는 것에 기초한다. 일부 경우들에서, 패리티 비트들의 세트의 패리티 비트의 수는 3이다.
- [0155] [170] 통신 관리기(1315)는 도 16을 참조하여 설명된 통신 관리기(1615)의 양상들의 예일 수 있다. 통신 관리기(1315) 및/또는 이의 다양한 서브-컴포넌트들 중 적어도 일부는 하드웨어, 프로세서에 의해 실행되는 소프트웨어, 펌웨어 또는 이들의 임의의 조합으로 구현될 수 있다. 프로세서에 의해 실행되는 소프트웨어로 구현되면, 통신 관리기(1315) 및/또는 이의 다양한 서브-컴포넌트들 중 적어도 일부의 기능들은 범용 프로세서, DSP(digital signal processor), ASIC(application-specific integrated circuit), FPGA(field-programmable gate array) 또는 다른 프로그래밍가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본 개시내용에서 설명된 기능들을 수행하도록 설계된 이들의 임의의 조합에 의해 실행될 수 있다.
- [0156] [171] 통신 관리기(1315) 및/또는 이의 다양한 서브-컴포넌트들 중 적어도 일부는, 기능들 중 일부들이 하나 이상의 물리적 디바이스들에 의해 상이한 물리적 위치들에서 구현되도록 분산되는 것을 포함하여, 다양한 위치들에 물리적으로 위치될 수 있다. 일부 예들에서, 통신 관리기(1315) 및/또는 이의 다양한 서브-컴포넌트들 중 적어도 일부는 본 개시내용의 다양한 양상들에 따라 별개의 그리고 개별 컴포넌트일 수 있다. 다른 예들에서, 통신 관리기(1315) 및/또는 이의 다양한 서브-컴포넌트들 중 적어도 일부는, I/O 컴포넌트, 트랜시버, 네트워크 서버, 다른 컴퓨팅 디바이스, 본 개시내용에 설명된 하나 이상의 다른 컴포넌트들, 또는 본 개시내용의 다양한 양상들에 따른 이들의 조합을 포함하는(그러나 이들에 제한되는 것은 아님) 하나 이상의 다른 하드웨어 컴포넌트들과 조합될 수 있다.
- [0157] [172] 통신 관리기(1315)는 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내에서 동적 고정 비트를 식별하며, 후보 경로들의 제1 확장된 세트를 획득하기 위해, 식별된 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 세트를 확장하며, 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택하며, 동적 고정 비트에 기초하여 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하며, 그리고 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정할 수 있으며, 후보 경로들의 확장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다.
- [0158] [173] 통신 관리기(1315)는 또한 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신할 수 있으며, 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들, 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성된다. 통신 관리기(1315)는 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료에 대한 결정을 위해 디코딩 경로들의 제1 서브세트를 패리티 디코딩하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여, 코드워드의 디코딩을 수행할 수 있다. 일부 경우들에, 디코딩 경로들의 제1 서브세트의 적어도 패리티 검사를 포함하는 코드워드의 디코딩을 수행하는

것은 제1 디코딩 경로를 따르는 복수의 동적 고정 비트들 중 제1 동적 고정 비트 이전에 발생하는 디코딩 경로들의 제1 서브세트의 제1 디코딩 경로의 복수의 비트들에 적어도 부분적으로 기초하여 패리티 검사 값을 계산하는 것, 및 제1 동적 고정 비트들의 값과 패리티 검사 값을 비교하는 것을 포함한다. 일부 경우들에서, 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것을 적어도 포함하여 코드워드의 디코딩을 수행하는 것은 복수의 동적 고정 비트들 중 제1 동적 고정 비트들의 계산된 값이 동적 고정 비트의 결정된 판단 값과 상이하다는 결정에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트의 제1 디코딩 경로에 경로 메트릭 페널티를 추가하는 것을 포함한다. 통신 관리기(1315)는 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱할 수 있다.

[0159] [174] 일부 경우들에서, 통신 관리기(1315)는 확장된 디코딩 경로들을 획득하기 위해 디코딩 경로들을 확장하고, 제1 경로 선택 기준에 따라, 확장된 디코딩 경로들의 서브세트를 선택할 수 있다. 일부 경우들에서, 경로 선택 기준은 확장된 디코딩 경로들의 경로 메트릭들에 기초한다. 일부 경우들에서, 통신 관리기(1315)는 확장된 디코딩 경로들의 서브세트의 모든 디코딩 경로들이 패리티 검사에 실패함을 결정하고, 코드워드의 디코딩을 종료할 수 있다. 일부 경우들에서, 통신 관리기(1315)는 확장된 디코딩 경로들의 서브세트의 적어도 하나의 디코딩 경로가 패리티 검사를 통과함을 결정하고, 디코딩 경로들의 확장된 세트의 서브세트에 대한 경로 메트릭들을 생성할 수 있다. 일부 경우들에서, 통신 관리기(1315)는 비트 시퀀스에 적어도 부분적으로 기초하여 제1 에러 검출 코드를 계산하고, 비트 시퀀스에 적어도 부분적으로 기초하여 제2 에러 검출 코드를 식별하며, 제1 에러 검출 코드를 제2 에러 검출 코드와 비교할 수 있다. 일부 경우들에서, 통신 관리기(1315)는 비교에 적어도 부분적으로 기초하여 비트 시퀀스가 에러 검출을 통과함을 결정하고, 비트 시퀀스를 출력할 수 있다. 일부 경우들에서, 통신 관리기(1315)는 비교에 적어도 부분적으로 기초하여 비트 시퀀스가 에러 검출에 실패하였음을 결정하고, 실패에 적어도 부분적으로 기초하여 에러를 출력할 수 있다. 일부 경우들에서, 통신 관리기(1315)는 비교에 적어도 부분적으로 기초하여 제1 디코딩 경로가 패리티 검사를 통과함을 결정할 수 있다.

[0160] [175] 통신 관리기(1315)는 또한 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 정보 비트들의 세트, 에러 검출 비트들의 세트 및 동적 고정 비트들의 세트에 폴라 코드의 서브-채널들을 할당하며, - 에러 검출 비트들의 세트의 에러 검출 비트의 수는 정의된 오경보율에 기초하고, 동적 고정 비트들의 세트의 각각의 동적 고정 비트는 패리티 검사 값을 포함하고, 동적 고정 비트들의 세트의 동적 고정 비트의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 기초함 -, 서브-채널들의 디코딩 순서에 기초하여 동적 고정 비트들의 세트를 생성하며, 정보 비트들의 세트, 에러 검출 비트들의 세트 및 동적 고정 비트들의 세트를 할당된 서브-채널들에 로딩하는 것에 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하며, 그리고 코드워드를 송신할 수 있다.

[0161] [176] 통신 관리기(1315)는 또한 서브-채널들 각각의 신뢰도에 기초하여 폴라 코드의 서브-채널들을 정보 비트들의 세트 및 패리티 비트들의 세트에 할당하며, 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 패리티 비트들의 세트의 각각의 패리티 비트를 생성하며 - 정보 비트들의 세트의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 -, 그리고 정보 비트들의 세트 및 패리티 비트들의 세트를 할당된 서브-채널들에 로딩하는 것을 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성할 수 있다.

[0162] [177] 통신 관리기(1315)는 또한 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트들의 세트의 패리티 비트에 대한 패리티 검사 값을 계산하는 것 - 정보 비트들의 세트의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 -, 및 패리티 비트들의 세트 및 패리티 검사 값들에 기초하여 코드워드 후보의 디코딩을 종료해야 할지 여부를 결정하기 위해 디코딩 경로들의 세트에 대해 패리티 검사하는 것을 적어도 포함하여, 코드워드 후보의 디코딩을 수행할 수 있다. 이후, 통신 관리기(1315)는 디코딩의 결과에 기초하여 정보 비트들을 프로세싱할 수 있다.

[0163] [178] 송신기(1320)는 디바이스의 다른 컴포넌트들에 의해 생성된 신호들을 송신할 수 있다. 일부 예들에서, 송신기(1320)는 트랜시버 모듈에서 수신기(1310)와 함께 코로케이팅될 수 있다. 예컨대, 송신기(1320)는 도 16을 참조하여 설명된 트랜시버(1635)의 양상들의 예일 수 있다. 송신기(1320)는 단일 안테나 또는 안테나들의 세트를 활용할 수 있다.

[0164] [179] 도 14는 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 무선 디바이스(1405)의 블록도(1400)를 예시한다. 무선 디바이스(1405)는 도 13을 참조하여 설명된 바와 같이 무선 디바이스(1305) 또는 UE(115) 또는 기지국(105)의 양상들의 예일 수 있다. 무선 디바이스

(1405)는 수신기(1410), 통신 관리기(1415) 및 송신기(1420)를 포함할 수 있다. 무선 디바이스(1405)는 또한 프로세서를 포함할 수 있다. 이들 컴포넌트들의 각각은 (예컨대, 하나 이상의 버스들을 통해) 서로 통신할 수 있다.

- [0165] [180] 수신기(1410)는 폴라-인코딩된 코드워드를 포함하는 신호를 수신할 수 있다. 수신기(1410)는 하나 이상의 안테나들을 통해 파형들을 수신하기 위한 증폭기들, 필터들, 다운컨버터들, 아날로그-디지털 변환기들 등과 같은 컴포넌트들을 포함할 수 있다. 수신기(1410)는 도 16을 참조하여 설명된 트랜시버(1635)의 양상들의 예일 수 있다. 수신기(1410)는 단일 안테나 또는 안테나들의 세트를 활용할 수 있다.
- [0166] [181] 통신 관리기(1415)는 도 16을 참조하여 설명된 통신 관리기(1615)의 양상들의 예일 수 있다. 통신 관리기(1415)는 또한 비트 로케이터 컴포넌트(1425), 경로 확장기 컴포넌트(1430), 경로 선택기 컴포넌트(1435), 패리티 검사기 컴포넌트(1440), 경로 메트릭 결정기 컴포넌트(1445), 할당기 컴포넌트(1450), 비트 값 생성기(1455) 및 코드워드 생성기(1460)를 포함할 수 있다. 일부 예들에서, 리스트 디코더(705)는 비트 로케이터 컴포넌트(1425), 경로 확장기 컴포넌트(1430), 경로 선택기 컴포넌트(1435) 및 경로 메트릭 결정기 컴포넌트(1445) 중 하나 이상을 포함할 수 있다. 일부 예들에서, 패리티 검사기(710)는 패리티 검사기 컴포넌트(1440)를 포함할 수 있다. 일부 예들에서, 폴라 인코더(220)는 할당기 컴포넌트(1450) 및 코드워드 생성기(1460)를 포함할 수 있다. 일부 예들에서, 동적 고정 비트 생성기(215)는 비트 값 생성기(1455)를 포함할 수 있다.
- [0167] [182] 비트 로케이터 컴포넌트(1425)는 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내의 동적 고정 비트를 식별하고, 코드 트리 내의 제2 동적 고정 비트를 식별할 수 있다.
- [0168] [183] 경로 확장기 컴포넌트(1430)는 후보 경로들의 제1 확장된 세트를 획득하기 위해 식별된 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 세트를 확장하며, 후보 경로들의 제2 확장된 세트를 획득하기 위해 식별된 제2 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 제2 세트를 확장할 수 있다.
- [0169] [184] 경로 선택기 컴포넌트(1435)는 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택하고, 제1 경로 선택 기준에 따라 후보 경로들의 제2 확장된 세트의 제1 서브세트를 선택할 수 있다. 일부 경우들에서, 제1 경로 선택 기준은 후보 경로들의 제1 확장된 세트의 후보 경로들의 경로 메트릭들에 기초한다.
- [0170] [185] 디코더(1437)는 코드워드 후보에 대한 디코딩 프로세스를 수행할 수 있다. 디코더(1437)는 패리티 검사기 컴포넌트(1440)를 포함할 수 있고, 디코딩 프로세스는 패리티 검사기 컴포넌트(1440)에 의해 수행되는 기능들을 포함할 수 있다. 일부 경우들에서, 패리티 검사기 컴포넌트(1440)는 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트의 세트의 패리티 비트들에 대한 패리티 검사 값을 계산할 수 있으며, 정보 비트들의 세트의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정된다. 패리티 검사기 컴포넌트(1440)는 또한 패리티 검사 값들 및 패리티 비트들의 세트에 기초하여 코드워드 후보의 디코딩을 종료해야 할지를 결정하기 위해 디코딩 경로들의 세트를 패리티 검사할 수 있다. 일부 경우들에서, 패리티 검사기 컴포넌트(1440)는 패리티 검사 값을 개개의 패리티 비트의 값과 비교하고, 패리티 검사 값을 패리티 비트와 비교할 수 있다.
- [0171] [186] 일부 경우들에서, 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트에 대한 패리티 검사 값을 계산하는 것은 디코딩 순서에 따라 패리티 비트에 대응하는 서브-채널 이전에 디코딩 경로들의 세트의 각각의 디코딩 경로의 각각의 정보 비트들의 세트의 각각의 서브세트에 부울 연산을 적용하는 것에 기초하여 패리티 검사 값을 계산하는 것을 포함한다. 일부 경우들에서, 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트에 대한 패리티 검사 값을 계산하는 것은 디코딩 순서에 따라 패리티 비트에 대응하는 제1 서브-채널 이전에 그리고 이전 패리티 비트에 대응하는 제2 서브-채널 이후에 디코딩 경로들의 세트의 각각의 디코딩 경로의 정보 비트들의 세트의 서브세트에 부울 연산을 적용하는 것에 기초하여 패리티 검사 값을 계산하는 것을 포함한다.
- [0172] [187] 패리티 검사기 컴포넌트(1440)는 제1 서브세트의 적어도 하나의 후보 경로가 동적 고정 비트에 기초하여 패리티 검사를 통과함을 결정하고, 후보 경로들의 제2 확장된 세트의 제1 서브세트의 모든 후보 경로들이 패리티 검사에 실패함을 결정하며, 코드워드의 디코딩을 종료하며, 후보 경로들의 제2 확장된 세트의 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하며, 패리티 검사 값을 동적 고정 비트의 값과 비교하며, 그리고 비교에 기초하여 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정할 수 있다. 일부 경

우들에서, 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하는 것은 적어도 하나의 후보 경로를 따르는 동적 고정 비트들 전에 발생하는 적어도 하나의 후보 경로의 비트들의 세트에 기초하여 패리티 검사 값을 계산하는 것을 포함한다.

[0173] [188] 경로 메트릭 결정기 컴포넌트(1445)는 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정할 수 있으며, 후보 경로들의 확장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다. 일부 경우들에서, 제2 경로 선택 기준은 동적 고정 비트에 기초하여 패리티 검사를 통과한 후보 경로들의 제1 확장된 세트의 후보 경로들에 기초한다. 경로 메트릭 결정기 컴포넌트(1445)는 후보 경로들의 제2 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 제2 경로 메트릭을 결정할 수 있으며, 결정된 제2 경로 메트릭들은 결정된 경로 메트릭들의 함수이다. 일부 경우들에서, 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정하는 것은 동적 고정 비트의 계산된 값이 동적 고정 비트의 결정된 판단 값과 다르다는 결정에 기초하여 제2 서브세트의 후보 경로에 경로 메트릭 페널티를 추가하는 것을 포함한다.

[0174] [189] 할당기 컴포넌트(1450)는 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 정보 비트들의 세트, 에러 검출 비트들의 세트 및 동적 고정 비트들의 세트에 폴라 코드의 서브-채널들을 할당할 수 있다. 일부 경우들에서, 에러 검출 비트들의 세트의 에러 검출 비트의 수는 정의된 오경보율에 기초한다. 일부 경우들에서, 동적 고정 비트들의 세트의 각각의 동적 고정 비트는 패리티 검사 값을 포함한다. 일부 경우들에서, 동적 고정 비트들의 세트의 동적 고정 비트의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 기초한다. 할당기 컴포넌트(1450)는 서브-채널 서브세트의 서브-채널들의 제2 서브세트보다 높은 신뢰도를 갖는 동적 고정 비트에 폴라 코드의 서브-채널 서브세트의 서브-채널들의 제1 서브세트를 할당할 수 있다. 일부 경우들에서, 폴라 코드의 서브-채널들을 할당하는 것은 고정 비트들에 대한 서브-채널들의 서브세트를 식별하는 것을 더 포함한다.

[0175] [190] 할당기 컴포넌트(1450)는 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 정보 비트들의 세트 및 패리티 비트들의 세트에 폴라 코드의 서브-채널들을 할당하고 고정 비트들의 세트에 폴라 코드의 서브-채널들을 할당할 수 있으며, 여기서 정보 비트들의 세트 및 패리티 비트들의 세트는 디코딩 순서에서 제1 정보 비트에 후속하여 고정 비트들의 세트의 서브세트에 할당된 서브-채널들보다 높은 신뢰도를 갖는 서브 채널들에 할당된다. 일부 경우들에서, 패리티 비트들의 세트의 패리티 비트의 수는 패리티-지향 SCL 디코딩 동안 조기 종료를 가능하게 하는 것에 기초한다. 일부 경우들에서, 패리티 비트들의 세트의 패리티 비트의 수는 3이다. 일부 경우들에서, 폴라 코드의 서브-채널들을 할당하는 것은 정보 비트들의 세트에 대한 서브-채널들의 제1 서브세트 및 패리티 비트들의 세트에 대한 서브-채널들의 제2 서브세트를 식별하는 것을 더 포함하며, 정보 비트들의 세트는 패리티 비트들의 세트에 할당된 서브-채널들보다 높은 신뢰도를 갖는 서브-채널들에 할당된다.

[0176] [191] 비트 값 생성기(1455)는 서브-채널들의 디코딩 순서에 기초하여 동적 고정 비트들의 세트를 생성할 수 있다. 일부 경우들에서, 동적 고정 비트들의 세트를 생성하는 것은 동적 고정 비트의 세트에 대한 값들을 각각 생성하기 위해 정보 비트들의 세트의 서브세트들에 부울 연산을 적용하는 것을 포함한다. 비트 값 생성기(1455)는 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 패리티 비트들의 세트의 각각의 패리티 비트를 생성할 수 있으며, 정보 비트들의 세트의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정된다. 일부 경우들에서, 각각의 패리티 비트에 대해, 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용하는 것은 디코딩 순서에 따라 각각의 패리티 비트에 대응하는 서브-채널 이전에 정보 비트들의 세트의 각각의 서브세트에 부울 연산을 적용하는 것을 포함한다. 일부 경우들에서, 각각의 패리티 비트에 대해, 부울 연산을 정보 비트들의 세트의 하나 이상의 서브세트들에 적용하는 것은 디코딩 순서에 따라, 각각의 패리티 비트에 대응하는 제1 서브-채널 이전에 그리고 이전 패리티 비트에 대응하는 제2 서브-채널 이후에 정보 비트들의 세트의 서브세트에 부울 연산을 적용하는 것을 포함한다.

[0177] [192] 코드워드 생성기(1460)는 정보 비트들의 세트, 에러 검출 비트들의 세트, 패리티 비트들의 세트 및 동적 고정 비트들의 세트를 할당된 서브-채널들에 로딩하는 것에 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하고, 그 코드워드를 송신할 수 있다.

[0178] [193] 송신기(1420)는 디바이스의 다른 컴포넌트들에 의해 생성된 신호들을 송신할 수 있다. 일부 예들에서, 송신기(1420)는 트랜시버 모듈에서 수신기(1410)와 함께 코로케이팅될 수 있다. 예컨대, 송신기(1420)는 도 16을 참조하여 설명된 트랜시버(1635)의 양상들의 예일 수 있다. 송신기(1420)는 단일 안테나 또는 안테나들의 세트를 활용할 수 있다.

- [0179] [194] 도 15는 본 개시내용의 양상들에 따른, 초기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 통신 관리기(1515)의 블록도(1500)를 도시한다. 통신 관리기(1515)는 도 13, 도 14 및 도 16을 참조하여 설명된 통신 관리기(1315), 통신 관리기(1415) 또는 통신 관리기(1615)의 양상들의 예일 수 있다. 통신 관리기(1515)는 비트 로케이터 컴포넌트(1520), 경로 확장기 컴포넌트(1525), 경로 선택기 컴포넌트(1530), 패리티 검사기 컴포넌트(1535), 경로 메트릭 결정기 컴포넌트(1540), 할당기 컴포넌트(1545), 비트 값 생성기(1550), 코드워드 생성기(1555), 비트 시퀀스 컴포넌트(1560), EDC 컴포넌트(1565), 수 결정기 컴포넌트(1570), 신뢰도 컴포넌트(1575) 및 EDC 생성기(1580)를 포함할 수 있다. 이들 모듈들의 각각은 (예컨대, 하나 이상의 버스들을 통해) 간접적으로 또는 직접적으로 서로 통신할 수 있다.
- [0180] [195] 일부 예들에서, 리스트 디코더(705)는 비트 로케이터 컴포넌트(1520), 경로 확장기 컴포넌트(1525), 경로 선택기 컴포넌트(1530), 경로 메트릭 결정기 컴포넌트(1540), 비트 시퀀스 컴포넌트(1560) 및 수 결정기 컴포넌트(1570) 중 하나 이상을 포함할 수 있다. 일부 예들에서, 패리티 검사기(710)는 패리티 검사기 컴포넌트(1535)를 포함할 수 있다. 일부 예들에서, 폴라 인코더(220)는 할당기 컴포넌트(1545), 코드워드 생성기(1555) 및 신뢰도 컴포넌트(1575)를 포함할 수 있다. 일부 예들에서, 동적 고정 비트 생성기(215)는 비트 값 생성기(1550)를 포함할 수 있다. 일부 예들에서, EDC 인코더(210)는 EDC 컴포넌트(1565) 및 EDC 생성기(1580)를 포함할 수 있다.
- [0181] [196] 비트 로케이터 컴포넌트(1520)는 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내의 동적 고정 비트를 식별하고, 코드 트리 내의 제2 동적 고정 비트를 식별할 수 있다.
- [0182] [197] 경로 확장기 컴포넌트(1525)는 후보 경로들의 제1 확장된 세트를 획득하기 위해 식별된 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 세트를 확장하며, 후보 경로들의 제2 확장된 세트를 획득하기 위해 식별된 제2 동적 고정 비트들에 대한 코드 트리를 통해 후보 경로들의 제2 세트를 확장할 수 있다.
- [0183] [198] 경로 확장기 컴포넌트(1525)는 패리티 비트에 대응하는 서브-채널에 대한 디코딩 경로들을 확장하여 확장된 디코딩 경로들을 획득할 수 있다. 이후, 경로 선택기 컴포넌트(1530)는 경로 선택 기준에 따라, 확장된 디코딩 경로들의 서브세트를 선택할 수 있다. 일부 경우들에서, 경로 확장기 컴포넌트(1525)는 확장된 디코딩 경로들의 서브세트의 모든 디코딩 경로들이 비교에 실패함을 결정할 수 있고, 코드워드 후보의 디코딩을 종료할 수 있다. 다른 경우들에서, 경로 확장기 컴포넌트(1525)는 확장된 디코딩 경로들의 서브세트의 적어도 하나의 디코딩 경로가 패리티 검사를 통과함을 결정할 수 있고, 디코더(1532)는 코드워드 후보의 디코딩을 계속할 수 있다.
- [0184] [199] 경로 선택기 컴포넌트(1530)는 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택하고, 제1 경로 선택 기준에 따라 후보 경로들의 제2 확장된 세트의 제1 서브세트를 선택할 수 있다. 일부 경우들에서, 제1 경로 선택 기준은 후보 경로들의 제1 확장된 세트의 후보 경로들의 경로 메트릭들에 기초한다.
- [0185] [200] 디코더(1532)는 코드워드 후보에 대한 디코딩 프로세스를 수행할 수 있다. 디코더(1532)는 패리티 검사기 컴포넌트(1535)를 포함할 수 있고, 디코딩 프로세스는 패리티 검사기 컴포넌트(1535)에 의해 수행되는 기능들을 포함할 수 있다. 일부 경우들에서, 패리티 검사기 컴포넌트(1535)는 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트들의 세트의 패리티 비트들에 대한 패리티 검사 값을 계산할 수 있으며, 정보 비트들의 세트의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정된다. 패리티 검사기 컴포넌트(1535)는 또한 패리티 검사 값들 및 패리티 비트들의 세트에 기초하여 코드워드 후보의 디코딩을 종료해야 할지를 결정하기 위해 디코딩 경로들의 세트를 패리티 검사할 수 있다. 일부 경우들에서, 패리티 검사기 컴포넌트(1535)는 패리티 검사 값을 개개의 패리티 비트들의 값과 비교하고, 패리티 검사 값을 패리티 비트와 비교할 수 있다.
- [0186] [201] 디코더(1532)는 코드워드 후보에 대한 디코딩 프로세스를 수행할 수 있다. 디코더(1532)는 패리티 검사기 컴포넌트(1535)를 포함할 수 있고, 디코딩 프로세스는 패리티 검사기 컴포넌트(1535)에 의해 수행되는 기능들을 포함할 수 있다. 일부 경우들에서, 패리티 검사기 컴포넌트(1535)는 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트들의 세트의 패리티 비트들에 대한 패리티 검사 값을 계산할 수 있으며, 정보 비트들의 세트의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정된다. 패리티 검사기 컴포넌트(1535)는 또한 패리티 검사 값들 및 패리티 비트들의 세트에 기초하여 코드워드 후보의 디코딩

을 종료해야 할지를 결정하기 위해 디코딩 경로들의 세트를 패리티 검사할 수 있다.

- [0187] [202] 일부 경우들에서, 패리티 검사기 컴포넌트(1535)는 패리티 검사 값을 개개의 패리티 비트의 값과 비교하고, 패리티 검사 값을 패리티 비트와 비교할 수 있다. 일부 경우들에서, 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트에 대한 패리티 검사 값을 계산하는 것은 디코딩 순서에 따라 패리티 비트에 대응하는 서브-채널 이전에 디코딩 경로들의 세트의 각각의 디코딩 경로의 정보 비트들의 세트의 각각의 서브세트에 부울 연산을 적용하는 것에 기초하여 패리티 검사 값을 계산하는 것을 포함한다. 일부 경우들에서, 디코딩 경로들의 세트의 각각의 디코딩 경로에 대한 패리티 비트에 대한 패리티 검사 값을 계산하는 것은 디코딩 순서에 따라 패리티 비트에 대응하는 제1 서브-채널 이전에 그리고 이전 패리티 비트에 대응하는 제2 서브-채널 이후에 디코딩 경로들의 세트의 각각의 디코딩 경로의 정보 비트들의 세트의 서브세트에 부울 연산을 적용하는 것에 기초하여 패리티 검사 값을 계산하는 것을 포함한다.
- [0188] [203] 패리티 검사기 컴포넌트(1535)는 제1 서브세트의 적어도 하나의 후보 경로가 동적 고정 비트에 기초하여 패리티 검사를 통과함을 결정할 수 있다. 일부 경우들에서, 패리티 검사기 컴포넌트(1535)는 후보 경로들의 제2 확장된 세트의 제1 서브세트의 모든 후보 경로들이 패리티 검사에 실패함을 결정하고, 코드워드의 디코딩을 종료할 수 있다. 일부 경우들에서, 패리티 검사기 컴포넌트(1535)는 후보 경로들의 제2 확장된 세트의 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하고, 패리티 검사 값을 동적 고정 비트들의 값과 비교하고, 그리고 비교에 기초하여 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정할 수 있다. 일부 경우들에서, 제1 서브세트의 적어도 하나의 후보 경로가 패리티 검사를 통과함을 결정하는 것은 적어도 하나의 후보 경로를 따르는 동적 고정 비트 전에 발생하는 적어도 하나의 후보 경로의 비트들의 세트에 기초하여 패리티 검사 값을 계산하는 것을 포함한다.
- [0189] [204] 경로 메트릭 결정기 컴포넌트(1540)는 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정할 수 있으며, 후보 경로들의 확장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다. 일부 경우들에서, 제2 경로 선택 기준은 동적 고정 비트에 기초하여 패리티 검사를 통과한 후보 경로들의 제1 확장된 세트의 후보 경로들에 기초한다. 경로 메트릭 결정기 컴포넌트(1540)는 후보 경로들의 제2 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 제2 경로 메트릭을 결정할 수 있으며, 결정된 제2 경로 메트릭들은 결정된 경로 메트릭들의 함수이다. 일부 경우들에서, 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정하는 것은 동적 고정 비트의 계산된 값이 동적 고정 비트의 결정된 판단 값과 다르다는 결정에 기초하여 제2 서브세트의 후보 경로에 경로 메트릭 페널티를 추가하는 것을 포함한다.
- [0190] [205] 할당기 컴포넌트(1545)는 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 정보 비트들의 세트, 에러 검출 비트들의 세트 및 동적 고정 비트들의 세트에 폴라 코드의 서브-채널들을 할당할 수 있다. 일부 경우들에서, 에러 검출 비트들의 세트의 에러 검출 비트의 수는 정의된 오경보율에 기초한다. 일부 경우들에서, 동적 고정 비트들의 세트의 각각의 동적 고정 비트는 패리티 검사 값을 포함한다. 일부 경우들에서, 동적 고정 비트들의 세트의 동적 고정 비트의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 기초한다. 할당기 컴포넌트(1545)는 서브-채널 서브세트의 서브-채널들의 제2 서브세트보다 높은 신뢰도를 갖는 동적 고정 비트에 폴라 코드의 서브-채널 서브세트의 서브-채널들의 제1 서브세트를 할당할 수 있다. 일부 경우들에서, 폴라 코드의 서브-채널들을 할당하는 것은 고정 비트들에 대한 서브-채널들의 서브세트를 식별하는 것을 더 포함한다.
- [0191] [206] 할당기 컴포넌트(1545)는 폴라 코드의 서브-채널들 각각의 신뢰도에 기초하여 정보 비트들의 세트 및 패리티 비트들의 세트에 폴라 코드의 서브-채널들을 할당하고 고정 비트들의 세트에 폴라 코드의 서브-채널들을 할당할 수 있으며, 여기서 정보 비트들의 세트 및 패리티 비트들의 세트는 디코딩 순서에서 제1 정보 비트에 후속하여 고정 비트들의 세트의 서브세트에 할당된 서브-채널들보다 높은 신뢰도를 갖는 서브 채널들에 할당된다. 일부 경우들에서, 패리티 비트들의 세트의 패리티 비트의 수는 패리티-지향 SCL 디코딩 동안 조기 종료를 가능하게 하는 것에 기초한다. 일부 경우들에서, 패리티 비트들의 세트의 패리티 비트의 수는 3이다. 일부 경우들에서, 폴라 코드의 서브-채널들을 할당하는 것은 정보 비트들의 세트에 대한 서브-채널들의 제1 서브세트 및 패리티 비트들의 세트에 대한 서브-채널들의 제2 서브세트를 식별하는 것을 더 포함하며, 정보 비트들의 세트는 패리티 비트들의 세트에 할당된 서브-채널들보다 높은 신뢰도를 갖는 서브-채널들에 할당된다.
- [0192] [207] 비트 값 생성기(1550)는 서브-채널들의 디코딩 순서에 기초하여 동적 고정 비트들의 세트를 생성할 수 있다. 일부 경우들에서, 동적 고정 비트들의 세트를 생성하는 것은 동적 고정 비트의 세트에 대한 값들을 각각

생성하기 위해 정보 비트들의 세트의 서브세트들에 부울 연산을 적용하는 것을 포함한다. 비트 값 생성기 (1550)는 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 패리티 비트들의 세트의 각각의 패리티 비트를 생성할 수 있으며, 정보 비트들의 세트의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정된다. 일부 경우들에서, 각각의 패리티 비트에 대해, 정보 비트들의 세트의 하나 이상의 서브세트들에 부울 연산을 적용하는 것은 디코딩 순서에 따라 각각의 패리티 비트에 대응하는 서브-채널 전에 정보 비트들의 세트의 각각의 서브세트에 부울 연산을 적용하는 것을 포함한다. 일부 경우들에서, 각각의 패리티 비트에 대해, 부울 연산을 정보 비트들의 세트의 하나 이상의 서브세트들에 적용하는 것은 디코딩 순서에 따라, 각각의 패리티 비트에 대응하는 제1 서브-채널 전에 그리고 이전 패리티 비트에 대응하는 제2 서브-채널 이후에 정보 비트들의 세트의 서브세트에 부울 연산을 적용하는 것을 포함한다.

- [0193] [208] 코드워드 생성기(1555)는 정보 비트들의 세트, 에러 검출 비트들의 세트, 패리티 비트들의 세트 및 동적 고정 비트들의 세트를 할당된 서브-채널들에 로딩하는 것에 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성하고, 그 코드워드를 송신할 수 있다.
- [0194] [209] 비트 시퀀스 컴포넌트(1560)는 후보 경로들의 확장된 세트의 제2 서브세트의 후보 경로에 대응하는 비트 시퀀스를 식별할 수 있다.
- [0195] [210] EDC 컴포넌트(1565)는 비트 시퀀스에 기초하여 제1 에러 검출 코드를 계산하고, 비트 시퀀스에 기초하여 제2 에러 검출 코드를 식별하며, 제1 에러 검출 코드를 제2 에러 검출 코드와 비교하며, 비교에 기초하여 비트 시퀀스가 에러 검출을 통과함을 결정하며 그리고 비트 시퀀스를 출력할 수 있다. 일부 경우들에서, EDC 컴포넌트(1565)는 비교에 기초하여 비트 시퀀스가 에러 검출에 실패하였음을 결정하고, 실패에 기초하여 에러를 출력할 수 있다.
- [0196] [211] 수 결정기 컴포넌트(1570)는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 조기 종료를 가능하게 하기 위해 동적 고정 비트들의 세트의 동적 고정 비트의 수를 선택할 수 있다. 일부 경우들에서, 에러 검출 비트들의 세트의 에러 검출 비트의 수는 정의된 검출 레이트에 기초한다.
- [0197] [212] 신뢰도 컴포넌트(1575)는 정보 비트들의 세트 및 에러 검출 비트들의 세트를 동적 고정 비트들에 할당된 서브-채널들보다 높은 신뢰도를 갖는 서브 채널들에 할당할 수 있다.
- [0198] [213] EDC 생성기(1580)는 에러 검출 비트들의 세트를 생성하기 위해 에러 검출 알고리즘을 정보 비트들의 세트에 적용할 수 있다. 일부 경우들에서, 에러 검출 알고리즘은 순환 중복 검사(CRC) 알고리즘이다.
- [0199] [214] 도 16은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디바이스(1605)를 포함하는 시스템(1600)의 다이어그램을 도시한다. 디바이스(1605)는 예컨대 도 13 및 도 14를 참조하여 앞서 설명된 바와같이 무선 디바이스(1305), 무선 디바이스(1405) 또는 UE(115)의 컴포넌트들의 예일 수 있거나 이를 포함할 수 있다. 디바이스(1605)는 UE 통신 관리자(1615), 프로세서(1620), 메모리(1625), 소프트웨어(1630), 트랜시버(1635), 안테나(1640) 및 I/O 제어기(1645)를 포함하여 통신들을 송신 및 수신하기 위한 컴포넌트들을 포함하는 양방향 음성 및 데이터 통신들을 위한 컴포넌트들을 포함할 수 있다. 이들 컴포넌트들은 하나 이상의 버스들(예컨대, 버스(1610))을 통해 전자 통신할 수 있다. 디바이스(1605)는 하나 이상의 기지국(105)과 무선으로 통신할 수 있다.
- [0200] [215] 프로세서(1620)는 지능형 하드웨어 디바이스(예컨대, 범용 프로세서, DSP, 중앙 프로세싱 유닛(CPU), 마이크로제어기, ASIC, FPGA, 프로그램 가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직 컴포넌트, 이산 하드웨어 컴포넌트 또는 이들의 임의의 조합)를 포함할 수 있다. 일부 경우들에서, 프로세서(1620)는 메모리 제어기를 사용하여 메모리 어레이를 동작시키도록 구성될 수 있다. 다른 경우들에서, 메모리 제어기는 프로세서(1620)에 통합될 수 있다. 프로세서(1620)는 다양한 기능들(예컨대, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 기능들 또는 작업들)을 수행하기 위해 메모리에 저장된 컴퓨터-관독 가능 명령들을 실행하도록 구성될 수 있다.
- [0201] [216] 메모리(1625)는 랜덤 액세스 메모리(RAM) 및 관독 전용 메모리(ROM)를 포함할 수 있다. 메모리(1625)는 실행될 때 프로세서로 하여금 본원에서 설명된 다양한 기능들을 수행하게 하는 명령들을 포함하는 컴퓨터-관독 가능, 컴퓨터-실행 가능 소프트웨어(1630)를 저장할 수 있다. 일부 경우들에서, 메모리(1625)는 특히 주변 컴포넌트들 또는 디바이스들과의 상호작용과 같은 기본 하드웨어 및/또는 소프트웨어 동작을 제어할 수 있는 기본 입력/출력 시스템(BIOS)을 포함할 수 있다.
- [0202] [217] 소프트웨어(1630)는 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하기 위한 코

드를 포함하여, 본 개시내용의 양상들을 구현하기 위한 코드를 포함할 수 있다. 소프트웨어(1630)는 시스템 메모리 또는 다른 메모리와 같은 비-일시적 컴퓨터-판독 가능 매체에 저장될 수 있다. 일부 경우들에서, 소프트웨어(1630)는 프로세서에 의해 직접 실행 가능하지 않을 수 있지만, (예컨대, 컴파일링 및 실행될 때) 컴퓨터가 본원에서 설명된 기능들을 수행하게 할 수 있다.

[0203] [218] 트랜시버(1635)는 앞서 설명된 바와같이 하나 이상의 안테나들, 유선 또는 무선 링크들을 통해 양방향으로 통신할 수 있다. 예컨대, 트랜시버(1635)는 무선 트랜시버를 나타낼 수 있고, 다른 무선 트랜시버와 양방향으로 통신할 수 있다. 트랜시버(1635)는 또한 패킷들을 변조하고, 변조된 패킷들을 송신을 위해 안테나들에 제공하며, 안테나들로부터 수신된 패킷들을 복조하기 위한 모뎀을 포함할 수 있다.

[0204] [219] 일부 경우들에서, 무선 디바이스는 단일 안테나(1640)를 포함할 수 있다. 그러나, 일부 경우들에서, 디바이스는 하나 초과 안테나(1640)를 가질 수 있으며, 이는 다수의 무선 송신들을 동시에 송신 또는 수신하는 것이 가능할 수 있다.

[0205] [220] I/O 제어기(1645)는 디바이스(1605)에 대한 입력 및 출력 신호들을 관리할 수 있다. I/O 제어기(1645)는 또한 디바이스(1605)에 통합되지 않은 주변기기들을 관리할 수 있다. 일부 경우들에서, I/O 제어기(1645)는 외부 주변기기에 대한 물리적 연결 또는 포트를 나타낼 수 있다. 일부 경우들에서, I/O 제어기(1645)는 iOS®, ANDROID®, MS-DOS®, MS-WINDOWS®, OS/2®, UNIX®, LINUX® 또는 다른 알려진 오퍼레이팅 시스템과 같은 오퍼레이팅 시스템을 활용할 수 있다. 다른 경우들에서, I/O 제어기(1645)는 모뎀, 키보드, 마우스, 터치스크린 또는 유사한 디바이스를 나타내거나 이와 상호 작용할 수 있다. 일부 경우들에서, I/O 제어기(1645)는 프로세서의 일부로서 구현될 수 있다. 일부 경우들에서, 사용자는 I/O 제어기(1645)를 통해 또는 I/O 제어기(1645)에 의해 제어되는 하드웨어 컴포넌트들을 통해 디바이스(1605)와 상호 작용할 수 있다.

[0206] [221] 도 17은 본 개시내용의 양상들에 따른, 초기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 디바이스(1705)를 포함하는 시스템(1700)의 다이어그램을 도시한다. 디바이스(1705)는 예컨대 도 14 내지 도 15를 참조하여 앞서 설명되는 바와같이 무선 디바이스(1405), 무선 디바이스(1505) 또는 기지국(105)의 컴포넌트들의 예일 수 있거나 또는 이들을 포함할 수 있다. 디바이스(1705)는 기지국 통신 관리기(1715), 프로세서(1720), 메모리(1725), 소프트웨어(1730), 트랜시버(1735), 안테나(1740), 네트워크 통신 관리기(1745) 및 스테이션-간 통신 관리기(1750)를 포함하여, 통신들을 송신 및 수신하기 위한 컴포넌트들을 포함하는 양방향 음성 및 데이터 통신들을 위한 컴포넌트들을 포함할 수 있다. 이들 컴포넌트들은 하나 이상의 버스들(예컨대, 버스(1710))을 통해 전자 통신할 수 있다. 디바이스(1705)는 하나 이상의 UE들(115)과 무선으로 통신할 수 있다.

[0207] [222] 프로세서(1720)는 지능형 하드웨어 디바이스(예컨대, 범용 프로세서, DSP, CPU, 마이크로제어기, ASIC, FPGA, 프로그램 가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직 컴포넌트, 이산 하드웨어 컴포넌트 또는 이들의 임의의 조합)를 포함할 수 있다. 일부 경우들에서, 프로세서(1720)는 메모리 제어를 사용하여 메모리 어레이를 동작시키도록 구성될 수 있다. 다른 경우들에서, 메모리 제어기는 프로세서(1720)에 통합될 수 있다. 프로세서(1720)는 다양한 기능들(예컨대, 초기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하는 기능들 또는 작업들)을 수행하기 위해 메모리에 저장된 컴퓨터-판독 가능 명령들을 실행하도록 구성될 수 있다.

[0208] [223] 메모리(1725)는 RAM 및 ROM을 포함할 수 있다. 메모리(1725)는 실행될 때 프로세서로 하여금 본원에서 설명된 다양한 기능들을 수행하게 하는 명령들을 포함하는 컴퓨터-판독 가능, 컴퓨터-실행 가능 소프트웨어(1730)를 저장할 수 있다. 일부 경우들에서, 메모리(1725)는 특히 주변 컴포넌트들 또는 디바이스들과의 상호 작용과 같은 기본 하드웨어 및/또는 소프트웨어 동작을 제어할 수 있는 BIOS를 포함할 수 있다.

[0209] [224] 소프트웨어(1730)는 초기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 지원하기 위한 코드를 포함하여, 본 개시내용의 양상들을 구현하기 위한 코드를 포함할 수 있다. 소프트웨어(1730)는 시스템 메모리 또는 다른 메모리와 같은 비-일시적 컴퓨터-판독 가능 매체에 저장될 수 있다. 일부 경우들에서, 소프트웨어(1730)는 프로세서에 의해 직접 실행 가능하지 않을 수 있지만, (예컨대, 컴파일링 및 실행될 때) 컴퓨터가 본원에서 설명된 기능들을 수행하게 할 수 있다.

[0210] [225] 트랜시버(1735)는 앞서 설명된 바와같이 하나 이상의 안테나들, 유선 또는 무선 링크들을 통해 양방향으로 통신할 수 있다. 예컨대, 트랜시버(1735)는 무선 트랜시버를 나타낼 수 있고, 다른 무선 트랜시버와 양방향으로 통신할 수 있다. 트랜시버(1735)는 또한 패킷들을 변조하고, 변조된 패킷들을 송신을 위해 안테나들에 제

공하며, 안테나들로부터 수신된 패킷들을 복조하기 위한 모뎀을 포함할 수 있다.

- [0211] [226] 일부 경우들에서, 무선 디바이스는 단일 안테나(1740)를 포함할 수 있다. 그러나, 일부 경우들에서, 디바이스는 하나 초과 안테나(1740)를 가질 수 있으며, 이는 다수의 무선 송신들을 동시에 송신 또는 수신하는 것이 가능할 수 있다.
- [0212] [227] 네트워크 통신 관리기(1745)는 (예컨대, 하나 이상의 유선 백홀 링크를 통해) 코어 네트워크와의 통신들을 관리할 수 있다. 예컨대, 네트워크 통신 관리기(1745)는 하나 이상의 UE들(115)과 같은 클라이언트 디바이스들에 대한 데이터 통신들의 전달을 관리할 수 있다.
- [0213] [228] 스테이션-간 통신 관리기(1750)는 다른 기지국(105)과의 통신들을 관리할 수 있고, 다른 기지국들(105)과 협력하여 UE들(115)과의 통신들을 제어하기 위한 제어기 또는 스케줄러를 포함할 수 있다. 예컨대, 스테이션-간 통신 관리기(1750)는 빔포밍 또는 조인트 송신과 같은 다양한 간섭 완화 기술들을 위해 UE(115)로의 송신들을 위한 스케줄링을 조정할 수 있다. 일부 예들에서, 스테이션-간 통신 관리기(1750)는 기지국들(105) 간의 통신을 제공하기 위해 LTE(Long Term Evolution)/LTE-A 무선 통신 네트워크 기법내에 X2 인터페이스를 제공할 수 있다.
- [0214] [229] 도 18은 본 개시내용의 양상들에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법(1800)을 예시하는 흐름도를 도시한다. 방법(1800)의 동작들은 본원에서 설명된 바와 같이 UE(115) 또는 기지국(105) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(1800)의 동작들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115) 또는 기지국(105)은 이하에서 설명된 기능들을 수행하기 위해 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115) 또는 기지국(105)은 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.
- [0215] [230] 블록(1805)에서, UE(115) 또는 기지국(105)은 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내의 동적 고정 비트들을 식별할 수 있다. 블록(1805)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1805)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 로케이터 컴포넌트에 의해 수행될 수 있다.
- [0216] [231] 블록(1810)에서, UE(115) 또는 기지국(105)은 후보 경로들의 제1 확장된 세트를 획득하기 위해 식별된 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 세트를 확장할 수 있다. 블록(1810)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1810)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 경로 확장기 컴포넌트에 의해 수행될 수 있다.
- [0217] [232] 블록(1815)에서, UE(115) 또는 기지국(105)은 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택할 수 있다. 블록(1815)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1815)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 경로 선택기 컴포넌트에 의해 수행될 수 있다.
- [0218] [233] 블록(1820)에서, UE(115) 또는 기지국(105)은 제1 서브세트의 적어도 하나의 후보 경로가 동적 고정 비트에 기초하여 패리티 검사를 통과함을 결정할 수 있다. 블록(1820)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1820)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 경로 검사기 컴포넌트에 의해 수행될 수 있다.
- [0219] [234] 블록(1825)에서, UE(115) 또는 기지국(105)은 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정할 수 있으며, 후보 경로들의 확장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다. 블록(1825)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1825)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 경로 메트릭 결정기 컴포넌트에 의해 수행될 수 있다.
- [0220] [235] 도 19는 본 개시내용의 양상에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법(1900)을 예시하는 흐름도를 도시한다. 방법(1900)의 동작들은 본원에서 설명된 바와 같이 UE(115) 또는 기지국(105) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(1900)의 동작들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115) 또는 기지국(105)은 이하에서 설명된 기능들을 수행하기 위해 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115) 또는 기지국(105)은 특수-목적 하드웨어를 사용하여

아래에 설명된 기능들의 양상들을 수행할 수 있다.

- [0221] [236] 블록(1905)에서, UE(115) 또는 기지국(105)은 폴라 코드를 사용하여 인코딩된 코드워드의 디코딩 동안 코드 트리 내의 동적 고정 비트를 식별할 수 있다. 블록(1905)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1905)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 로케이터 컴포넌트에 의해 수행될 수 있다.
- [0222] [237] 블록(1910)에서, UE(115) 또는 기지국(105)은 후보 경로들의 제1 확장된 세트를 획득하기 위해 식별된 동적 고정 비트에 대한 코드 트리를 통해 후보 경로들의 세트를 확장할 수 있다. 블록(1910)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1910)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 경로 확장이 컴포넌트에 의해 수행될 수 있다.
- [0223] [238] 블록(1915)에서, UE(115) 또는 기지국(105)은 제1 경로 선택 기준에 따라 후보 경로들의 제1 확장된 세트의 제1 서브세트를 선택할 수 있다. 블록(1915)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1915)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 경로 선택기 컴포넌트에 의해 수행될 수 있다.
- [0224] [239] 블록(1920)에서, UE(115) 또는 기지국(105)은 제1 서브세트의 적어도 하나의 후보 경로가 동적 고정 비트에 기초하여 패리티 검사를 통과함을 결정할 수 있다. 블록(1920)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1920)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 패리티 검사기 컴포넌트에 의해 수행될 수 있다.
- [0225] [240] 블록(1925)에서, UE(115) 또는 기지국(105)은 후보 경로들의 제1 확장된 세트의 제2 서브세트의 각각의 후보 경로에 대한 개개의 경로 메트릭들을 결정할 수 있으며, 후보 경로들의 확장된 세트의 제2 서브세트는 제2 경로 선택 기준에 따라 선택된다. 블록(1925)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1925)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 경로 메트릭 결정기 컴포넌트에 의해 수행될 수 있다.
- [0226] [241] 블록(1930)에서, UE(115) 또는 기지국(105)은 후보 경로들의 확장된 세트의 제2 서브세트의 후보 경로에 대응하는 비트 시퀀스를 식별할 수 있다. 블록(1930)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1930)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 시퀀스 컴포넌트에 의해 수행될 수 있다.
- [0227] [242] 블록(1935)에서, UE(115) 또는 기지국(105)은 비트 시퀀스에 적어도 부분적으로 기초하여 제1 에러 검출 코드를 계산할 수 있다. 블록(1935)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1935)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 EDC 컴포넌트에 의해 수행될 수 있다.
- [0228] [243] 블록(1940)에서, UE(115) 또는 기지국(105)은 비트 시퀀스에 적어도 부분적으로 기초하여 제2 에러 검출 코드를 식별할 수 있다. 블록(1940)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1940)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 EDC 컴포넌트에 의해 수행될 수 있다.
- [0229] [244] 블록(1945)에서, UE(115) 또는 기지국(105)은 제1 에러 검출 코드를 제2 에러 검출 코드와 비교할 수 있다. 블록(1945)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(1945)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 EDC 컴포넌트에 의해 수행될 수 있다.
- [0230] [245] 도 20은 본 개시내용의 양상에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법(2000)을 예시하는 흐름도를 도시한다. 방법(2000)의 동작들은 본원에서 설명된 바와 같이 UE(115) 또는 기지국(105) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(2000)의 동작들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115) 또는 기지국(105)은 이하에서 설명된 기능들을 수행하도록 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115) 또는 기지국(105)은 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.
- [0231] [246] 블록(2005)에서, UE(115) 또는 기지국(105)은 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들에 폴라 코드의 서브-채

널들을 할당할 수 있으며, 복수의 에러 검출 비트들의 수는 정의된 오경보율에 적어도 부분적으로 기초하며, 복수의 동적 고정 비트들 각각은 패리티 검사 값을 포함하며, 복수의 동적 고정 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 적어도 부분적으로 기초한다. 블록(2005)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2005)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 할당기 컴포넌트에 의해 수행될 수 있다.

[0232] [247] 블록(2010)에서, UE(115) 또는 기지국(105)은 서브-채널들의 디코딩 순서에 적어도 부분적으로 기초하여 복수의 동적 고정 비트들을 생성할 수 있다. 블록(2010)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2010)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 값 생성기에 의해 수행될 수 있다.

[0233] [248] 블록(2015)에서, UE(115) 또는 기지국(105)은 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들을 할당된 서브-채널들에 로딩하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성할 수 있다. 블록(2015)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2015)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 코드워드 생성기에 의해 수행될 수 있다.

[0234] [249] 블록(2020)에서, UE(115) 또는 기지국(105)은 코드워드를 송신할 수 있다. 블록(2020)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2020)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 코드워드 생성기에 의해 수행될 수 있다.

[0235] [250] 도 21은 본 개시내용의 양상에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법(2100)을 예시하는 흐름도를 도시한다. 방법(2100)의 동작들은 본원에서 설명된 바와 같이 UE(115) 또는 기지국(105) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(2100)의 동작들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115) 또는 기지국(105)은 이하에서 설명된 기능들을 수행하도록 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115) 또는 기지국(105)은 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.

[0236] [251] 블록(2105)에서, UE(115) 또는 기지국(105)은 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들에 폴라 코드의 서브-채널들을 할당할 수 있으며, 복수의 에러 검출 비트들의 수는 정의된 오경보율에 적어도 부분적으로 기초하며, 복수의 동적 고정 비트들 각각은 패리티 검사 값을 포함하며, 복수의 동적 고정 비트들의 수는 패리티-지향 연속 소거 리스트(SCL) 디코딩 동안 타겟 검출 레이트에 적어도 부분적으로 기초한다. 블록(2105)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2105)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 할당기 컴포넌트에 의해 수행될 수 있다.

[0237] [252] 블록(2110)에서, UE(115) 또는 기지국(105)은 서브-채널 서브세트의 서브-채널들의 제2 서브세트보다 높은 신뢰도를 갖는 동적 고정 비트에 폴라 코드의 서브-채널 서브세트의 서브-채널들의 제1 서브세트를 할당할 수 있다. 일부 경우들에서, 폴라 코드의 서브-채널들을 할당하는 것은 고정 비트들에 대한 서브-채널들의 서브세트를 식별하는 것을 더 포함한다. 블록(2110)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2110)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 할당기 컴포넌트에 의해 수행될 수 있다.

[0238] [253] 블록(2115)에서, UE(115) 또는 기지국(105)은 서브-채널들의 디코딩 순서에 적어도 부분적으로 기초하여 복수의 동적 고정 비트들을 생성할 수 있다. 블록(2115)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2115)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 값 생성기에 의해 수행될 수 있다.

[0239] [254] 블록(2120)에서, UE(115) 또는 기지국(105)은 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들을 할당된 서브-채널들에 로딩하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성할 수 있다. 블록(2120)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2120)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 코드워드 생성기에 의해 수행될 수 있다.

[0240] [255] 블록(2125)에서, UE(115) 또는 기지국(105)은 코드워드를 송신할 수 있다. 블록(2125)의 동작들은 본원

에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2125)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 코드워드 생성기에 의해 수행될 수 있다.

- [0241] [256] 도 22는 본 개시내용의 양상에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법(2200)을 예시하는 흐름도를 도시한다. 방법(2200)의 동작들은 본원에서 설명된 바와같이 UE(115) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(2200)의 동작들은 도 16을 참조하여 설명된 바와 같이 UE 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115)는 이하에서 설명된 기능들을 수행하도록 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115)는 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.
- [0242] [257] 블록(2205)에서, UE(115) 또는 기지국(105)은 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신하며, 코드워드는 코드워드의 조인트 검출 및 디코딩을 위해 복수의 동적 고정 비트들, 복수의 정보 비트들, 및 복수의 에러 검출 비트들에 적어도 부분적으로 기초하여 생성된다. 블록(2205)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2205)의 동작들의 양상들은 도 16을 참조하여 설명된 바와 같이 트랜시버(1535)에 의해 수행될 수 있거나, 도 16을 참조하여 설명된 바와 같이 트랜시버(1635)에 의해 수행될 수 있다.
- [0243] [258] 블록(2210)에서, UE(115) 또는 기지국(105)은 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료에 대한 결정을 하기 위해 디코딩 경로들의 제1 서브세트를 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트 중 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여, 코드워드의 디코딩을 수행할 수 있다. 블록(2210)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2210)의 동작들의 양상들은 도 7을 참조하여 설명된 바와 같이 디코더(254-a)에 의해 수행될 수 있다.
- [0244] [259] 블록(2215)에서, UE(115) 또는 기지국(105)은 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱할 수 있다. 블록(2215)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2215)의 동작들의 양상들은 도 2를 참조하여 설명된 바와 같이 데이터 싱크(250)에 의해 수행될 수 있다.
- [0245] [260] 도 23은 본 개시내용의 다양한 양상들에 따른, 조기 종료를 위한 폴라 코드의 패리티 비트들을 지원하는 방법(2300)을 예시하는 흐름도를 도시한다. 방법(2300)의 동작들은 본원에서 설명된 바와 같이 UE(115) 또는 기지국(105) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(2300)의 동작들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115) 또는 기지국(105)은 이하에서 설명된 기능들을 수행하도록 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115) 또는 기지국(105)은 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.
- [0246] [161] 블록(2305)에서, UE(115) 또는 기지국(105)은 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들 및 복수의 패리티 비트들에 폴라 코드의 서브-채널들을 할당할 수 있다. 블록(2305)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2305)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 할당기 컴포넌트에 의해 수행될 수 있다.
- [0247] [262] 블록(2310)에서, UE(115) 또는 기지국(105)은 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 패리티 비트들의 각각의 패리티 비트를 생성할 수 있으며, 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정된다. 블록(2310)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2310)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 값 생성기에 의해 수행될 수 있다.
- [0248] [263] 블록(2315)에서, UE(115) 또는 기지국(105)은 복수의 정보 비트들 및 복수의 패리티 비트들을 할당된 서브-채널들에 로딩하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성할 수 있다. 블록(2315)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2315)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 코드워드 생성기에 의해 수행될 수 있다.
- [0249] [264] 블록(2320)에서, UE(115) 또는 기지국(105)은 코드워드를 송신할 수 있다. 블록(2320)의 동작들은 본원

에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2520)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 송신기에 의해 수행될 수 있다.

[0250] [265] 도 24는 본 개시내용의 다양한 양상들에 따른, 조기 종료를 위한 폴라 코드의 패리티 비트들을 지원하는 방법(2400)을 예시하는 흐름도를 도시한다. 방법(2400)의 동작들은 본원에서 설명된 바와 같이 UE(115) 또는 기지국(105) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(2400)의 동작들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115) 또는 기지국(105)은 이하에서 설명된 기능들을 수행하도록 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115) 또는 기지국(105)은 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.

[0251] [266] 블록(2405)에서, UE(115) 또는 기지국(105)은 폴라 코드를 사용하여 인코딩된 코드워드에 대응하는 코드워드 후보에 대한 신호를 모니터링 할 수 있고, 코드워드는 복수의 정보 비트들 및 복수의 패리티 비트들에 적어도 부분적으로 기초하여 생성되며, 여기서 복수의 정보 비트들 및 복수의 패리티 비트들은 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 폴라 코드의 서브-채널들에 할당된다. 블록(2405)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2405)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 수신기에 의해 수행될 수 있다.

[0252] [267] 블록(2410)에서, UE(115) 또는 기지국(105)은 복수의 디코딩 경로들 각각에 대한 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 디코딩 경로들 각각에 대한 복수의 패리티 비트들의 패리티 비트에 대한 패리티 검사 값을 계산하는 것 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨-, 및 복수의 패리티 비트들 및 패리티 검사 값들에 적어도 부분적으로 기초하여 코드워드 후보의 디코딩을 종료해야 할지 여부를 결정하기 위해 복수의 디코딩 경로들에 대해 패리티 검사하는 것을 적어도 포함하여, 코드워드 후보의 디코딩을 수행할 수 있다. 블록(2410)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2410)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 수신기에 의해 수행될 수 있다.

[0253] [268] 블록(2415)에서, UE(115) 또는 기지국(105)은 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱할 수 있다. 블록(2415)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2415)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다.

[0254] [269] 도 25는 본 개시내용의 양상에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법(2500)을 예시하는 흐름도를 도시한다. 방법(2500)의 동작들은 본원에서 설명된 바와 같이 UE(115) 또는 기지국(105) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(2500)의 동작들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115) 또는 기지국(105)은 이하에서 설명된 기능들을 수행하도록 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115) 또는 기지국(105)은 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.

[0255] [270] 블록(2505)에서, UE(115) 또는 기지국(105)은 폴라 코드의 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들에 폴라 코드의 서브-채널들을 할당할 수 있으며, 복수의 에러 검출 비트들의 수는 정의된 오경보율에 적어도 부분적으로 기초하며, 복수의 동적 고정 비트들 각각은 패리티 검사 값을 포함하며, 복수의 동적 고정 비트들은 복수의 패리티 비트들을 포함한다. 블록(2505)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2505)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 할당기 컴포넌트에 의해 수행될 수 있다.

[0256] [271] 블록(2510)에서, UE(115) 또는 기지국(105)은 복수의 동적 고정 비트들에 대한 값들을 각각 생성하기 위해 복수의 정보 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 서브-채널들의 디코딩 순서에 기초하여 동적 고정 비트들의 세트를 생성할 수 있으며, 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 적어도 부분적으로 기초하여 서브-채널들의 디코딩 순서에 따라 결정된다. 블록(2510)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2510)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 값 생성기에 의해 수행될 수 있다.

- [0257] [272] 블록(2515)에서, UE(115) 또는 기지국(105)은 디코딩 순서에 따라 각각의 패리티 비트에 대응하는 서브-채널 이전에 복수의 정보 비트들의 각각의 서브세트에 부울 연산을 적용할 수 있다. 블록(2515)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2515)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 비트 값 생성기에 의해 수행될 수 있다.
- [0258] [273] 블록(2520)에서, UE(115) 또는 기지국(105)은 복수의 정보 비트들, 복수의 에러 검출 비트들 및 복수의 동적 고정 비트들을 할당된 서브-채널들에 로딩하는 것에 적어도 부분적으로 기초하여 폴라 코드를 사용하여 인코딩된 코드워드를 생성할 수 있다. 블록(2520)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2520)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 코드워드 생성기에 의해 수행될 수 있다.
- [0259] [274] 블록(2525)에서, UE(115) 또는 기지국(105)은 코드워드를 송신할 수 있다. 블록(2525)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2525)의 동작들의 양상들은 도 13 내지 도 15를 참조하여 설명된 바와 같이 코드워드 생성기에 의해 수행될 수 있다.
- [0260] [275] 도 26은 본 개시내용의 양상에 따른, 조기 종료 및 성능 개선을 위한 폴라 코드들의 동적 고정 비트들을 위한 방법(2600)을 예시하는 흐름도를 도시한다. 방법(2600)의 동작들은 본원에서 설명된 바와같이 UE(115) 또는 이의 컴포넌트들에 의해 구현될 수 있다. 예컨대, 방법(2600)의 동작들은 도 16을 참조하여 설명된 바와 같이 UE 통신 관리기에 의해 수행될 수 있다. 일부 예들에서, UE(115)는 이하에서 설명된 기능들을 수행하도록 디바이스의 기능 엘리먼트들을 제어하기 위해 코드들의 세트를 실행할 수 있다. 추가적으로 또는 대안적으로, UE(115)는 특수-목적 하드웨어를 사용하여 아래에 설명된 기능들의 양상들을 수행할 수 있다.
- [0261] [276] 블록(2605)에서, UE(115) 또는 기지국(105)은 폴라 코드를 사용하여 인코딩된 코드워드를 포함하는 신호를 수신할 수 있으며, 코드워드는 동적 고정 비트들의 세트에 기초하여 생성되며, 코드워드는 복수의 정보 비트들 및 복수의 패리티 비트들에 적어도 부분적으로 기초하며, 복수의 정보 비트들 및 복수의 패리티 비트들은 코드워드의 조인트 검출 및 디코딩을 위해 에러 검출 비트들의 세트, 정보 비트들의 세트, 및 서브-채널들 각각의 신뢰도에 적어도 부분적으로 기초하여 폴라 코드의 서브-채널들에 할당된다. 블록(2605)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2605)의 동작들의 양상들은 도 16을 참조하여 설명된 바와 같이 트랜시버(1535)에 의해 수행될 수 있거나, 도 16을 참조하여 설명된 바와 같이 트랜시버(1635)에 의해 수행될 수 있다.
- [0262] [277] 블록(2610)에서, UE(115) 또는 기지국(105)은 복수의 디코딩 경로들 각각에 대한 복수의 비트들의 하나 이상의 서브세트들에 부울 연산을 적용함으로써 복수의 디코딩 경로들 각각에 대한 복수의 패리티 비트들의 패리티 비트에 대한 패리티 검사 값을 계산하는 것 - 복수의 정보 비트들의 하나 이상의 서브세트들은 서브-채널들의 디코딩 순서에 따라 결정됨 -, 복수의 동적 고정 비트들에 적어도 부분적으로 기초하여 코드워드의 디코딩의 조기 종료에 대한 판단을 수행하기 위해 디코딩 경로들의 제1 서브세트에 대해 패리티 검사하는 것, 동적 고정 비트들에 적어도 부분적으로 기초하여 패리티 검사를 각각 통과한 디코딩 경로들의 제2 서브세트에 대한 경로 메트릭들을 생성하는 것, 및 생성된 경로 메트릭들 및 복수의 에러 검출 비트들의 표현에 적어도 부분적으로 기초하여 디코딩 경로들의 제2 서브세트의 하나의 디코딩 경로에 대응하는 비트 시퀀스에 대해 에러 검출을 수행하는 것을 적어도 포함하여, 코드워드의 디코딩을 수행할 수 있다. 블록(2610)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2610)의 동작들의 양상들은 도 7을 참조하여 설명된 바와 같이 디코더(245-a)에 의해 수행될 수 있다.
- [0263] [278] 블록(2615)에서, UE(115) 또는 기지국(105)은 디코딩의 결과에 적어도 부분적으로 기초하여 정보 비트들을 프로세싱할 수 있다. 블록(2615)의 동작들은 본원에서 설명된 방법들에 따라 수행될 수 있다. 특정 예들에서, 블록(2615)의 동작들의 양상들은 도 2를 참조하여 설명된 바와 같이 데이터 싱크(250)에 의해 수행될 수 있다.
- [0264] [279] 앞서 설명된 방법들은 가능한 구현들을 설명하고, 동작들 및 단계들은 재배열되거나 그렇지 않으면 수정될 수 있으며 다른 구현들이 가능하다는 것에 유의해야 한다. 게다가, 방법들 중 2개 이상의 방법들로부터의 양상들이 조합될 수 있다.
- [0265] [280] 본원에서 설명된 기술들은 코드 분할 다중 액세스(CDMA), 시분할 다중 액세스(TDMA), 주파수 분할 다중 액세스(FDMA), 직교 주파수 분할 다중 액세스(OFDMA), 단일 캐리어 주파수 분할 다중 액세스(SC-FDMA) 및 다른 시스템들과 같은 다양한 무선 통신 시스템들에 사용될 수 있다. "시스템"과 "네트워크"라는 용어들은 종종 상

호 교환 가능하게 사용된다. 코드 분할 다중 액세스(CDMA) 시스템은, CDMA2000, UTRA(Universal Terrestrial Radio Access) 등과 같은 라디오 기법을 구현할 수 있다. CDMA2000은 IS-2000, IS-95 및 IS-856 표준들을 커버한다. IS-2000 릴리즈(Release)들은 보통 CDMA2000 1X, 1X 등으로 지칭될 수 있다. IS-856(TIA-856)은 보통 CDMA2000 1xEV-DO, 고속 패킷 데이터(HRPD: High Rate Packet Data) 등으로 지칭될 수 있다. UTRA는 광대역 CDMA(WCDMA: Wideband CDMA) 및 CDMA의 다른 변형들을 포함한다. TDMA 시스템은 GSM(Global System for Mobile Communications)과 같은 라디오 기법을 구현할 수 있다.

[0266] [281] OFDMA 시스템은, UMB(Ultra Mobile Broadband), E-UTRA(Evolved UTRA), IEEE(Institute of Electrical and Electronics Engineers) 802.11(Wi-Fi), IEEE 802.16(WiMAX), IEEE 802.20, Flash-OFDM™ 등과 같은 라디오 기법을 구현할 수 있다. UTRA 및 E-UTRA는 UMTS(Universal Mobile Telecommunication System)의 일부이다. LTE 및 LTE-A는 E-UTRA를 사용하는 UMTS 릴리즈들이다. UTRA, E-UTRA, UMTS, LTE, LTE-A, NR 및 GSM은 "3세대 파트너십 프로젝트" (3GPP)로 명명된 조직으로부터의 문서들에 설명되어 있다. CDMA2000 및 UMB는 "3세대 파트너십 프로젝트 2"(3GPP2)로 명명된 조직으로부터의 문서들에 설명되어 있다. 본원에서 설명되는 기술들은 앞서 언급된 시스템들 및 라디오 기법들뿐만 아니라, 다른 시스템들 및 라디오 기법들에도 사용될 수 있다. 예시를 위해 LTE 또는 NR 시스템의 양상들이 설명될 수 있고 상기 설명 대부분에서 LTE 또는 NR 용어가 사용될 수 있지만, 본원에서 설명되는 기술들은 LTE 또는 NR 애플리케이션들을 넘어 적용가능하다.

[0267] [282] 본원에서 설명된 그러한 네트워크들을 포함하는 LTE/LTE-A 네트워크들에서, eNB(evolved node B)라는 용어는 일반적으로 기지국들을 설명하는데 사용될 수 있다. 본원에서 설명된 무선 통신 시스템 또는 시스템들은 이중 LTE/LTE-A 또는 NR 네트워크를 포함할 수 있으며, 여기서 상이한 타입들의 eNB들이 다양한 지리적 구역들에 대한 커버리지를 제공한다. 예컨대, 각각의 eNB, 차세대 NodeB(gNB) 또는 기지국은 매크로 셀, 소형 셀 또는 다른 타입들의 셀에 대한 통신 커버리지를 제공할 수 있다. "셀"이라는 용어는 상황에 따라 기지국, 기지국과 연관된 캐리어 또는 컴포넌트 캐리어, 또는 캐리어 또는 기지국의 커버리지 영역(예컨대, 섹터 등)을 설명하는데 사용될 수 있다.

[0268] [283] 기지국들은 베이스 트랜시버 스테이션, 라디오 기지국, 액세스 포인트, 라디오 트랜시버, NodeB, eNodeB(eNB), gNB, 홈 NodeB, 홈 eNodeB, 또는 일부 다른 적절한 용어를 포함하거나 또는 이들로서 당업자에 의해 지칭될 수 있다. 기지국에 대한 지리적 커버리지 영역은 커버리지 영역의 일부만을 구성하는 섹터들로 분할될 수 있다. 본원에서 설명된 무선 통신 시스템 또는 시스템들은 상이한 타입들의 기지국들(예컨대, 매크로 또는 소형 셀 기지국들)을 포함할 수 있다. 본원에서 설명되는 UE들은 매크로 eNB들, 소형 셀 eNB들, gNB들, 중계 기지국들 등을 포함하는 다양한 타입들의 기지국들 및 네트워크 장비와 통신하는 것이 가능할 수 있다. 상이한 기법들에 대한 중첩하는 지리적 커버리지 영역들이 존재할 수 있다.

[0269] [284] 매크로 셀은 일반적으로 비교적 큰 지리적 영역(예컨대, 반경이 수 킬로미터)을 커버하고, 네트워크 제공자에 서비스 가입한 UE들에 의한 제한 없는 액세스를 허용할 수 있다. 소형 셀은 매크로 셀과 비교하여 저전력 기지국이며, 이는 매크로 셀들과 동일하거나 또는 상이한 (예컨대, 면허, 비면허 등) 주파수 대역들에서 동작할 수 있다. 소형 셀들은 다양한 예들에 따라 피코 셀들, 펌토 셀들 및 마이크로 셀들을 포함할 수 있다. 피코 셀은 예컨대 작은 지리적 영역을 커버할 수 있으며, 네트워크 제공자에 서비스 가입한 UE들에 의한 제한 없는 액세스를 허용할 수 있다. 펌토 셀은 또한 작은 지리적 영역(예컨대, 집)을 커버할 것이며, 펌토 셀과 연관을 갖는 UE들(예컨대, 폐쇄형 가입자 그룹(CSG)의 UE들, 집내의 사용자들에 대한 UE들 등)에 의한 제한된 액세스를 제공할 수 있다. 매크로 셀에 대한 eNB는 매크로 eNB로 지칭될 수 있다. 소형 셀을 위한 eNB는 소형 셀 eNB, 피코 eNB, 펌토 eNB 또는 홈 eNB로서 지칭될 수 있다. eNB는 하나 또는 다수의(예컨대, 2개, 3개, 4개 등의) 셀들(예컨대, 컴포넌트 캐리어들)을 지원할 수 있다.

[0270] [285] 본원에서 설명되는 무선 통신 시스템 또는 시스템들은 동기 또는 비동기 동작을 지원할 수 있다. 동기 동작의 경우에, 기지국들은 유사한 프레임 타이밍을 가질 수 있으며, 상이한 기지국들로부터의 송신들은 대략 시간적으로 정렬될 수 있다. 비동기 동작의 경우에, 기지국들은 상이한 프레임 타이밍을 가질 수 있으며, 상이한 기지국들로부터의 송신들은 시간적으로 정렬되지 않을 수 있다. 본원에서 설명된 기술들은 동기 또는 비동기 동작들에 대하여 사용될 수 있다.

[0271] [286] 본원에서 설명되는 다운링크 송신들은 또한 순방향 링크 송신들로 불릴 수 있는 반면, 업링크 송신들은 또한 역방향 링크 송신들로 불릴 수 있다. 예컨대 도 1 및 도 2의 무선 통신 시스템(100 및 200)을 포함하여 본원에서 설명된 각각의 통신 링크는 하나 이상의 캐리어들을 포함할 수 있으며, 여기서 각각의 캐리어는 다수의 서브-캐리어들로 구성된 신호(예컨대, 상이한 주파수들의 파형 신호들)일 수 있다.

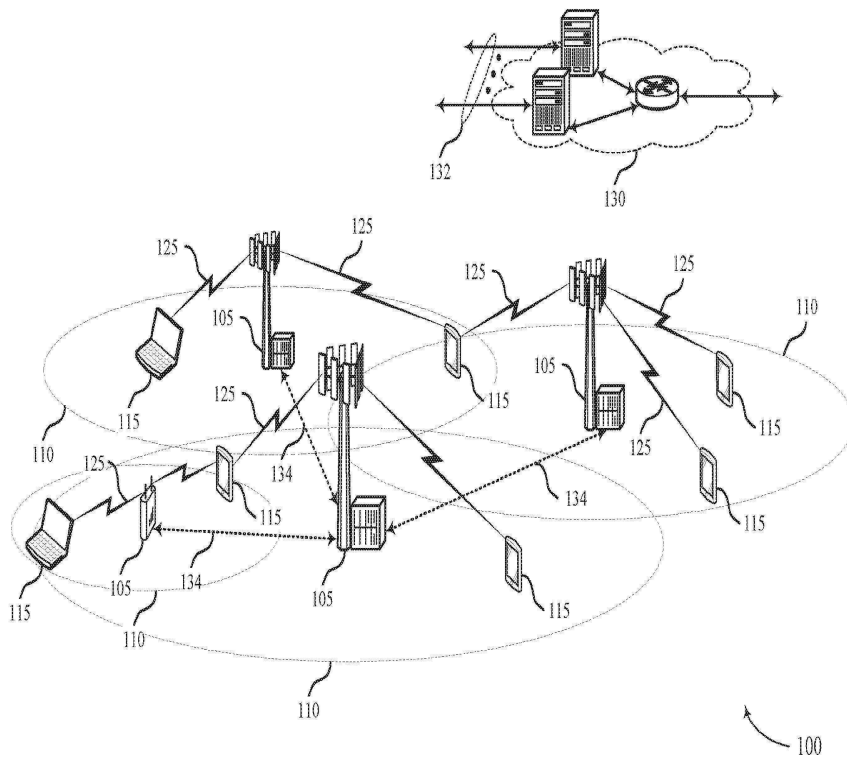
- [0272] [287] 첨부된 도면들과 관련하여 본원에 기재된 설명은 예시적인 구성들을 설명하며, 청구범위 내에서 구현될 수 있거나 청구범위 내에 있는 모든 예들을 나타내지는 않는다. 본원에서 사용되는 "예시적인"이라는 용어는 "예, 예증 또는 예시로서 기능하는" 것을 의미하며 다른 실시예들에 비해 "바람직하거나" 또는 "유리한 것으로 의미되지 않는다. 상세한 설명은 설명된 기술들의 이해를 제공하기 위해 특정 세부사항들을 포함한다. 그러나, 이들 기술들은 이들 특정 세부 사항들 없이도 실시될 수 있다. 일부의 경우들에서, 설명된 예들의 개념들을 불명료하게 하는 것을 방지하기 위해 잘 알려진 구조들 및 디바이스들은 블록도 형태로 도시된다.
- [0273] [288] 첨부된 도면들에서, 유사한 컴포넌트들 또는 특징들은 동일한 참조 라벨을 가질 수 있다. 추가로, 동일한 타입의 다양한 컴포넌트들은, 참조 라벨 다음에 대시 기호 및 유사한 컴포넌트들 사이를 구별하는 제2 라벨에 의해 구별될 수 있다. 명세서에서 제1 참조 라벨만이 사용되는 경우, 설명은 제2 참조 라벨에 상관없이 동일한 제1 참조 라벨을 갖는 유사한 컴포넌트들 중 어느 하나의 컴포넌트에 적용가능하다.
- [0274] [289] 본원에서 설명된 정보 및 신호들은 다양한 상이한 기법들 및 기술들 중 임의의 것을 사용하여 표현될 수 있다. 예컨대, 앞의 설명 전반에 걸쳐 참조될 수 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들 및 칩들은 전압들, 전류들, 전자기파들, 자기 필드들 또는 자기 입자들, 광 필드들 또는 광 입자들, 또는 이들의 임의의 조합으로 표현될 수 있다.
- [0275] [290] 본원의 개시내용과 관련하여 설명된 다양한 예시적인 블록들 및 모듈들은 범용 프로세서, DSP, ASIC, FPGA 또는 다른 프로그래밍 가능한 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본원에서 설명된 기능들을 수행하도록 설계된 이들의 임의의 조합으로 구현되거나 이들에 의해 수행될 수 있다. 범용 프로세서는 마이크로프로세서일 수 있지만, 대안으로 프로세서는 임의의 종래 프로세서, 제어기, 마이크로제어기 또는 상태 머신일 수 있다. 프로세서는 또한 컴퓨팅 디바이스들의 조합(예컨대 DSP와 마이크로프로세서의 조합, 다수의 마이크로프로세서들, DSP 코어와 결합된 하나 이상의 마이크로프로세서들, 또는 임의의 다른 이러한 구성)으로서 구현될 수도 있다.
- [0276] [291] 본원에서 설명된 기능들은 하드웨어, 프로세서에 의해 실행되는 소프트웨어, 펌웨어, 또는 이들의 임의의 조합으로 구현될 수 있다. 프로세서에 의해 실행되는 소프트웨어로 구현된다면, 이 기능들은 컴퓨터-판독가능 매체에 하나 이상의 명령들 또는 코드로서 저장되거나 이를 통해 송신될 수 있다. 다른 예들 및 구현들이 본 개시내용 및 첨부된 청구항들의 범위 내에 있다. 예컨대, 소프트웨어의 성질로 인해, 위에서 설명된 기능들은 프로세서에 의해 실행되는 소프트웨어, 하드웨어, 펌웨어, 하드웨어웨어링, 또는 이들 중 임의의 조합들을 사용하여 구현될 수 있다. 기능들을 구현하는 특징들은 또한 기능들의 부분들이 상이한 물리적 위치들에서 구현되도록 분산되는 것을 포함하여, 물리적으로 다양한 위치들에 위치될 수 있다. 또한, 청구항들을 포함하여 본 명세서에서 사용된 바와 같이, 항목들의 리스트(예컨대, "~ 중 적어도 하나" 또는 "~ 중 하나 이상"과 같은 어구가 후속하는 항목들의 리스트)에 사용된 "또는"은 예컨대, "A, B 또는 C 중 적어도 하나"의 리스트가 A 또는 B 또는 C 또는 AB 또는 AC 또는 BC 또는 ABC(즉, A와 B와 C)를 의미하도록 택일적인 리스트를 표시한다. 또한, 본원에서 사용되는 바와같이, "~에 기초하는"라는 어구는 폐집합의 조건들에 대한 참조로서 해석되지 않아야 한다. 예컨대, "조건 A에 기초하여"로서 설명되는 예시적인 단계는 본 개시내용의 범위로부터 벗어나지 않고 조건 A 및 조건 B 둘 모두에 기초할 수 있다. 다시 말해서, 본원에서 사용되는 바와같이, "~에 기초하여"라는 어구는 "~적어도 부분적으로 기초하여" 어구와 동일한 방식으로 해석되어야 한다.
- [0277] [292] 컴퓨터-판독가능 매체들은 비-일시적 컴퓨터 저장 매체들, 및 일 장소에서 다른 장소로 컴퓨터 프로그램의 이전을 용이하게 하는 임의의 매체들을 포함하는 통신 매체 둘 모두를 포함한다. 비-일시적 저장 매체는 범용 또는 특수 목적 컴퓨터에 의해 액세스될 수 있는 임의의 이용 가능한 매체일 수 있다. 제한이 아닌 예시로, 비-일시적 컴퓨터-판독가능 매체는 RAM, ROM, EEPROM(electrically erasable programmable read only memory), 콤팩트 디스크(CD) ROM 또는 다른 광 디스크 저장소, 자기 디스크 저장 또는 다른 자기 저장 디바이스들, 또는 명령들이나 데이터 구조들의 형태로 원하는 프로그램 코드 수단을 반송 또는 저장하는데 사용될 수 있으며 범용 또는 특수 목적 컴퓨터나 범용 또는 특수 목적 프로세서에 의해 액세스될 수 있는 임의의 다른 비-일시적 매체를 포함할 수 있다. 또한, 임의의 연결이 컴퓨터-판독가능 매체로 적절히 지칭된다. 예컨대, 소프트웨어가 동축 케이블, 광섬유 케이블, 연선, 디지털 가입자 라인(DSL: digital subscriber line), 또는 적외선, 라디오 및 마이크로파와 같은 무선 기법들을 사용하여 웹사이트, 서버 또는 다른 원격 소스로부터 송신된다면, 동축 케이블, 광섬유 케이블, 연선, DSL, 또는 적외선, 라디오 및 마이크로파와 같은 무선 기법들이 매체의 정의에 포함된다. 본원에서 사용된 것과 같은 디스크(disk 및 disc)는 CD, 레이저 디스크(laser disc), 광 디스크(optical disc), 디지털 다기능 디스크(DVD: digital versatile disc), 플로피 디스크(floppy disk) 및 블루레이 디스크(Blu-Ray disc)를 포함하며, 여기서 디스크(disk)들은 보통 데이터를 자기적으로 재생하는 한편, 디스

크(disc)들은 데이터를 레이저들에 의해 광학적으로 재생한다. 상기 것들의 조합들은 또한 컴퓨터-판독가능 매체의 범위 내에 포함된다.

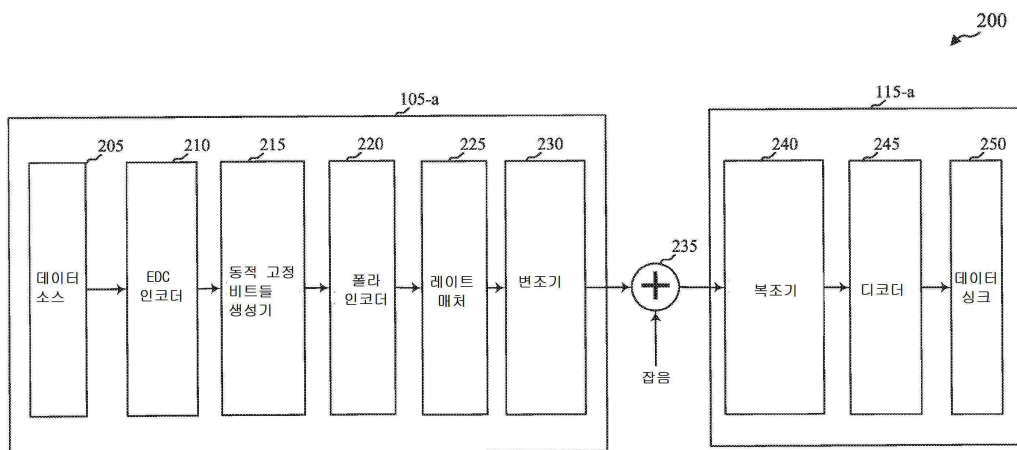
[0278] [293] 본원의 설명은 당업자가 본 개시내용을 사용하거나 실시할 수 있게 하도록 제공된다. 본 개시내용에 대한 다양한 수정들이 당업자에게 쉽게 명백할 것이며, 본원에서 정의된 일반 원리들은 본 개시내용의 범위를 벗어나지 않으면서 다른 변형들에 적용될 수 있다. 따라서, 본 개시내용은 본원에서 설명된 예들 및 설계들로 제한되지 않으나, 본원에 개시된 원리들 및 신규한 특징들과 일치하는 최광의의 범위가 부여되어야 할 것이다.

도면

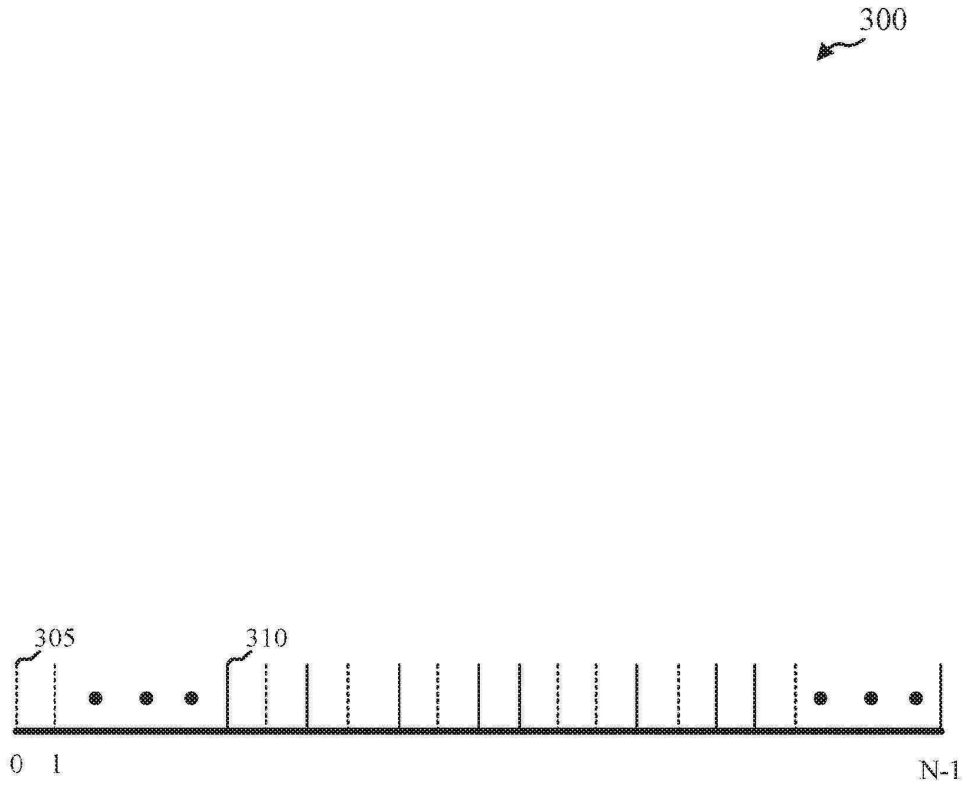
도면1



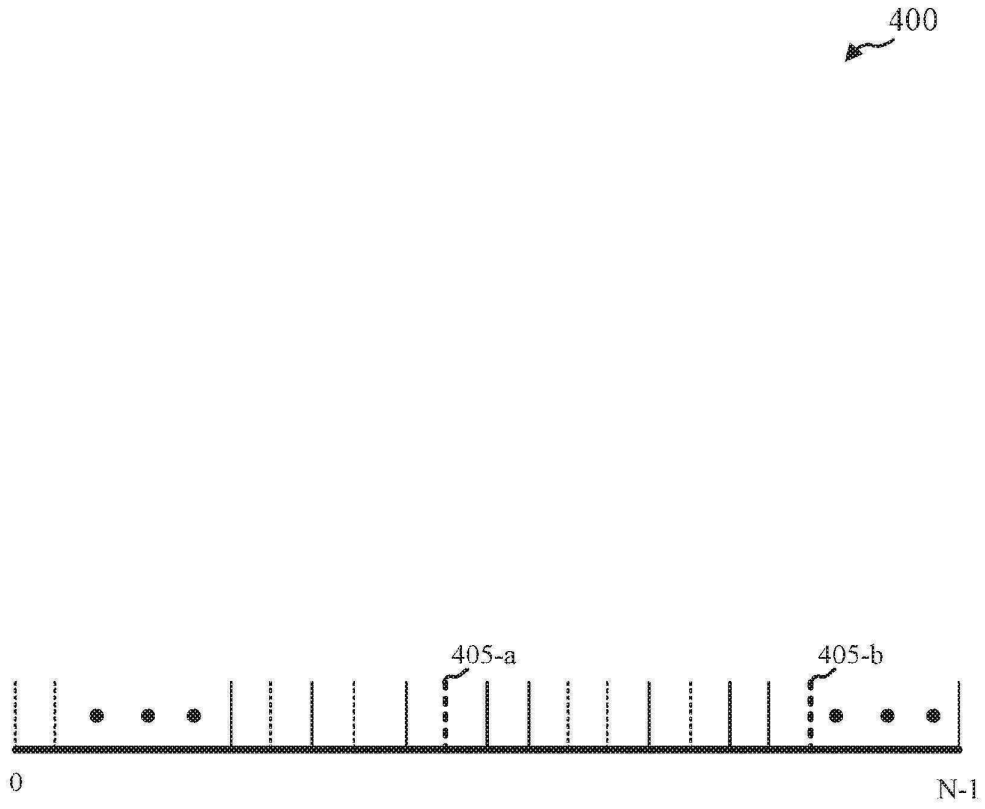
도면2



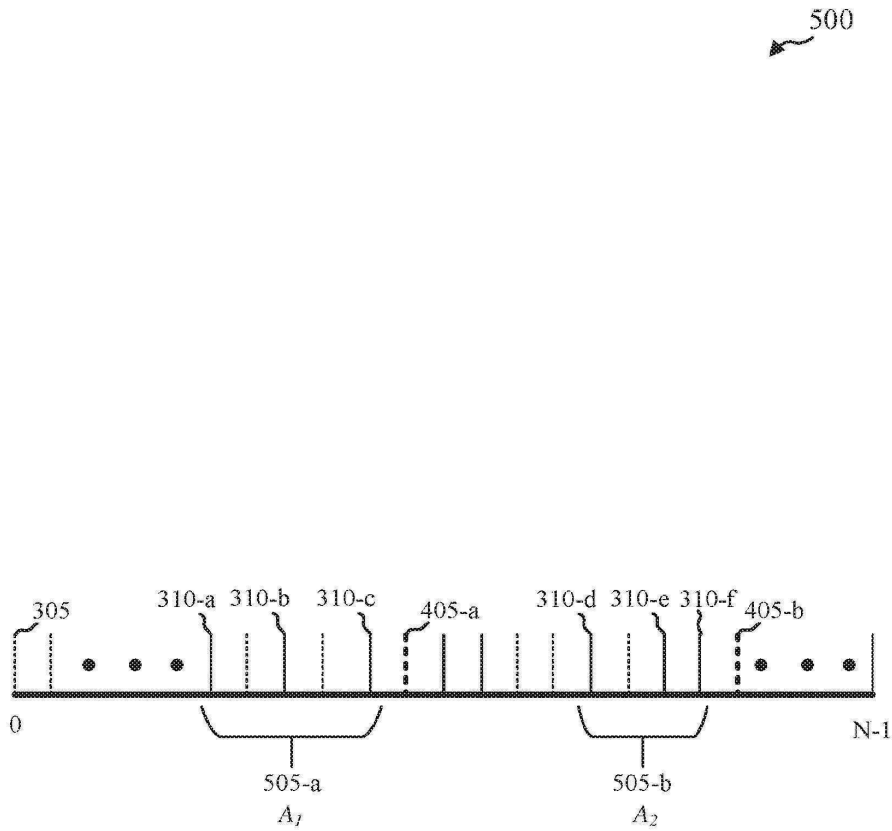
도면3



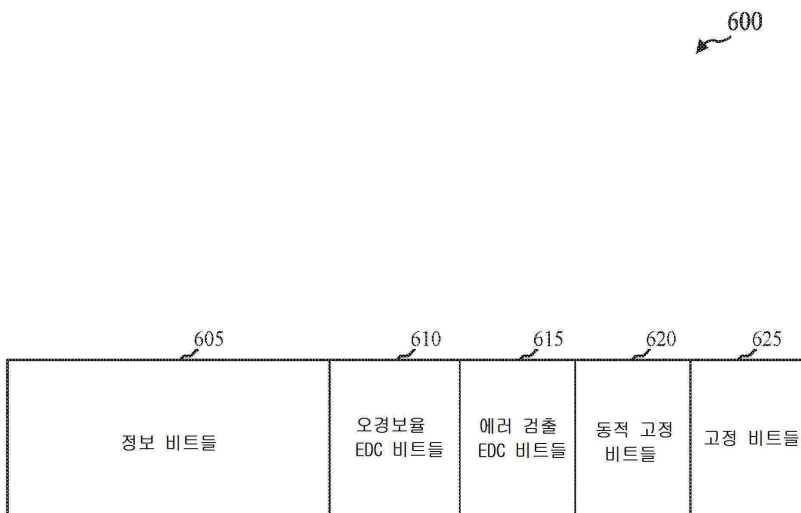
도면4



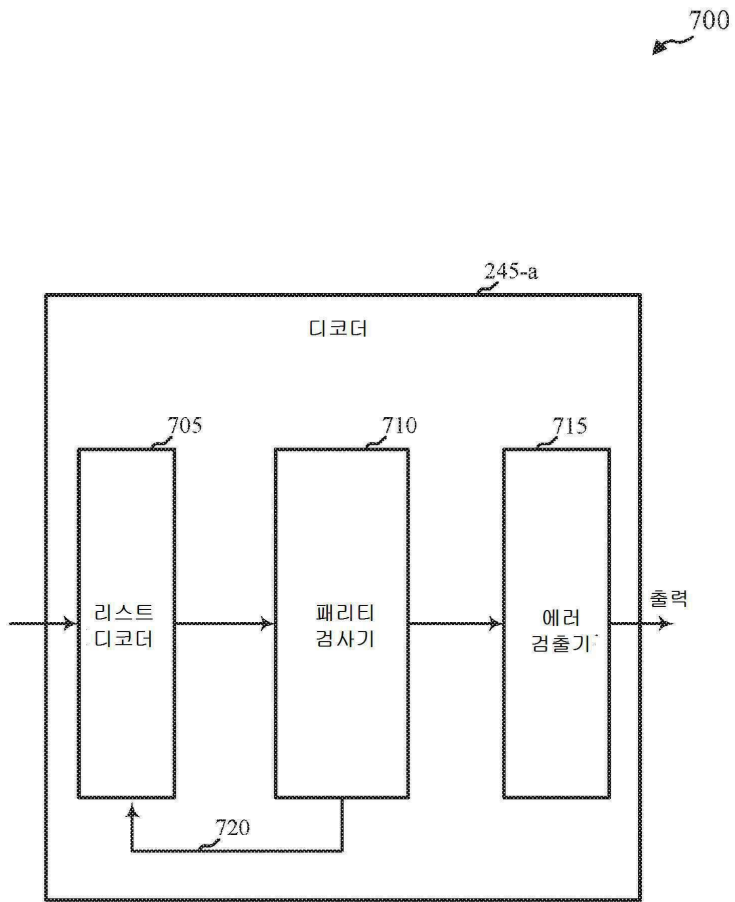
도면5



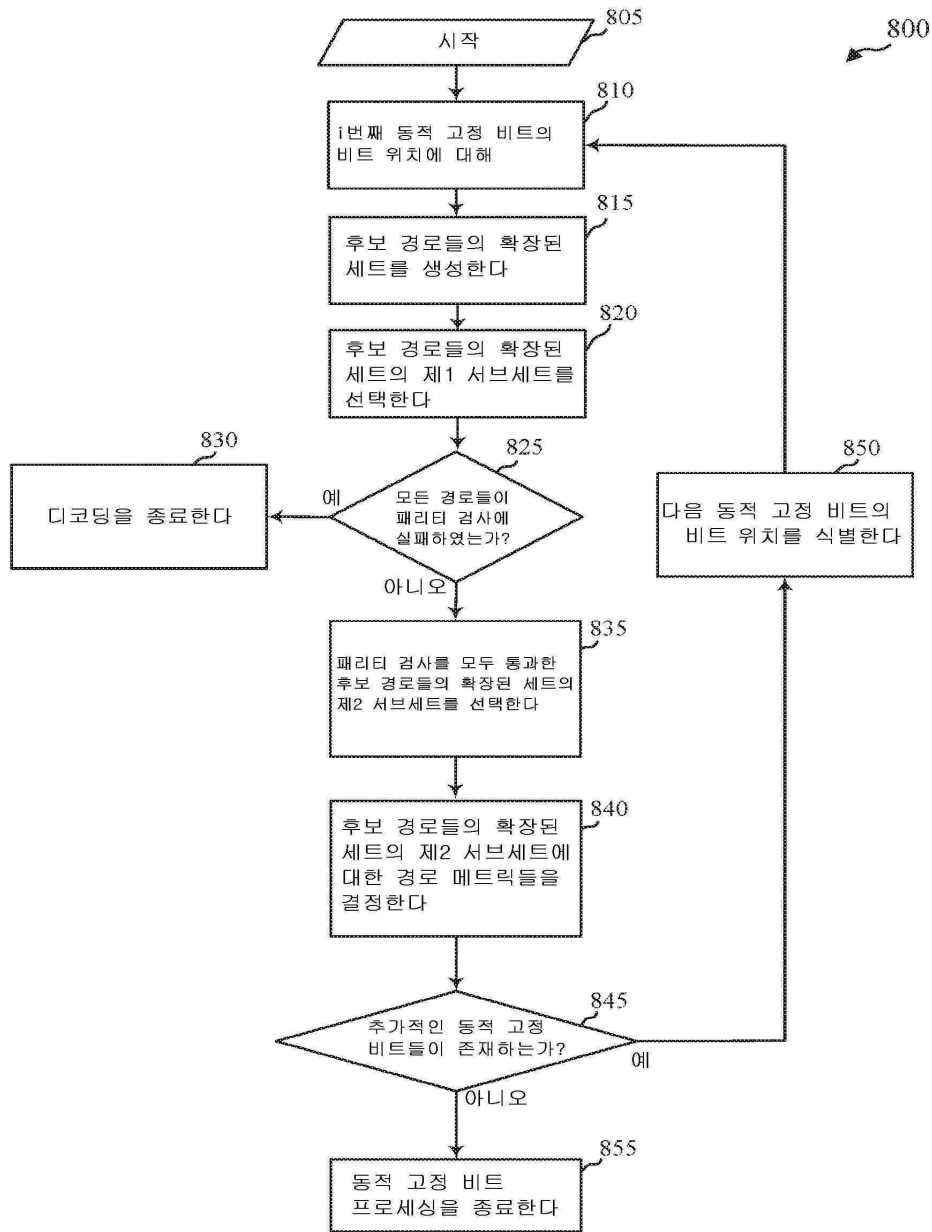
도면6



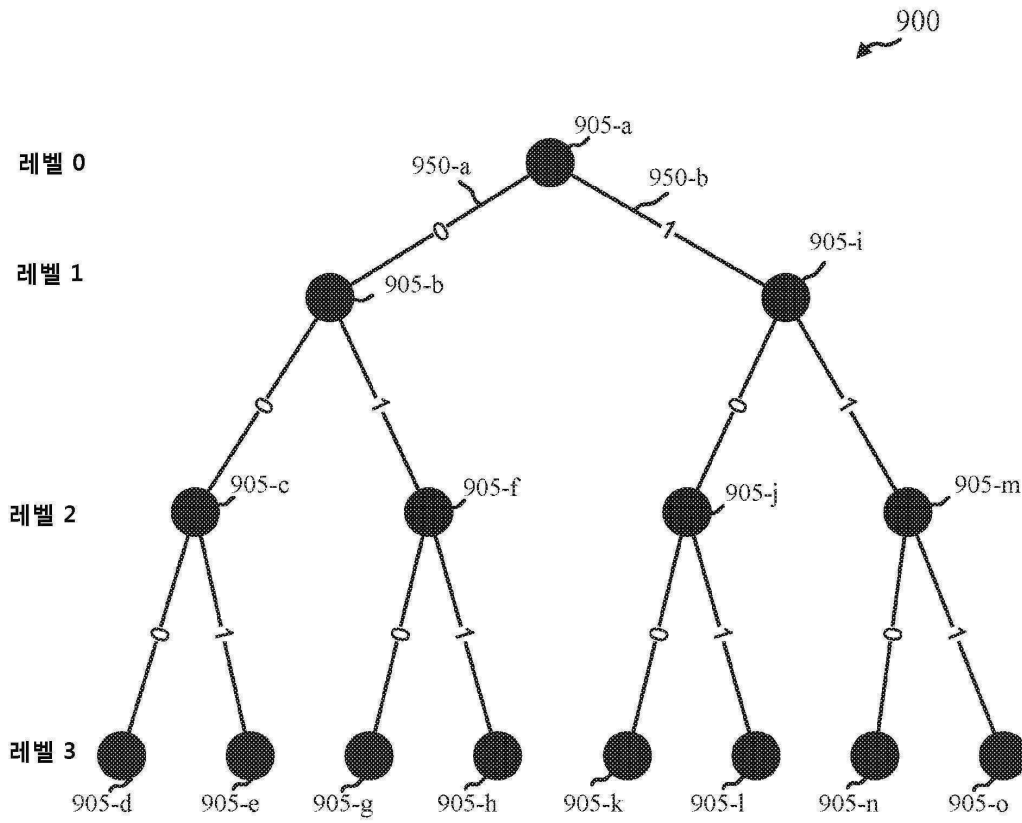
도면7



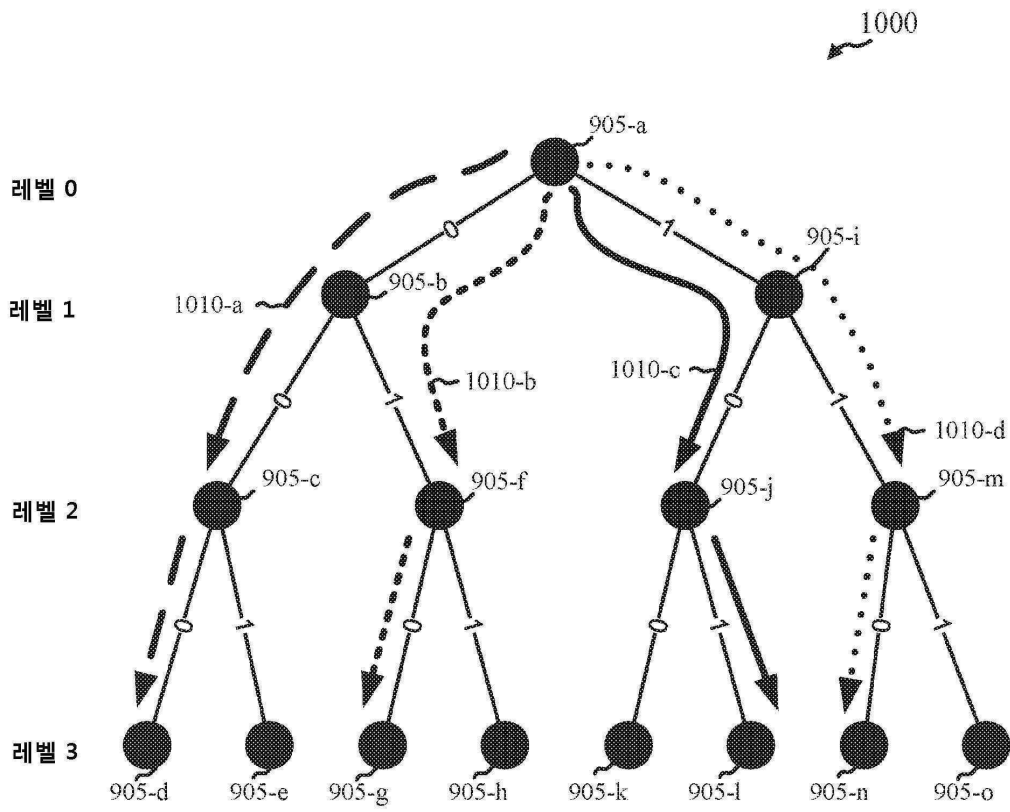
도면8



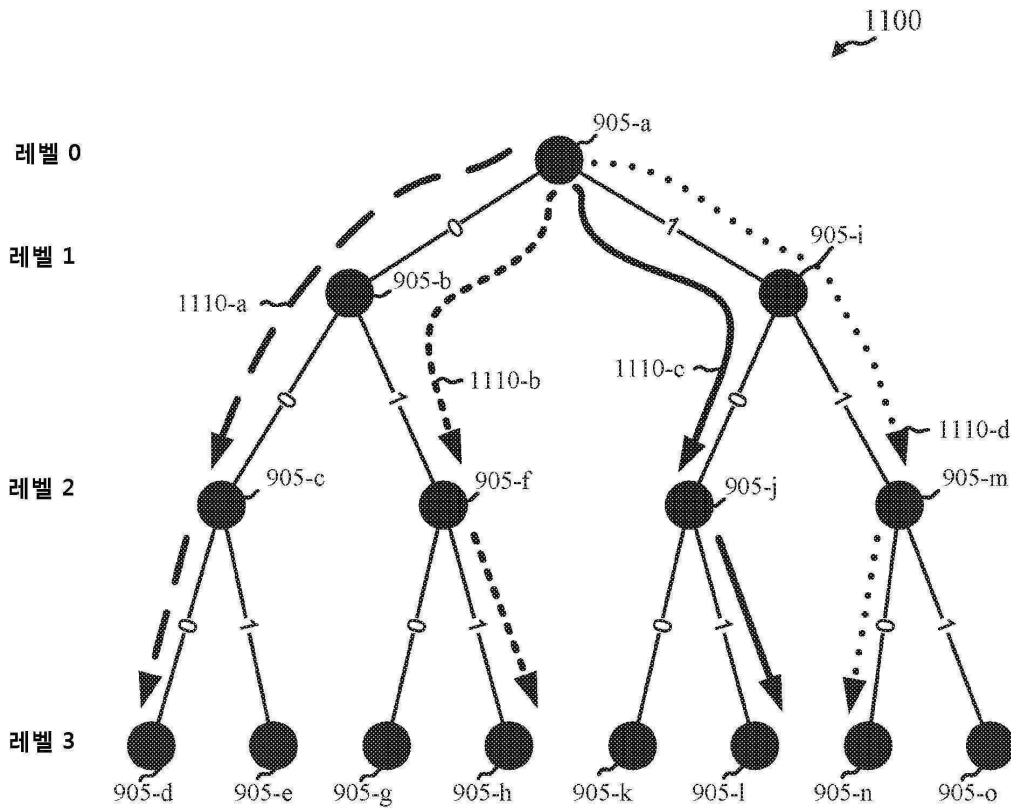
도면9



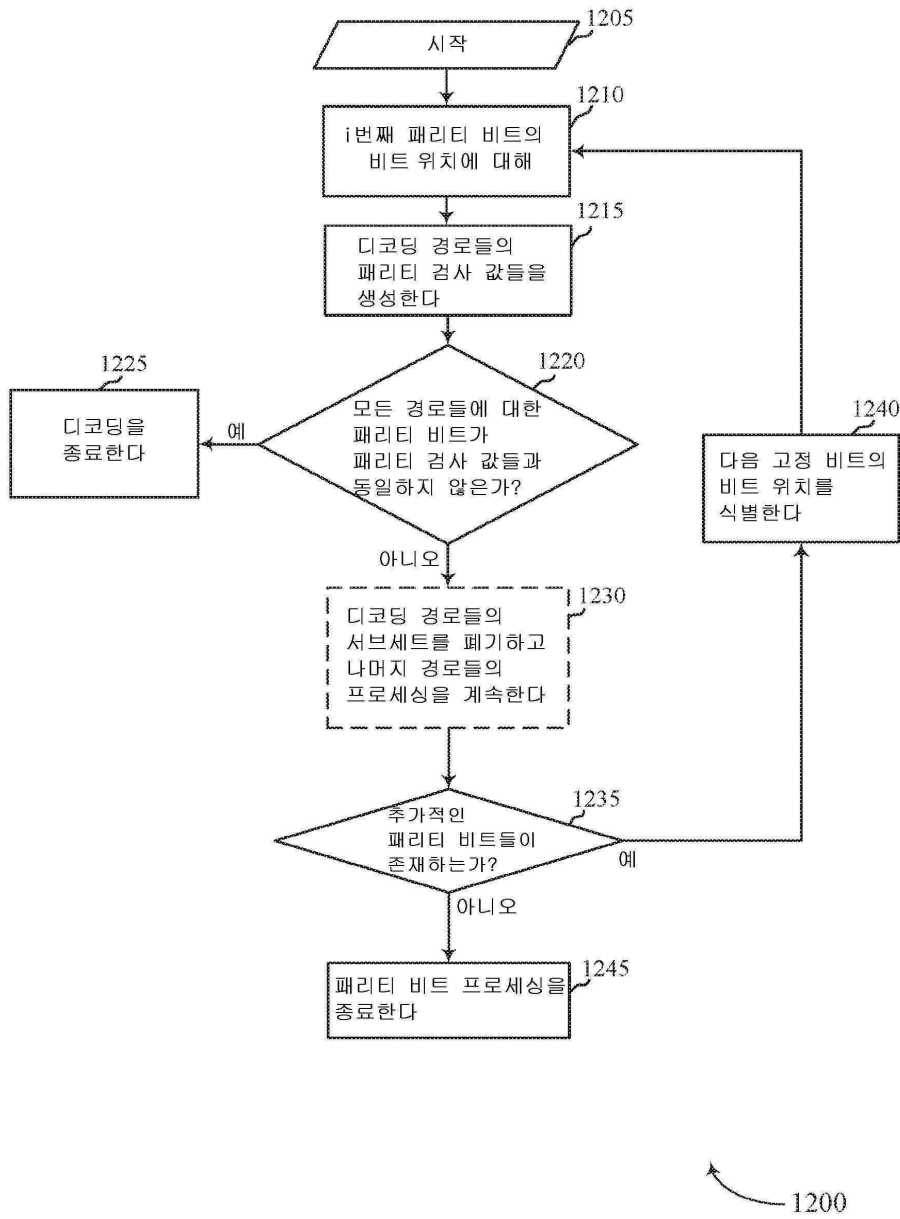
도면10



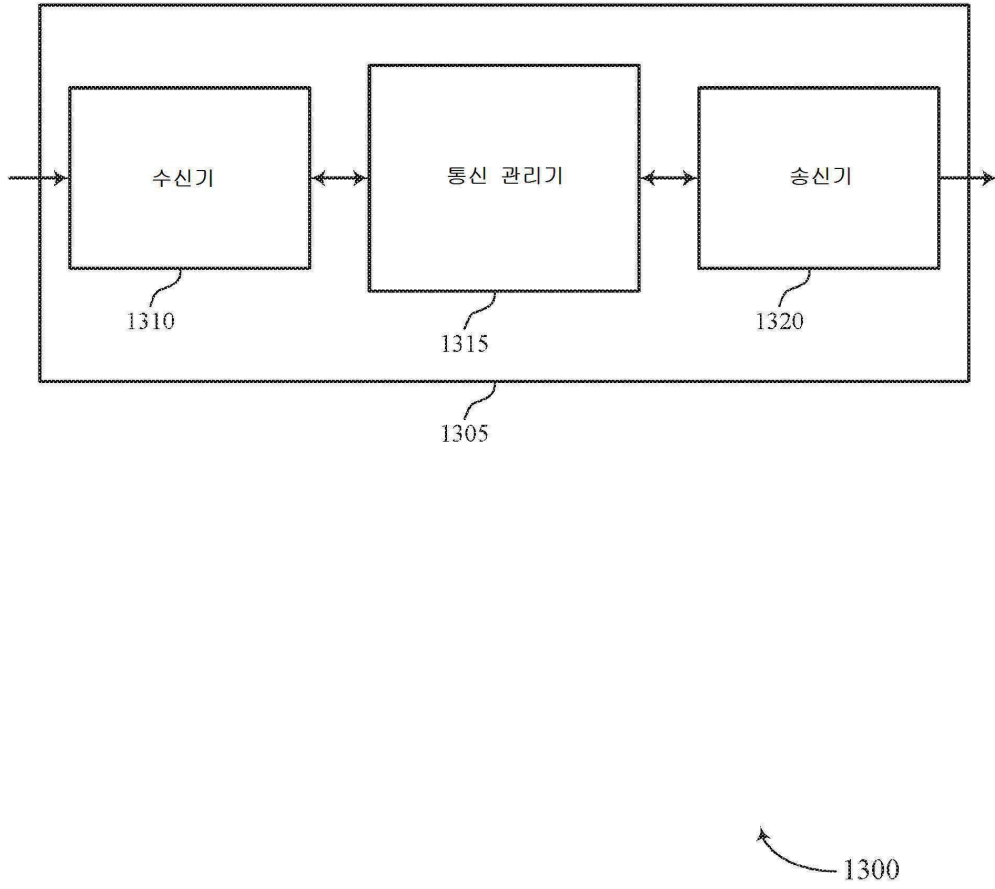
도면11



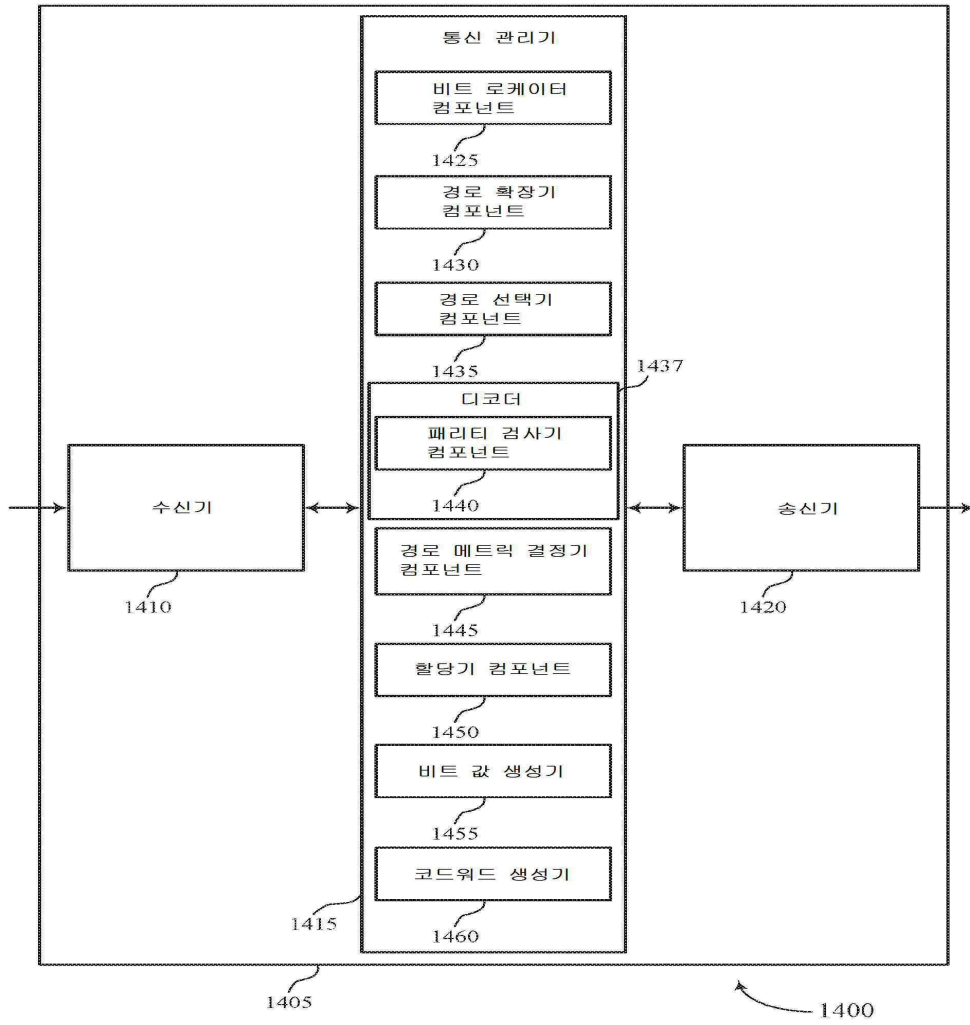
도면12



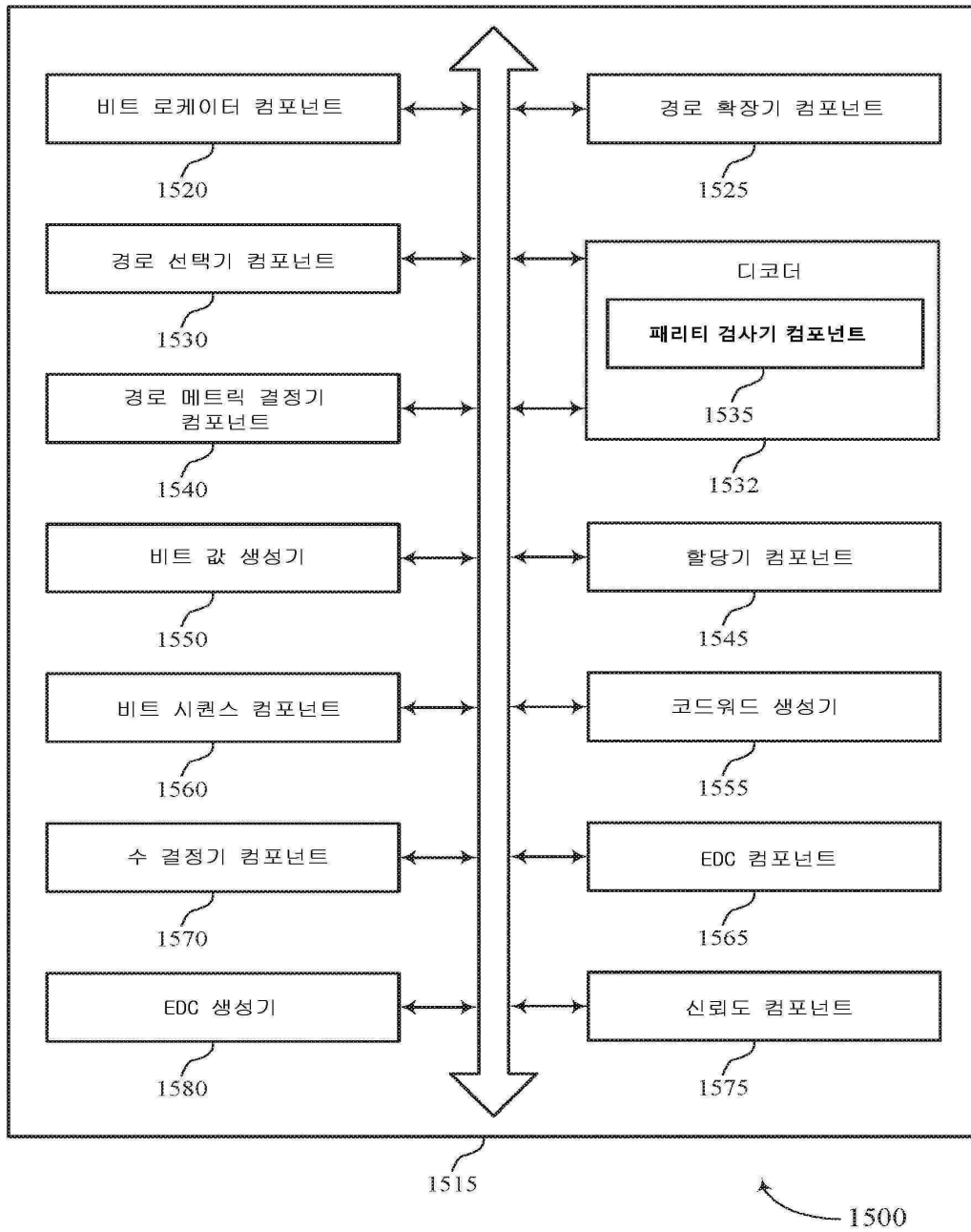
도면13



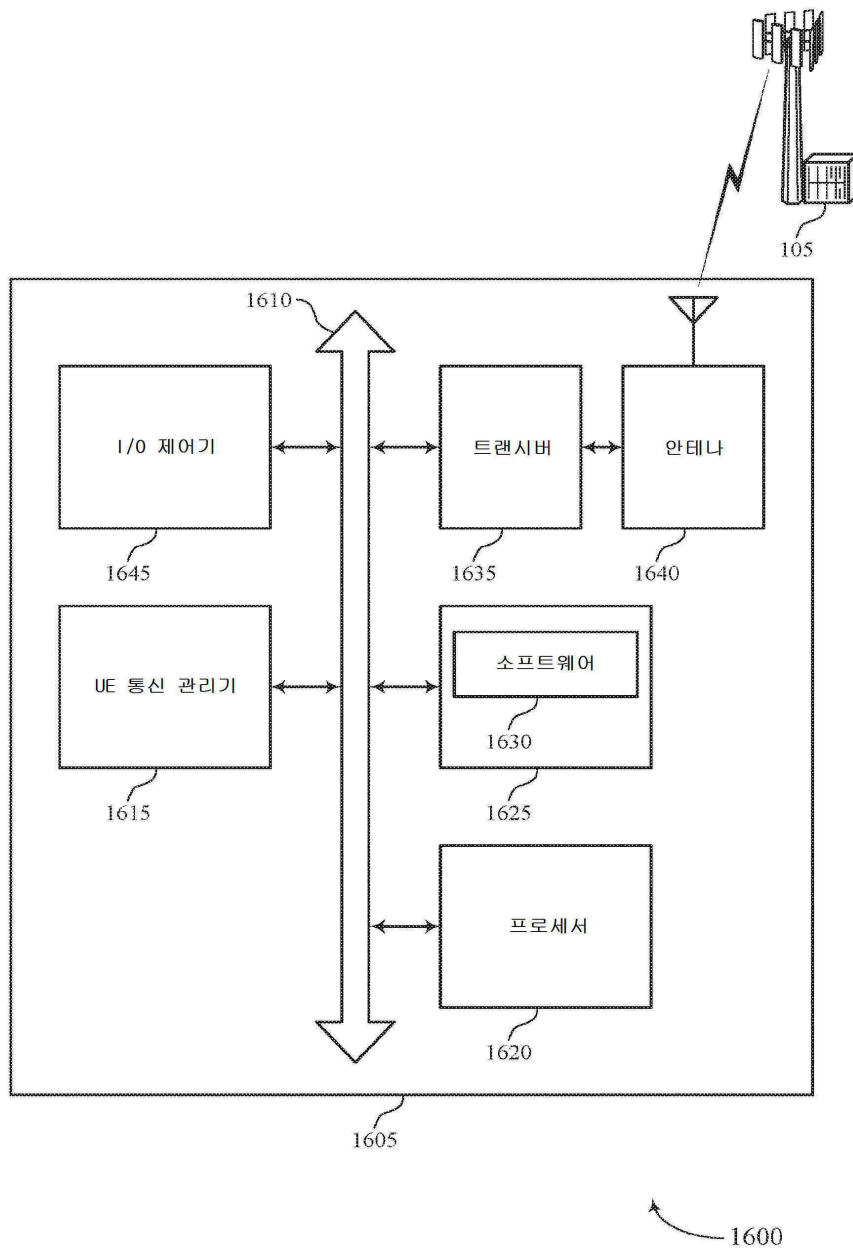
도면14



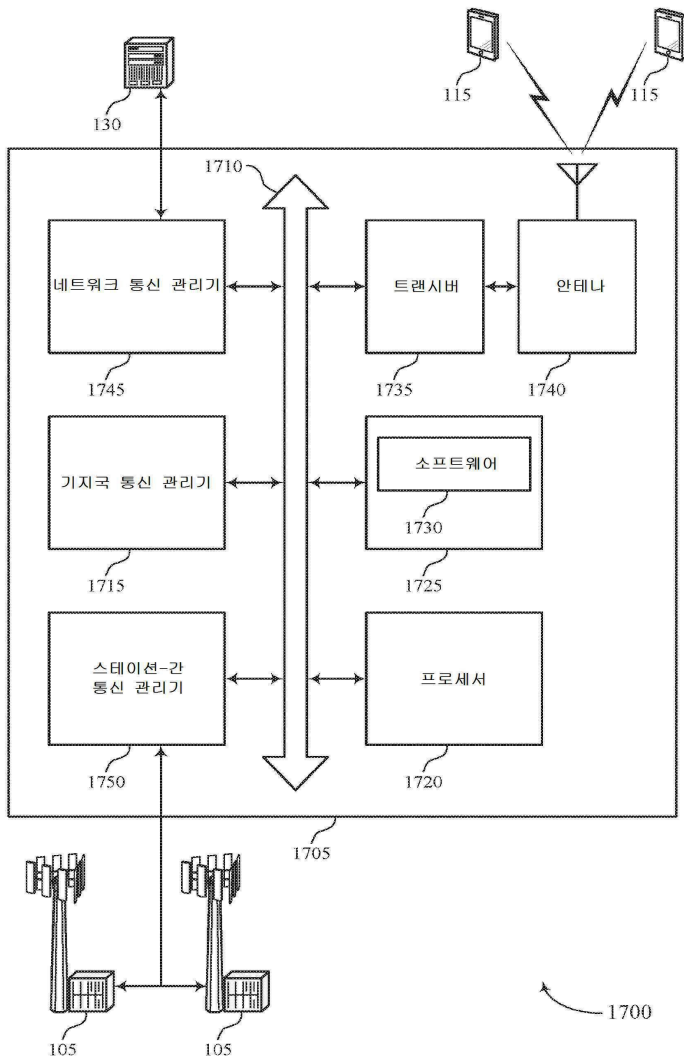
도면15



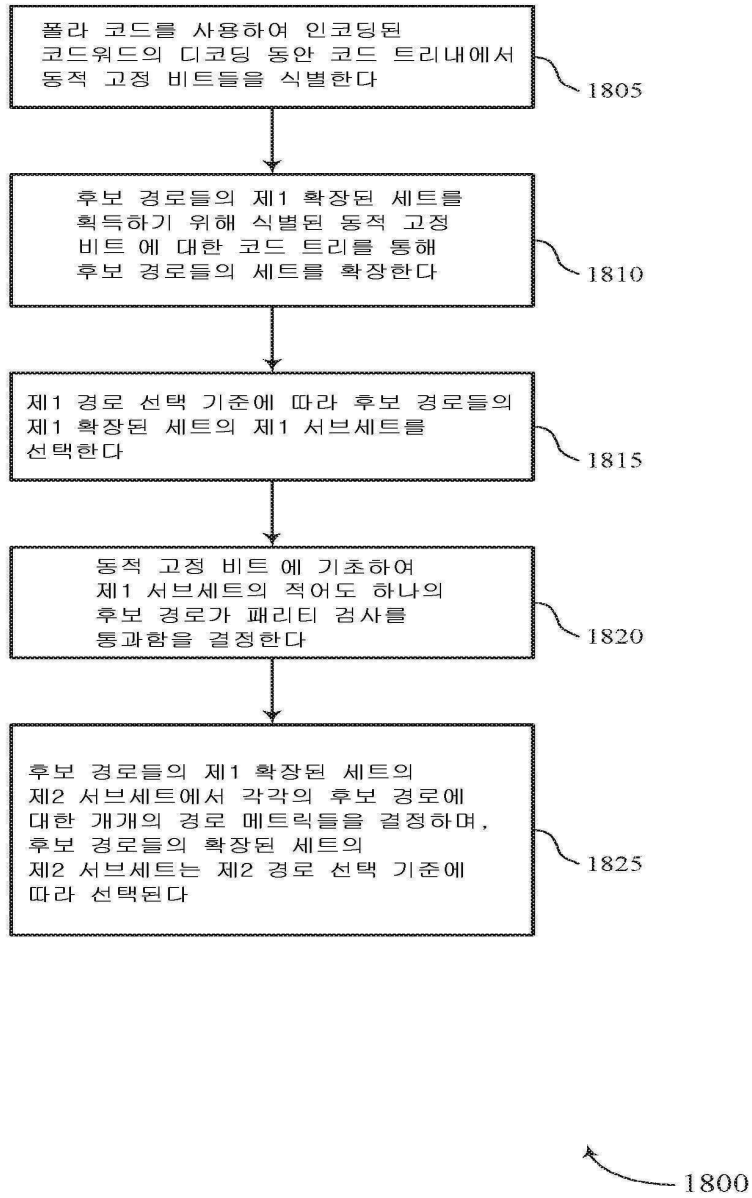
도면16



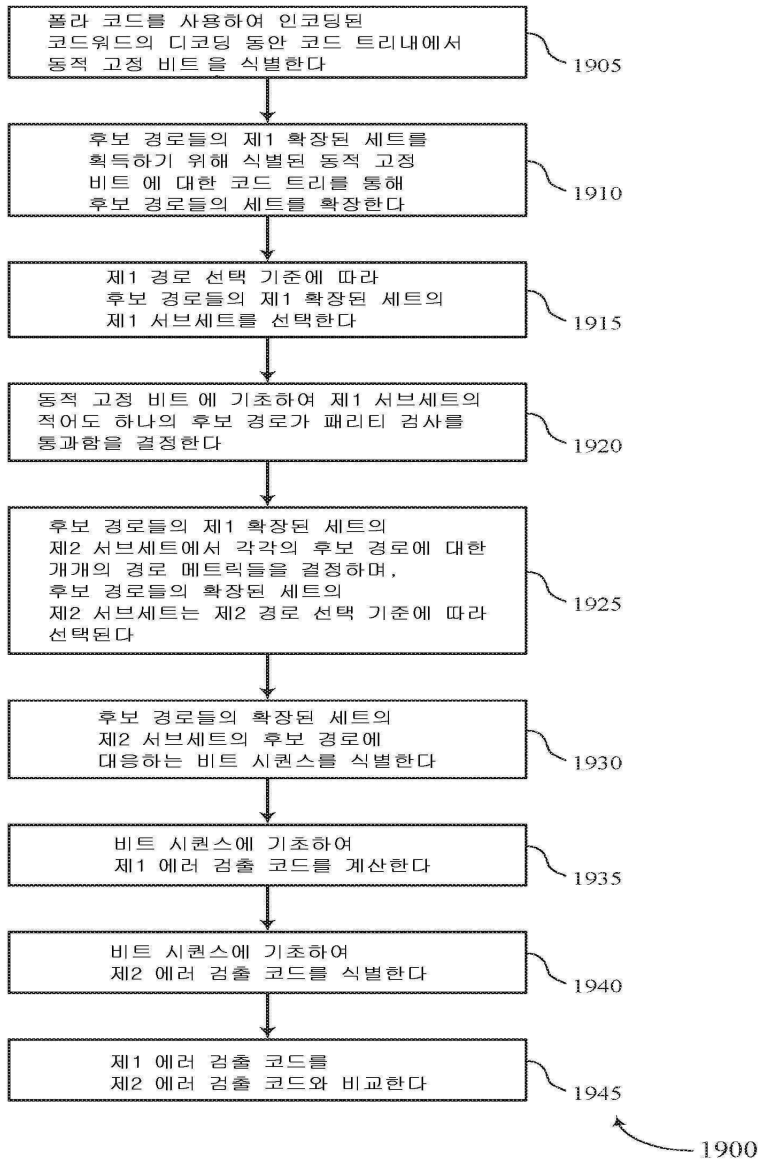
도면17



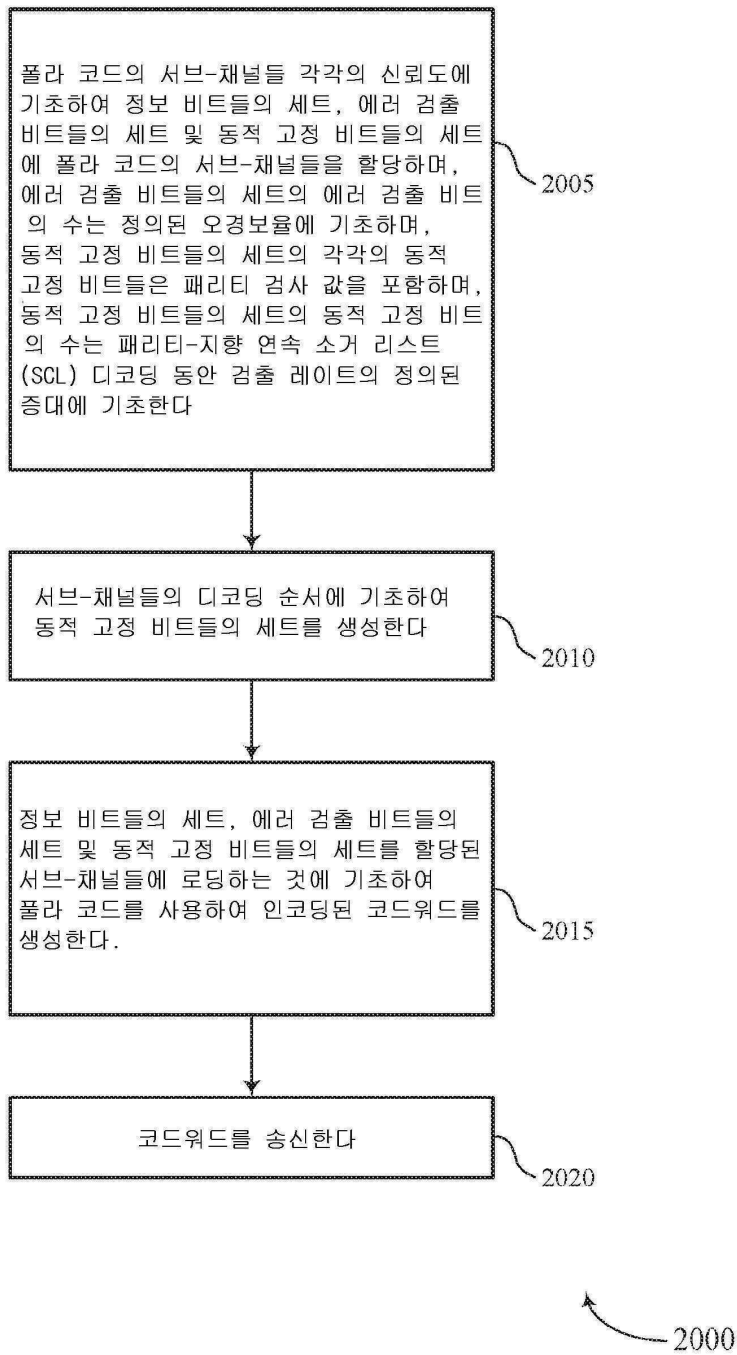
도면18



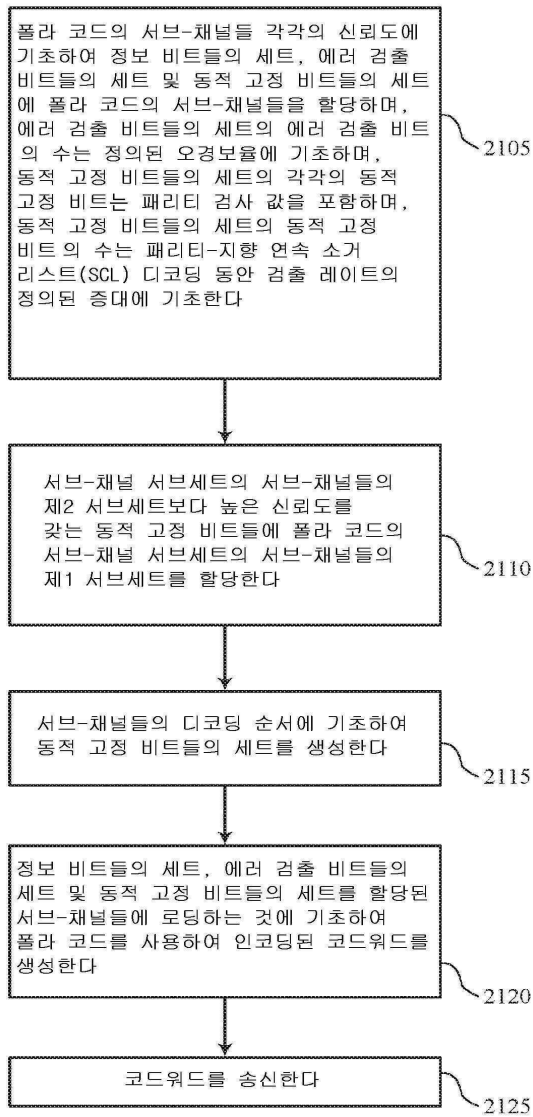
도면19



도면20

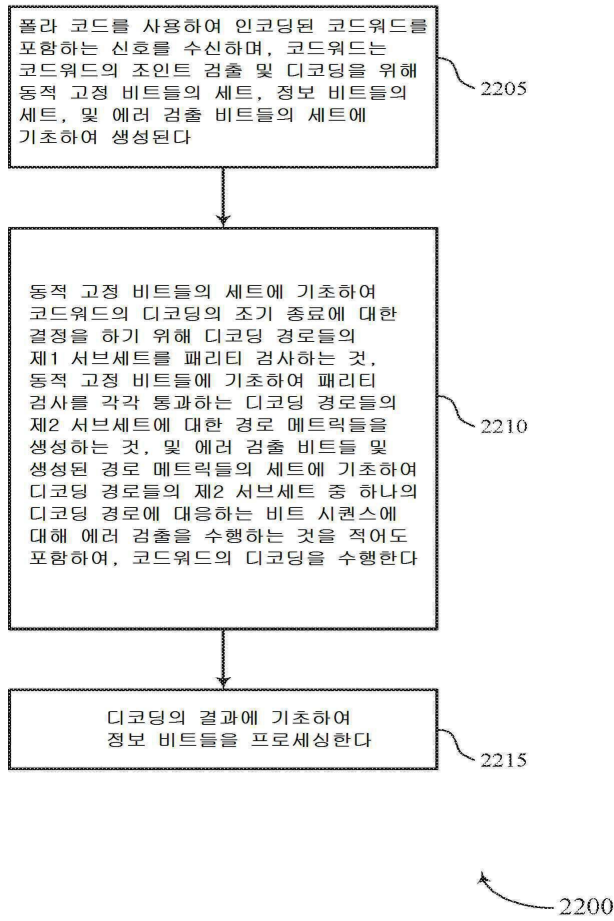


도면21

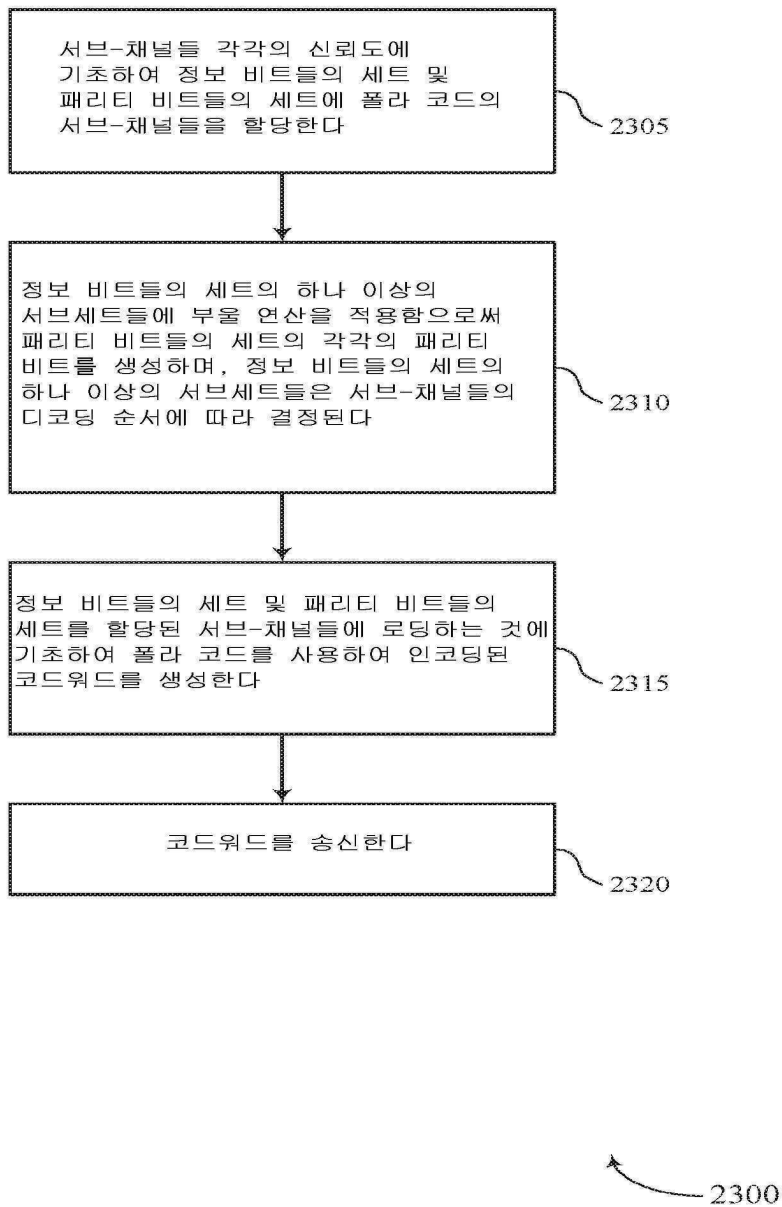


2100

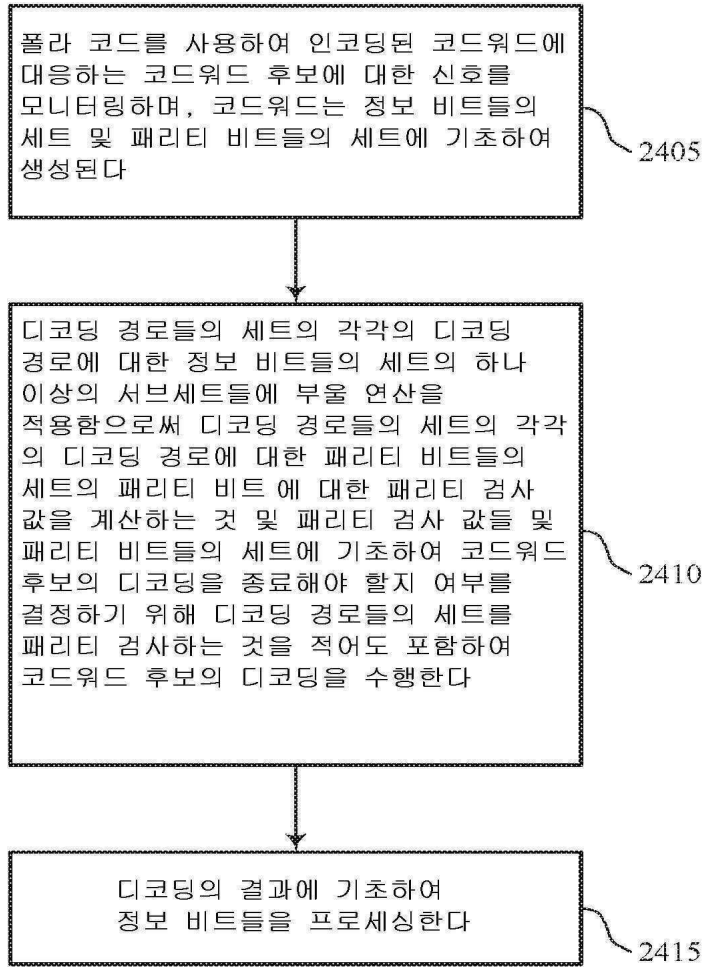
도면22



도면23

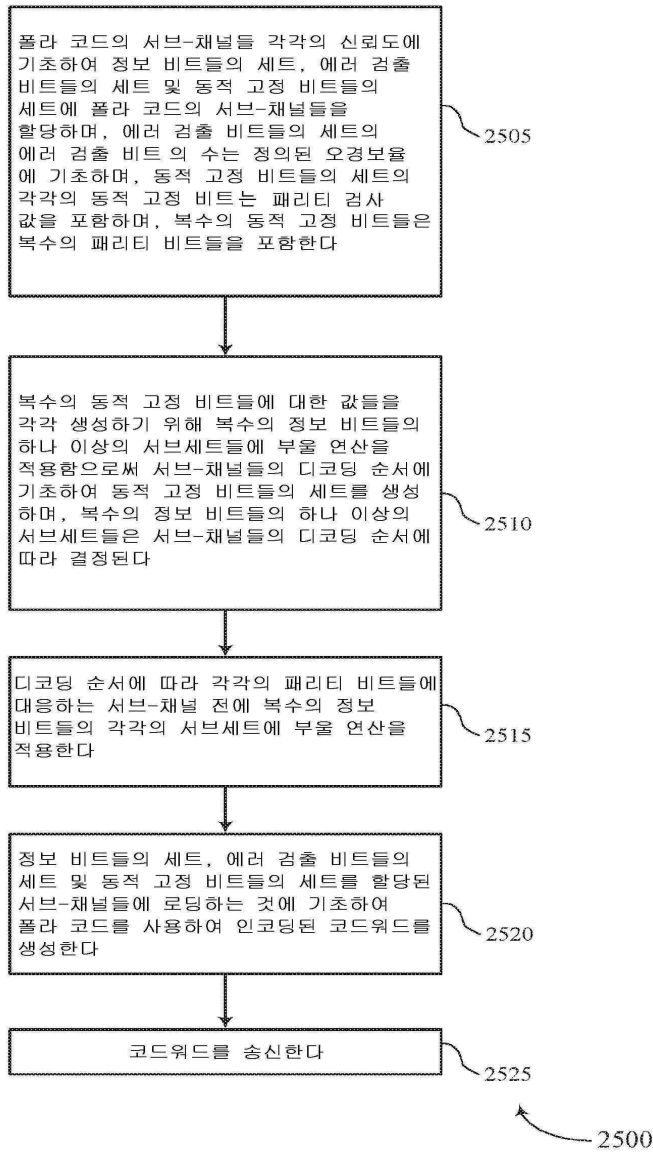


도면24



2400

도면25



도면26

