

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5085055号
(P5085055)

(45) 発行日 平成24年11月28日(2012.11.28)

(24) 登録日 平成24年9月14日(2012.9.14)

(51) Int.Cl.

F I

G 0 6 K 19/07 (2006.01)

G 0 6 K 19/00

N

請求項の数 6 (全 20 頁)

(21) 出願番号	特願2006-151507 (P2006-151507)	(73) 特許権者	000003078
(22) 出願日	平成18年5月31日(2006.5.31)		株式会社東芝
(65) 公開番号	特開2007-323273 (P2007-323273A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成19年12月13日(2007.12.13)	(74) 代理人	100108855
審査請求日	平成21年3月19日(2009.3.19)		弁理士 蔵田 昌俊
前置審査		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司
		(72) 発明者	西村 佐織
			神奈川県川崎市幸区小向東芝町1番地 株
			式会社東芝小向工場内

最終頁に続く

(54) 【発明の名称】 ICカードおよびICモジュール

(57) 【特許請求の範囲】

【請求項1】

複数ビットからなる識別子と長さと値とから構成されるデータの表現形式を第1データ表現形式とし、前記値に第1データ表現形式で表現されるデータが少なくとも1つ以上並設されてなる第2データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第2データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第2データ表現形式の識別子を前記メモリ内の第2データ表現形式のデータから検索する検索手段と、この検索手段により検索された当該識別子の一部分を指定された第2データ表現形式の識別子を出力する出力手段とを有したICモジュールと、

このICモジュールを収納したICカード本体と、
を具備するICカード。

【請求項 2】

複数ビットからなる識別子と長さ値とから構成されるデータの表現形式を第 1 データ表現形式とし、前記値に第 1 データ表現形式で表現されるデータが少なくとも 1 つ以上並設されてなる第 2 データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第 1 データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットおよび第 2 データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第 1 データ表現形式の識別子を前記メモリ内の第 1 データ表現形式のデータから検索するとともに、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第 2 データ表現形式の識別子を前記メモリ内の第 2 データ表現形式のデータから検索する検索手段と、この検索手段により検索された当該識別子の一部分を指定された第 1 データ表現形式の識別子および第 2 データ表現形式の識別子

10

20

を出力する出力手段とを有した IC モジュールと、
この IC モジュールを収納した IC カード本体と、
を具備する IC カード。

【請求項 3】

複数ビットからなる識別子と長さ値とから構成されるデータの表現形式を第 1 データ表現形式とし、前記値に第 1 データ表現形式で表現されるデータが少なくとも 1 つ以上並設されてなる第 2 データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第 2 データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第 2 データ表現形式の識別子を前記メモリ内の第 2 データ表現形式のデータから検索する検索手段とを有した IC モジュールと、

30

この IC モジュールを収納した IC カード本体と、
を具備する IC カード。

【請求項 4】

40

複数ビットからなる識別子と長さ値とから構成されるデータの表現形式を第 1 データ表現形式とし、前記値に第 1 データ表現形式で表現されるデータが少なくとも 1 つ以上並設されてなる第 2 データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第 1 データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットおよび第 2 データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分と

50

して指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第1データ表現形式の識別子を前記メモリ内の第1データ表現形式のデータから検索するとともに、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第2データ表現形式の識別子を前記メモリ内の第2データ表現形式のデータから検索する検索手段とを有したICモジュールと、

このICモジュールを収納したICカード本体と、
を具備するICカード。

【請求項5】

複数ビットからなる識別子と長さ値とから構成されるデータの表現形式を第1データ表現形式とし、前記値に第1データ表現形式で表現されるデータが少なくとも1つ以上並設されてなる第2データ表現形式のデータを記憶したメモリと、

このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、

外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第2データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、

この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、

この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第2データ表現形式の識別子を前記メモリ内の第2データ表現形式のデータから検索する検索手段と、

を具備するICモジュール。

【請求項6】

複数ビットからなる識別子と長さ値とから構成されるデータの表現形式を第1データ表現形式とし、前記値に第1データ表現形式で表現されるデータが少なくとも1つ以上並設されてなる第2データ表現形式のデータを記憶したメモリと、

このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、

外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第1データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットおよび第2データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、

この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、

この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第1データ表現形式の識別子を前記メモリ内の第1データ表現形式のデータから検索するとともに、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第2データ表現形式の識別子を前記メモリ内の第2データ表現形式のデータから検索する検索手段と、

を具備するICモジュール。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【 0 0 0 1 】

本発明は、たとえば、書込み、書換え可能な不揮発性メモリおよびCPU（セントラル・プロセッシング・ユニット）などの制御素子を有するIC（集積回路）チップを内蔵し、外部から供給される命令データに基づいて各種処理を実行するICカードおよびICモジュールに関する。

【 背景技術 】

【 0 0 0 2 】

近年、携帯可能な電子装置として、書込み、書換え可能な不揮発性のデータメモリとそれを制御するためのCPUを有し、外部からのデータの入出力を行なう手段を備えたICチップを内蔵した、いわゆるICカードが産業各方面で開発されている。

10

【 0 0 0 3 】

ICカードは、従来までの磁気カード等と比較すると、磁気カードは個々のアプリケーションに対応した枚数を保持する必要があったが、1枚に複数のアプリケーションプログラムを保持することができるという利点がある。すなわち、銀行などの金融機関でキャッシュカード等として使用されるICカード、スポーツやレジャー施設での個人認証用のIDカード、パチンコ店等の遊技場におけるプリペイドカードなどを同一の1枚のICカードにより実現できる。

【 0 0 0 4 】

この種のICカードは、利用アプリケーションの運用時に必要なデータなどがファイル形式でデータメモリに記憶されており、それぞれのファイルは複数のアプリケーションのそれぞれに対応している（たとえば、特許文献1参照）。個々のファイルは、外部装置からアプリケーション識別名などを入力することにより、選択的に対応するファイルのみが使用可能な状態となるようになっている。アプリケーションを選択した後、データの読出しや書換えなどの運用処理が行なわれる。

20

【 0 0 0 5 】

一般に、ICカード内のデータは、識別子と長さデータとから構成されていて、識別子によっては、いわゆる入れ子構造になっているものもある。このような入れ子構造は、たとえば、ISO/IEC 7816-4 Annex Dで構造化されたタグフィールド（Tag field）などが定義されている。

また、入れ子構造になっていないデータを直接、読出し、追加、書換え、削除することが可能である（たとえば、特許文献2参照）。

30

【特許文献1】特開平3-224047号公報

【特許文献2】特開平11-282989号公報

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

上述した従来技術においては、特許文献2に記述されているとおり、既知の識別子のデータを操作することは可能である。しかし、識別子の部分的な情報しか持たない場合、未知の部分に関して総当りで操作を試みなければならない。また、ネットワーク環境を介する場合、ICカードへの送受信回数を減らすことが要求される。

40

【 0 0 0 7 】

そこで、本発明は、入れ子構造になっているデータをデータ構造解析なしで容易に検出することが可能なICカードおよびICモジュールを提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 0 8 】

本発明のICカードは、複数ビットからなる識別子と長さデータとから構成されるデータの表現形式を第1データ表現形式とし、前記値に第1データ表現形式で表現されるデータが少なくとも1つ以上並設されてなる第2データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制

50

御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第2データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第2データ表現形式の識別子を前記メモリ内の第2データ表現形式のデータから検索する検索手段と、この検索手段により検索された当該識別子の一部分を指定された第2データ表現形式の識別子を出力する出力手段とを有したICモジュールと、このICモジュールを収納したICカード本体とを具備する。

10

【0009】

また、本発明のICカードは、複数ビットからなる識別子と長さ値とから構成されるデータの表現形式を第1データ表現形式とし、前記値に第1データ表現形式で表現されるデータが少なくとも1つ以上並設されてなる第2データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第1データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットおよび第2データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第1データ表現形式の識別子を前記メモリ内の第1データ表現形式のデータから検索するとともに、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第2データ表現形式の識別子を前記メモリ内の第2データ表現形式のデータから検索する検索手段と、この検索手段により検索された当該識別子の一部分を指定された第1データ表現形式の識別子および第2データ表現形式の識別子を出力する出力手段とを有したICモジュールと、このICモジュールを収納したICカード本体とを具備する。

20

30

【0010】

また、本発明のICカードは、複数ビットからなる識別子と長さ値とから構成されるデータの表現形式を第1データ表現形式とし、前記値に第1データ表現形式で表現されるデータが少なくとも1つ以上並設されてなる第2データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第2データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第2データ表現形式の識別子を前記メモリ内の第2データ表現形式のデータから検索する検索手段とを有したICモジュールと、このICモジュールを収納したICカード本体とを具備する。

40

【0011】

50

また、本発明のＩＣカードは、複数ビットからなる識別子と長さと値とから構成されるデータの表現形式を第１データ表現形式とし、前記値に第１データ表現形式で表現されるデータが少なくとも１つ以上並設されてなる第２データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第１データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットおよび第２データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第１データ表現形式の識別子を前記メモリ内の第１データ表現形式のデータから検索するとともに、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第２データ表現形式の識別子を前記メモリ内の第２データ表現形式のデータから検索する検索手段とを有したＩＣモジュールと、このＩＣモジュールを収納したＩＣカード本体とを具備する。

【００１２】

また、本発明のＩＣモジュールは、複数ビットからなる識別子と長さと値とから構成されるデータの表現形式を第１データ表現形式とし、前記値に第１データ表現形式で表現されるデータが少なくとも１つ以上並設されてなる第２データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第２データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第２データ表現形式の識別子を前記メモリ内の第２データ表現形式のデータから検索する検索手段とを具備する。

【００１３】

また、本発明のＩＣモジュールは、複数ビットからなる識別子と長さと値とから構成されるデータの表現形式を第１データ表現形式とし、前記値に第１データ表現形式で表現されるデータが少なくとも１つ以上並設されてなる第２データ表現形式のデータを記憶したメモリと、このメモリに記憶された各データに対応して設けられ、対応するデータを制御するための情報で、少なくとも当該制御情報に対応するデータの識別子を示す情報から構成される制御情報を記憶している制御情報記憶手段と、外部装置から送られ、少なくとも検索する識別子のビット長と検索する識別子を含み、第１データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットおよび第２データ表現形式の識別子の一部分として当該識別子の上位あるいは下位の複数ビットを指定するコマンドを受信する受信手段と、この受信手段により前記コマンドを受信すると、当該コマンドにて上位あるいは下位の複数ビットを一部分として指定された識別子と一致する制御情報が前記制御情報記憶手段内にあるか否かを判断する制御情報判断手段と、この制御情報判断手段により前記一部分を指定された識別子と一致する制御情報があると判断された場合、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第１データ表現形式の識別子を前記メモリ内の第１データ表現形式のデータから検索するとともに、前記受信手段により受信されたコマンドにて当該識別子の一部分を指定された第２データ表現形式

の識別子を前記メモリ内の第２データ表現形式のデータから検索する検索手段とを具備する。

【発明の効果】

【００１４】

本発明によれば、入れ子構造になっているデータをデータ構造解析なしで容易に検出することが可能なＩＣカードおよびＩＣモジュールを提供できる。

【発明を実施するための最良の形態】

【００１５】

以下、本発明の実施の形態について図面を参照して説明する。

まず、第１の実施の形態について説明する。

10

図１は、本発明の実施の形態に係る携帯可能電子装置としてのＩＣカードを用いたＩＣカードシステムの構成を概略的に示すものである。図１において、このＩＣカードシステムは、ＩＣカード１に対しデータの読出しや書込みを行なう外部装置としてのリーダライタ２、リーダライタ２が接続された上位装置としてのパーソナルコンピュータ（以降、単にパソコンと略称する）３から構成されている。パソコン３は、インターネット、公衆電話網、ＩＳＤＮなどの公衆通信網４を介して外部の情報センタ５へ接続するように構成されている。

【００１６】

パソコン３は、演算部６としてＣＰＵ６ａと主記憶装置としてのメモリ６ｂとを有している。また、パソコン３は、表示手段としてのディスプレイ７、入力手段としてのキーボード８、記憶手段としてのハードディスク装置（ＨＤＤ）９を有している。

20

【００１７】

ディスプレイ７は、操作手順や作動状態をオペレータに知らせるものである。キーボード８は、オペレータによって操作入力されるものである。ハードディスク装置９には、機密情報である複数のファイル、たとえば、第１電子データファイルＦ１、第２電子データファイルＦ２、第３電子データファイルＦ３などが格納されている。そして、リーダライタ２を介して、パソコン３とＩＣカード１との間で各種データ交換が行なわれるようになっている。

【００１８】

リーダライタ２は、図示しない内部メモリや送信手段などを有していて、ＩＣカード１に対するデータの読取り、書込み（送受信）などを接触あるいは非接触で行なうものである。接触式ＩＣカードを用いる場合には、リーダライタ２に接触式ＩＣカードを挿入するためのＩＣカード挿入部（図示せず）が設けられ、無線式ＩＣカードを用いる場合には、リーダライタ２と無線式ＩＣカードとの間を通信するための通信部（図示せず）が設けられる。

30

【００１９】

ＩＣカード１は、たとえば、図２に示すように、カード本体１ａの表面に設けられた磁気ストライプ部１１、リーダライタ２と信号の授受を行なう受信手段および出力手段としての通信部１２、および、１つ（あるいは複数）のＩＣチップ１３から構成されている。

【００２０】

40

通信部１２は、無線式ＩＣカード１の場合にはアンテナ部として構成され、リーダライタ２から送信された変調波を非接触で受信したり外部へ変調波を発信したりするようになっている。また、この通信部１２で受信した変調波から内部回路に供給するための電源やクロックを生成するようになっている。また、接触式ＩＣカード１の場合にはコンタクト部として構成され、リーダライタ２に設けられたＩＣカード端子部（図示しない）と接触することにより電源やクロックを得るようになっている。

【００２１】

ＩＣチップ１３は、制御素子としてのＣＰＵ１４、記憶手段としてのデータメモリ１５、ワーキングメモリ１６、プログラムメモリ１７から構成され、通信部１２と接続された状態で一体的にＩＣモジュール化されて、ＩＣカード本体１ａ内に収納（埋設）されている

50

。

【0022】

CPU14は、本実施の形態のポイントである後述するファイルを選択する処理を実行する他、各種の判定処理や判断処理およびメモリへの書込みや読出しなどのデータ処理を行なう制御部である。

【0023】

データメモリ15は、アプリケーションデータなどの各種データの記憶に使用され、たとえば、EEPROM（エレクトリカル・イレーザブル・アンド・プログラマブル・リード・オンリ・メモリ）などの消去（書換え）可能な不揮発性メモリで構成されている。

【0024】

ワーキングメモリ16は、CPU14が処理を行なう際の処理データを一時的に保持するための作業用のメモリであり、たとえば、RAM（ランダム・アクセス・メモリ）などの揮発性メモリで構成されている。

【0025】

プログラムメモリ17は、たとえば、マスクROM（リード・オンリ・メモリ）などの書換え不可能な固定メモリで構成されており、上述するような各基本機能を実現するサブルーチンを備えたCPU14の制御プログラムなどを記憶している。

【0026】

なお、ICカード1に登録されているアプリケーションとしては、たとえば、クレジット、ポイントシステム、IDカードなどが挙げられる。

【0027】

データメモリ15には、たとえば、図3に示すように、複数のアプリケーションに関する情報がファイル構造で記憶されている。このファイル構造は、ISO/IEC7816-4に基づき、色々なフォルダの種類を持ったディレクトリのツリー構造になっており、複数のアプリケーションが登録可能である。

【0028】

すなわち、図3に示すように、最上位がMF（Master File）21で、その配下に各アプリケーションごとに設定されるフォルダとしてDF（Dedicated File）22, 23, 24が設けられ、さらに、それらの配下に実際にアプリケーションで使われるユーザデータの格納に使用されるEF（Elementary File）25, 26, 27, 28が設けられている構成になっている。

【0029】

また、MF21の配下には、アクセス権を確立するためのキーの格納に使用されるキーEF29が設けられている。なお、DFは搭載しているアプリケーションに相当する数だけ設けられる。

【0030】

本実施の形態では、ICカード1には、たとえば、クレジット系としてX社向けの1つのアプリケーションが、ポイント系としてA社、B社向けの2つのアプリケーションがそれぞれ格納されている。

【0031】

そして、本実施の形態では、DF22（以後、DF1とも称す）には、たとえば、クレジットX社向けアプリケーション用ファイルとしてDF名が「クレジットX社」と設定され、その配下には、クレジットX社向けアプリケーションで使用されるEF25（以後、EF1-1とも称す）、EF26（以後、EF1-2とも称す）という2つのファイルが存在する。

【0032】

また、DF23（以後、DF2とも称す）には、たとえば、ポイントA社系向けアプリケーション用ファイルとしてDF名が「ポイントA社系」と設定され、その配下には、ポイントA社系向けアプリケーションで使用されるEF27（以後、EF2-1とも称す）、EF28（以後、EF2-2とも称す）という2つのファイルが存在する。このうち、

10

20

30

40

50

EF2-1は共通データ、EF2-2はポイントA社系内のそれぞれのデータが格納されている。

【0033】

EF2-2に格納されるデータは、たとえば、図4に示すような入れ子構造を持つデータである。すなわち、図4(a)に示すように、ポイントXのデータとして、ポイントX識別子(E1)101とポイントXのデータ長102とポイントXの値112とから構成される第2データ表現形式のデータが格納される。上記ポイントXの値112は、上記第2データ表現形式と同じ第1データ表現形式のデータ、すなわち、ポイント値識別子(DF01)103とポイント値長104とポイント値105とから構成されるデータ113、ポイント上限値識別子(DF02)106とポイント上限値長107とポイント上限値108とから構成されるデータ114、ポイント最終更新日識別子(DF03)109とポイント最終更新日値長110とポイント最終更新日値111とから構成されるデータ115が並設されて構成される。このようなデータ構造をいわゆる入れ子構造と呼ばれている。

10

【0034】

また、図4(b)に示すように、ポイントYのデータとして、ポイントY識別子(E2)121とポイントYのデータ長122とポイントYの値123とから構成される第2データ表現形式のデータが格納される。上記ポイントYの値123は、上記第2データ表現形式と同じ第1データ表現形式のデータ、すなわち、ポイント値識別子(DF01)124とポイント値長125とポイント値126とから構成されるデータ127、ポイント上限値識別子(DF02)128とポイント上限値長129とポイント上限値130とから構成されるデータ131が並設されて構成される。このようなデータ構造をいわゆる入れ子構造と呼ばれている。

20

【0035】

また、図4(c)に示すように、ポイントZのデータとして、ポイントZ識別子(E3)141とポイントZのデータ長142とポイントZの値143とから構成される第2データ表現形式のデータが格納される。上記ポイントZの値143は、上記第2データ表現形式と同じ第1データ表現形式のデータ、すなわち、ポイント値識別子(DF01)144とポイント値長145とポイント値146とから構成されるデータ147、ポイント上限値識別子(DF02)148とポイント上限値長149とポイント上限値150とから構成されるデータ151、ポイント最終更新日識別子(DF03)152とポイント最終更新日値長153とポイント最終更新日値154とから構成されるデータ155が並設されて構成される。このようなデータ構造をいわゆる入れ子構造と呼ばれている。

30

【0036】

さらに、図4(d)に示すように、ポイントPのデータとして、ポイントP識別子(E4)161とポイントPのデータ長162とポイントPの値163とから構成される第2データ表現形式のデータが格納される。上記ポイントPの値163は、上記第2データ表現形式と同じ第1データ表現形式のデータ、すなわち、ポイント値識別子(DF01)164とポイント値長165とポイント値166とから構成されるデータ167から構成される。このようなデータ構造をいわゆる入れ子構造と呼ばれている。

40

【0037】

図5は、データ識別子を指定することにより読出し・書換え等が行なわれるデータを管理するデータ管理情報を示しており、たとえば、データメモリ15に格納されている。このデータ管理情報は、データ数領域200、制御情報領域201、空き領域202から構成される。データ数領域200には、制御情報領域201に記憶されたデータの数(制御情報の数)を示す情報が記憶される。制御情報領域201には、データ(入れ子構造のデータについては第1階層のデータ)の数に応じた数の制御情報201a, 201b, ...が記憶される。

【0038】

制御情報領域201内の制御情報201a, 201b, ...は、各データ(入れ子構造の

50

データについては第1階層のデータ)に対応して設けられる。図5に示す例では、各制御情報201a, 201b, ...は、データ識別子情報210、設定アドレス情報211、設定可能サイズ情報212、および、セキュリティ条件情報213から構成されている。

【0039】

データ識別子情報210は、外部装置から指定された識別子と当該データ識別子情報とを比較し、両者が一致した場合に本情報を後続の処理に使用する。設定アドレス情報211は、当該データがカード内のデータメモリ15のどのアドレスに配置されているかを示す情報である。設定可能サイズ情報212は、設定可能なサイズを示す情報であり、本情報の範囲内であれば当該データは可変長にて設定可能である。セキュリティ条件情報213は、当該データに対して読出しや書込みを行なう場合に設定されているべきセキュリティ条件である。

10

なお、上記データ管理情報の詳細は、たとえば、特開平11-282989号公報に記載されているので、それを参照されたい。

【0040】

図6は、制御情報により所定のアドレスに設定されるデータのフォーマットを示している。データは、制御情報の設定アドレス情報211の示すデータメモリ15上のアドレスに設定されている。図6において、220はデータの長さを示すデータ管理情報、221はデータの本体部分である。222は当該データの正当性管理情報であり、たとえば、データ管理情報220およびデータ221の排他的論理和などによりデータの正当性の確認に使用される。

20

【0041】

図7は、リーダライタ2からICカード1に対して供給される第1識別子部分指定検索コマンドを指示するための命令データ(第1識別子部分指定検索コマンド)の構成を示している。第1識別子部分指定検索コマンドは、コマンドヘッダ部301、コマンドヘッダ部301のデータ長を示すLe部306、データ部307、および、データ部307のデータ長を示すLe部308から構成されている。データ部307は、検索する識別子のビット長と検索する識別子とから構成される。

【0042】

コマンドヘッダ部301は、コマンドの分類部(CLA: class)302、命令部(INS: instruction)303、および、パラメータデータ(P1、P2)304, 305から構成されている。

30

【0043】

ICカード1のCPU14は、この第1識別子部分指定検索コマンドのデータ部307に含まれた検索する識別子のビット長と検索する識別子とから、指定された識別子を検索して出力する。

【0044】

図8は、リーダライタ2から送られた第1識別子部分指定検索コマンドを実行した後、ICカード1がリーダライタ2へ出力するレスポンスデータの構成を示している。このレスポンスデータは、第1識別子部分指定検索コマンドで指定された識別子のCPU14による検索結果(指定された識別子を含む識別子情報)がセットされるデータ部401、および、処理結果を示すステータスコードがセットされるステータスコード部402, 403から構成されている。

40

【0045】

上記データ部401には、第1識別子部分指定検索コマンドに対する検索結果がセットされる。ここでは、上記データ部401には、第1識別子部分指定検索コマンドで部分指定された第1階層のデータの識別子を示す情報がセットされる。

【0046】

すなわち、たとえば、図4におけるポイント識別子の「0000 0000 1110 001x b」と一致する識別子を検索する場合は、第1識別子部分指定検索コマンドのデータ部307に「0F00E2」がセットされる。

50

以上のようにセットされた第1識別子部分指定検索コマンドを受信した場合、CPU 14は、データ部401に「E2 E3」をセットし、ステータスコード部402, 403に「正常終了のステータスコード」をセットしたレスポンスデータを出力する。

【0047】

図9は、出力するレスポンスデータが格納されるレスポンス用データメモリの構成を示しており、たとえば、データメモリ15内に設けられている。このレスポンス用データメモリは、レスポンスデータ長管理情報が格納される領域501、および、レスポンスデータが格納される領域502から構成されている。

このレスポンス用データメモリに格納されるデータは、図8に示すデータ部401にセットされるデータである。レスポンスデータ長管理情報501は、レスポンスデータ503の長さ情報である。

【0048】

次に、このような構成において第1識別子部分指定検索コマンドに対する処理について図10に示すフローチャートを参照して説明する。

ICカード1のCPU14は、受信されたコマンドがそのコマンドヘッダ部301に基づいて第1識別子部分指定検索コマンドであると判断すると、図5のデータ管理情報から#1の制御情報201aを読み出す(ステップS100)。

【0049】

次に、読み出した制御情報201a内のデータ識別子情報210で示す識別子が第1識別子部分指定検索コマンドのデータ部307で部分指定されている識別子と一致するか否かを確認する(ステップS101)。確認の結果、両識別子が一致する場合はステップS102へ、両識別子が一致しない場合はステップS103へ進む。

【0050】

ステップS102では、当該識別子をレスポンス用データメモリのレスポンスデータ長管理情報501をオフセットしたアドレスのレスポンスデータ502に保存し、レスポンスデータ長管理情報501に識別子の長さ分加算する。この処理終了後、ステップS103へ進む。

【0051】

ステップS103では、図5のデータ管理情報に次の制御情報があるか否かを確認し、次の制御情報がある場合はステップS104へ、次の制御情報がない場合はステップS105へ進む。

ステップS104では、図5のデータ管理情報から次の制御情報201bを読み出し、ステップS101に戻って上記同様な動作を繰り返す。

【0052】

ステップS105では、上記レスポンス用データメモリのレスポンスデータ502に保存されているデータのうち、レスポンスデータ長管理情報501で指定されている長さを結果とするレスポンスデータと正常終了の応答ステータスをリーダーライタ2へ出力する。

【0053】

次に、第2の実施の形態について説明する。

図11は、リーダーライタ2からICカード1に対して供給される第2識別子部分指定検索コマンドを指示するための命令データ(第2識別子部分指定検索コマンド)の構成を示している。第2識別子部分指定検索コマンドは、コマンドヘッダ部601、コマンドヘッダ部601のデータ長を示すLe部606、データ部607、および、データ部607のデータ長を示すLe部608から構成されている。データ部607は、検索する識別子のビット長と検索する識別子とから構成される。

【0054】

コマンドヘッダ部601は、コマンドの分類部(CLA: class)602、命令部(INS: instruction)603、および、パラメータデータ(P1、P2)604, 605から構成されている。

【0055】

10

20

30

40

50

ＩＣカード１のＣＰＵ１４は、この第２識別子部分指定検索コマンドのコマンドヘッダ部６０１のＰ１部６０４とＰ２部６０５、データ部６０７に含まれた検索する識別子のビット長と検索する識別子とから、指定された識別子を検索して出力する。

【００５６】

パラメータデータ（Ｐ１、Ｐ２）６０４、６０５は、データ部６０７にセットされるデータ識別子がどのデータ識別子の中に存在しているかを示している。すなわち、たとえば、図４におけるポイントＸのデータ内の「１１０１ １１１１ ００００ ００１× ｂ」と一致する識別子を検索する場合は、Ｐ１部６０４、Ｐ２部６０５に「００Ｅ１」がセットされ、データ部６０７に「０ＦＤＦ０２」がセットされる。

【００５７】

以上のようにセットされた第２識別子部分指定検索コマンドを受信した場合、ＣＰＵ１４は、データ部４０１に「ＤＦ０２ ＤＦ０３」をセットし、ステータスコード部４０２、４０３に「正常終了のステータスコード」をセットしたレスポンスデータを出力する。

【００５８】

次に、このような構成において第２識別子部分指定検索コマンドに対する処理について図１２および図１３に示すフローチャートを参照して説明する。

ＩＣカード１のＣＰＵ１４は、受信されたコマンドがそのコマンドヘッダ部６０１に基づいて第２識別子部分指定検索コマンドであると判断すると、図５のデータ管理情報からＰ１部６０４、Ｐ２部６０５で指定されている識別子と一致する制御情報２０１を検索する（ステップＳ２００）。一致する制御情報２０１を特定できなかった場合はステップＳ２０１へ、特定できた場合はステップＳ２０２へ進む。ステップＳ２０１では、制御情報未登録の応答ステータスをリーダーライタ２へ出力する。

【００５９】

ステップＳ２０２では、制御情報２０１内の設定アドレス情報２１１が示すアドレスのデータを１バイト（Ｂｙｔｅ）読み込む。次に、この読み込んだデータを確認し（ステップＳ２０３）、次のデータも識別子の一部であると確認された場合は、ステップＳ２０４へ進む、次のデータを１バイト読み込む。

【００６０】

ステップＳ２０３の確認の結果、次のデータも識別子の一部でないと確認された場合、読み込んだ識別子が第２識別子部分指定検索コマンドのデータ部６０７で部分指定されている識別子と一致するか否かをチェックし（ステップＳ２０５）、一致する場合はステップＳ２０６へ進む、一致しない場合はステップＳ２０７へ進む。

【００６１】

ステップＳ２０６では、当該識別子をレスポンス用データメモリのレスポンスデータ長管理情報５０１をオフセットしたアドレスのレスポンスデータに保存し、レスポンスデータ長管理情報５０１に識別子の長さ分加算する。この処理終了後、ステップＳ２０７へ進む。

【００６２】

ステップＳ２０７では、次のデータを１バイト読み込み、読み込んだ値をデータ長とし、次の識別子に相当するアドレスを求める。次に、ステップＳ２０７で求められた次の識別子に相当するアドレスとデータ長管理情報２２０との整合性を確認し（ステップＳ２０８）、異常である場合はステップＳ２０９へ進む、正常でかつ次の第２階層のデータは存在しないと判断した場合はステップＳ２１０へ、正常でかつ次の第２階層のデータが存在すると判断した場合はステップＳ２１１へ進む。

【００６３】

なお、ステップＳ２０８において異常であると判断する状態としては、たとえば、求められたアドレスがデータ長管理情報２２０で指定されたデータ長のアドレスの範囲を超えている場合などがある（図１４参照）。

【００６４】

ステップＳ２０９では、データ検索異常の応答ステータスをリーダーライタ２へ出力する

10

20

30

40

50

。ステップS 2 1 0では、レスポンスデータ用メモリのレスポンスデータ領域5 0 2に格納されているデータのうち、レスポンスデータ長管理情報5 0 1で指定されている長さを結果とするレスポンスデータと異常無しの応答ステータスをリーダーライタ2へ出力する。

【0 0 6 5】

ステップS 2 1 1では、ステップS 2 0 7で求められた次の識別子に相当するアドレスのデータを1バイト読込む。次に、この読込んだデータを確認し(ステップS 2 1 2)、次のデータも識別子の一部であると確認された場合は次のデータを1バイト読込み(ステップS 2 1 3)、ステップS 2 0 5へ戻る。ステップS 2 1 2の確認の結果、次のデータも識別子の一部でないと確認された場合、ステップS 2 0 5へ戻る。

【0 0 6 6】

次に、第3の実施の形態について説明する。

図15は、リーダーライタ2からICカード1に対して供給される識別子部分指定検索コマンドを指示するための命令データ(識別子部分指定検索コマンド)の構成を示している。識別子部分指定検索コマンドは、コマンドヘッダ部7 0 1、コマンドヘッダ部7 0 1のデータ長を示すLe部7 0 6、データ部7 0 7、および、データ部7 0 7のデータ長を示すLe部7 0 8から構成されている。データ部7 0 7は、検索する第1識別子のビット長と検索する第1識別子および検索する第2識別子のビット長と検索する第2識別子から構成される。

【0 0 6 7】

コマンドヘッダ部7 0 1は、コマンドの分類部(CLA: class)7 0 2、命令部(INS: instruction)7 0 3、および、パラメータデータ(P1、P2)7 0 4、7 0 5から構成されている。

【0 0 6 8】

ICカード1のCPU14は、この識別子部分指定検索コマンドのデータ部7 0 7に含まれた検索する第1識別子のビット長と検索する第1識別子および検索する第2識別子のビット長と検索する第2識別子から、指定された識別子を検索して出力する。

【0 0 6 9】

すなわち、たとえば、図4におけるポイント識別子の「0 0 0 0 0 0 0 0 1 1 1 0 0 0 1 x b」と一致する第1識別子の「1 1 0 1 1 1 1 1 0 0 0 0 0 0 1 x b」と一致する第2識別子を検索する場合は、識別子部分指定検索コマンドのデータ部7 0 7に「0 F 0 0 E 2 0 F D F 0 2」がセットされる。

【0 0 7 0】

以上のようにセットされた識別子部分指定検索コマンドを受信した場合、CPU14は、データ部4 0 1に「E 2 0 2 D F 0 2 E 3 0 4 D F 0 2 D F 0 3 E 4 0 0」をセットし、ステータスコード部4 0 2、4 0 3に「正常終了のステータスコード」をセットしたレスポンスデータを出力する。

【0 0 7 1】

図16は、出力するレスポンスデータが格納されるレスポンス用データメモリの構成を示しており、たとえば、データメモリ15内に設けられている。このレスポンス用データメモリは、レスポンスデータ長管理情報が格納される領域8 0 1、第1識別子データ長アドレス情報が格納される領域8 0 2、および、レスポンスデータが格納される領域8 0 3から構成されている。

【0 0 7 2】

このレスポンス用データメモリに格納されるデータは、図8に示すデータ部4 0 1にセットされるデータである。レスポンスデータ長管理情報8 0 1は、レスポンスデータ8 0 3の長さ情報である。第1識別子データ長アドレス情報8 0 2は、検索処理中の第1識別子のデータ長を格納するレスポンス用データメモリ内のアドレス情報である。

【0 0 7 3】

次に、このような構成において識別子部分指定検索コマンドに対する処理について図17および図18に示すフローチャートを参照して説明する。

10

20

30

40

50

ICカード1のCPU14は、受信されたコマンドがそのコマンドヘッダ部701に基づいて識別子部分指定検索コマンドであると判断すると、図5のデータ管理情報から#1の制御情報201aを読み出す(ステップS300)。

【0074】

次に、読み出した制御情報201a内のデータ識別子情報210で示す識別子が識別子部分指定検索コマンドのデータ部407で部分指定されている識別子と一致するか否かを確認する(ステップS301)。確認の結果、両識別子が一致する場合はステップS302へ、両識別子が一致しない場合はステップS303へ進む。

【0075】

ステップS302では、当該識別子をレスポンス用データメモリのレスポンスデータ長管理情報801をオフセットしたアドレスのレスポンスデータ803に保存し、その後ろをデータ長として「0」を保存するとともに、レスポンスデータ長管理情報801に識別子の長さ分加算する。また、レスポンス用データメモリの第1識別子データ長アドレス情報802に保存した識別子のデータ長のアドレスを保存する。この処理終了後、ステップS310へ進む。

10

【0076】

ステップS303では、図5のデータ管理情報に次の制御情報があるか否かを確認し、次の制御情報がある場合はステップS304へ、次の制御情報がない場合はステップS305へ進む。

ステップS304では、図5のデータ管理情報から次の制御情報201bを読み出し、ステップS301に戻って上記同様な動作を繰り返す。

20

【0077】

ステップS305では、上記レスポンス用データメモリのレスポンスデータ803に保存されているデータのうち、レスポンスデータ長管理情報801で指定されている長さを結果とするレスポンスデータと正常終了の応答ステータスをリーダーライタ2へ出力する。

【0078】

ステップS310では、制御情報201内の設定アドレス情報211が示すアドレスのデータを1バイト読み込む。次に、この読み込んだデータを確認し(ステップS311)、次のデータも識別子の一部であると確認された場合は、ステップS312へ進み、次のデータを1バイト読み込む。

30

【0079】

ステップS311の確認の結果、次のデータも識別子の一部でないと確認された場合、読み込んだ識別子が識別子部分指定検索コマンドのデータ部707で部分指定されている識別子と一致するか否かをチェックし(ステップS313)、一致する場合はステップS314へ進み、一致しない場合はステップS315へ進む。

【0080】

ステップS314では、当該識別子をレスポンス用データメモリのレスポンスデータ長管理情報801をオフセットしたアドレスのレスポンスデータに保存し、レスポンスデータ長管理情報801に識別子の長さ分加算する。また、レスポンス用データメモリの第1識別子データ長アドレス情報802のアドレスのデータに識別子の長さ分加算する。この処理終了後、ステップS315へ進む。

40

【0081】

ステップS315では、次のデータを1バイト読み込み、読み込んだ値をデータ長とし、次の識別子に相当するアドレスを求める。次に、ステップS315で求められた次の識別子に相当するアドレスとデータ長管理情報220との整合性を確認し(ステップS316)、異常である場合はステップS317へ進み、正常でかつ次の第2階層のデータは存在しないと判断した場合はステップS303に戻り、正常でかつ次の第2階層のデータが存在すると判断した場合はステップS318へ進む。

【0082】

なお、ステップS316において異常であると判断する状態としては、たとえば、求め

50

られたアドレスがデータ長管理情報 2 2 0 で指定されたデータ長のアドレスの範囲を超えている場合などがある（図 1 4 参照）。

【 0 0 8 3 】

ステップ S 3 1 7 では、データ検索異常の応答ステータスをリーダライタ 2 へ出力する。ステップ S 3 1 8 では、ステップ S 3 1 5 で求められた次の識別子に相当するアドレスのデータを 1 バイト読込む。次に、この読込んだデータを確認し（ステップ S 3 1 9）、次のデータも識別子の一部であると確認された場合は次のデータを 1 バイト読込み（ステップ S 3 2 0）、ステップ S 3 1 3 へ戻る。ステップ S 3 1 9 の確認の結果、次のデータも識別子の一部でないと確認された場合、ステップ S 3 1 3 へ戻る。

【 0 0 8 4 】

なお、上記例では、識別子が 1 バイト長または 2 バイト長のみで構成されるデータで説明を行なったが、3 バイト以上の識別子が含まれる場合も同様である。また、本例では、長さ情報が 1 バイト長のみで構成されるデータで説明を行なったが、たとえば、ISO / IEC 7 8 1 6 - 4 Annex . D で記載されているような、長さ情報が 1 バイト以上で表現される場合も同様である。

【図面の簡単な説明】

【 0 0 8 5 】

【図 1】本発明の実施の形態に係る携帯可能電子装置としての IC カードを用いた IC カードシステムの構成を概略的に示すブロック図。

【図 2】IC カードの構成を概略的に示すブロック図。

【図 3】データメモリに複数のアプリケーションを構成した場合のファイル構造の概念図。

【図 4】メモリに格納される入れ子構造データの一例を示す図。

【図 5】データ管理情報を説明するための図。

【図 6】制御情報により所定のアドレスに設定されるデータのフォーマットを示す図。

【図 7】第 1 の実施の形態に係る第 1 識別子部分指定検索コマンドの構成を示す図。

【図 8】第 1 の実施の形態に係る第 1 識別子部分指定検索コマンドに対するレスポンスデータの構成を示す図。

【図 9】第 1 の実施の形態に係る出力するレスポンスデータが格納されるレスポンス用データメモリの構成を示す図。

【図 1 0】第 1 の実施の形態に係る第 1 識別子部分指定検索コマンドに対する処理の流れについて説明するフローチャート。

【図 1 1】第 2 の実施の形態に係る第 2 識別子部分指定検索コマンドの構成を示す図。

【図 1 2】第 2 の実施の形態に係る第 2 識別子部分指定検索コマンドに対する処理の流れについて説明するフローチャート。

【図 1 3】第 2 の実施の形態に係る第 2 識別子部分指定検索コマンドに対する処理の流れについて説明するフローチャート。

【図 1 4】アドレスとデータ長管理情報との整合性の確認およびデータ有無を判定する状態を説明する図。

【図 1 5】第 3 の実施の形態に係る識別子部分指定検索コマンドの構成を示す図。

【図 1 6】第 3 の実施の形態に係る出力するレスポンスデータが格納されるレスポンス用データメモリの構成を示す図。

【図 1 7】第 3 の実施の形態に係る識別子部分指定検索コマンドに対する処理の流れについて説明するフローチャート。

【図 1 8】第 3 の実施の形態に係る識別子部分指定検索コマンドに対する処理の流れについて説明するフローチャート。

【符号の説明】

【 0 0 8 6 】

1 ... IC カード（携帯可能電子装置）、1 a ... IC カード本体、2 ... リーダライタ（外部装置）、3 ... パーソナルコンピュータ、1 1 ... 磁気ストライプ部、1 2 ... 通信部、1 3

10

20

30

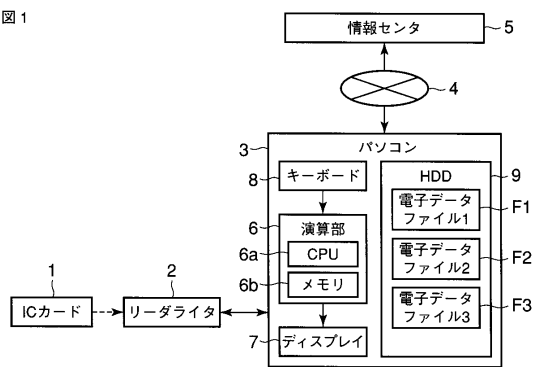
40

50

... ICチップ、14...CPU（制御手段）、15...データメモリ、16...ワーキングメモリ、17...プログラムメモリ。

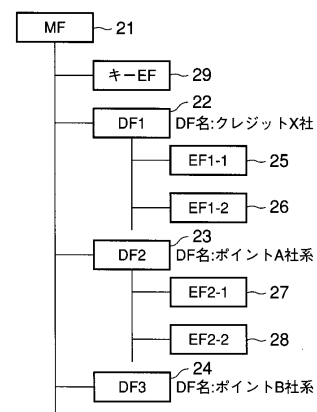
【図1】

図1



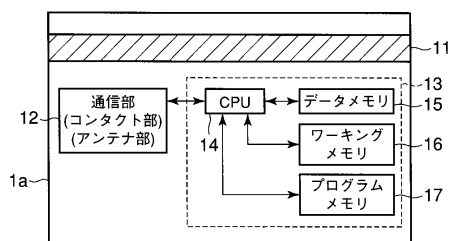
【図3】

図3



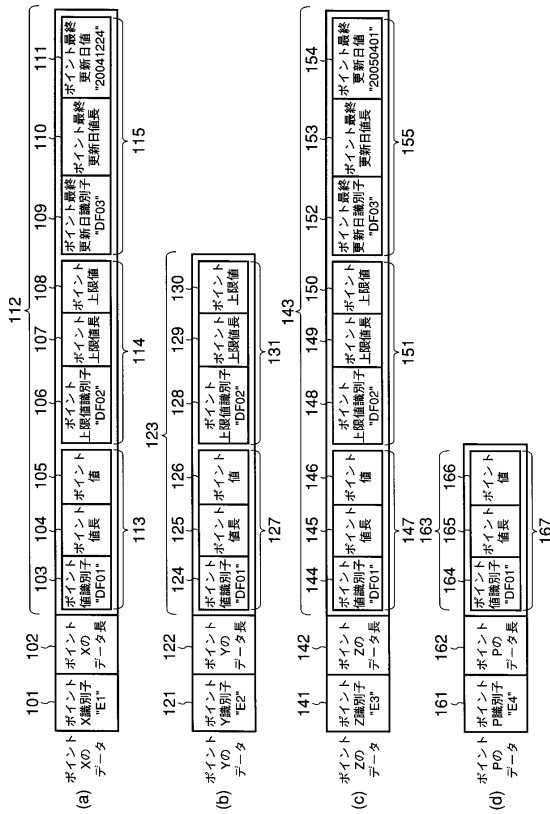
【図2】

図2



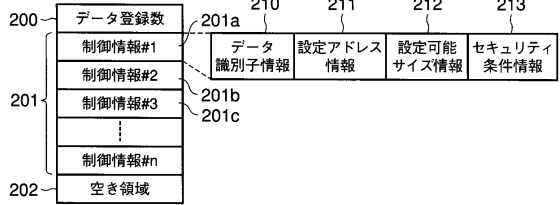
【図 4】

図 4



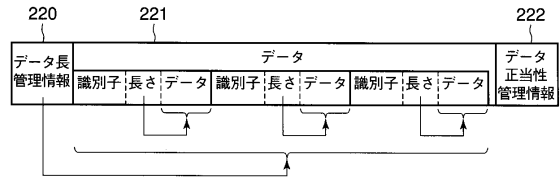
【図 5】

図 5



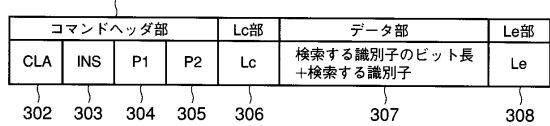
【図 6】

図 6



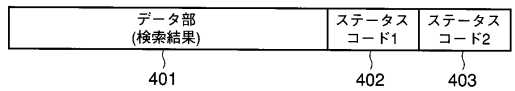
【図 7】

図 7



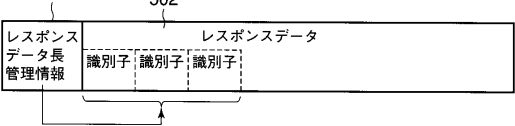
【図 8】

図 8



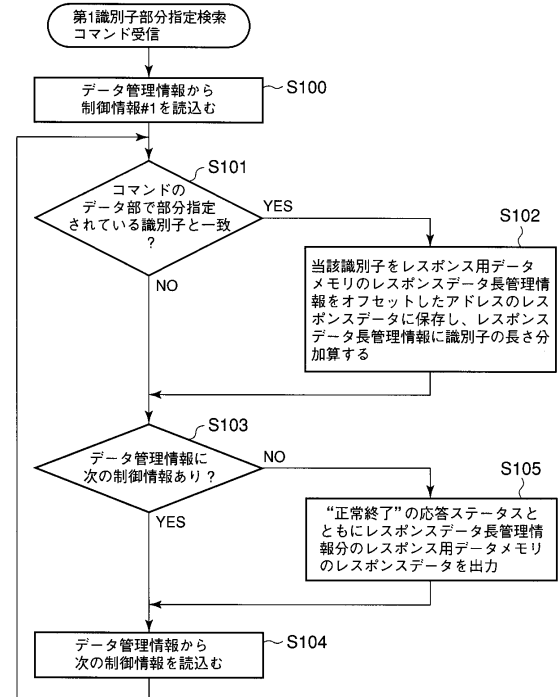
【図 9】

図 9

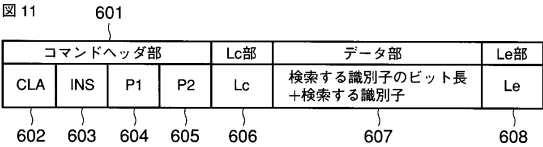


【図 10】

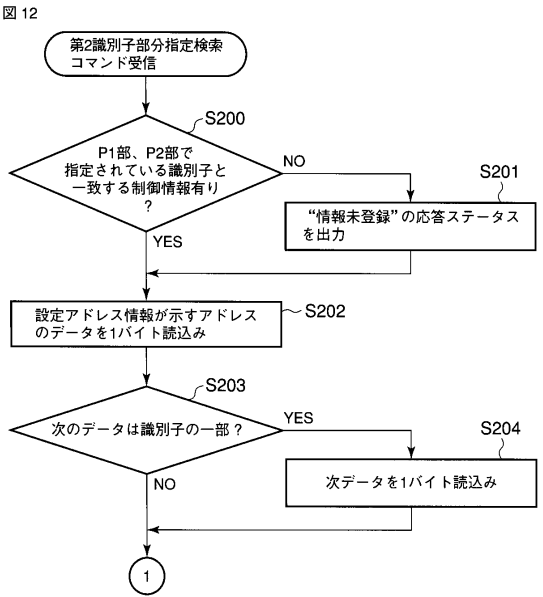
図 10



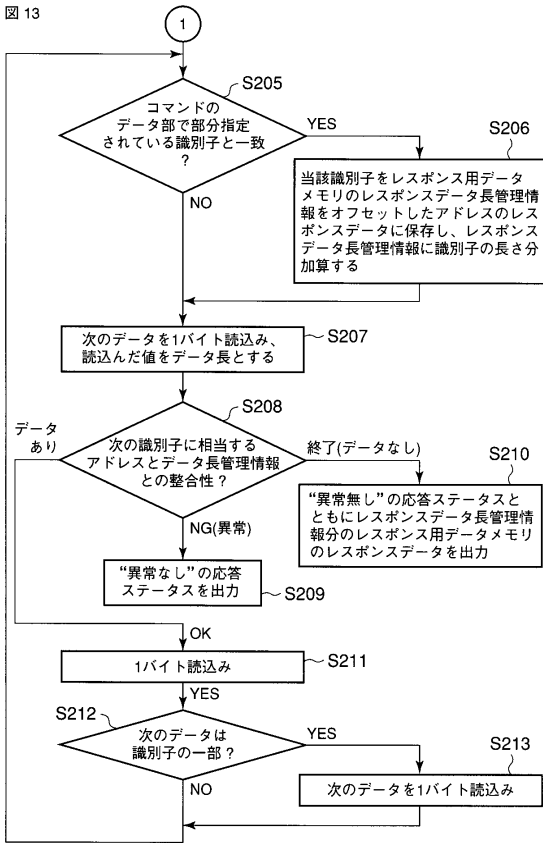
【図 1 1】



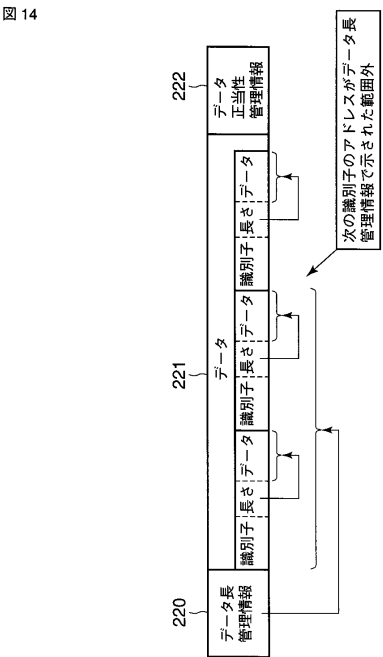
【図 1 2】



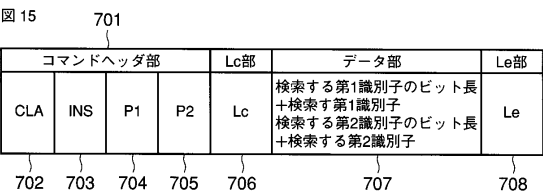
【図 1 3】



【図 1 4】

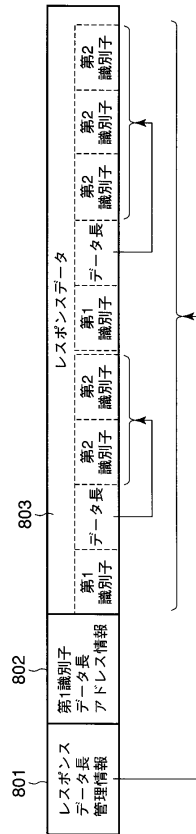


【図 1 5】



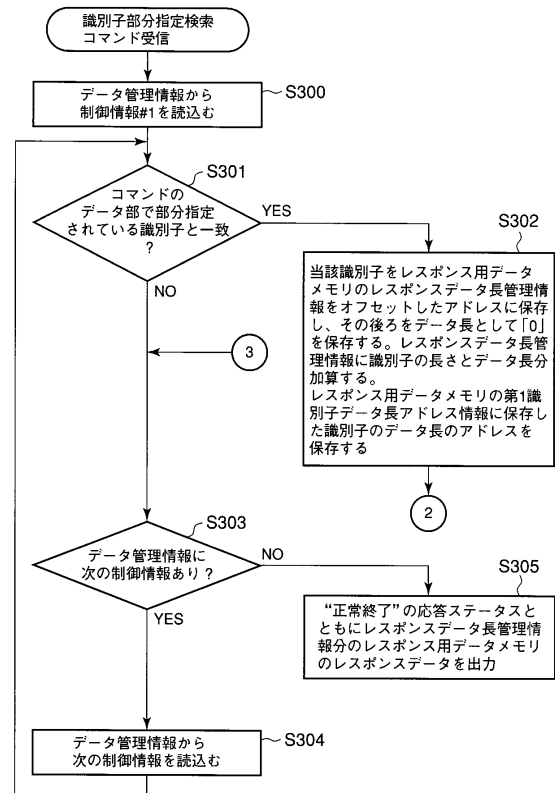
【 図 1 6 】

图 16



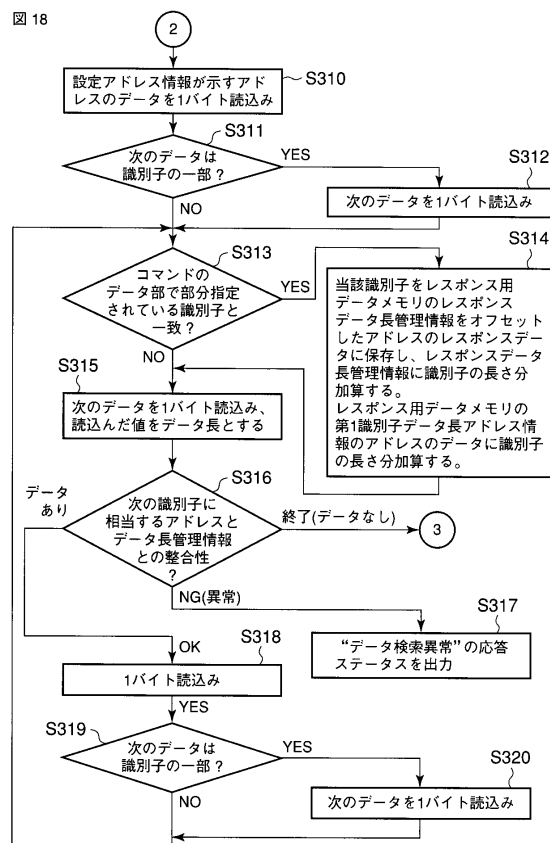
【 図 1 7 】

图 17



【 図 1 8 】

图 18



フロントページの続き

審査官 神田 太郎

(56)参考文献 特開 2 0 0 5 - 2 9 2 9 9 1 (J P , A)
特開平 1 0 - 0 7 4 2 4 3 (J P , A)
特開 2 0 0 4 - 1 7 8 1 0 1 (J P , A)
特開 2 0 0 6 - 0 7 2 9 2 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 6 K 1 9 / 0 7
G 0 6 K 1 7 / 0 0