

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-111192

(P2004-111192A)

(43) 公開日 平成16年4月8日(2004.4.8)

(51) Int.Cl.⁷

H 0 1 H 85/048

H 0 1 C 13/00

F I

H 0 1 H 85/00

H 0 1 C 13/00

テーマコード (参考)

5 G 5 0 2

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願2002-271333 (P2002-271333)

(22) 出願日 平成14年9月18日 (2002.9.18)

(71) 出願人 000105350

コーア株式会社

長野県伊那市大字伊那3672番地

(74) 代理人 100092406

弁理士 堀田 信太郎

(74) 代理人 100091498

弁理士 渡邊 勇

(74) 代理人 100093942

弁理士 小杉 良二

(74) 代理人 100109896

弁理士 森 友宏

(74) 代理人 100118500

弁理士 廣澤 哲也

最終頁に続く

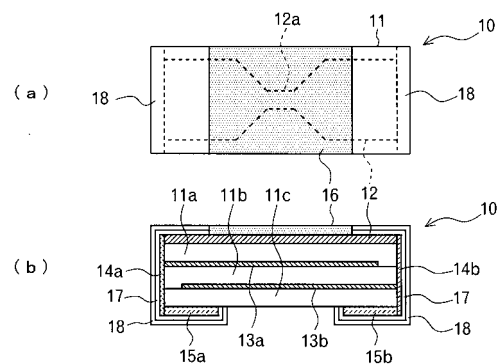
(54) 【発明の名称】 チップ型ヒューズ抵抗器

(57) 【要約】

【課題】 瞬間的な突入電流では溶断し難く、所定の電流で確実に溶断する、安定した動作が可能なチップ型ヒューズ抵抗器を提供する。

【解決手段】 抵抗体として機能すると共に、過大電流の流入により溶断する溶断部12aが形成されたヒューズ抵抗体12を基板11上に備えた、チップ型ヒューズ抵抗器10であって、ヒューズ抵抗体12に流入する突入電流を吸収するためのキャパシタ13a、13bを基板11に備え、また、ヒューズ抵抗体12とキャパシタ13a、13bとを並列接続した。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

抵抗体として機能すると共に、過大電流の流入により溶断する溶断部が形成されたヒューズ抵抗体を基板上に備えた、チップ型ヒューズ抵抗器であって、前記ヒューズ抵抗体に流入する突入電流を吸収するためのキャパシタを前記基板に備えたことを特徴とするチップ型ヒューズ抵抗器。

【請求項 2】

前記ヒューズ抵抗体と前記キャパシタとを並列接続したことを特徴とする請求項 1 に記載のチップ型ヒューズ抵抗器。

【請求項 3】

前記基板は、ガラス原料粉末とセラミック原料粉末とを混合して形成したガラスセラミック基板であることを特徴とする請求項 1 または 2 に記載のチップ型ヒューズ抵抗器。

【請求項 4】

前記ガラスセラミック基板は、前記キャパシタを構成する平板状の電極を内部電極として内蔵するように積層して構成され、表面層や裏面層よりも前記キャパシタ電極間層を高誘電率に設定したことを特徴とする請求項 3 に記載のチップ型ヒューズ抵抗器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、チップ型ヒューズ抵抗器に係り、特に、瞬間的な突入電流では溶断し難く、所定の電流で確実に溶断する、安定した動作が可能なチップ型ヒューズ抵抗器に関する。

【0002】

【従来の技術】

集積回路チップ等の電子デバイスを多用する高密度実装が進展するにつれて、異常な過大電流が回路基板の電子デバイスを搭載した本体側に流れ込んでしまい、その損傷を回避するためにチップ型ヒューズ抵抗器を回路基板上に搭載することが行われている。高密度実装においては、大電流の異常電流により、集積回路チップ等の電子デバイスが損傷を受ける可能性が高くなっており、機器の安全性を確保するためにも、集積回路チップ等を保護するためにも、溶断特性の速動性・確実性を向上させたチップ型ヒューズ抵抗器の開発が待たれている。

【0003】

この種のチップ型ヒューズ抵抗器としては、例えば、図 6 に示すようなものがあり、このチップ型ヒューズ抵抗器 1 は、チップ形状に形成したアルミナ基板 2 の一面側にヒューズエレメントおよび抵抗体として機能するヒューズ抵抗体 3 が形成されている。このヒューズ抵抗体 3 は、例えば、銅 (Cu) を主成分とする材料を、蒸着、スパッタリングあるいはめっきなどによりアルミナ基板 2 の一面側に着膜して形成 (成膜) するとともに、図 6 (a) に示すように、その中央部を幅狭に構成した溶断部 3 a が形成されている。これにより、チップ型ヒューズ抵抗器 1 は、通常の電流に対して抵抗器として動作するが、定格以上の所定電流が流れる場合に抵抗体 3 の溶断部 3 a を溶断させるようにして、回路基板本体内に流れ込もうとする過大電流を遮断する。

【0004】

ここで、このようなチップ型ヒューズ抵抗器は、異常電流が流れたときに溶断部が発熱して抵抗体材料の融点まで温度上昇したときに、その溶断部が固相から液相に相変化して溶断することにより、ヒューズとして機能して回路基板本体内部への電路を遮断する。このため、この溶断部で発生する熱が電極や基板などに散逸して、所定値以上の異常電流が流れても溶断し難くなってしまうことは好ましくない。また、ヒューズの溶断部は電路を遮断した後に再び接触して導通するようなことがあってはならない。

【0005】

このことから、電子機器の安全性を確保するために、ヒューズ抵抗体の溶断部を蓄熱層間に形成するなどして、チップ型ヒューズ抵抗器の溶断特性の速動性や信頼性を向上させて

10

20

30

40

50

いるものがある（例えば、特許文献 1 参照）。

【0006】

【特許文献 1】

特開平 6-77016 号公報（第 1 頁）

【0007】

【発明が解決しようとする課題】

しかしながら、例えば電源投入時などには、瞬間的に所定の遮断電流を超える突入電流が発生することがある。このため、この突入電流で溶断部が溶断して電路を遮断してしまうのでは、本来のヒューズとしての機能を発揮することはできない。すなわち、チップ型ヒューズ抵抗器の溶断特性における速動性を満足しつつ、ごく短時間の突入電流に対して不必要にヒューズとして機能してしまうことを回避することが要求されている。 10

【0008】

本発明は、上述した事情に鑑みて為されたもので、瞬間的な突入電流では溶断し難く、所定の電流で確実に溶断する、安定した動作が可能なチップ型ヒューズ抵抗器を提供することを目的とする。

【0009】

【課題を解決するための手段】

上記課題を解決するため、本発明のチップ型ヒューズ抵抗器は、抵抗体として機能すると共に、過大電流の流入により溶断する溶断部が形成されたヒューズ抵抗体を基板上に備えた、チップ型ヒューズ抵抗器であって、前記ヒューズ抵抗体に流入する突入電流を吸収するためのキャパシタを前記基板に備えたことを特徴とするものである。ここで、前記ヒューズ抵抗体と前記キャパシタとは、並列接続される。 20

【0010】

この発明では、チップ型ヒューズ抵抗器に流れる電流は、ヒューズ抵抗体とキャパシタの双方に分流される。このため、瞬間的な突入電流などの場合には、高周波成分が多く、主としてキャパシタに蓄電（吸収）されることにより、ヒューズ抵抗体にはその溶断部を発熱させるほど電流が流れることはない。また、遮断すべき異常な過大電流が継続的に流れる場合には、高周波成分が少なく直流成分が多く、キャパシタには殆ど流れず、ヒューズ抵抗体の溶断部に流れることにより、その溶断部が発熱・溶断されて電路が遮断される。したがって、電源投入時などの短時間の突入電流に対して、ヒューズ抵抗体の溶断部が溶断してしまうことを回避しつつ、本来の継続的な所定値以上の過大電流では確実にかつ迅速に電路を遮断することができる。 30

【0011】

ここで、前記基板は、ガラス原料粉末とセラミック原料粉末とを混合して形成したガラスセラミック基板であることを特徴とする。これにより、熱伝導率が低く、良好な蓄熱性が得られるので、ヒューズとしての溶断特性の速動性・確実性を高めることができる。また、基板表面の平坦性が高いので、微細なヒューズ抵抗体パターンを安定に形成できる。前記ガラスセラミック基板は、前記キャパシタを構成する平板状の電極を内部電極として内蔵するように積層して構成され、表面層や裏面層よりも前記キャパシタ電極間層を高誘電率に設定することが好ましい。これにより、コンパクトな構造で大きな容量を有するキャパシタを容易に形成できる。 40

【0012】

【発明の実施の形態】

以下、本発明を図面に基づいて説明する。図 1～図 3 は本発明の一実施形態であるチップ型ヒューズ抵抗器を示す図である。

【0013】

まず、このチップ型ヒューズ抵抗器の構成を図 1 および図 2 を用いて説明する。図 1 において、チップ型ヒューズ抵抗器 10 は、3 層のガラスセラミックシート 11a～11c を積層してチップ形状に形成したガラスセラミック基板 11 と、このガラスセラミック基板 11 の一面側表面に形成されたヒューズ抵抗体 12 と、ガラスセラミック基板 11 のガラ 50

スセラミックシート11a~11cの間に配置されてキャパシタとして機能するキャパシタ電極13a, 13bとから主として構成されている。また、ガラスセラミック基板11の長手方向端面に形成されて抵抗体12およびキャパシタ電極13a, 13bに導通接続された端面電極14a, 14bと、ガラスセラミック基板11の裏面側の長手方向両端部に形成されて端面電極14a, 14bに導通接続された裏面電極15a, 15bと、抵抗体12の主要部を覆うようにカバーする保護ガラス層16と、抵抗体12、端面電極14a, 14bおよび裏面電極15a, 15bの外部に露出する導電部分にめっきされて形成された半田付け性を担保するニッケルめっき層17および錫めっき層18とを備えている。

【0014】

ガラスセラミック基板11のガラスセラミックシート11a~11cは、ガラス粉末とセラミック粉末とを混合した原料からなるグリーンシートを焼成して作製したものである。このため、ガラスセラミック基板11は、熱伝導率がアルミナ基板よりも小さくなり、蓄熱層として機能させることができ、ヒューズ抵抗体12からの熱の放散を少なくすることができる。従って、そのヒューズ抵抗体12を後述するヒューズエレメントとしての遮断時に迅速に溶断させることができる。

【0015】

また、ガラスセラミックシート11a~11cは、凹凸の緩和された平坦な表面にすることができ、ヒューズ抵抗体12やキャパシタ電極13a, 13bを寸法のバラツキの少ない微細形状に形成することができる。なお、ガラスセラミック基板11は、所謂、低温焼結多層セラミック基板(LTCC基板)と称される。

【0016】

ここで、ガラス粉末としては、例えば、 $\text{SiO}_2 - \text{B}_2\text{O}_3$ 系ガラス、 $\text{SiO}_2 - \text{B}_2\text{O}_3 - \text{Al}_2\text{O}_3$ 系ガラス、 $\text{SiO}_2 - \text{B}_2\text{O}_3 - \text{Al}_2\text{O}_3 - \text{MO}$ 系ガラス、 $\text{SiO}_2 - \text{Al}_2\text{O}_3 - \text{MaO} - \text{MbO}$ 系ガラス、 $\text{SiO}_2 - \text{B}_2\text{O}_3 - \text{Al}_2\text{O}_3 - \text{MaO} - \text{MbO}$ 系ガラス、 $\text{SiO}_2 - \text{B}_2\text{O}_3 - \text{Mc}_2\text{O}$ 系ガラス、 $\text{SiO}_2 - \text{B}_2\text{O}_3 - \text{Al}_2\text{O}_3 - \text{Mc}_2\text{O}$ 系ガラス、Pb系ガラス、Bi系ガラスなどが挙げられる。ここでのMはCa、Sr、Mg、Ba、Znのいずれか一つを表し、MaおよびMbはCa、Sr、Mg、Ba、Znのいずれか一つであって異なる元素を表し、McはLiまたはKを表している。また、セラミック粉末としては、例えば、 Al_2O_3 、 SiO_2 または ZrO_2 と、アルカリ土類金属酸化物との複合酸化物や、 Al_2O_3 または SiO_2 の少なくとも一方を含む複合酸化物などが挙げられる。

【0017】

ヒューズ抵抗体12は、ガラスセラミック基板11の一面側表面に、例えば、クロム(Cr)/銅(Cu)を積層して、その中央部を幅狭に形成したパターンにより所要の抵抗値に調整するものである。従って、通常の電流に対して、所要の抵抗値を有する抵抗器として機能する。また、このヒューズ抵抗体12の中央の幅狭部は、定格以上の所定電流が流れた場合に発熱して溶断する溶断部(溶断用の狭隘部)12aを構成し、チップ型ヒューズ抵抗器10の下流側の回路基板本体内部への電路を遮断するヒューズエレメントとして機能する。なお、ヒューズ抵抗体12は、本実施形態では抵抗成分を有する抵抗体として説明するが、抵抗値が無視できる程度の低抵抗値になるように設計して、チップ型のヒューズエレメントとしてのみ機能するようにしてもよい。

【0018】

キャパシタ電極13a, 13bは、ガラスセラミックシート11a~11cと略同等の面積を有するように積層・形成されており、ガラスセラミックシート11bを間に挟み込んで対面するキャパシタを構成している。そして、ガラスセラミックシート11a, 11b間のキャパシタ電極13aは、ガラスセラミック基板11の長手方向の一端側(図中の左側)端面に露出して端面電極14aに導通接続されている。また、ガラスセラミックシート11b, 11c間のキャパシタ電極13bは、ガラスセラミック基板11の長手方向の他端側(図中の右側)端面に露出して端面電極14bに導通接続されている。このため、

10

20

30

40

50

キャパシタ電極 13 a, 13 b は、ガラスセラミック基板 11 の長手方向端部側でそれぞれ抵抗体 12 に導通接続されており、このキャパシタ電極 13 a, 13 b からなるキャパシタとヒューズエレメントを構成するヒューズ抵抗体 12 とは、図 2 に示すように、並列接続された回路として構成されている。

【0019】

このことから、このチップ型ヒューズ抵抗器 10 は、過大電流が流入したときに溶断部 12 a が溶断してヒューズエレメントとして機能するヒューズ抵抗体 12 と、キャパシタ電極 13 a, 13 b からなるキャパシタと、に電流を同時に印加することができる回路を内蔵している。したがって、例えば、電源投入時などに発生する瞬間的な突入電流などの主として高周波成分の電流が流れた場合には、その突入電流をキャパシタに蓄電（吸収）することにより、抵抗体 12 への電流の流入を回避することができる。また、故障などにより過大電流が継続する場合（直流・低周波成分が多い場合）には、電流は主としてヒューズ抵抗体 12 に割り振られ、ヒューズ抵抗体 12 に流れる過大電流によりその溶断部 12 a を発熱・溶断させて回路を確実に遮断することができる。

10

【0020】

次に、このチップ型ヒューズ抵抗器 10 の作製手順（方法）について、図 3 を用いて説明する。まず、上記成分のガラス粉末およびセラミック粉末を混合してガラスセラミックシート 11 a ~ 11 c となるグリーンシートを作製する。次いで、そのグリーンシートの表面にキャパシタ電極 13 a, 13 b となる主成分が銀（Ag）の導電層をスクリーン印刷する。この後に、これらグリーンシートを積層・圧着して約 800℃ ~ 1100℃ で焼成することにより、図 3（a）に示すように、キャパシタ電極 13 a, 13 b をガラスセラミックシート 11 a ~ 11 c 間に挟むガラスセラミック基板 11 を作製する。なお、図示は 1 チップ分であるが、この基板 11 は多数のチップ区画がマトリクス状に配置された多数個取りの基板である。

20

【0021】

以降、従来技術と同様に、図 3（b）に示すように、ガラスセラミック基板 11（ガラスセラミックシート 11 a）の表面に、スパッタリング法により、クロム（Cr）を 50 nm 堆積させ、続けて、その上に銅（Cu）を 4 μm の膜厚になるまでめっき等により堆積させた後に、フォトリソグラフィにより、中央部に幅狭の溶断部 12 a を有するヒューズ抵抗体 12 を形成する。ここで、Cu のエッチングには HNO₃、CH₃COOH、H₂SO₄ の混合水溶液を使用し、Cr のエッチングには Ce（SO₄）₂、HNO₃ の混合水溶液を用いる。なお、抵抗体 12 の加工は、ここではウェットエッチング法を用いたが、微細寸法品に対する加工にはドライエッチング法が適している。

30

【0022】

次いで、図 3（c）に示すように、抵抗体 12 の中央部を覆うようにガラスセラミック基板 11 の表面にガラス材料を印刷・焼成して、溶断部 12 a を含む主要部をカバーする保護ガラス層 16 を形成する。次いで、ガラスセラミック基板 11 の長手方向の裏面側に裏面電極 15 a, 15 b をスパッタリング等により形成した後に、多数個取りの基板を短冊状に切断する。

【0023】

次いで、図 3（d）に示すように、ガラスセラミック基板 11 の長手方向の両端面に端面電極 14 a, 14 b をスパッタリングにより形成する。次いで、個々のチップに切断後に、図 3（e）に示すように、抵抗体 12、端面電極 14 a, 14 b および裏面電極 15 a, 15 b の外面にニッケルめっき層 17 および錫めっき層 18 を積層めっきする。これにより、ガラスセラミック基板 11 の長手方向の一端側で抵抗体 12 とキャパシタ電極 13 a とが導通接続された電極が形成されるとともに、ガラスセラミック基板 11 の長手方向の他端側で抵抗体 12 とキャパシタ電極 13 b とが導通接続された電極が形成され、図 2 に示す等価回路を内蔵する半田付け可能なチップ型ヒューズ抵抗器 10 が作製される。

40

【0024】

このように本実施形態においては、熱伝導率が小さく、また、その表面が平坦なガラスセ

50

ラミック基板 11 上に抵抗体 12 を形成することにより、その抵抗体 12 を微細加工することができ、抵抗値を高精度に設定することができるとともに、通電により発生する熱の放散を少なくしてその抵抗体 12 の溶断部 12 a を迅速に溶断させる速動型のヒューズ抵抗器を実現することができる。従って、上記製作工程によれば、良好な電気的特性を有するヒューズ抵抗器を、寸法バラツキが小さく、良好な歩留まりで且つ低コストで製作することができる。

【0025】

ここで、本実施形態においてはガラスセラミック基板 11 と略同等の面積を有するキャパシタ電極 13 a, 13 b によりキャパシタを構成するが、これに限るものではないことは言うまでもない。

10

【0026】

本実施形態の他の態様として、例えば、図 4 に示すように、ガラスセラミックシート 11 a ~ 11 g およびキャパシタ電極 13 a ~ 13 f のように、積層数を増加させてもよい。これにより、キャパシタンスの大きさを任意に調整できる。例えば、微小サイズのチップ型ヒューズ抵抗器においては、チップ面積の低下を電極層数で補い、比較的大きなキャパシタンスを得ることができる。

【0027】

また、図 5 に示すように、キャパシタ電極 13 a, 13 b 間のガラスセラミックシートの誘電率を変化させてもよく、例えば、ガラスセラミックシート 11 a, 11 c よりも高誘電率のガラスセラミックシート 21 b を挟むように積層させて、所望のキャパシタンスが得られるようにしてもよい。この高誘電率のガラスセラミックシート 21 b としては、例えば、 $Pb(Mg_{1/2}Nb_{2/3})O_3 - PbTiO_3$ 系の高誘電体層とすることが挙げられる。また、他には、 $Pb(Mg_{1/2}W_{1/2})O_3$ 、 $Pb(Mg_{1/2}Nb_{2/3})O_3$ 、 $Pb(Fe_{1/2}Nb_{1/2})O_3$ 、 $Pb(Ni_{1/3}Nb_{2/3})O_3$ 、 $Pb(Zn_{1/3}Nb_{2/3})O_3$ 、 $PbTiO_3$ 、 $SrTiO_3$ 、 $BaTiO_3$ のうちから少なくとも一種以上を選択して高誘電体層としてもよく、また、これに SiO_2 を主成分とするガラスを混合した混合物としてもよい。なお、この高誘電体層とすることは、キャパシタ電極間のみに限らず、すべてのガラスセラミックシートに適用してもよく、また、図 4 に示すように、多層構造にしてもよいことはいうまでもない。

20

【0028】

なお、上記実施形態は本発明の実施例の一態様を述べたもので、本発明の趣旨を逸脱することなく種々の変形実施例が可能なのは勿論である。

30

【0029】

【発明の効果】

本発明によれば、瞬間的な突入電流などの場合には、その電流をキャパシタに吸収（蓄電）することで不必要な溶断を回避することができる一方、継続する異常な過大電流の場合にはヒューズ抵抗体の溶断部を迅速且つ確実に発熱・溶断させて回路を遮断することができる。この結果、溶断特性における速動性を満足しつつ、不必要にヒューズとして機能してしまうことを回避することができるチップ型ヒューズ抵抗器を提供することができる。また、このヒューズ抵抗器は、ガラスセラミック基板を用いることで、良好な蓄熱性と共

40

【図面の簡単な説明】

【図 1】本発明の一実施形態であるチップ型ヒューズ抵抗器を示す図であり、(a) はその平面図、(b) はその縦断面図である。

【図 2】その等価回路図である。

【図 3】その作製手順を説明する図である。図中、(a) - (e) の各工程の左側は平面図であり、右側は中央部に沿った断面図である。

【図 4】そのチップ型ヒューズ抵抗器の他の態様を示す図であり、その要部構成を示す縦断面図である。

50

【図 5】 そのチップ型ヒューズ抵抗器の他の態様を示す図であり、その要部構成を示す縦断面図である。

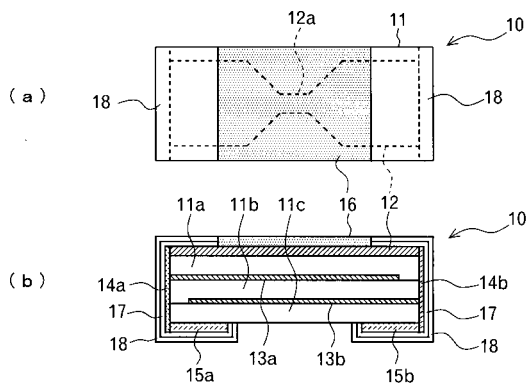
【図 6】 チップ型ヒューズ抵抗器の従来技術を示す図であり、(a) はヒューズ抵抗体層の平面図、(b) は全体構成の縦断面図である。

【符号の説明】

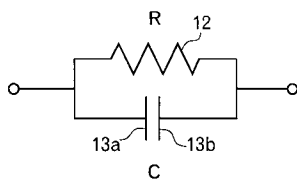
- 10 チップ型ヒューズ抵抗器
- 11 ガラスセラミック基板
- 11a～11g, 21b ガラスセラミックシート
- 12 ヒューズ抵抗体
- 12a 溶断部
- 13a～13f キャパシタ電極
- 14a, 14b 端面電極
- 15a, 15b 裏面電極
- 16 保護ガラス層
- 17 ニッケルめっき層
- 18 錫めっき層

10

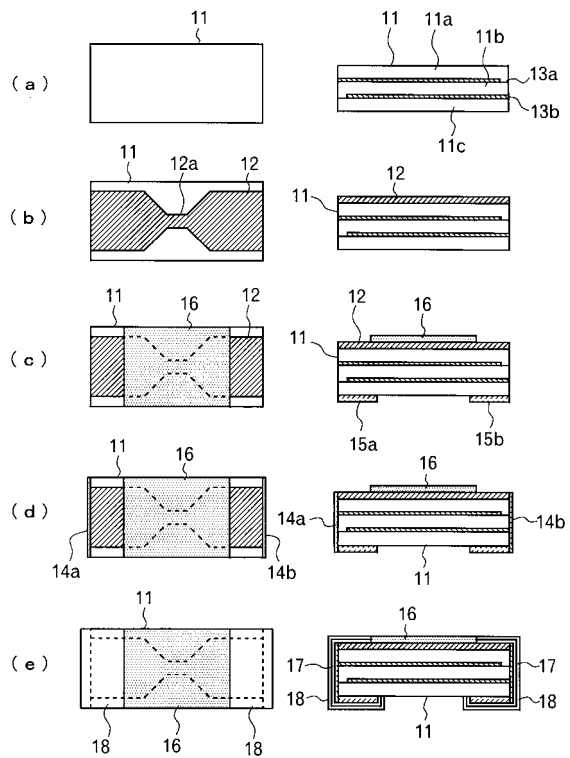
【図 1】



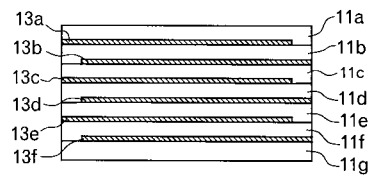
【図 2】



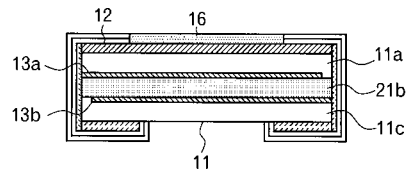
【図 3】



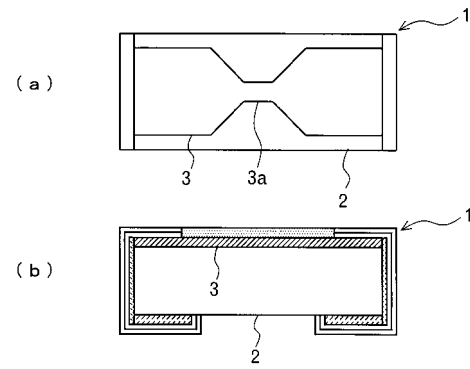
【図 4】



【図 5】



【図 6】



フロントページの続き

(72)発明者 佐久間 敏幸

長野県伊那市大字伊那3672番地 コーア株式会社内

Fターム(参考) 5G502 AA01 BA08 EE01 EE02