

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 5 月 13 日 (13.05.2004)

PCT

(10) 国際公開番号
WO 2004/040650 A1

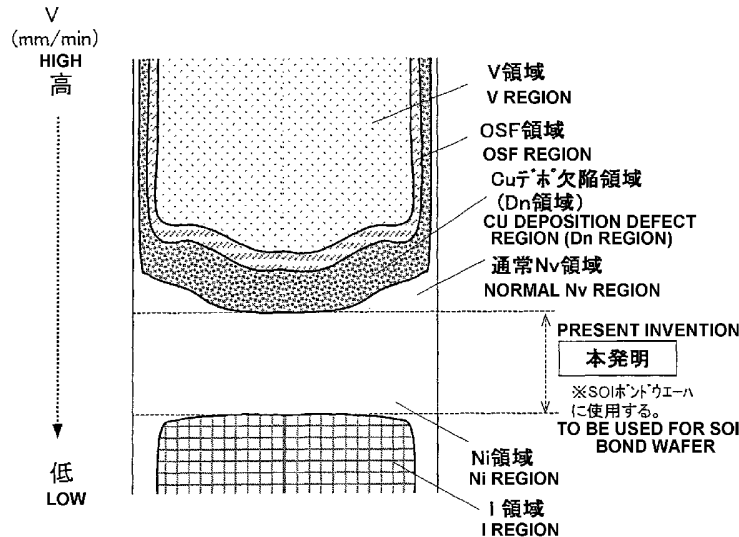
- (51) 国際特許分類: H01L 27/12, C30B 29/06
(21) 国際出願番号: PCT/JP2003/013645
(22) 国際出願日: 2003 年 10 月 24 日 (24.10.2003)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2002-317634
2002 年 10 月 31 日 (31.10.2002) JP
(71) 出願人 (米国を除く全ての指定国について): 信越
半導体株式会社 (SHIN-ETSU HANDOTAI CO.,LTD.)
[JP/JP]; 〒100-0005 東京都千代田区丸の内 1 丁目
4 番 2 号 Tokyo (JP).

- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 櫻田 昌弘 (SAKU-
RADA,Masahiro) [JP/JP]; 〒961-8061 福島県西白河郡
西郷村大字小田倉字大平 1 5 0 番地 信越半導体株
式会社 半導体白河研究所内 Fukushima (JP). 三田村 伸
晃 (MITAMURA,Nobuaki) [JP/JP]; 〒961-8061 福島県
西白河郡西郷村大字小田倉字大平 1 5 0 番地 信越
半導体株式会社 半導体白河研究所内 Fukushima (JP).
布施川 泉 (FUSEGAWA,Izumi) [JP/JP]; 〒961-8061 福
島県西白河郡西郷村大字小田倉字大平 1 5 0 番地
信越半導体株式会社 半導体白河研究所内 Fukushima
(JP). 太田 友彦 (OHTA,Tomohiko) [JP/JP]; 〒961-8061
福島県西白河郡西郷村大字小田倉字大平 1 5 0 番地
信越半導体株式会社 半導体白河研究所内 Fukushima
(JP).

[続葉有]

(54) Title: SOI WAFER AND METHOD FOR MANUFACTURING SOI WAFER

(54) 発明の名称: S O I ウェーハ及び S O I ウェーハの製造方法



(57) Abstract: A method for manufacturing an SOI wafer comprises steps of forming an ion implanted layer (24) in a bond wafer (21) by conducting implantation of ions such as hydrogen ions through the surface of the bond wafer, of bonding the ion implanted surface of the bond wafer and a surface of a base wafer (22) directly or via an oxide film (23), and of separating a part of the bond wafer at the ion implanted layer by a heat treatment. In this method, a silicon wafer which is a silicon single crystal grown by the Czochralski method in an N region lying outside the ring-shaped OSF and free from a defect region sensed by a Cu deposition method is used as the bond wafer. By using this method, an SOI wafer free from very small pits caused by hydrofluoric acid cleaning or the like and having excellent electrical properties can be manufactured without increasing the processing steps even when an extremely thin SOI layer (27) having a thickness, for example, of 200 nm or less is formed.

(57) 要約: ボンドウェーハ 21 の表面から水素イオン等をイオン注入してウェーハ内部にイオン注入層 24 を形成し、該ボンドウェーハのイオン注入された側の表面とベースウェーハ 22 の表面とを酸化膜 23 を介してまたは直接貼り合わせた後、

[続葉有]



(74) 代理人: 好宮 幹夫 (YOSHIMIYA, Mikio); 〒111-0041
東京都台東区元浅草2丁目6番4号上野三生ビル
4F Tokyo (JP).

添付公開書類:
— 国際調査報告書

(81) 指定国 (国内): CN, KR, SG, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY,
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC,
NL, PT, RO, SE, SI, SK, TR).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

熱処理により前記ボンドウエーハの一部を前記イオン注入層で剥離してSOIウエーハを形成するSOIウエーハの製造方法において、前記ボンドウエーハとして、チョクラルスキー法により育成されたシリコン単結晶であり、リング状に発生するOSFの外側のN領域であって、且つCuデポジション法により検出される欠陥領域が存在しないシリコンウエーハを用いる。これにより、例えば、厚さが200nm以下といった極めて薄いSOI層27を形成した場合であっても、フッ酸洗浄等により微小ピットが発生せずに優れた電気特性を持ち、しかも、工数を増やさずに製造することができるSOIウエーハが提供される。

S O I ウェーハ及び S O I ウェーハの製造方法

5 技術分野

本発明は S O I ウェーハに関し、さらに詳しくは、シリコン活性層が薄く形成されている場合であっても電氣的信頼性が極めて高い S O I ウェーハ、及びそのような S O I ウェーハの製造方法に関する。

10

背景技術

従来、デバイス用基板として、支持基板上にシリコン活性層（S O I 層）が形成された S O I ウェーハが広く利用されている。このような S O I ウェーハの製造方法として、例えば 2 枚のシリコンウェーハ同士を酸化膜を介して貼り合わせる貼り合わせ法が知られている。貼り合わせ法の一つであるイオン注入剥離法では、シリコン活性層となるシリコンウェーハ（ボンドウェーハ）あるいは支持基板となるベースウェーハの表面に酸化膜（絶縁層）を形成し、ボンドウェーハの片側の表面から水素等のイオンをイオン注入してウェーハ内部にイオン注入層を形成する。さらに、この

15 20

ボンドウェーハを酸化膜を介してベースウェーハに貼り合わせた後、熱処理によりイオン注入層で剥離する。これによりベースウェーハ上に酸化膜を介して薄いシリコン活性層が形成された S O I ウェーハを得ることができる。

なお、絶縁性の支持基板を用い、これにボンドウェーハを直接、すなわち酸化膜を介さずに貼り合わせる場合もある。

25

上記のように S O I ウェーハを製造する場合、ボンドウェーハとしては、これまでは通常、表面にサイズが 5 0 n m 以上の微小ピット欠陥が存在するシリコンウェーハを使用するのが一般的であった。しかし、近年、シリ

2

コン活性層の薄膜化要求が増し、これに適用できるシリコンウエーハの品質要求も厳しくなっている。

シリコン活性層の欠陥を低減させるものとして、エピタキシャル層を利用したものや、FPD、LSTD、COP等のグロウンイン
5 (G r o w n - i n) 欠陥と呼ばれる単結晶成長起因の欠陥の無い、いわゆるニュートラルな領域(N領域)のシリコン単結晶を利用したものが提案されている。

例えば、シリコンウエーハ(ボンドウエーハ)上にエピタキシャル層を形成し、エピタキシャル層にボロンをイオン注入した後、支持基板に酸化
10 膜を介して貼り合わせ、さらにボンドウエーハの裏面を研削研磨することによりSOIウエーハを製造する方法が提案されている(例えば、特開平10-79498号公報(第4-6頁、図2)参照。)

しかし、このようにエピタキシャル層を形成したウエーハをボンドウエーハとして使用した場合、SOI層の欠陥は改善されるが、エピタキシャル層を成長させる工程が増えるため、製造コストが著しく増加するという
15 問題がある。

一方、ボンドウエーハとして、FPDやCOP等の微小欠陥が存在しないN領域で育成したシリコンウエーハを用いる場合には、シリコン単結晶の育成条件を精密に制御する必要はあるが、エピタキシャル層を形成さ
20 せるような工程が不要であるという利点がある。

ここでN領域について説明しておくと、通常の結晶中固液界面近傍の温度勾配Gが大きい炉内構造(ホットゾーン:HZ)を使用したCZ引上げ機で結晶軸方向に成長速度Vを高速から低速に変化させた場合、図9に示したような欠陥分布図として得られることが知
25 られている。

図9においてV領域とは、V a c a n c y、つまりシリコン原子の不足から発生する凹部、穴のようなものが多い領域であり、I領域とは、シリコン原子が余分に存在することにより発生する転位や

余分なシリコン原子の塊が多い領域のことである。そして、V領域とI領域の間には、原子の不足や余分が無い（少ない）ニュートラル（Neutral、以下Nと略記することがある）領域が存在し、また、V領域の境界近辺にはOSF（酸化誘起積層欠陥、Oxidation Induced Stacking Fault）と呼ばれる欠陥が、結晶成長軸に対する垂直方向の断面で見た時に、リング状に分布（以下、OSFリングということがある）していることも確認されている。

そして、成長速度が比較的高速の場合には、空孔型の点欠陥が集合したボイド起因とされているFPD、LSTD、COP等のグローニン欠陥が結晶径方向全域に高密度に存在し、これらの欠陥が存在する領域はV領域となる。また、成長速度の低下に伴い、OSFリングが結晶の周辺から発生し、このリングの外側に格子間シリコンが集合した転位ループ起因と考えられているL/D（Large Dislocation：格子間転位ループの略号、LSEPD、LFPD等）の欠陥（巨大転位クラスタ）が低密度に存在し、これらの欠陥が存在する領域はI領域（L/D領域ということがある）となる。さらに、成長速度を低速にすると、OSFリングがウェーハの中心に収縮して消滅し、全面がI領域となる。

そして、V領域とI領域の間でOSFリングの外側のN領域は、空孔起因のFPD、LSTD、COPも、格子間シリコン起因のLSEPD、LFPDも存在しない領域となる。なお、最近では、N領域をさらに分類すると、図9に示されているように、OSFリングの外側に隣接するN_v領域（空孔の多い領域）とI領域に隣接するN_i領域（格子間シリコンが多い領域）とがあり、N_v領域では、熱酸化処理した際に酸素析出量が多く、N_i領域では酸素析出が殆ど無いことがわかっている。

このようなN領域は、従来、ウェーハ面内では一部分にしか存在しなかつ

ったが、引上げ速度（ V ）と結晶固液界面軸方向温度勾配（ G ）の比である V/G を制御することで N 領域が横全面（ウェーハ全面）に広がった結晶が製造できるようになっている。

そこで、 SOI ウェーハの製造においても、前記したようにボン
5 ドウェーハとして全面 N 領域となるシリコン単結晶ウェーハを用いる方法が提案されている。

例えば、チョクラルスキー法（ CZ 法）によりシリコン単結晶を引上げる際、引き上げ速度 V と引上げ軸方向の結晶固液界面の温度勾配 G との比（ V/G ）を所定の範囲内に制御してシリコン単結晶を引上げ、ボン
10 ドウェーハとして、 N 領域のシリコンウェーハを使用した SOI ウェーハが提案されている（例えば、特開 2001-146498 号公報（第 5-8 頁）及び特開 2001-44398 号公報（第 2-4 頁、図 1）参照。）。

ところが、ボンドウェーハとベースウェーハとの貼り合わせのための酸化処理及び SOI 層の厚さを調整するための酸化処理を行った後、酸化膜
15 除去のため弗酸洗浄を行う場合、ボンドウェーハとして N 領域で育成したシリコン単結晶を用いても、 SOI 層がほぼ全面あるいは局部的に破壊するという不良が発生する場合があった。特に SOI 層の厚さを薄く形成したときに上記のような不良が生じることが多かった。また、将来、さらに SOI 層の薄膜化が要求されるようになった場合には、このような単に N
20 領域で育成したシリコンウェーハをボンドウェーハとして使用しても SOI 層が著しく劣化してしまうことが懸念されるほか、 SOI 層とベースウェーハの層間絶縁酸化膜の膜質を損なうことも予想される。

発明の開示

25 そこで、本発明は、このような問題点に鑑みてなされたもので、例えば、厚さが 200 nm 以下といった極めて薄い SOI 層を形成した場合であっても、弗酸洗浄等により微小ピットが発生せずに優れた電気特性を持ち、しかも、工数を増やさずに製造することができる SOI ウェーハを提供す

ることを目的とする。

上記目的を達成するため、本発明によれば、少なくとも支持基板上にシリコン活性層が形成されたS O I ウェーハであって、少なくとも前記シリコン活性層が、チョクラルスキー法により育成された
5 シリコン単結晶であり、リング状に発生するO S Fの外側のN領域であって、且つC uデポジション法により検出される欠陥領域が存在しないものからなることを特徴とするS O I ウェーハが提供される。

このようにシリコン活性層が、N領域であって、且つC uデポジション
10 法により検出される欠陥領域が存在しないシリコン単結晶からなるS O I ウェーハとすれば、シリコン活性層には極めて微小な欠陥すら存在しないことになるので、これを弗酸洗浄した場合でも微小ピットが発生せず、優れた電気特性を持つS O I ウェーハとなる。また、このようなS O I ウェーハであれば、エピウェーハを用いる場合のような工数を増やさずに製造
15 することができるので、製造コストが低く抑えられたものとなる。

この場合、シリコン活性層の厚さは、2 0 0 n m以下とすることができる。

近年、S O I 層の薄膜化が要求されているが、本発明に係るS O I ウェーハのシリコン活性層にはC uデポジション法により検出さ
20 れる極めて微小な欠陥すら存在しないので、シリコン活性層の厚さを2 0 0 n m以下としても、弗酸洗浄等により欠陥が拡大してシリコン活性層が破壊されることがなく、高品質のS O I ウェーハとすることができる。

また、前記シリコン活性層が、酸化膜を介して前記支持基板に貼
25 り合わされて形成されているものであることが好ましく、この場合、前記酸化膜の厚さが2 n m～3 0 0 0 n mの範囲内にあることが好ましい。

このようにシリコン活性層が酸化膜を介して支持基板に貼り合わ

されて形成されているものであれば、通常の貼り合わせ法により容易に製造することができる。また、上記範囲内の厚さの酸化膜であれば、熱処理等により容易に形成することができる上、シリコン活性層が酸化膜により確実に接合されるとともに絶縁されて高品質の

5 S O I ウェーハとなる。

また、前記 S O I ウェーハは、イオン注入剥離法により製造されたものとすることができる。

このようにイオン注入剥離法により製造されたものであれば、シリコン活性層が極めて薄く厚さの均一なものとすることができる上、

10 、欠陥の無い極めて高品質の S O I ウェーハとなる。

さらに本発明では、次のような S O I ウェーハを製造する方法も提供される。すなわち、シリコン活性層となるボンドウェーハと支持基板となるベースウェーハのうち、前記ボンドウェーハの表面から水素イオン、希ガスイオンあるいはこれらの混合ガスイオンをイオン注

15 入してウェーハ内部にイオン注入層を形成し、該ボンドウェーハのイオン注入された側の表面と前記ベースウェーハの表面とを酸化膜を介してまたは直接貼り合わせた後、熱処理により前記ボンドウェーハの一部を前記イオン注入層で剥離して S O I ウェーハを形成する S O I ウェーハの製造方法において、前記ボンドウェーハとして、チョクラルスキー法により

20 育成されたシリコン単結晶であり、リング状に発生する O S F の外側の N 領域であって、且つ C u デポジション法により検出される欠陥領域が存在しないシリコンウェーハを用いることを特徴とする S O I ウェーハの製造方法が提供される。

このような方法により S O I ウェーハを製造すれば、シリコン活

25 性層がボンドウェーハの性質を反映したもの、すなわち、N 領域であって、且つ C u デポジション法により検出される欠陥領域すら存在しないものとなり、極めて高品質の S O I ウェーハを得ることができる。また、工数が増えることもないので、製造コストを低く抑

えることができる。

以上のように、本発明によれば、シリコン活性層が、V領域、OSF領域、巨大転位クラスタ（LSEP、LFPD）領域を含まないニュートラル（N）領域であって、しかもCuデポジション欠陥領域も含まず、且つ、
5 SOIウェーハ製造工程内で表面に微小ピットが発生しない、優れた電気特性を持つSOIウェーハが提供される。

このようなSOIウェーハを使用してデバイスを作製すれば、電気特性に優れたデバイスを高歩留りで作製することができる。

10 図面の簡単な説明

図1は、本発明に係るSOIウェーハの製造工程の一例を示すフロー図である。

図2は、本発明に係るSOIウェーハを製造する際に使用する結晶の領域を表す説明図である。

15 図3は、本発明で 사용할 ことができるCZシリコン単結晶製造装置の一例である。

図4は、(A)は単結晶成長速度と結晶切断位置の関係を 示す関係図であり、(B)は成長速度と各領域を 示す説明図である。

図5は、Cuデポジション評価試料の作製方法を 示す説明図である。

20 図6は、結晶縦割り加工断面の(A)ウェーハライフタイム及び(B)Cuデポジション欠陥を示す図である。

図7は、実験2における成長速度と結晶切断位置を示す図である。

図8は、Cuデポジション法により各結晶領域の欠陥分布を示す図である。

25 (A) V領域

(B) N領域 (Cuデポジション欠陥発生)

(C) N領域 (Cuデポジション欠陥なし)

図9は、ボンドウェーハとして従来使用されている結晶領域を表す

説明図である。

発明を実施するための最良の形態

以下、本発明についてさらに詳しく説明する。

- 5 本発明者らは、本発明の完成に先立って以下のような調査及び検討を行った。

10 まず、シリコン単結晶を引き上げる際、結晶肩から直胴尾部にかけて高速から低速へ漸減させた場合、前記したように、ある成長速度に達したときにOSFがシュリンクし、その後、さらに低速領域でNv、Ni、I（巨大転位クラスタ発生）領域の順に各相が形成
されることが知られている。また、最近では、図2に示されるように、Nv領域にはOSF消滅直後にCuデポジション法により欠陥が検
出される領域が一部存在することも分かった（例えば、特開2002-201093号公報参照。）。

- 15 なお、Cuデポジション法とは、半導体ウエーハの欠陥の位置を正確に測定し、半導体ウエーハの欠陥に対する検出限度を向上させ、より微細な欠陥に対しても正確に測定し、分析できるウエーハの評価法である。

20 具体的なウエーハの評価方法は、ウエーハ表面上に所定の厚さの絶縁膜を形成させ、前記ウエーハの表面近くに形成された欠陥部位上の絶縁膜を破壊して欠陥部位にCu等の電解物質を析出（デポジション）するものである。つまり、Cuデポジション法は、Cuイオンが溶存する液体の中で、ウエーハ表面に形成した酸化膜に電位を印加すると、酸化膜が劣化している部位に電流が流れ、Cuイ
25 オンがCuとなって析出することを利用した評価法である。酸化膜が劣化し易い部分にはCOP等の欠陥が存在していることが知られている。

Cuデポジションされたウエーハの欠陥部位は、集光灯下や直接

的に肉眼で分析してその分布や密度を評価することができ、さらに顕微鏡観察、透過電子顕微鏡（TEM）または走査電子顕微鏡（SEM）等でも確認することができる。

そして、当業者なら、OSFがシュリンクした後のN_v領域から
5 N_i領域が消滅するまで（I領域が発生するまで）の範囲で育成したシリコン単結晶をボンドウエーハとして使用することは容易に想到できるであろう（図9参照）。

しかし、例えば厚さが200nm以下となる極めて薄いSOI層には微小ピット欠陥さえも残留しない方が好ましい。そこで本発明
10 者らは、これらの領域における欠陥について調査を行った。具体的には、シリコン単結晶成長の高速から低速へ漸減する際、OSF消滅直前のV領域を表面検査装置（MAGICS）による座標同定後、FIB（集束イオンビーム）加工を施し、そのポイントのTEM観察を行ったところ、約20nmの微小ピット欠陥の存在が確認さ
15 れた。

さらに他の領域についても調査、検討を行ったところ、以下のよう
うなことが分かった。

V領域はOSF消滅直前の領域ほどボイドが微細化するが、V領域の
微小ピット欠陥は、相当微細なものであっても初期酸化膜耐圧（T
20 ZDB）特性を著しく劣化させる。

一方、シリコン単結晶成長の高速から低速へ漸減の際、OSF消滅直後のCuデポジション欠陥領域については、V領域のように顕著な耐圧レベルの劣化はなく、TZDB特性が面内ほぼ100%の領域でCモードを示すものの、経時絶縁破壊（TDD）特性においてやや劣化が見られる。
25

さらに、SOI層表面の微小ピット欠陥の存在は、ボンドウエーハとベースウェーハの貼り合わせのための酸化、及びSOI層の厚さ調整のための酸化処理後に行われる弗酸洗浄の際、エッチングに

より欠陥サイズが拡大してS O I層を破壊することがわかった。特に、空乏層を広げる目的でS O I層が100nmより薄膜化した場合、Cuデポジション法で検出される、20nmのサイズを下回る十分微小な欠陥であっても、これらの欠陥が存在すると弗酸洗浄の際にエッチングにより欠陥サイズが拡大してS O I層を破壊するおそれがある。その結果、これらの微小欠陥は電氣的障害を引き起こし、著しく信頼性を損なう原因となる。

すなわち、上記のような領域、特にN領域は、本来、酸化膜耐圧はそれほど悪くないが、これをS O Iウエーハの活性層として用いると、たとえば欠陥のサイズがS O I層の厚さに対して十分微細であっても、電氣的に信頼性を損なう可能性があることがわかった。

本発明者らは、以上のような調査及び検討を行った結果、シリコン活性層が、N領域であって、Cuデポジション法により検出される欠陥領域さえも存在しないものとすれば、TZDB特性及びTDD B特性に優れる上、弗酸洗浄を行っても欠陥サイズが拡大せず、エッチングにより破壊することのない電気特性に優れたS O Iウエーハとなることを見出した。そして、このようなS O Iウエーハを製造するには、例えば、CZ法により育成されたシリコン単結晶であり、N領域であって、Cuデポジション法により検出される欠陥領域が存在しないシリコンウエーハをボンドウエーハとして使用してS O I層を形成させれば良いことを見出し、本発明を完成するに至ったものである。

以下、添付図面を参照しながら本発明の実施の形態について具体的に説明するが、本発明はこれに限定されるものではない。

図1は、イオン注入剥離法により本発明に係るS O Iウエーハを製造する工程の一例を示すフロー図である。

まず、最初の工程(a)では、2枚のシリコン鏡面ウエーハ、すなわち、S O I層となるボンドウエーハ21と、支持基板となるべ

ースウエーハ 22 とを準備する。ここで、本発明では、ボンドウエーハ 21 として、チョクラルスキー法（CZ 法）により育成されたシリコン単結晶であり、リング状に発生する OSF の外側の N 領域であって、且つ Cu デポジション法により検出される欠陥領域（本
5 発明では「Cu デポジション欠陥領域」という場合がある。）が存在しないシリコンウエーハを使用する。

上記のような N 領域であって、Cu デポジション欠陥領域の無いシリコン単結晶は、例えば、図 3 に示されるような単結晶製造装置を使用し、V/G を制御しながら育成することができる。この単結
10 晶引上げ装置 30 は、引上げ室 31 と、引上げ室 31 中に設けられたルツボ 32 と、ルツボ 32 の周囲に配置されたヒータ 34 と、ルツボ 32 を回転させるルツボ保持軸 33 及びその回転機構（図示せず）と、シリコンの種結晶を保持するシードチャック 6 と、シードチャック 6 を引上げるワイヤ 7 と、ワイヤ 7 を回転又は巻き取る巻取機構（図示せず）を備えている
15 。また、ヒータ 34 の外側周囲には断熱材 35 が配置されている。

ルツボ 32 は、その内側のシリコン融液（湯）2 を収容する側には石英ルツボが設けられ、その外側には黒鉛ルツボが設けられている。

なお、最近では引上げ室 31 の水平方向の外側に、図示しない磁石を設置し、シリコン融液 2 に水平方向あるいは垂直方向等の磁場を印加することによって、融液の対流を抑制し、単結晶の安定成長をはかる、いわゆる MCZ 法が用いられることも多い。

また、育成したシリコン単結晶 1 を囲むようにして筒状の黒鉛筒（遮熱板）12 が設けられており、さらに結晶の固液界面 4 近傍の外周に環状の外側断熱材 10 が、内側には内側断熱材 11 がそれぞれ設けられている。
25 これらの断熱材 10, 11 は、その下端とシリコン融液 2 の湯面 3 との間に 2 ~ 20 cm の間隔を設けて設置されている。こうすれば、結晶中心部分の温度勾配 G_c [$^{\circ}\text{C}/\text{cm}$] と結晶周辺部分の温度勾配 G_e との差が小さくなり、例えば結晶周辺の温度勾配の方が結晶中心より低くなるように

炉内温度を制御することもできる。

黒鉛筒 1 2 の上には冷却筒 1 4 があって冷却媒体を流して強制冷却している。さらに、冷却ガスを吹き付けたり、輻射熱を遮って単結晶を冷却する筒状の冷却手段を設けてもよい。

- 5 このような単結晶引上げ装置 3 0 を用いてシリコン単結晶を製造するには、まず、ルツボ 3 2 内でシリコンの高純度多結晶原料を融点（約 1 4 2 0 °C）以上に加熱して融解する。次に、ワイヤ 7 を巻き出すことにより融液 2 の表面略中心部に種結晶の先端を接触又は浸漬させる。その後、ルツボ保持軸 3 3 を回転させるとともに、ワイヤ 7 を回転させながら巻き取る
- 10 。これにより種結晶も回転しながら引上げられ、単結晶の育成が開始され、以後、引上げ速度と温度を適切に調節することにより略円柱形状の単結晶棒 1 を得ることができる。

- そして、N 領域であって、Cu デポジション欠陥領域が存在しないシリコン単結晶を育成するには、例えば、引上げ中のシリコン単
- 15 結晶の成長速度を漸減した場合、OSF リングが消滅した後に残存する Cu デポジション法に検出される欠陥領域が消滅する境界の成長速度と、さらに成長速度を漸減した場合に格子間転位ループが発生する境界の成長速度との間の成長速度に制御して結晶を育成する。
- すなわち、引上げ中のシリコン単結晶の成長速度を結晶肩から直胴尾部
- 20 にかけて高速から低速へ漸減させた場合、図 2 に示したように、成長速度 V に応じて、V 領域、OSF リング領域、Cu デポジション欠陥領域、N_v 領域、N_i 領域、I 領域（巨大転位クラスタ発生領域）の順に各相が形成されるが、N 領域のうち、OSF リング消滅後に残存する Cu デポジションにより検出される欠陥領域が消滅する境界の成長速度と、
- 25 さらに成長速度を漸減した場合に、I 領域が発生する成長速度との間の成長速度に制御して単結晶を育成する。このような方法によれば、FPD 等の V 領域欠陥、巨大転位クラスタ（LSEPD、LFPD）等の I 領域欠陥、OSF 欠陥を含まず、かつ Cu デポジション

法により検出される欠陥もないN領域のシリコン単結晶を育成することができる。

そして、上記のように育成したシリコン単結晶を鏡面研磨したウエーハ(PW)に加工した後、インゴットブロックごとの単位ロットからPWを
5 任意に抜き取ったのちにCuデポジションによる評価を行い、欠陥がフリーであった場合にボンドウエーハとして採用すれば良い。

次に図1の工程(b)では、ボンドウエーハ21とベースウエーハ22のうちの少なくとも一方のウエーハの表面を酸化する。ここではボンドウエーハ21を熱酸化し、例えば、その表面に2nm～
10 3000nmの厚さの酸化膜23を形成することができる。なお、酸化膜23の厚さが2nm未満であると、絶縁性が保てないおそれがあり、一方、3000nmを超えるような酸化膜23を形成させるとなると、熱処理時間が極めて長くなるなど生産性低下の問題も起こり得るので、上記範囲内とするのが好ましい。

15 工程(c)では、表面に酸化膜23を形成したボンドウエーハ21の片側の表面から水素イオンをイオン注入する。なお、希ガスイオンあるいは水素イオンと希ガスイオンの混合ガスイオンをイオン注入してもよい。これにより、ウエーハ内部にイオンの平均進入深さにおいて表面に平行なイオン注入層を形成することができる。なお、この時のイオン注入層の深さは、最終的に形成されるSOI層
20 の厚さに反映される。従って、注入エネルギー等を制御してイオン注入することにより、例えば200nm以下の厚さのSOI層とすることも可能である。

工程(d)は、ボンドウエーハ21のイオン注入された側の表面
25 とベースウエーハ22の表面とを酸化膜23を介して貼り合わせる。例えば、常温の清浄な雰囲気下で2枚のウエーハ21, 22の表面同士を接触させることにより、接着剤等を用いることなくウエーハ同士が接着する。

次に、工程（e）では、熱処理によりボンドウエーハ 2 1 の一部をイオン注入層 2 4 で剥離する。例えば、ボンドウエーハ 2 1 とベースウエーハ 2 2 とを貼り合わせて接着したものに対し、不活性ガス雰囲気下約 5 0 0 ℃以上の温度で熱処理を加えれば、結晶の再配
5 列と気泡の凝集とによって剥離ウエーハ 2 5 と S O I ウエーハ 2 6（S O I 層 2 7 + 埋込み酸化膜 2 3 + ベースウエーハ 2 2）に分離される。

工程（f）では、S O I ウエーハ 2 6 に対して結合熱処理を加える。この工程（f）は、前記工程（d）、（e）の貼り合わせ工程お
10 よび剥離熱処理工程で密着させたウエーハ同士の結合力では、そのままデバイス作製工程で使用するには弱いので、結合熱処理として S O I ウエーハ 2 6 に高温の熱処理を施して結合強度を十分なものとする。例えば、この熱処理は不活性ガス雰囲気下、1 0 5 0 ℃～1 2 0 0 ℃で 3 0 分から 2 時間の範囲で行うことができる。

15 工程（g）では、S O I ウエーハ 2 6 表面に形成された酸化膜を弗酸洗浄により除去するものである。このとき、従来の方法により、単に N 領域で育成したシリコンウエーハをボンドウエーハとして用いた場合には、微小ピットが発生してしまう。しかし、本発明に係る S O I ウエーハ 2 6 は、S O I 層 2 7 が N 領域であって、且つ
20 C u デポジション欠陥領域も存在しないものであるため、弗酸洗浄を行ってもピットが拡大するようなことはなく、S O I 層 2 7 が破壊されることもない。

さらに工程（h）では、必要に応じ、S O I 層 2 7 の厚さを調整するための酸化を行い、次いで（I）工程では、弗酸洗浄により酸
25 化膜 2 8 を除去する。これにより、S O I 層の厚さを例えば 2 0 0 n m 以下に調整することもできる。

以上のような工程（a）～（I）を経て製造された S O I ウエーハは、S O I 層の表面に微小ピットが存在せず、電気的特性に極め

て優れたものとなる。

以下、実施例を挙げて本発明を説明するが、本発明はこれに限定されるものではない。

5 (実施例)

(実験1)：引上げ条件の確認

図3の単結晶製造装置30を用いて、以下のように結晶成長速度の漸減実験を行い、各領域の境界における成長速度を調べた。

まず、24インチ(600mm)径の石英ルツボに原料となる多
10 結晶シリコンを150kgチャージし、直径210mmのシリコン
単結晶を育成した。酸素濃度は23~26ppma(ASTM'79
値)となるようにした。単結晶を育成する際、図4(A)に示される
ように、成長速度を結晶頭部から尾部にかけて0.70mm/min
nから0.30mm/minの範囲で直線的に漸減させるように制
15 御した。

そして、図4(A)(B)に示すとおり、引上げた単結晶の頭部から尾
部にかけて結晶軸方向に縦割り切断し、その後、直径200mmのウェー
ハ形状の鏡面加工仕上げのサンプルを作製した。

サンプルのうち1枚は、酸素析出熱処理後のウェーハライフタイム(W
20 LT)測定(測定器：SEMILAB WT-85)によりV領域、OS
F領域、I領域の各領域の分布状況および各領域境界の成長速度を確認し
た。さらにもう1枚は熱酸化膜形成後Cuデポジション処理を施し、酸化
膜欠陥の分布状況を確認した。なお、本実験における詳細な評価方法は、
以下のとおりである。

25 (a) 直径210mmのインゴットを結晶軸方向10cm毎の長さでプロ
ックに切断後、結晶軸方向に縦割り切断加工し、その後図5に示されるよ
うに結晶軸に対し垂直方向に直径200mm(8インチ)の円柱にくり抜き
加工後、ウェーハ形状の鏡面加工サンプルに仕上げた。

(b) 上記サンプルのうち1枚目は、ウェーハ熱処理炉内620℃・2時間（窒素雰囲気）熱処理後、800℃・4時間（窒素雰囲気）と1000℃・16時間（ドライ酸素雰囲気）の2段熱処理を施したあとに冷却し、SEMILAB W T-85によるWLTマップを作成した。

5 (c) 2枚目はウェーハ表面に熱酸化膜形成後Cuデポジション処理を施し、酸化膜欠陥の分布状況を確認した。評価条件は次のとおりである。

- 1) 酸化膜：25 nm
- 2) 電界強度：6 MV/cm
- 3) 電圧印加時間：5 分間

10 実験結果

上記実験から、図6(A)(B)に示されるような結果が得られ、V領域、OSF領域、N領域、I領域の各領域境界の成長速度を確認した。

	V領域／OSF領域境界	:	0.523 mm/min
	OSF消滅境界	:	0.510 mm/min
15	Cuデポジション欠陥消滅境界	:	0.506 mm/min
	析出N領域／非析出N領域境界	:	0.497 mm/min
	非析出N領域／I領域境界	:	0.488 mm/min

(実験2)：SOIウェーハの製造

20 図3に示した実験1と同じ引き上げ装置により、24インチ石英ルツボに原料多結晶シリコンを150 kgチャージし、今度は図7に示されるように成長速度を0.55 mm/minから0.45 mm/minの範囲で直径210 mmのインゴットの結晶頭部から尾部にかけて実験1より緩やかに漸減させ、結晶直胴部の40 cmから70 cmの領域にCuデポジション欠陥を含んだN領域及びCuデポジション欠陥を含まないN領域が形成されるようにコントロールした。また、酸素濃度は24～26 ppm a (ASTM '79)となるように作製した。そして以下の手順にしたがって品質評価およびSOI加工を行った。

25

(1) 結晶引き上げ後、各結晶ブロックの結晶軸方向に頭側から順にウエーハを切断し、切断順序がわかるようにレーザーマーキングにて番号を印字し、鏡面ウエーハに加工した。

(2) 各ブロック単位の頭側1枚目のPWは1/4サイズに分割し、F
5 PD、LFPD、LSEP、OSFを調査した。次いで各ブロック単位の頭側2枚目はCuデポジション欠陥分布を確認した。そして各ブロック単位の頭側3枚目から7枚目の合計5枚はSOIウエーハ製造工程(SOI工程)へ投入した。再び頭側8枚目はFPD、LFPD、LSEP、OSFを評価し、9枚目はCuデポジション欠陥分布を、10枚目から14枚
10 目の合計5枚はSOI工程へ投入するという要領で、結晶軸方向7枚単位の頭側2枚を品質評価し、残り5枚をSOIウエーハに加工した。

(3) 上記評価の結果、結晶直胴部のおよそ40cmから50cmのブロックの半ばまでがV領域およびOSF領域、結晶直胴部の50cm付近までがCuデポジション欠陥が発生するN領域、結晶直胴部のおよそ50
15 cmから70cm付近までがCuデポジション欠陥が発生しないN領域、結晶直胴部の70cm付近からテール側の領域はI領域であった。

(4) 上記(1)の5枚ずつのロットの鏡面ウエーハをボンドウエーハに使用し、図1に示した工程に基づきイオン注入剥離法に基づき、ベースウエーハと貼り合わせた後、50nm厚さのSOI層を有するSOIウエーハ
20 ーハに加工した。

これらのSOIウエーハのSOI層表面をパーティクルカウンター(KLA-Tencor社製、Surfscan SP-1)により測定したところ、V領域およびOSF領域のシリコンウエーハをボンドウエーハとして使用したものでは、ほぼ完全にSOI層が破壊されていた(図8
25 (A))。

また、Cuデポジション欠陥が発生するN領域のボンドウエーハは低密度ながら局部的にSOI層が破壊された(図8(B))。

しかし、Cuデポジション欠陥が発生しないN領域のボンドウエーハの

場合はS O I層に欠陥が見つからなかった(図8 (C))。さらにCuデポジション欠陥が発生しないN領域のS O I層は50%弗酸溶液に30分間無攪拌のまま放置し欠陥密度測定を行った場合でもエッチピット欠陥は検出されなかった。

5

尚、本発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

10

例えば、実施形態では、2枚のシリコンウエーハを用いてイオン注入剥離法によりS O Iウエーハを製造する場合について説明したが、本発明はこのような製造方法に限定されるものではない。例えば、ボンドウエーハとして、チョクラルスキー法により育成されたシリコン単結晶であり、リング状に発生するOSFの外側のN領域
15 であって、且つCuデポジション法により検出される欠陥領域が存在しないシリコンウエーハを、酸化膜を介さずに絶縁性の支持基板、例えば石英、SiC、サファイア等の基板に直接貼り合わせてS O Iウエーハを製造する場合にも適用することができる。

20

さらに、SIMOX法、すなわちシリコンウエーハに酸素をイオン注入した後、熱処理してS O Iウエーハを製造する場合にも、使用するシリコンウエーハとして、チョクラルスキー法により育成されたシリコン単結晶であり、リング状に発生するOSFの外側のN領域
25 であって、且つCuデポジション法により検出される欠陥領域が存在しないものを用いることで、本発明に係るS O Iウエーハを製造することができる。

請 求 の 範 囲

- 1 . 少なくとも支持基板上にシリコン活性層が形成された S O I
ウエーハであって、少なくとも前記シリコン活性層が、チョクラ
5 スキー法により育成されたシリコン単結晶であり、リング状に発生
する O S F の外側の N 領域であって、且つ C u デポジション法によ
り検出される欠陥領域が存在しないものからなることを特徴とする
S O I ウエーハ。
- 10 2 . 前記シリコン活性層の厚さが、200nm以下であることを
特徴とする請求項1に記載の S O I ウエーハ。
- 3 . 前記シリコン活性層が、酸化膜を介して前記支持基板に貼り
合わされて形成されているものであることを特徴とする請求項1又
15 は請求項2に記載の S O I ウエーハ。
- 4 . 前記酸化膜の厚さが、2nm～3000nmの範囲内にある
ことを特徴とする請求項3に記載の S O I ウエーハ。
- 20 5 . 前記 S O I ウエーハが、イオン注入剥離法により製造された
ものであることを特徴とする請求項1ないし請求項4のいずれか1
項に記載の S O I ウエーハ。
- 25 6 . シリコン活性層となるボンドウエーハと支持基板となるベー
スウエーハのうち、前記ボンドウエーハの表面から水素イオン、希ガ
スイオンあるいはこれらの混合ガスイオンをイオン注入してウエーハ内部
にイオン注入層を形成し、該ボンドウエーハのイオン注入された側の表面
と前記ベースウエーハの表面とを酸化膜を介してまたは直接貼り合わせた

後、熱処理により前記ボンドウェーハの一部を前記イオン注入層で剥離してS O I ウェーハを形成するS O I ウェーハの製造方法において、前記ボンドウェーハとして、チョクラルスキー法により育成されたシリコン単結晶であり、リング状に発生するO S Fの外側のN領域であって、
5 且つC uデポジション法により検出される欠陥領域が存在しないシリコンウェーハを用いることを特徴とするS O I ウェーハの製造方法。

1 / 9

図 1

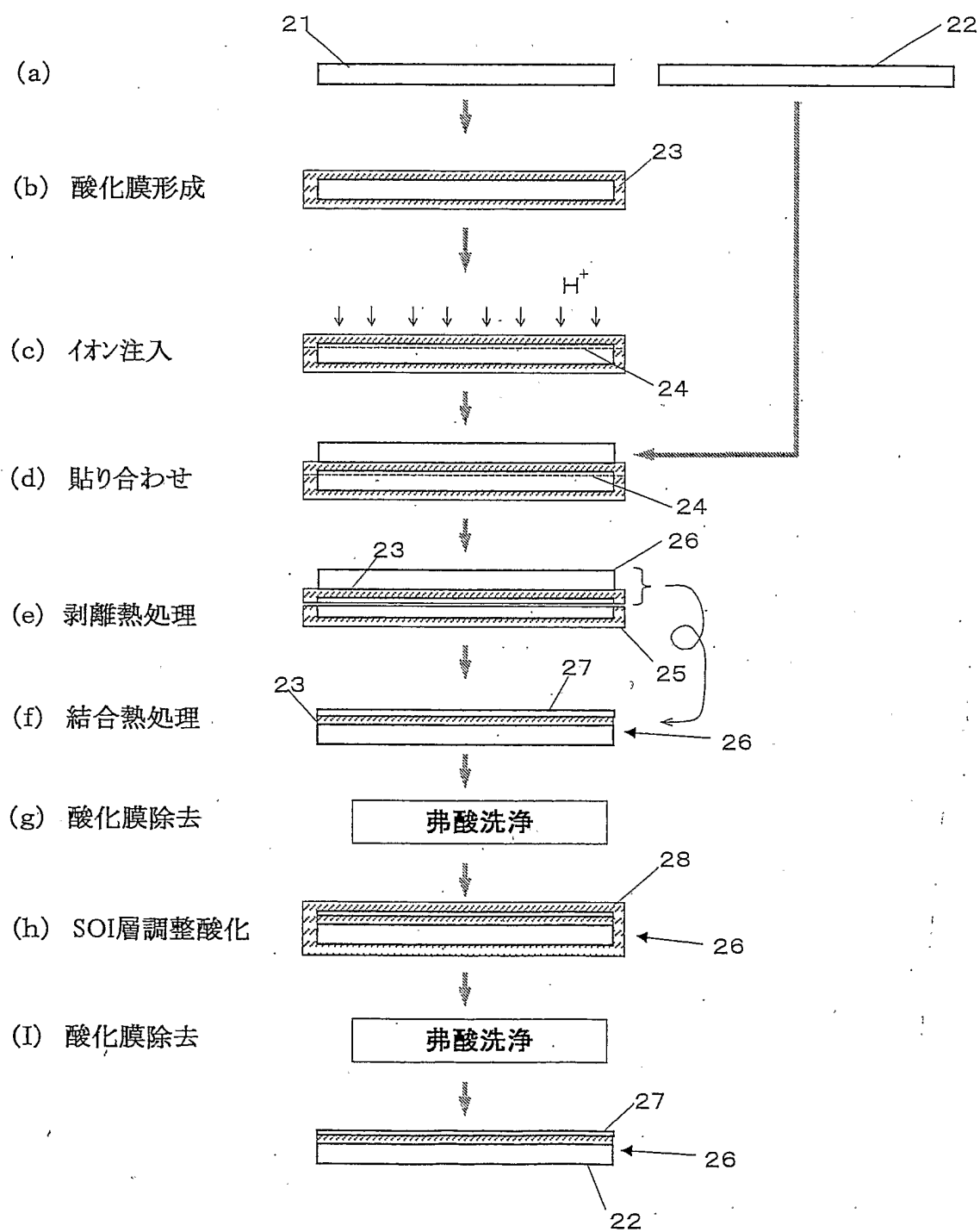
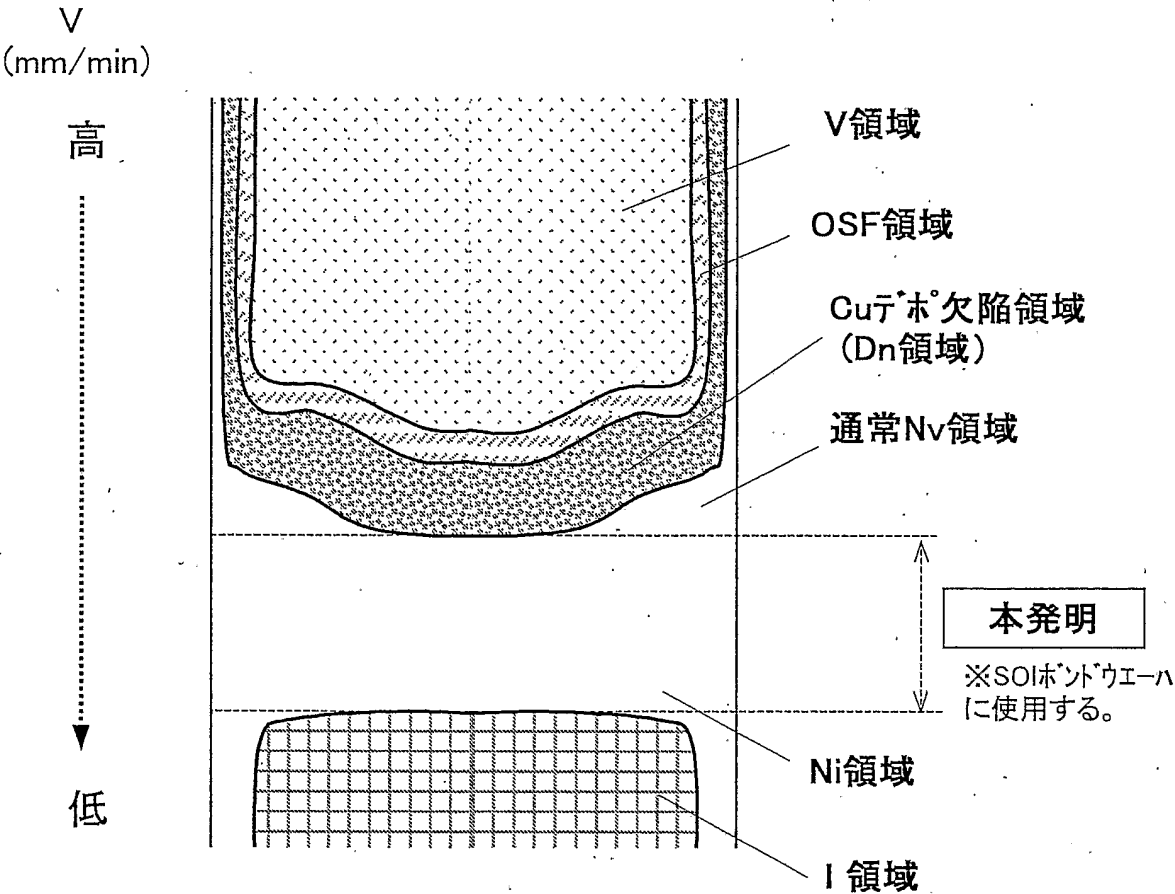


図 2



3 / 9

図 3

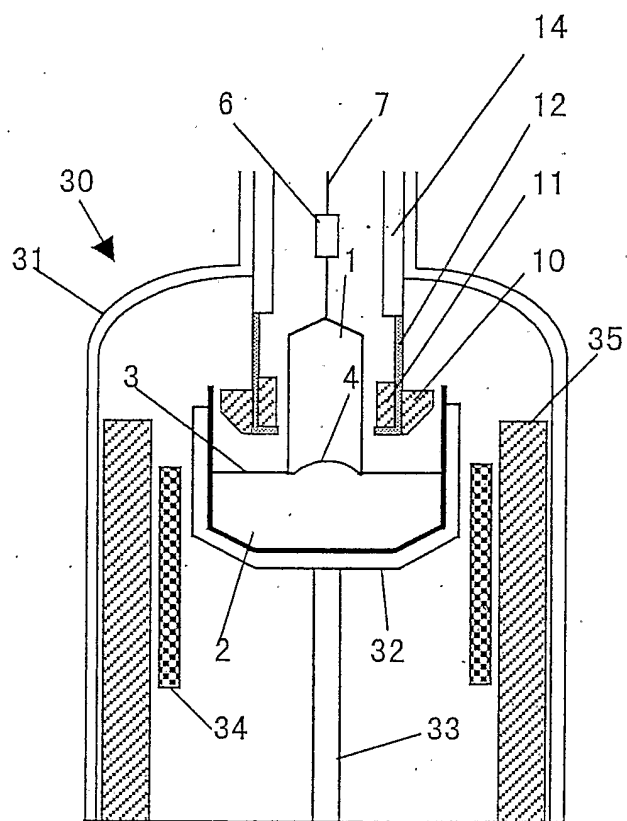
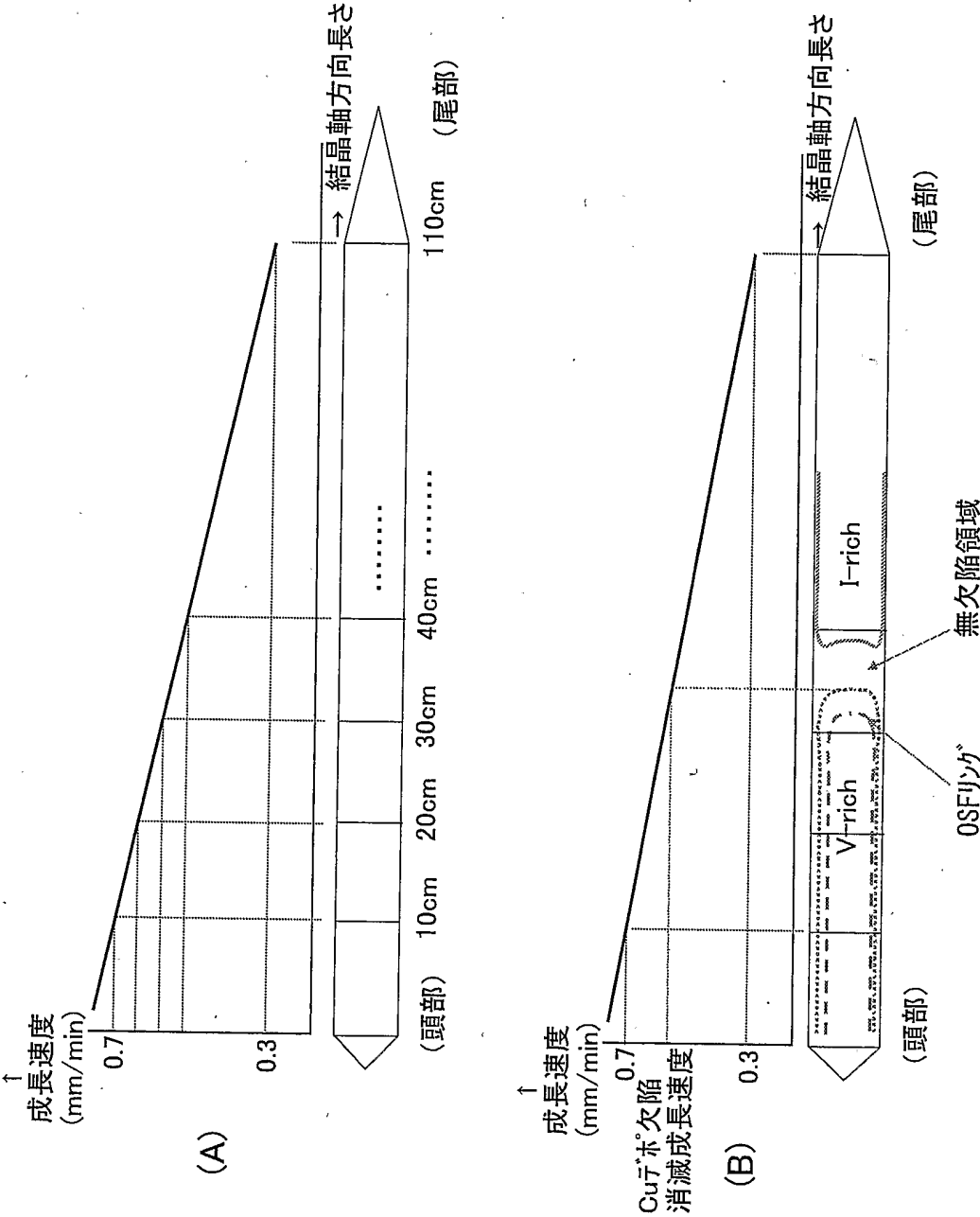


図 4



5 / 9

図 5

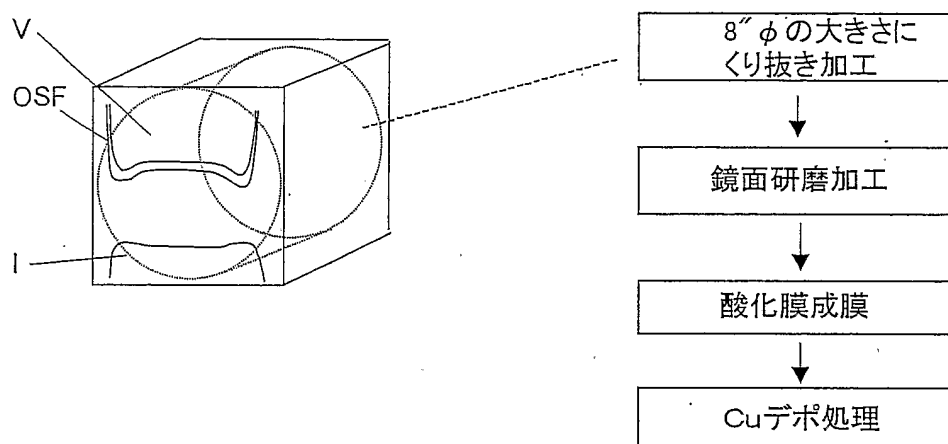


図 6

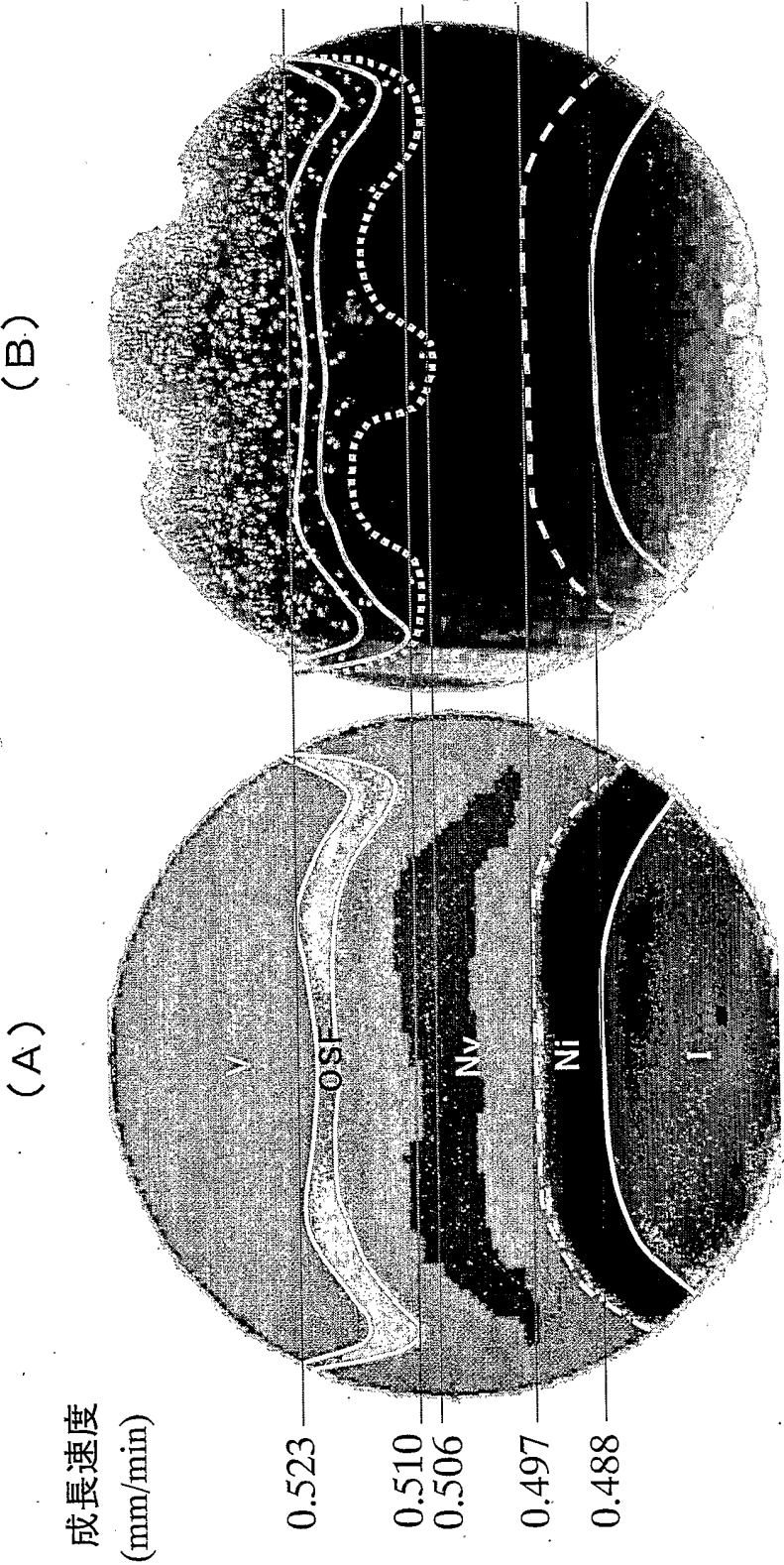


図 7

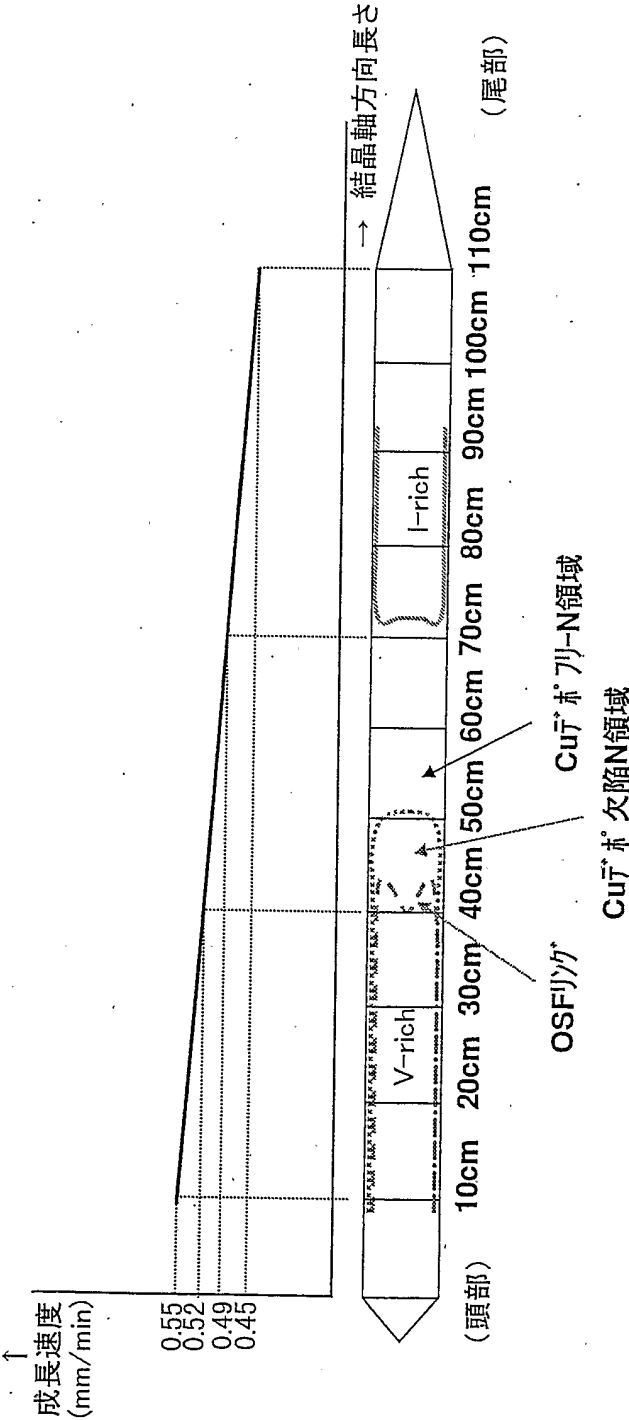
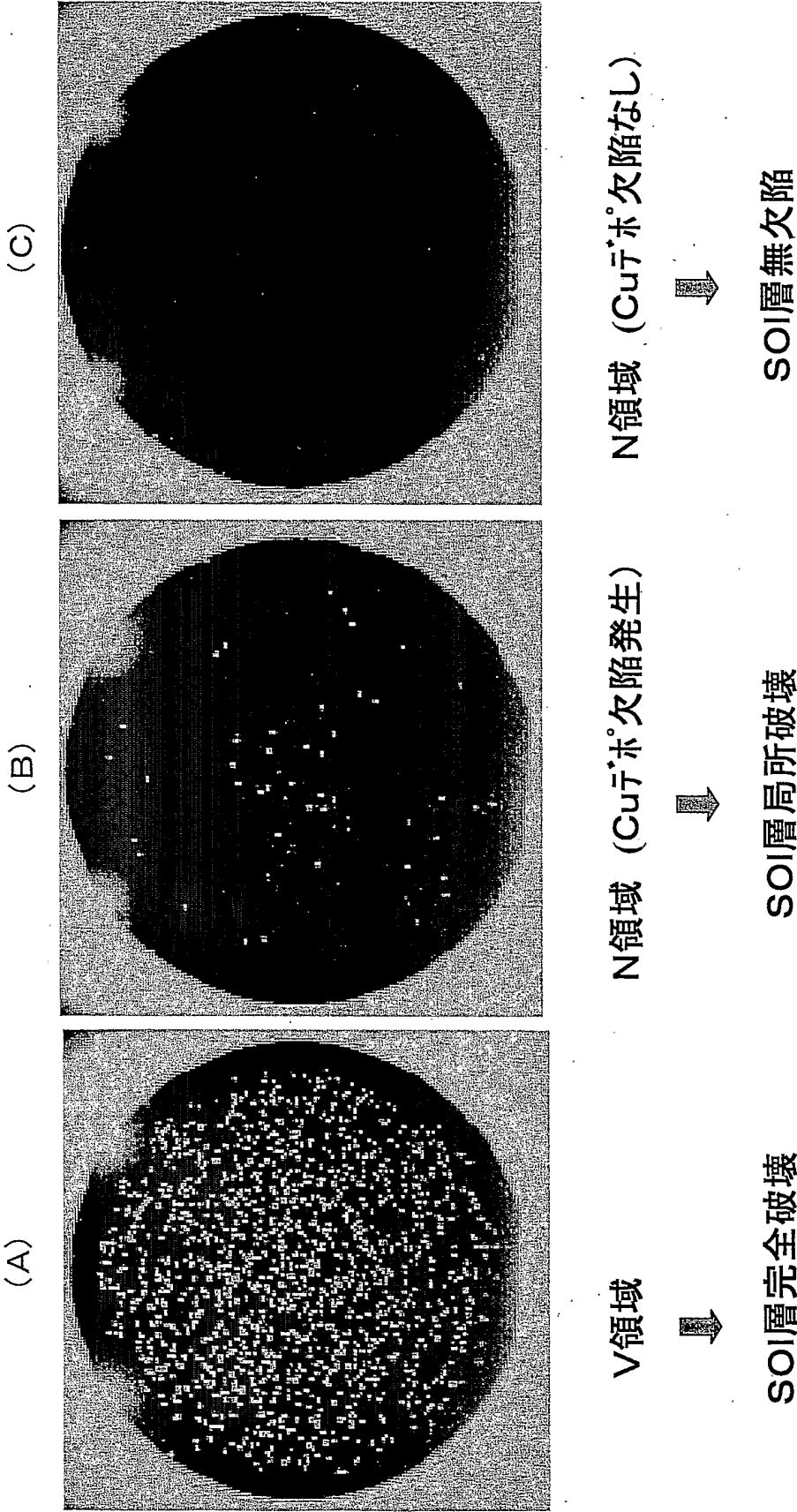
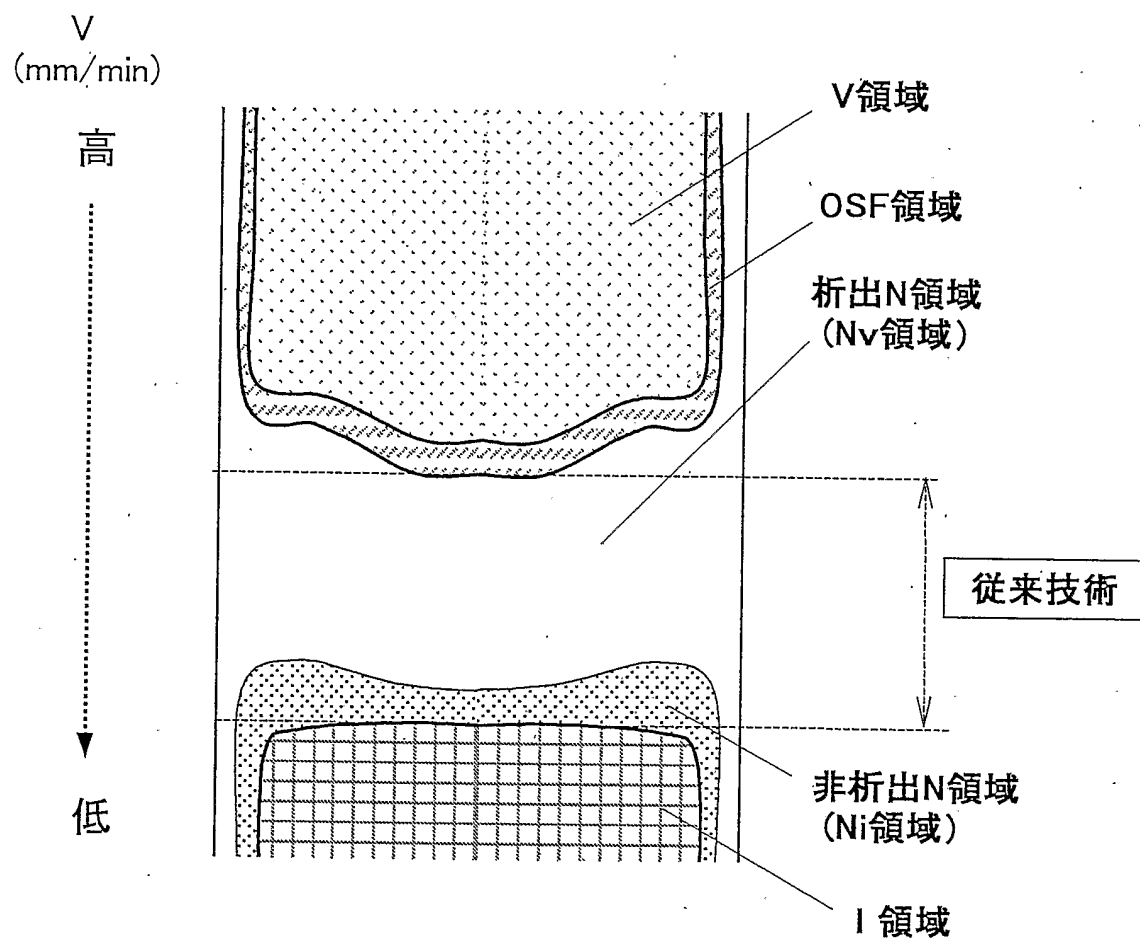


図 8



9 / 9

図 9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13645

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L27/12, C30B29/06

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ C23C14/48, C30B29/06, H01L21/02, H01L21/265, H01L21/76,
H01L27/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-44398 A (Mitsubishi Materials Silicon Corp.), 16 February, 2001 (16.02.01), Full text; Figs. 1 to 4 (Family: none)	1-6
Y	WO 01/36719 A1 (Shin-Etsu Handotai Co., Ltd.), 25 May, 2001 (25.05.01), Full text; Figs. 1 to 2 & JP 2001-146498 A Full text; Figs. 1 to 2 & EP 1170405 A1 & KR 2001-081090 A	1-6

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
20 January, 2004 (20.01.04)

Date of mailing of the international search report
03 February, 2004 (03.02.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13645

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 02/53812 A1 (Shin-Etsu Handotai Co., Ltd.), 11 July, 2002 (11.07.02), Full text; Figs. 1 to 7 & JP 2002-201093 A Full text; Figs. 1 to 7 & US 2003/0116082 A1 & CN 1406292 A & KR 2002-081370 A	1-6
Y	JP 2002-226296 A (Shin-Etsu Handotai Co., Ltd.), 14 August, 2002 (14.08.02), Full text; Figs. 1 to 2 (Family: none)	1-6

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H01L27/12, C30B29/06

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ C23C14/48, C30B29/06, H01L21/02, H01L21/265,
H01L21/76, H01L27/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国実用新案登録公報 1996-2004年
日本国登録実用新案公報 1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-44398 A (三菱マテリアルシリコン株式会社) 2001.02.16, 全文, 第1-4図 (ファミリーなし)	1-6
Y	WO 01/36719 A1 (信越半導体株式会社) 2001.05.25, 全文, 第1-2図 &JP 2001-146498 A, 全文, 第1-2図 &EP 1170405 A1&KR 2001-081090 A	1-6
Y	WO 02/53812 A1 (信越半導体株式会社) 2002.07.11, 全文, 第1-7図 &JP 2002-201093 A, 全文, 第1-7図 &US 2003/0116082 A1&CN 1406292 A&KR 2002-081370 A	1-6

☒ C欄の続きにも文献が列举されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日
20.01.2004

国際調査報告の発送日
03.2.2004

国際調査機関の名称及びあて先
日本国特許庁 (ISA/JP)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
綿引 隆
4M 2934
電話番号 03-3581-1101 内線 3460

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-226296 A (信越半導体株式会社) 2002. 08. 14, 全文, 第1-2図 (ファミリーなし)	1-6