(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) EP 0 784 329 A1

(12) DEMANDE DE BREVET EUROPEEN

(43) Date de publication:
16.07.1997 Bulletin 1997/29

(51) Int Cl.6: H01H 9/16

(21) Numéro de dépôt: 97410004.2

(22) Date de dépôt: 09.01.1997

(84) Etats contractants désignés:
DE ES FR IT

(30) Priorité: 12.01.1996 FR 9600503

(71) Demandeur: CROUZET APPLIANCE CONTROLS
F-26120 Montelier Chabeuil (FR)

(72) Inventeur: Girardin, Denis
26300 Alixan (FR)

(74) Mandataire: de Beaumont, Michel
1bis, rue Champollion
38000 Grenoble (FR)

(54) Système de surveillance des états d'interrupteurs reliés à une tension alternative

(57) L'invention concerne un système de détection de l'état de chacun de plusieurs interrupteurs (K) reliés par des premières bornes à une borne (P) d'application d'une tension alternative et par des deuxièmes bornes à des entrées (E) d'un microcontrôleur (10). Chaque entrée du microcontrôleur est en outre reliée à une référence (REF) par une résistance respective (14), et une entrée supplémentaire (SYN) est couplée à la borne d'application de la tension alternative. Les interrupteurs sont groupés par couples, les deux interrupteurs (K1, K2) de chaque couple étant reliés à une même entrée (EI) du microcontrôleur par deux diodes respectives (D1, D2) connectées en sens inverse l'une par rapport à l'autre. Des moyens (20) sont prévus pour fournir la reférence sous forme d'un signal en opposition de phase par rapport à la tension alternative.

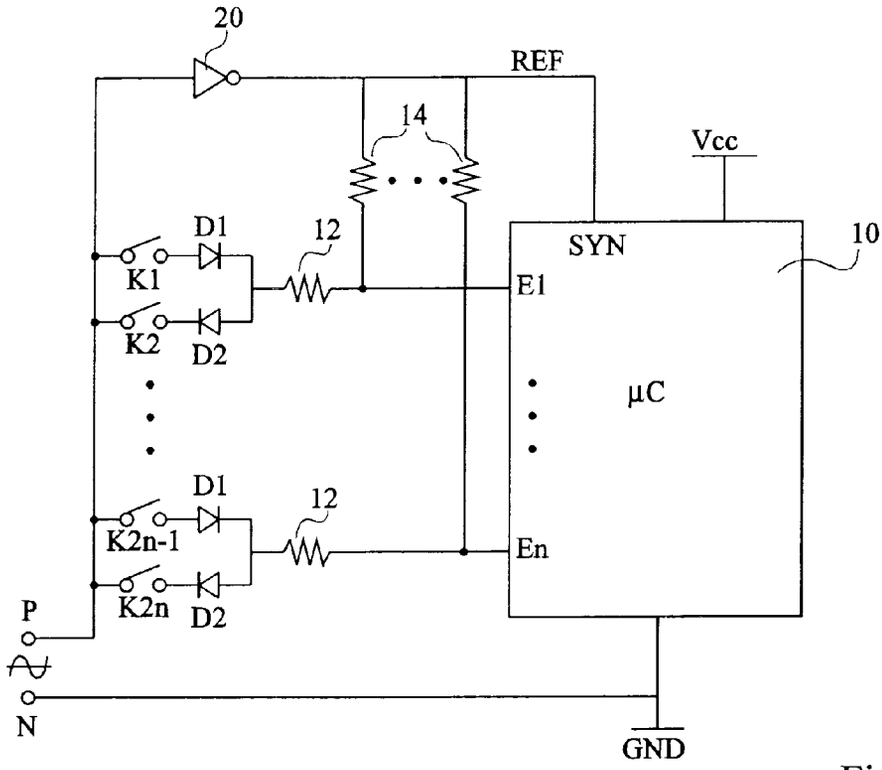


Fig 2

EP 0 784 329 A1

Description

La présente invention concerne un système à microcontrôleur muni de plusieurs entrées permettant la surveillance des états de plusieurs interrupteurs recevant tous une tension alternative, notamment la tension du secteur.

La figure 1 représente un système classique pour surveiller les états de plusieurs interrupteurs K1 à K2n dont des premières bornes reçoivent la phase P du secteur. Les deuxièmes bornes de ces interrupteurs K sont reliées à des entrées respectives E1 à E2n d'un microcontrôleur 10 par l'intermédiaire de résistances d'abaissement 12. Le microcontrôleur 10 est alimenté entre un potentiel bas GND constitué par le neutre N du secteur et un potentiel haut Vcc fourni à partir de la phase P (par l'intermédiaire d'un convertisseur non représenté).

Dans cette application, chaque entrée E du microcontrôleur 10 est munie d'un limiteur de tension servant, en combinaison avec la résistance d'abaissement 12 associée, à assurer que la tension sur l'entrée ne dépasse pas une valeur tolérable. Un exemple de limiteur de tension est représenté pour l'entrée E2n-1. Il comprend deux diodes reliant l'entrée dans le sens non-passant respectivement aux potentiels GND et Vcc. Ainsi, la tension sur chaque entrée E est limitée sensiblement entre les potentiels GND et Vcc.

Par ailleurs, chaque entrée E est reliée à l'un des potentiels d'alimentation, par exemple Vcc, par l'intermédiaire d'une résistance de rappel 14. Ainsi, lorsqu'un interrupteur K est ouvert, l'entrée E correspondante est à un niveau constant.

Par contre, lorsque l'interrupteur K est fermé, l'entrée E correspondante se met à osciller à la fréquence du secteur entre un niveau bas et un niveau haut. Cette différence de comportement de l'entrée E est analysée par le programme du microcontrôleur 10 pour détecter la fermeture de l'interrupteur. Les résistances 12 et 14 associées à chaque entrée E constituent un pont diviseur dont le rapport est choisi pour que l'entrée E atteigne effectivement des niveaux logiques haut et bas lorsque l'interrupteur K est fermé.

Un système du type de la figure 1 est utilisé, par exemple, dans une machine à laver pour détecter les divers paramètres d'un programme de lavage. Les interrupteurs K sont alors constitués, généralement, par des capteurs, tels que des thermostats, des pressostats, etc.

Par ailleurs, le microcontrôleur 10 sert souvent à régler la vitesse du moteur de la machine à laver. Pour cela, une sortie du microcontrôleur 10 commande la gâchette d'un triac 16 dont une borne principale est reliée au neutre N et dont l'autre borne principale est reliée à la phase P par l'intermediaire du moteur (non représenté). Pour la régulation, le microcontrôleur a besoin de connaître les instants de passage par zéro de la tension du secteur. A cette fin, il comporte une entrée supplémentaire de synchronisation SYN recevant la phase P du secteur par l'intermédiaire d'une résistance d'abaissement 18.

Les utilisateurs de tels systèmes souhaitent utiliser de plus en plus d'interrupteurs. L'augmentation du nombre d'interrupteurs requiert une augmentation du nombre d'entrées du microcontrôleur. Ceci s'accompagne inévitablement d'une augmentation notable du prix du microcontrôleur.

Pour réduire le nombre d'entrées nécessaires à traiter plusieurs informations, on connaît des méthodes telles que le multiplexage ou la conversion parallèle-série, Ces méthodes nécessitent l'emploi d'un certain nombre de composants logiques dont le coût peut dépasser le surcoût d'un microcontrôleur à plus grand nombre d'entrées. Par ailleurs, ces composants logiques fonctionnent à basse tension et il faudrait prévoir un système d'abaissement de tension pour pouvoir les utiliser dans le cas présent où les interrupteurs à surveiller sont reliés au secteur, ce qui augmenterait davantage le coût.

Un objet de la présente invention est de prévoir un système dans lequel un microcontrôleur avec un certain nombre d'entrées puisse surveiller un plus grand nombre d'interrupteurs reliés à une tension alternative, avec un surcoût minimal.

Cet objet est atteint selon l'invention grâce à un système de détection de l'état de chacun de plusieurs interrupteurs reliés par des premières bornes à une borne d'application d'une tension alternative et par des deuxièmes bornes à des entrées d'un microcontrôleur. Chaque entrée est en outre reliée à une référence par une résistance respective et une entrée supplémentaire est couplée à la borne d'application de la tension alternative. Les interrupteurs sont groupés par couples, les deux interrupteurs de chaque couple étant reliés à une même entrée du microcontrôleur par deux diodes respectives connectées en sens inverse l'une par rapport à l'autre. Des moyens sont prévus pour fournir ladite référence sous forme d'un signal en opposition de phase par rapport à la tension alternative.

Selon un mode de réalisation de la présente invention, l'entrée supplémentaire est couplée à la borne d'application de la tension alternative par un inverseur qui fournit par ailleurs ladite référence.

Selon un mode de réalisation de la présente invention, la référence est fournie par une sortie du microcontrôleur qui est programmé pour fournir sur cette sortie l'inverse logique de l'état de l'entrée supplémentaire.

Selon un mode de réalisation de la présente invention, l'inverseur comprend un premier transistor NPN et un transistor PNP dont les collecteurs constituent la sortie de l'inverseur, dont les émetteurs sont reliés respectivement à une borne d'alimentation basse et à une borne d'alimentation haute, et dont les bases sont couplées à la borne d'application de la tension alternative, la base du transistor PNP étant couplée à cette borne par un deuxième transistor NPN dont la base est reliée à la borne d'alimentation basse.

Selon un mode de réalisation de la présente inven-

tion, le microcontrôleur est programmé pour détecter la fermeture d'un premier des interrupteurs d'un couple lorsque la référence est à un état bas et que l'entrée correspondante est à un état haut, et pour détecter la fermeture du deuxième interrupteur lorsque la référence est à l'état haut et que l'entrée correspondante est à l'état bas.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1, précédemment décrite, représente un système classique de surveillance des états de plusieurs interrupteurs reliés à une tension alternative ;
la figure 2 représente un mode de réalisation de système de surveillance des états de plusieurs interrupteurs selon la présente invention ;
la figure 3 représente des allures de divers signaux du système de la figure 2 ;
la figure 4 représente un exemple d'inverseur utilisé dans le système de la figure 2 ; et
la figure 5 représente un autre mode de réalisation de système de surveillance des états de plusieurs interrupteurs selon la présente invention.

La présente invention s'applique exclusivement à un système de détection des états de plusieurs interrupteurs, où les interrupteurs reçoivent une tension alternative, par exemple la tension du secteur. En effet, la présente invention exploite les états haut et bas successifs de la tension alternative pour surveiller un nombre pair d'interrupteurs avec un microcontrôleur comportant deux fois moins d'entrées.

Dans la figure 2, selon l'invention, 2n interrupteurs K1 à K2n sont groupés par couples associés respectivement à n entrées E1 à En d'un microcontrôleur 10. Le premier interrupteur de chaque couple est relié à l'entrée E correspondante du microcontrôleur 10 par l'intermédiaire d'une diode D1 et d'une résistance d'abaissement 12 qui est, par exemple, commune aux deux interrupteurs du couple. Le deuxième interrupteur du couple est relié à la même entrée E par l'intermédiaire de la même résistance d'abaissement 12 et d'une diode D2 connectée dans le sens inverse de celui de la diode D1. Par exemple, la cathode de la diode D1 et l'anode de la diode D2 sont reliées à la résistance 12. Les résistances de rappel 14, au lieu de relier les entrées E du microcontrôleur 10 au potentiel d'alimentation Vcc comme à la figure 1, relient ces entrées à un signal de référence REF fourni par un inverseur 20 dont l'entrée reçoit la phase P du secteur.

La sortie REF de l'inverseur 20 est par ailleurs fournie à l'entrée supplémentaire SYN du microcontrôleur 10. Selon une variante, l'entrée SYN pourrait rester connectée comme dans la figure 1. Bien entendu, l'inverseur 20 est prévu pour supporter des tensions élevées en entrée et pour délivrer une sortie compatible avec le microcontrôleur 10. Un exemple de tel inverseur sera décrit ultérieurement.

Les interrupteurs K, comme dans le système de la figure 1, reçoivent tous la phase P du secteur et le neutre N constitue le potentiel d'alimentation bas GND du microcontrôleur 10.

L'entrée SYN est toujours exploitée par le microcontrôleur 10 pour détecter les passages par zéro de la tension du secteur, mais elle sert en outre, en combinaison avec les entrées E, à détecter l'état de l'un quelconque des interrupteurs K de la manière décrite ci-après.

La figure 3 représente l'allure de la phase P du secteur et les allures correspondantes du signal REF et du signal sur l'une quelconque des entrées E, par exemple E1, en fonction des états des deux interrupteurs associés (K1 et K2). Le signal REF est un signal dont les niveaux varient entre le potentiel GND et le potentiel vcc en opposition de phase par rapport à la tension P du secteur. Ainsi, pendant les alternances positives de la tension P, le signal REF est à l'état bas et pendant les alternatives négatives, le signal REF est à l'état haut.

Si les deux interrupteurs K1 et K2 sont coin, le signal sur l'entrée E1 est conforme au signal REF, comme cela est représenté par des pointillés.

Si l'interrupteur K1 est fermé et l'interrupteur K2 est ouvert, le courant ne passe dans la diode D1 que pendant les alternances positives de la tension P. L'entrée E1 est donc forcée à l'état haut pendant ces alternances. Pendant les alternances négatives de la tension P, la fermeture de l'interrupteur K1 n'a aucune influence car la diode D1 est bloquée.

Si l'interrupteur K2 est fermé et l'interrupteur K1 ouvert, la diode D2 ne conduit que pendant les alternances négatives de la tension P. Il en résulte que l'entrée E1 est forcée à l'état bas pendant ces alternances. Pendant les alternances positives, la diode D2 est bloquée et la fermeture de l'interrupteur K2 n'a aucune influence sur l'état de l'entrée E1.

Si les deux interrupteurs K1 et K2 sont fermés, on retrouve sur l'entrée E1 un signal en opposition de phase par rapport au signal REF.

En conséquence, le microcontrôleur 10 détectera la fermeture de l'interrupteur K1 lorsque le signal REF est à l'état bas et que l'entrée E1 est à l'état haut. De même, il détectera la fermeture de l'interrupteur K2 lorsque le signal REF est à l'état haut et que l'entrée E1 est à l'état bas. On remarquera qu'avec ce système on peut détecter toute combinaison d'états des interrupteurs K1 et K2.

Bien entendu, le système selon l'invention requiert que le microcontrôleur 10 comporte une entrée supplémentaire SYN. Comme on l'a précédemment indiqué, une telle entrée est souvent nécessaire, par exemple pour détecter les passages par zéro de la tension du secteur afin de commander un triac.

La figure 4 représente un exemple d'inverseur 20

supportant des tensions d'entrée élevées et délivrant une sortie compatible avec le microcontrôleur 10. Cet inverseur comprend un transistor PNP Q1 et un transistor NPN Q2 dont les collecteurs constituent la sortie de l'inverseur. Les émetteurs des transistors Q1 et Q2 sont reliés respectivement aux potentiels Vcc et GND. La base du transistor Q2 reçoit la phase P du secteur par l'intermédiaire d'une résistance d'abaissement 22. Un transistor NPN Q3 est relié par son émetteur à la base du transistor Q2, par son collecteur à la base du transistor Q1, et par sa base au potentiel bas GND.

Avec cette configuration, dès que la phase P dépasse la tension base-émetteur Vbe du transistor Q2, le transistor Q2 conduit et force la sortie de l'inverseur à l'état bas. Le transistor Q3 évite l'entrée en conduction du transistor Q1 dans une plage comprise entre GND+Vbe et Vcc-Vbe où le transistor Q2 est conducteur.

Lorsque la phase P du secteur descend en dessous du potentiel GND moins la tension Vbe du transistor Q3, les transistors Q1 et Q3 sont tous deux rendus conducteurs. Le transistor Q2 est bloqué dès que la phase P descend en dessous du potentiel GND+Vbe. Les jonctions base-émetteur des transistors Q2 et Q3 jouent le rôle de limiteurs de tension. En effet, la tension sur la base du transistor Q2 et sur l'émetteur du transistor Q3 varie seulement entre GND-Vbe et GND+Vbe.

La figure 5 représente un mode de réalisation de système de surveillance selon l'invention qui est particulièrement avantageux dans le cas où le microcontrôleur 10 dispose d'une sortie libre S. En effet, il n'est alors plus nécessaire d'utiliser l'inverseur 20, la fonction de cet inverseur 20 pouvant être réalisée au sein même du microcontrôleur 10. Pour cela, l'entrée supplémentaire SYN reçoit la phase P du secteur, comme à la figure 1, par l'intermédiaire d'une résistance d'abaissement 18. Le signal de référence REF, qui était fourni par l'inverseur 20 à la figure 2, est ici fourni par la sortie S du microcontrôleur 10. Le microcontrôleur 10 est tout simplement programmé pour fournir sur la sortie S l'inverse logique de l'état de l'entrée SYN.

La détermination des états des deux interrupteurs de chaque couple est effectuée à l'aide de simples fonctions logiques facilement programmables dans le microcontrôleur par l'homme du métier. Ces fonctions logiques ont été décrites en relation avec la figure 3.

Le système selon l'invention peut bien entendu être utilisé avec une basse tension alternative et remplacer un système de multiplexage complexe.

La présente invention est susceptible de nombreuses variantes et modifications qui apparaîtront à l'homme du métier. Par exemple, les résistances de rappel 14 peuvent être connectées entre les résistances d'abaissement 12 et les diodes D1, D2.

Revendications

1. Système de détection de l'état de chacun de plusieurs interrupteurs (K) reliés par des premières bornes à une borne (P) d'application d'une tension alternative et par des deuxièmes bornes à des entrées (E) d'un microcontrôleur (10), chaque entrée du microcontrôleur étant en outre reliée à une référence (REF) par une résistance respective (14), une entrée supplémentaire (SYN) étant couplée à ladite borne d'application de la tension alternative, les interrupteurs étant groupés par couples et les deux interrupteurs (K1, K2) de chaque couple étant reliés à une même entrée (E1) du microcontrôleur par deux diodes respectives (D1, D2) connectées en sens inverse l'une par rapport à l'autre, caractérisé en ce qu'il comprend des moyens (20, 10) pour fournir ladite référence sous forme d'un signal en opposition de phase par rapport à la tension alternative.

2. Système de détection selon la revendication 1, caractérisé en ce que ladite entrée supplémentaire (SYN) est couplée à la borne (P) d'application de la tension alternative par un inverseur (20) qui fournit par ailleurs ladite référence (REF).

3. Système de détection selon la revendication 1, caractérisé en ce que la référence (REF) est fournie par une sortie (S) du microcontrôleur (10) qui est programmé pour fournir sur cette sortie l'inverse logique de l'état de l'entrée supplémentaire (SYN).

4. Système de détection selon la revendication 2, caractérisé en ce que l'inverseur (20) comprend un premier transistor NPN (Q2) et un transistor PNP (Q1) dont les collecteurs constituent la sortie de l'inverseur, dont les émetteurs sont reliés respectivement à une borne d'alimentation basse (GND) et à une borne d'alimentation haute (Vcc), et dont les bases sont couplées à la borne (P) d'application de la tension alternative, la base du transistor PNP étant couplée à cette borne par un deuxième transistor NPN (Q3) dont la base est reliée à la borne d'alimentation basse.

5. Système de détection selon l'une quelconque des revendications 1 à 4, caractérisé en ce que le microcontrôleur (10) est programmé pour détecter la fermeture d'un premier (K1) des interrupteurs d'un couple lorsque la référence (REF) est à un état bas et que l'entrée correspondante (E1) est à un état haut, et pour détecter la fermeture du deuxième interrupteur (K2) lorsque la référence est à l'état haut et que l'entrée correspondante est à l'état bas.

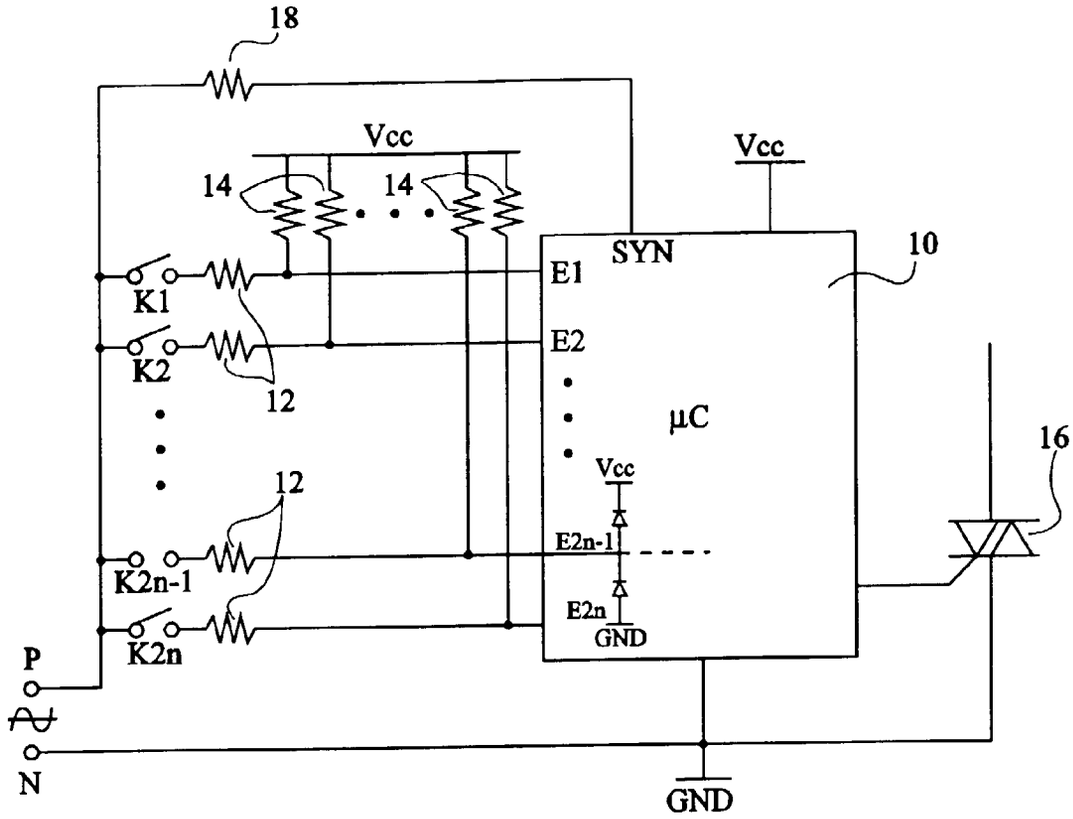

18
Vcc
14
14
Vcc
SYN
10
E1
K1
E2
K2
12
µC
16
Vcc
12
E2n-1
K2n-1
E2n
GND
K2n
P
N
GND

Fig 1

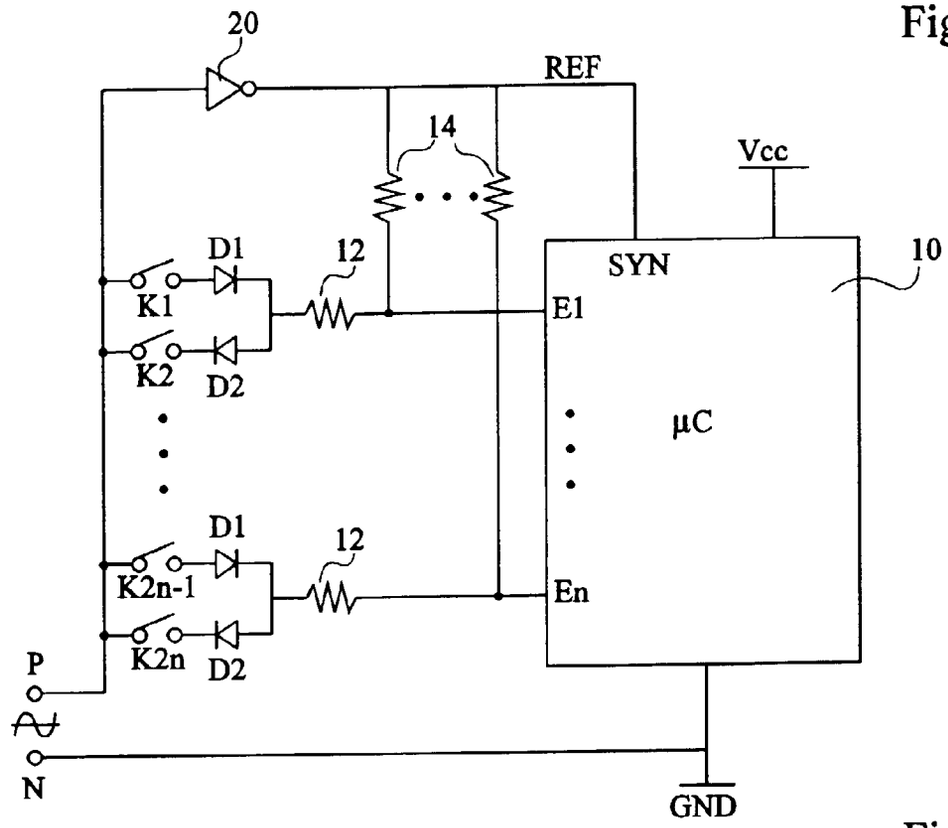
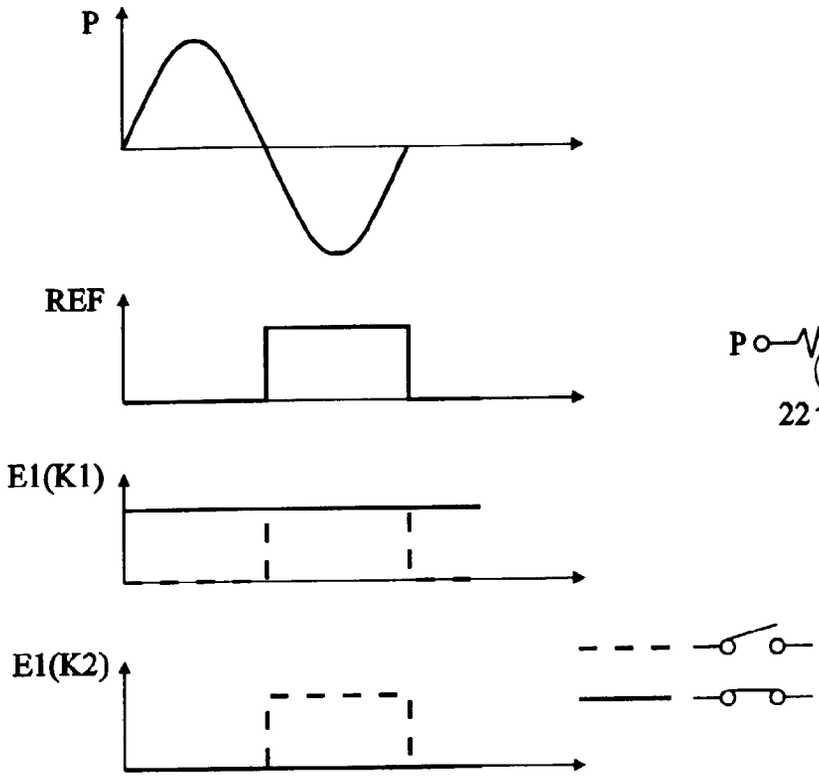

20
REF
14
Vcc
D1
12
SYN
10
K1
E1
K2
D2
µC
D1
12
K2n-1
En
K2n
D2
P
N
GND

Fig 2



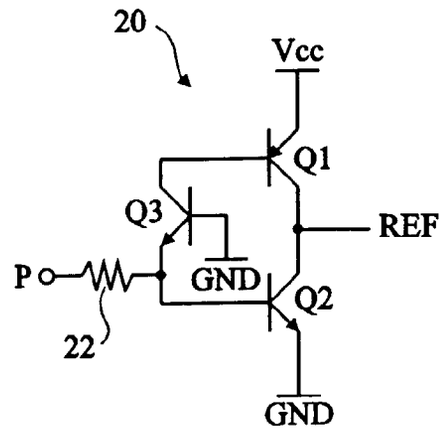


Fig 4

Fig 3

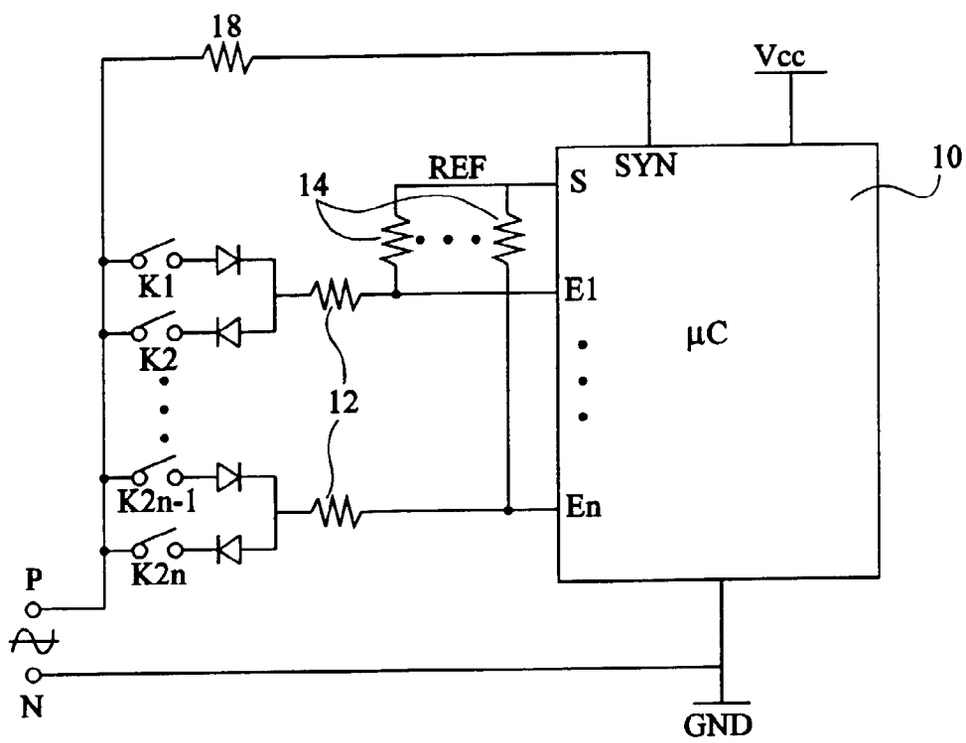


Fig 5

Office européen des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numero de la demande
EP 97 41 0004

DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int.Cl.6)
X	EP 0 336 051 A (AKO WERKE GMBH & CO) 11 Octobre 1989 * le document en entier * ---	1	H01H9/16
A	EP 0 252 816 A (CIAPEM) 13 Janvier 1988 ---		
A	EP 0 660 042 A (LANDIS & GRY TECH INNOVAT AG) 28 Juin 1995 -----		
			DOMAINES TECHNIQUES RECHERCHES (Int.Cl.6)
			H01H

Le présent rapport a été établi pour toutes les revendications

Lieu de la recherche	Date d'achèvement de la recherche	Examinateur
LA HAYE	5 Mars 1997	Desmet, W

CATEGORIE DES DOCUMENTS CITES

X : particulièrement pertinent à lui seul
Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie
A : arrière-plan technologique
O : divulgation non-écrite
P : document intercalaire

T : théorie ou principe à la base de l'invention
E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date
D : cité dans la demande
L : cité pour d'autres raisons
.....
& : membre de la même famille, document correspondant

EPO FORM 1503 03.82 (P04C02)