

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 9 月 21 日 (21.09.2017)



(10) 国际公布号
WO 2017/156945 A1

- (51) 国际专利分类号:
G09G 3/3208 (2016.01)
- (21) 国际申请号: PCT/CN2016/089922
- (22) 国际申请日: 2016 年 7 月 13 日 (13.07.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610157872.8 2016 年 3 月 18 日 (18.03.2016) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。
合肥鑫晟光电科技有限公司 (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省合肥市新站区工业园, Anhui 230012 (CN)。
- (72) 发明人: 胡祖权 (HU, Zuquan); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

- (74) 代理人: 北京银龙知识产权代理有限公司 (DRAGON INTELLECTUAL PROPERTY LAW FIRM); 中国北京市海淀区西直门北大街 32 号院枫蓝国际中心 2 号楼 10 层, Beijing 100082 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

(54) Title: PIXEL DRIVING CIRCUIT, DISPLAY DEVICE AND PIXEL DRIVING METHOD

(54) 发明名称: 一种像素驱动电路、显示设备和像素驱动方法

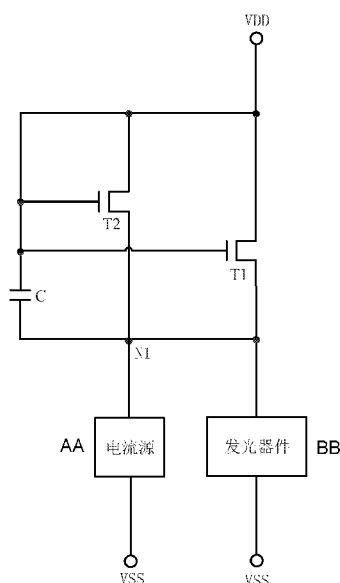


图 3

AA Current source
BB Light emitting device

(57) Abstract: A pixel driving circuit, a display device and a pixel driving method, the pixel driving circuit comprising: a drive transistor (T1) connected in series with a light emitting device; a capacitive structure (C), wherein a first end thereof is connected to the gate of the drive transistor (T1), and a second end thereof is connected to the source of the drive transistor (T1); a charging circuit comprising at least a current source, used for charging the capacitor structure (C) in a charging phase, wherein in at least one period of the charging phase, the current intensity of a charging current for charging the capacitor structure (C) is greater than a current intensity of a target current, and after the charging phase is completed, the voltage difference between both ends of the capacitor structure (C) is a target voltage difference; the target voltage difference is: a gate-source voltage difference of the drive transistor (T1), when the light emitting device emits light at a set luminance in a light-emitting stage; the target current is: the current flowing through the drive transistor (T1), when the light emitting device emits light at the set luminance in the light-emitting stage.

(57) 摘要:

[见续页]

WO 2017/156945 A1

**本国际公布:**

— 包括国际检索报告(条约第 21 条(3))。

一种像素驱动电路、显示设备和像素驱动方法，该像素驱动电路包括：与发光器件串联的驱动晶体管（T1）；电容结构（C），第一端和所述驱动晶体管（T1）的栅极连接，第二端和所述驱动晶体管（T1）的源极连接；至少包括一电流源的充电电路，用于在充电阶段对电容结构（C）进行充电；充电阶段的至少一段时间内，对电容结构（C）进行充电的充电电流的电流强度大于目标电流的电流强度，且充电阶段结束后，电容结构（C）两端的电压差为目标电压差；所述目标电压差为：发光器件在发光阶段以设定亮度发光时，驱动晶体管（T1）的栅源电压差，目标电流为：发光器件在发光阶段以设定亮度发光时，流过驱动晶体管（T1）的电流。

一种像素驱动电路、显示设备和像素驱动方法

相关申请的交叉引用

本申请主张在 2016 年 3 月 18 日在中国提交的中国专利申请号 No. 201610157872.8 的优先权，其全部内容通过引用包含于此。

技术领域

本公开涉及像素驱动技术，特别是一种像素驱动电路、显示设备和像素驱动方法。

背景技术

相关技术中，在通过电流源控制工作电流的像素电路中，在显示阶段，驱动晶体管的开启程度通常受电容结构的控制。当亚像素的灰阶确定之后，流过驱动晶体管的目标电流的电流强度 $I_{\text{目标}}$ 是确定的；然而，在充电阶段电流源产生的电流的电流强度和 $I_{\text{目标}}$ 是相等的。这种方式将导致上述驱动电路无法应用于高分辨率的显示面板，同时在应用于较低分辨率的显示面板时，也会减小有效显示时间，降低显示效果。

发明内容

本公开实施例的目的在于提供一种像素驱动电路、显示设备和像素驱动方法，提高显示效果。

为了实现上述目的，本公开实施例提供了一种像素驱动电路，用于驱动像素结构中的发光器件，所述像素驱动电路包括：

与发光器件串联的驱动晶体管 T1，漏极与第一电源信号输入端子(VDD)连接；

电容结构 C，第一端和所述驱动晶体管 T1 的栅极连接，第二端和所述驱动晶体管 T1 的源极连接；

至少包括一电流源的充电电路，用于在充电阶段对所述电容结构 C 进行充电；

所述充电阶段的至少一段时间内，对所述电容结构 C 进行充电的充电电流的电流强度大于目标电流的电流强度，且充电阶段结束后，电容结构 C 两端的电压差为目标电压差；

所述目标电压差为：所述发光器件在发光阶段以设定亮度发光时，所述驱动晶体管 T1 的栅源电压差；

所述目标电流为：所述发光器件在发光阶段以设定亮度发光时，流过所述驱动晶体管 T1 的电流。

上述的像素驱动电路，其中，所述充电电路包括：

至少一个和所述驱动晶体管 T1 并联的电流控制晶体管 T2，所述电流控制晶体管 T2 的栅极和所述电容结构 C 的第一端连接，源极和所述电容结构 C 的第二端连接；

生成电流强度大于目标电流的电流强度的电流的电流源，设置于第二电源信号输入端子 VSS 和与所述驱动晶体管 T1 的源极、所述电流控制晶体管 T2 的源极和所述电容结构 C 的第二端同时连接的第一公共节点 N1 之间；

控制单元，用于在充电阶段控制所述电流控制晶体管 T2 和电流源对所述电容结构 C 充电，在显示阶段控制所述电流控制晶体管 T2 和电流源停止对所述电容结构 C 充电。

上述的像素驱动电路，其中，所述控制单元具体包括：

第一开关单元，在充电阶段导通，导通第一电源信号输入端子 VDD 和所述电流控制晶体管 T2 的栅极、漏极和所述电容结构 C 的第一端，在发光阶段关断；

第二开关单元，所述第二开关单元设置于第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间，与所述电流源串联，第二开关单元用于在充电阶段导通，在发光阶段关断。

上述的像素驱动电路，其中，所述第一开关单元具体包括：

充电阶段导通，发光阶段关断的第一薄膜晶体管 M1，漏极与所述第一电源信号输入端子 VDD 连接，源极和与所述电流控制晶体管 T2 的漏极、栅极和所述电容结构 C 的第一端同时连接的第二公共节点 N2 连接。

上述的像素驱动电路，其中，所述第一开关单元具体包括：

充电阶段导通，发光阶段关断的第二薄膜晶体管 M2，漏极与所述第一电源信号输入端子 VDD 连接，源极和所述电流控制晶体管 T2 的漏极连接；

充电阶段导通，发光阶段关断的第二薄膜晶体管 M3，漏极与所述第一电源信号输入端子 VDD 连接，源极和与所述电流控制晶体管 T2 的栅极和所述电容结构 C 的第一端同时连接的第三公共节点 N3 连接。

上述的像素驱动电路，其中，所述发光器件设置于第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间，所述像素驱动电路还包括：

第三开关单元，设置于所述第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间，与所述发光器件串联，在充电阶段关断，在发光阶段导通。

为了更好地实现本公开实施例的目的，本公开实施例还提供了一种显示设备，包括至少一个像素结构，所述像素结构包括发光器件，其中，每一个像素结构还包括上述任意的像素驱动电路，所述发光器件与所述像素驱动电路中的驱动晶体管的源极或者漏极连接。

为了更好地实现本公开实施例的目的，本公开实施例还提供了一种像素驱动方法，用于驱动像素结构中和驱动晶体管 T1 串联的发光器件，所述像素驱动方法包括：

充电步骤，在充电阶段对第一端和所述驱动晶体管 T1 的栅极连接，第二端和所述驱动晶体管 T1 的源极连接的电容结构 C 进行充电；所述驱动晶体管（T1）的漏极与第一电源信号输入端子（VDD）连接；

所述充电步骤中，在所述充电阶段的至少一段时间内，对所述电容结构 C 进行充电的充电电流的电流强度大于目标电流的电流强度，且充电阶段结束后，电容结构 C 两端的电压差为目标电压差；

所述目标电压差为：所述发光器件在发光阶段以设定亮度发光时，所述驱动晶体管 T1 的栅源电压差；

所述目标电流为：所述发光器件在发光阶段以设定亮度发光时，流过所述驱动晶体管 T1 的电流。

上述的像素驱动方法，其中，所述充电步骤具体为：

控制步骤，在充电阶段控制至少一个和所述驱动晶体管 T1 并联的电流控制晶体管 T2 和设置于第二电源信号输入端子 VSS 和第一公共节点 N1 之间电

流源对所述电容结构 C 充电，在显示阶段控制所述电流控制晶体管 T2 和所述电流源停止对所述电容结构 C 充电；所述电流源生成电流强度大于目标电流的电流强度的电流；

所述第一公共节点 N1 与所述驱动晶体管 T1 的源极、所述电流控制晶体管 T2 的源极和所述电容结构 C 的第二端同时连接。

上述的像素驱动方法，其中，所述控制步骤具体包括：

第一控制步骤，控制设置于第一电源信号输入端子 VDD 和所述电流控制晶体管 T2 的栅极、源极和所述电容结构 C 的第一端之间的第一开关单元在充电阶段导通，在发光阶段关断；

第二控制步骤，控制设置于第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间，与所述电流源串联的第二开关单元在充电阶段导通，在发光阶段关断。

上述的像素驱动方法，其中，所述第一控制步骤具体为：

控制漏极与所述第一电源信号输入端子 VDD 连接，源极与第二公共节点 N2 连接的第一薄膜晶体管 M1 在充电阶段导通，在发光阶段关断；

所述第二公共节点 N2 与所述电流控制晶体管 T2 的漏极、栅极和所述电容结构 C 的第一端同时连接。

本公开实施例中，由于充电电路能够使得充电后的电容结构两端的电压差为目标电压差，能够确保发光器件以正确的亮度发光。而相对于相关技术中的充电电流等于工作电流的方式而言，在充电阶段的至少一段时间内，充电电流是大于工作电流的，因此相对于相关技术，本公开实施例加大了充电电流，能够提高充电速度，使之可以应用于高分辨率面板。而在应用于较低分辨率的产品时，由于缩短了充电时间，因此可以应用于显示的时间就会更多，能够提高显示效果。

附图说明

图 1 表示相关技术中驱动电路的电路结构图；

图 2 表示本公开至少一些实施例的像素驱动电路的结构示意图；

图 3 表示本公开至少一些实施例的像素驱动电路的充电电路的结构示意

图；

图 4 表示本公开至少一些实施例的像素驱动电路中的控制单元的结构示意图；

图 5 表示本公开至少一些实施例中第一开关单元的一种实现方式示意图；

图 6 表示本公开至少一些实施例中第一开关单元的另一种实现方式示意图；

图 7 表示本公开至少一些实施例的像素驱动电路的结构示意图；

图 8 表示本公开至少一些实施例中使用 N 型薄膜晶体管实现开关单元的结构示意图。

具体实施方式

在对本公开实施例进行详细说明之前，先对发明人在实现本公开实施例的过程中发现相关技术中所存在的问题说明如下。

图 1 表示相关技术中驱动电路的电路结构图。如图 1 所示，在通过电流源控制工作电流的像素电路中，在显示阶段，驱动晶体管 T1 的开启程度受电容结构 C 的控制。当亚像素的灰阶确定之后，流过驱动晶体管的目标电流的电流强度 $I_{\text{目标}}$ 是确定的，而该电流与驱动晶体管的不可调的参数（包括 μ 、 W/L 以及 V_{th} ）和可调的 V_{gs} 满足下面的公式：

$$I_{\text{目标}} = 0.5\mu * (W/L) * (V_{gs} - V_{th})^2$$

其中： μ 为载流子迁移率与驱动晶体管等效电容的乘积， W/L 为驱动晶体管的宽长比， V_{gs} 为驱动晶体管的栅源电压差， V_{th} 为驱动晶体管的阈值电压。

因此，要保证 OLED 在发光阶段按要求亮度发光，则需要为电容结构 C 充电，使得电容两端的电压差为：

$$V_{gs} = \sqrt{2 * I_{\text{目标}} / [\mu * (W/L)]} + V_{th}$$

如图 1 所示，电容结构的第一端连接到驱动晶体管 T1 的栅极，第二端连接到 T1 的源极。同时，利用电流源生成目标电流，并通过电路设计使得状态稳定后该目标电流能够全部流过驱动晶体管。此时，利用驱动晶体管的栅源电压差为电容结构充电，使得充电后的电容结构两端的电压差为目标电压差：

$$\sqrt{2 * I_{\text{目标}} / [\mu * (W/L)]} + V_{th}$$

上述的方式中，可以发现，充电阶段电流源产生的电流的电流强度和 $I_{\text{目标}}$ 是相等的。

结合图 1 所示，相关技术中的驱动电路在充电阶段的工作过程如下所述。

在充电阶段，第一控制节点 S1 输出低电平信号，第二控制节点 S2 输出高电平信号，则第一控制节点 S1 控制的晶体管关断，而第二控制节点 S2 控制的晶体管导通。

而在充电阶段刚开始时，电容结构 C 两端压差非常小，使得驱动晶体管 T1 处于关断状态，此时电流源产生的电流全部流过 C 所在的通路，此时以相对较大的电流（电流强度等于 $I_{\text{目标}}$ ）对 C 进行充电。

充电一段时间后，当电容结构两端的电压差达到 T1 的阈值电压时，此时 T1 形成沟道，T1 所在的通路会分流电流源产生的电流中的一部分，使得流过 C 所在的通路的电流减小，其电流强度小于 $I_{\text{目标}}$ 。而随着时间的推移，流过 C 所在的通路的电流的电流强度逐步减小。

而继续充电一段时间之后会达到稳定状态，电容结构两端的电压差维持在目标电压差，充电阶段电流源产生的电流全部流过驱动晶体管，流过 C 所在的通路的电流的电流强度为 0。

通过以上过程可以发现，充电阶段可以分为 3 个阶段：

起始阶段，电容结构 C 两端压差小于阈值电压，此时充电电流的电流强度等于工作电流的电流强度 $I_{\text{目标}}$ ；

中间阶段，电容结构 C 两端压差大于或等于阈值电压，此时充电电流的电流强度从最大值（ $I_{\text{目标}}$ ）逐步降低；

稳定阶段，电容结构 C 两端压差稳定在目标电压差，充电电流的电流强度接近 0。

可以发现，图 1 所示的充电电路从整个充电阶段来看，电容结构的充电电流的电流强度的变化如下：维持最大值（ $I_{\text{目标}}$ ）一段时间，然后从最大值逐步降低，最后进入稳定状态，电流强度接近 0。

电容结构的充电效率同时取决于充电信号的电压和电流强度，而图 1 所示的充电电路中，充电信号的电流强度是从 $I_{\text{目标}}$ 逐步下降的。当 $I_{\text{目标}}$ 较小时，

充电信号的电流强度更小，使得充电速度太慢。而高分辨率显示面板中，分配给每一个像素的充电时间是非常有限的，因此上述的方式无法满足高分辨率显示面板的要求。即使在能够满足要求的显示面板中，也会减小有效显示时间，降低显示效果。

发明人通过创造性劳动发现相关技术中的驱动电路存在上述的问题，为解决上述问题，本公开实施例提供一种像素驱动电路、显示设备和像素驱动方法，以在满足电容结构的两端电压差需求的同时，可以较大的充电电流进行充电，缩短了充电时间，使得本公开实施例可以应用于高分辨率面板。而在应用于较低分辨率的产品时，能够提高显示效果。

为使本公开的实施例要解决的技术问题、技术方案和优点更加清楚，下面将结合附图及具体实施例进行详细描述。

本公开至少一些实施例提供了一种像素驱动电路，用于驱动像素结构中的发光器件，所述像素驱动电路的部分结构如图 2 所示，包括：与发光器件串联的驱动晶体管 T1、电容结构 C、以及至少包括一电流源的充电电路。

所述驱动晶体管 T1 的漏极与第一电源信号输入端子 VDD 连接。在此，应当理解的是，连接可以是直接连接，可以是间接连接，如图 2 中，T1 的漏极可以是直接连接到第一电源信号输入端子 VDD，也可以是通过发光器件连接到 VDD。

在图 2 中，发光器件使用虚线框是表示发光器件的可能位置，而不是表示两个发光器件。在后续的附图及说明中，若无特别说明，以发光器件设置于 T1 的漏极和第二电源信号输入端子 VSS 之间为例进行说明。

电容结构 C 的第一端和所述驱动晶体管 T1 的栅极连接，第二端和所述驱动晶体管 T1 的源极连接。

充电电路用于在充电阶段对所述电容结构 C 进行充电。

所述充电阶段的至少一段时间内，对所述电容结构 C 进行充电的充电电流的电流强度 I 大于目标电流的电流强度 $I_{\text{目标}}$ ，且充电阶段结束后，电容结构 C 两端的电压差为目标电压差。

所述目标电压差为：所述发光器件在发光阶段以设定亮度发光时，所述驱动晶体管 T1 的栅源电压差。

所述目标电流为：所述发光器件在发光阶段以设定亮度发光时，流过所述驱动晶体管 T1 的电流。

电容结构 C 的充电速度和充电电流密切相关，相关技术中，充电电流的电流强度小于目标电流的电流强度 $I_{\text{目标}}$ ，当 $I_{\text{目标}}$ 很小时（如像素结构对应的目标灰度很小的时候），需要的充电时间非常长，无法适用于分辨率较高的产品，或者会减小有效显示时间。

本公开至少一些实施例中，利用充电电路进行充电后，电容结构两端的电压差为目标电压差，能够确保发光器件以正确的亮度发光。而相对于相关技术中的充电电流的电流强度从 $I_{\text{目标}}$ 开始下降的方式而言，本公开实施例中，充电电路在充电阶段的一段时间内充电电流大于目标电流的电流强度 $I_{\text{目标}}$ ，也就是说，本公开具体实施例中，充电电流的电流强度从大于 $I_{\text{目标}}$ 的电流强度开始下降，加大了充电电流的电流强度，因此能够缩短充电时间，使之可以应用于高分辨率面板。而在应用于较低分辨率的产品时，由于缩短了充电时间，因此可以在一帧时间内可以有更多的时间用于显示，提高了显示效果。

参考图 1 可以发现，相关技术中，在充电阶段，电流源产生的电流会分配给两条支路，即：T1 所在的支路，以及 C 所在的支路。

而最终电流源产生的电流会全部流过 T1 所在的支路，考虑到电容充电，所以电流源产生的电流的电流强度只能是 $I_{\text{目标}}$ 。

本公开至少一些实施例中，设置电流源产生的电流的电流强度大于 $I_{\text{目标}}$ ，同时设置一个与 T1 并联的电流控制晶体管 T2。电流控制晶体管 T2 与电容结构的连接方式和驱动晶体管与电容结构的连接方式相同。在充电阶段的后半段，由该电流控制晶体管 T2 分担电流源产生的电流中大于 $I_{\text{目标}}$ 的部分。

而在充电初期，由于电容结构两端的压差较小，T1 和 T2 均处于关断状态，此时电流源产生的电流强度大于 $I_{\text{目标}}$ 的电流全部流过 C 所在的支路，以较大的电流对电容结构进行充电。

本公开至少一些实施例提供了一种像素驱动电路，用于驱动像素结构中的发光器件，所述像素驱动电路包括：与发光器件串联的驱动晶体管 T1、电容结构 C 和充电电路。

驱动晶体管 T1 的漏极与第一电源信号输入端子（VDD）连接。

电容结构 C 的第一端和所述驱动晶体管 T1 的栅极连接，第二端和所述驱动晶体管 T1 的源极连接。

所述充电电路如图 3 所示，包括：至少一个和所述驱动晶体管 T1 并联的电流控制晶体管 T2、用于生成电流强度大于 $I_{\text{目标}}$ 的电流源和控制单元（图中未示出）。

电流控制晶体管 T2 的栅极和所述电容结构 C 的第一端连接，源极和所述电容结构 C 的第二端连接。

电流源设置于第二电源信号输入端子 VSS 和与所述驱动晶体管 T1 的源极、所述电流控制晶体管 T2 的源极和所述电容结构 C 的第二端同时连接的第一公共节点 N1 之间。

控制单元用于在充电阶段控制所述电流控制晶体管 T2 和电流源对所述电容结构 C 充电，在显示阶段控制所述电流控制晶体管 T2 和电流源停止对所述电容结构 C 充电。

结合图 3 对本公开实施例的充电电路的工作过程描述如下。

在充电阶段刚开始时，电容结构 C 两端压差非常小，使得驱动晶体管 T1 和电流控制晶体管 T2 处于关断状态，此时电流源产生的电流全部流过 C 所在的通路，此时以相对较大的电流（电流强度大于 $I_{\text{目标}}$ ）对 C 进行充电。

充电一段时间后，当电容结构两端的电压差达到 T1 和/或 T2 的阈值电压时，此时 T1 和/或 T2 形成沟道，T1 和/或 T2 所在的通路会分流电流源产生的电流中的一部分，使得流过 C 所在的通路的电流减小，而随着时间的推移，流过 C 所在的通路的电流的电流强度逐步减小。

而继续充电一段时间之后会达到稳定状态，电容结构两端的电压差维持在目标电压差，充电阶段电流源产生的电流全部流过 T1 和 T2，流过 C 所在的通路的电流的电流强度为 0。

通过以上过程可以发现，充电阶段可以也分为 3 个阶段：

起始阶段，电容结构 C 两端压差较小，此时充电电流的电流强度等于电流源产生的电流的电流强度，但大于 $I_{\text{目标}}$ ；

中间阶段，电容结构 C 两端压差逐渐增大，此时充电电流的电流强度从最大值（电流源产生的电流的电流强度）逐步降低；

稳定阶段，电容结构 C 两端压差稳定在目标电压差，充电电流的电流强度接近 0。

与相关技术相比，本公开实施例的驱动电路在起始阶段以电流强度相对较大的充电电流对电容结构进行充电，缩短了起始阶段的持续时间。

而在中间阶段，相关技术的技术方案和本公开实施例的技术方案都是一个充电电流的电流强度逐步下降的过程，但本公开实施例的技术方案是从相对较高的起点（电流源产生的电流的电流强度）开始下降，因此在中间阶段，本公开实施例的充电电路也能够提供平均电流强度较大的充电电流，也能够缩短中间阶段的持续时间。

所以，综合以上比较来看，本公开实施例的技术方案大大缩短了充电阶段中的起始阶段和中间阶段的持续时间，因此缩短了充电时间，使之可以应用于高分辨率面板。而在应用于较低分辨率的产品时，由于缩短了充电时间，因此可以在一帧时间内可以有更多的时间用于显示，提高了显示效果。

在以上的说明中，是以一个电流控制晶体管 T2 为例进行的说明，当应当理解的是，电流控制晶体管越多，则电流源可以输出更大的电流，从而加快充电速度。

本公开具体实施例中，控制单元需要在充电阶段控制所述电流控制晶体管 T2 和电流源对所述电容结构 C 充电，在显示阶段控制所述电流控制晶体管 T2 和电流源停止对所述电容结构 C 充电。

在本公开具体实施例中，分别设置两个开关单元来对应控制电流控制晶体管 T2 和电流源，如图 4 所示，所述控制单元具体包括：第一开关单元和第二开关单元。

第一开关单元在充电阶段导通，以导通第一电源信号输入端子 VDD 和所述电流控制晶体管 T2 的栅极、漏极和所述电容结构 C 的第一端。第一开关单元在发光阶段关断。

第二开关单元设置于第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间，并和所述电流源串联。第二开关单元在充电阶段导通，并在发光阶段关断。

如图 4 所示，第二开关单元使用虚线框表示第二开关单元既可以设置于

电流源靠近 VSS 的一端，也可以设置于电流源远离 VSS 的一端。

本公开具体实施例中，可以通过一个薄膜晶体管实现第一开关单元，也可以使用两个薄膜晶体管来实现第一开关单元。

如图 5 所示，通过一个薄膜晶体管来实现第一开关单元时，所述第一开关单元具体包括：第一薄膜晶体管 M1。第一薄膜晶体管 M1 在充电阶段导通，并在发光阶段关断。第一薄膜晶体管 M1 的漏极与所述第一电源信号输入端子 VDD 连接，源极和与所述电流控制晶体管 T2 的漏极、栅极和所述电容结构 C 的第一端同时连接的第二公共节点 N2 连接。

如图 6 所示，通过两个薄膜晶体管来实现第一开关单元时，所述第一开关单元具体包括：第二薄膜晶体管 M2 和第三薄膜晶体管 M3。

第二薄膜晶体管 M2 在充电阶段导通，并在发光阶段关断。第二薄膜晶体管 M2 的漏极与所述第一电源信号输入端子 VDD 连接，源极和所述电流控制晶体管 T2 的漏极连接。

第三薄膜晶体管 M3 在充电阶段导通，并在发光阶段关断。第三薄膜晶体管 M3 的漏极与所述第一电源信号输入端子 VDD 连接，源极和与所述电流控制晶体管 T2 的栅极和所述电容结构 C 的第一端同时连接的第三公共节点 N3 连接。

在本公开具体实施例中，发光器件既可以设置于 T1 的漏极和 VDD 之间，也可以设置于 T1 的源极和 VSS 之间。

当所述发光器件设置于第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间，为了避免充电阶段发光器件以不正确的亮度发光，本公开至少一些实施例的所述像素驱动电路如图 7 所示，还包括：第三开关单元。

第三开关单元设置于所述第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间，与发光器件串联。所述第三开关单元在充电阶段关断，在发光阶段导通。

如图 7 所示，第三开关单元使用虚线框表示第三开关单元既可以设置于发光器件靠近 VSS 的一端，也可以设置于发光器件远离 VSS 的一端。

而当发光器件设置于 T1 的漏极和 VDD 之间时，需要额外增加一个第四开关单元，该第四开关单元与发光器件并联，在充电阶段导通，而在发光阶

段关断即可。

以下对本公开具体实施例中，第一、第二和第三开关单元均以 N 型薄膜晶体管实现时的具体电路为例，对本公开实施例的驱动电路的工作进行详细描述如下。

如图 8 所示，在充电阶段，第一控制节点 S1 输出高电平信号，第二控制节点 S2 输出低电平信号，则第一控制节点 S1 控制的第二薄膜晶体管 M2、第三薄膜晶体管 M3、第四薄膜晶体管 M4 导通，而第二控制节点 S2 控制的第五薄膜晶体管 M5 关断。

在充电的起始阶段，T1 和 T2 也是关断的，因此，电流源生成的电流全部流过 C，以较大充电电流对 C 进行充电，直至 C 两端的压差导通 T1 和/或 T2。

当 T1 和 T2 的阈值电压不同时，T1 和 T2 会先后形成沟道，而当 T1 和 T2 的阈值电压相同时，T1 和 T2 会同时形成沟通。

当 T1 和 T2 形成沟道之后，C 两端的电压差继续增大，此时，流过 T1 的电流的电流强度 I₁ 和流过 T2 的电流的电流强度 I₂ 如下：

$$I_1 = 0.5\mu_1 * (W_1 / L_1) * (V_{gs} - V_{th1})^2$$

$$I_2 = 0.5\mu_2 * (W_2 / L_2) * (V_{gs} - V_{th2})^2$$

其中：

μ_1 为 T1 载流子迁移率与 T1 等效电容的乘积；

μ_2 为 T2 载流子迁移率与 T2 等效电容的乘积；

W_1/L_1 为 T1 宽长比；

W_2/L_2 为 T2 宽长比；

V_{gs} 为 T1 和 T2 的栅源电压差，即 C 两端的电压差；

V_{th1} 为 T1 的阈值电压；

V_{th2} 为 T2 的阈值电压。

当 C 两端的电压差继续增大到目标电压差 V 目标，进入稳定状态，流过 T1 的电流的电流强度 I₁ 和流过 T2 的电流的电流强度 I₂ 如下：

$$I_1 = 0.5\mu_1 * (W_1 / L_1) * (V_{\text{目标}} - V_{th1})^2$$

$$I_2 = 0.5\mu_2 * (W_2 / L_2) * (V_{\text{目标}} - V_{th2})^2$$

当 T2 选定之后，即可计算出处于稳定状态的 I₂，而 I₁ 由发光器件当前帧的显示亮度决定，因此可以决定当前帧的电流源产生的电流的电流强度为稳定状态的 I₁ 和 I₂ 之和。

而进入到发光阶段之后，第一控制节点 S1 输出低电平信号，第二控制节点 S2 输出高电平信号，则第一控制节点 S1 控制的第二薄膜晶体管 M2、第三薄膜晶体管 M3、第四薄膜晶体管 M4 关断，而第二控制节点 S2 控制的第五薄膜晶体管 M5 导通。

由于 C 的维持能力，T1 和 T2 维持状态不变，但由于 M2 关断，因此 T2 上无电流流过，而 T1 开启，流过其电流为：

$$I_1 = 0.5\mu_1 * (W_1 / L_1) * (V_{\text{目标}} - V_{th1})^2$$

在下一帧到来之前，维持上述状态，使发光器件以持续稳定发光。

在本公开具体实施例中，上述的发光器件可以是包括 OLED 在内的任意电流驱动的发光单元。

同时，本公开上述实施例中，以电路并联的方式进行电流分担，确保最终流过驱动晶体管的电流为目标电流。但从之前的描述来看，不管初期的电流多大，这些电流在电容结构充电到一定程度（电容结构两端的电压差等于驱动晶体管的阈值电压）之前，电流都不会流向驱动晶体管所在的分支。

因此，在本公开的一些实施例中，从电流源着手，在充电阶段的起始阶段，电流源生成电流强度大于 I_{目标} 的电流，而在充电的中间阶段，即电容结构两端的电压差大于驱动晶体管的阈值电压之后，电流源生成电流强度等于 I_{目标} 的电流。

这种情况下，相对相关技术的技术方案，本公开实施例能够大大缩短起始阶段的持续时间，因此缩短了充电时间，使之可以应用于高分辨率面板。而在应用于较低分辨率的产品时，由于缩短了充电时间，因此可以在一帧时间内可以有更多的时间用于显示，提高了显示效果。

为了更好地实现本公开实施例的目的，本公开实施例还提供了一种显示设备，包括至少一个像素结构，所述像素结构包括发光器件，其中，每一个像素结构还包括上述任意的像素驱动电路，所述发光器件与所述像素驱动电

路中的驱动晶体管的源极或者漏极连接。

为了更好地实现本公开实施例的目的，本公开实施例还提供了一种像素驱动方法，用于驱动像素结构中和驱动晶体管 T1 串联的发光器件，所述像素驱动方法包括：

充电步骤，在充电阶段控制至少包括一电流源的充电电路对第一端和所述驱动晶体管（T1）的栅极连接，第二端和所述驱动晶体管（T1）的源极连接的电容结构（C）进行充电。

所述充电步骤中，在所述充电阶段的至少一段时间内，对所述电容结构 C 进行充电的充电电流的电流强度大于目标电流的电流强度，且充电阶段结束后，电容结构 C 两端的电压差为目标电压差。

所述目标电压差为：所述发光器件在发光阶段以设定亮度发光时，所述驱动晶体管 T1 的栅源电压差。

所述目标电流为：所述发光器件在发光阶段以设定亮度发光时，流过所述驱动晶体管 T1 的电流。

上述的像素驱动方法，其中，所述充电步骤具体为：

控制步骤，在充电阶段控制至少一个和所述驱动晶体管 T1 并联的电流控制晶体管 T2 和设置于第二电源信号输入端子 VSS 和第一公共节点 N1 之间电流源对所述电容结构 C 充电，在显示阶段控制所述电流控制晶体管 T2 和所述电流源停止对所述电容结构 C 充电；所述电流源生成电流强度大于目标电流的电流强度的电流。

所述第一公共节点 N1 与所述驱动晶体管 T1 的源极、所述电流控制晶体管 T2 的源极和所述电容结构 C 的第二端同时连接。

上述的像素驱动方法，所述控制步骤具体包括：

第一控制步骤，控制设置于第一电源信号输入端子 VDD 和所述电流控制晶体管 T2 的栅极、漏极和所述电容结构 C 的第一端之间的第一开关单元在充电阶段导通，在发光阶段关断；

第二控制步骤，控制设置于第二电源信号输入端子 VSS 和所述第一公共节点 N1 之间、与电流源串联的第二开关单元在充电阶段导通，在发光阶段关断。

上述的像素驱动方法，所述第一控制步骤具体为：

控制漏极与所述第一电源信号输入端子 VDD 连接，源极与第二公共节点 N2 连接的第一薄膜晶体管 M1 在充电阶段导通，在发光阶段关断。

所述第二公共节点 N2 与所述电流控制晶体管 T2 的漏极、栅极和所述电容结构 C 的第一端同时连接。

本公开实施例中的所采用的晶体管可以为薄膜晶体管或场效应管或其他特性的相同二极管，由于采用的晶体管的源极和漏极是对称的，所以其源极、漏极是没有区别的。

以上实施例中是以 N 型晶体管进行说明的，栅极输入高电平时，源漏极导通，P 型晶体管相反。可以想到的是采用 P 型晶体管实现是本领域技术人员可以在不付出创造性劳动前提下轻易想到的，因此也是在本公开实施例的保护范围内的。

以上所述仅为本公开的较佳实施例而已，并不用以限制本公开，凡在本公开的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本公开的保护范围之内。

权利要求书

1、一种像素驱动电路，用于驱动像素结构中的发光器件，所述像素驱动电路包括：

与发光器件串联的驱动晶体管（T1），漏极与第一电源信号输入端子（VDD）连接；

电容结构（C），第一端和所述驱动晶体管（T1）的栅极连接，第二端和所述驱动晶体管（T1）的源极连接；

至少包括一电流源的充电电路，用于在充电阶段对所述电容结构（C）进行充电；

所述充电阶段的至少一段时间内，对所述电容结构（C）进行充电的充电电流的电流强度大于目标电流的电流强度，且充电阶段结束后，所述电容结构（C）两端的电压差为目标电压差；

所述目标电压差为：所述发光器件在发光阶段以设定亮度发光时，所述驱动晶体管（T1）的栅源电压差；

所述目标电流为：所述发光器件在发光阶段以设定亮度发光时，流过所述驱动晶体管（T1）的电流。

2、根据权利要求1所述的像素驱动电路，其中，所述充电电路包括：

至少一个和所述驱动晶体管（T1）并联的电流控制晶体管（T2），所述电流控制晶体管（T2）的栅极和所述电容结构（C）的第一端连接，源极和所述电容结构（C）的第二端连接；

用于生成电流强度大于目标电流的电流强度的所述电流源，设置于第二电源信号输入端子（VSS）和与所述驱动晶体管（T1）的源极、所述电流控制晶体管（T2）的源极和所述电容结构（C）的第二端同时连接的第一公共节点（N1）之间；

控制单元，用于在充电阶段控制所述电流控制晶体管（T2）和所述电流源对所述电容结构（C）充电，在显示阶段控制所述电流控制晶体管（T2）和所述电流源停止对所述电容结构（C）充电。

3、根据权利要求2所述的像素驱动电路，其中，所述控制单元具体包括：

第一开关单元和第二开关单元；

所述第一开关单元在充电阶段导通，导通第一电源信号输入端子(VDD)和所述电流控制晶体管(T2)的栅极、漏极和所述电容结构(C)的第一端；所述第一开关单元在发光阶段关断；

所述第二开关单元设置于第二电源信号输入端子(VSS)和所述第一公共节点(N1)之间，和所述电流源串联；所述第二开关单元用于在充电阶段导通，在发光阶段关断。

4、根据权利要求3所述的像素驱动电路，其中，所述第一开关单元具体包括：第一薄膜晶体管(M1)；

所述第一薄膜晶体管(M1)的漏极与所述第一电源信号输入端子(VDD)连接，所述第一薄膜晶体管(M1)的源极和与所述电流控制晶体管(T2)的漏极、栅极和所述电容结构(C)的第一端同时连接的第二公共节点(N2)连接，所述第一薄膜晶体管(M1)用于在充电阶段导通，发光阶段关断。

5、根据权利要求3所述的像素驱动电路，其中，所述第一开关单元具体包括：第二薄膜晶体管(M2)和第三薄膜晶体管(M3)；

所述第二薄膜晶体管(M2)的漏极与所述第一电源信号输入端子(VDD)连接，所述第二薄膜晶体管(M2)的源极和所述电流控制晶体管(T2)的漏极连接；所述第二薄膜晶体管(M2)用于在充电阶段导通，发光阶段关断；

所述第三薄膜晶体管(M3)的漏极与所述第一电源信号输入端子(VDD)连接，所述第三薄膜晶体管(M3)的源极和与所述电流控制晶体管(T2)的栅极和所述电容结构(C)的第一端同时连接的第三公共节点(N3)连接，所述第三薄膜晶体管(M3)用于在充电阶段导通，发光阶段关断。

6、根据权利要求1-5中任意一项所述的像素驱动电路，其中，所述发光器件设置于第二电源信号输入端子(VSS)和所述第一公共节点(N1)之间，所述像素驱动电路还包括：第三开关单元；

所述第三开关单元设置于所述第二电源信号输入端子(VSS)和与所述驱动晶体管(T1)的源极、所述电流控制晶体管(T2)的源极和所述电容结构(C)的第二端同时连接的第一公共节点(N1)之间，与发光器件串联，所述第三开关单元用于在充电阶段关断，在发光阶段导通。

7、一种显示设备，包括至少一个像素结构，所述像素结构包括发光器件，其中，每一个像素结构还包括权利要求 1-6 中任意一项所述的像素驱动电路，所述发光器件与所述像素驱动电路中的驱动晶体管的源极或者漏极连接。

8、一种像素驱动方法，用于驱动像素结构中和驱动晶体管（T1）串联的发光器件，其中，所述像素驱动方法包括：

充电步骤，在充电阶段控制至少包括一电流源的充电电路对第一端和所述驱动晶体管（T1）的栅极连接，第二端和所述驱动晶体管（T1）的源极连接的电容结构（C）进行充电；所述驱动晶体管（T1）的漏极与第一电源信号输入端子（VDD）连接；

所述充电步骤中，在所述充电阶段的至少一段时间内，对所述电容结构（C）进行充电的充电电流的电流强度大于目标电流的电流强度，且充电阶段结束后，电容结构（C）两端的电压差为目标电压差；

所述目标电压差为：所述发光器件在发光阶段以设定亮度发光时，所述驱动晶体管（T1）的栅源电压差；

所述目标电流为：所述发光器件在发光阶段以设定亮度发光时，流过所述驱动晶体管（T1）的电流。

9、根据权利要求 8 所述的像素驱动方法，其中，所述充电步骤具体为：

控制步骤，在充电阶段控制至少一个和所述驱动晶体管（T1）并联的电流控制晶体管（T2）和设置于第二电源信号输入端子（VSS）和第一公共节点（N1）之间电流源对所述电容结构（C）充电，在显示阶段控制所述电流控制晶体管（T2）和所述电流源停止对所述电容结构（C）充电；所述电流源生成电流强度大于目标电流的电流强度的电流；

所述第一公共节点（N1）与所述驱动晶体管（T1）的源极、所述电流控制晶体管（T2）的源极和所述电容结构（C）的第二端同时连接。

10、根据权利要求 9 所述的像素驱动方法，其中，所述控制步骤具体包括：

第一控制步骤，控制设置于第一电源信号输入端子（VDD）和所述电流控制晶体管（T2）的栅极、漏极和所述电容结构（C）的第一端之间的第一开关单元在充电阶段导通，在发光阶段关断；

第二控制步骤，控制设置于第二电源信号输入端子（VSS）和所述第一公共节点（N1）之间、与所述电流源串联的第二开关单元在充电阶段导通，在发光阶段关断。

11、根据权利要求 10 所述的像素驱动方法，其中，所述第一控制步骤具体为：

控制漏极与所述第一电源信号输入端子（VDD）连接，源极与第二公共节点（N2）连接的第一薄膜晶体管（M1）在充电阶段导通，在发光阶段关断；

所述第二公共节点（N2）与所述电流控制晶体管（T2）的漏极、栅极和所述电容结构（C）的第一端同时连接。

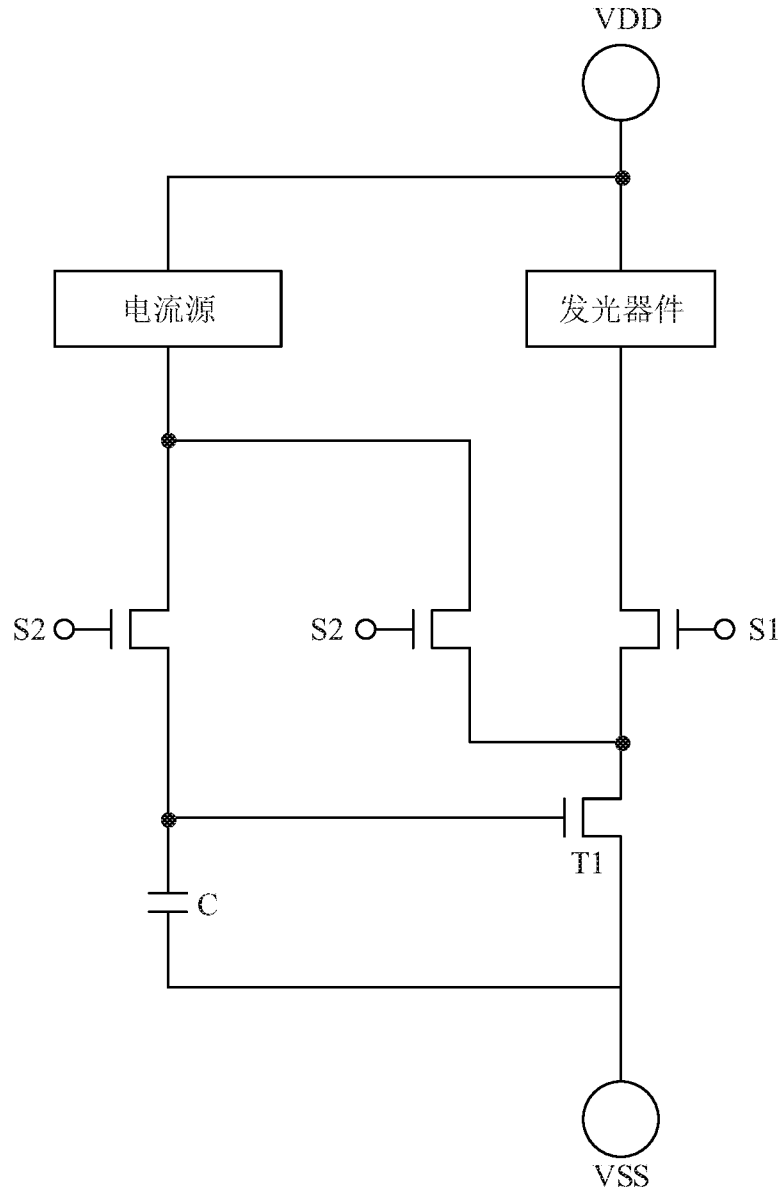


图 1

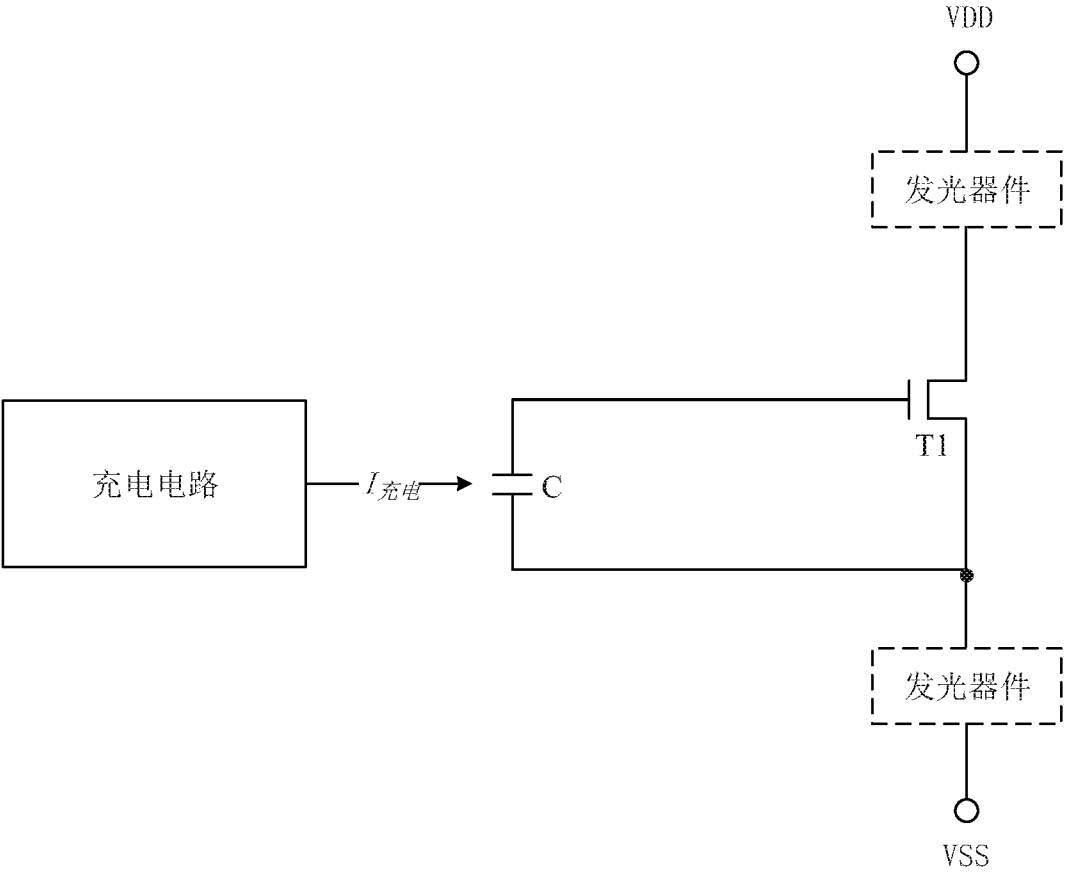


图 2

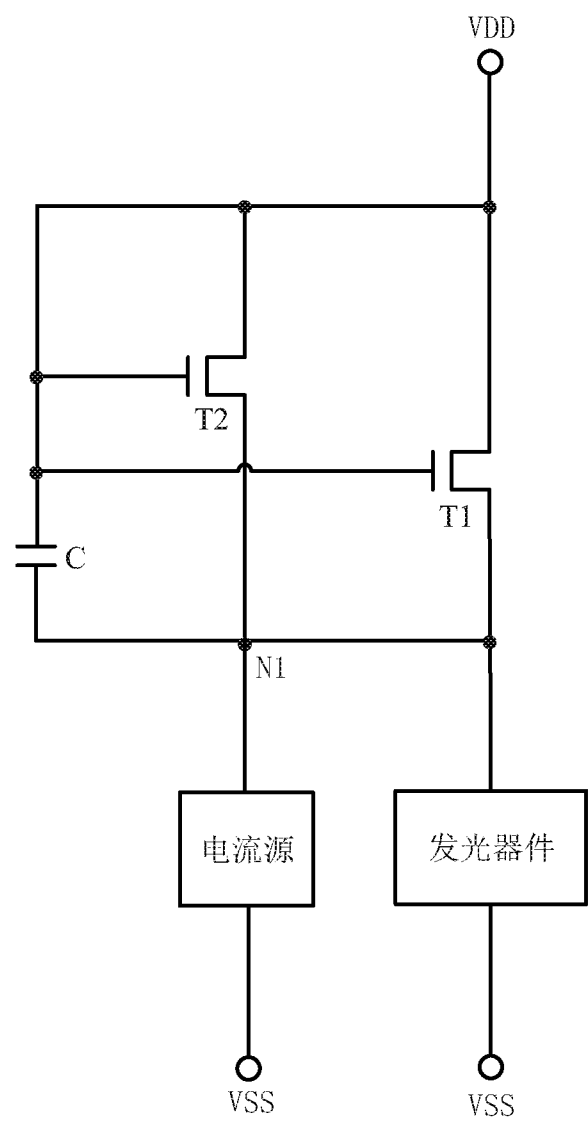


图 3

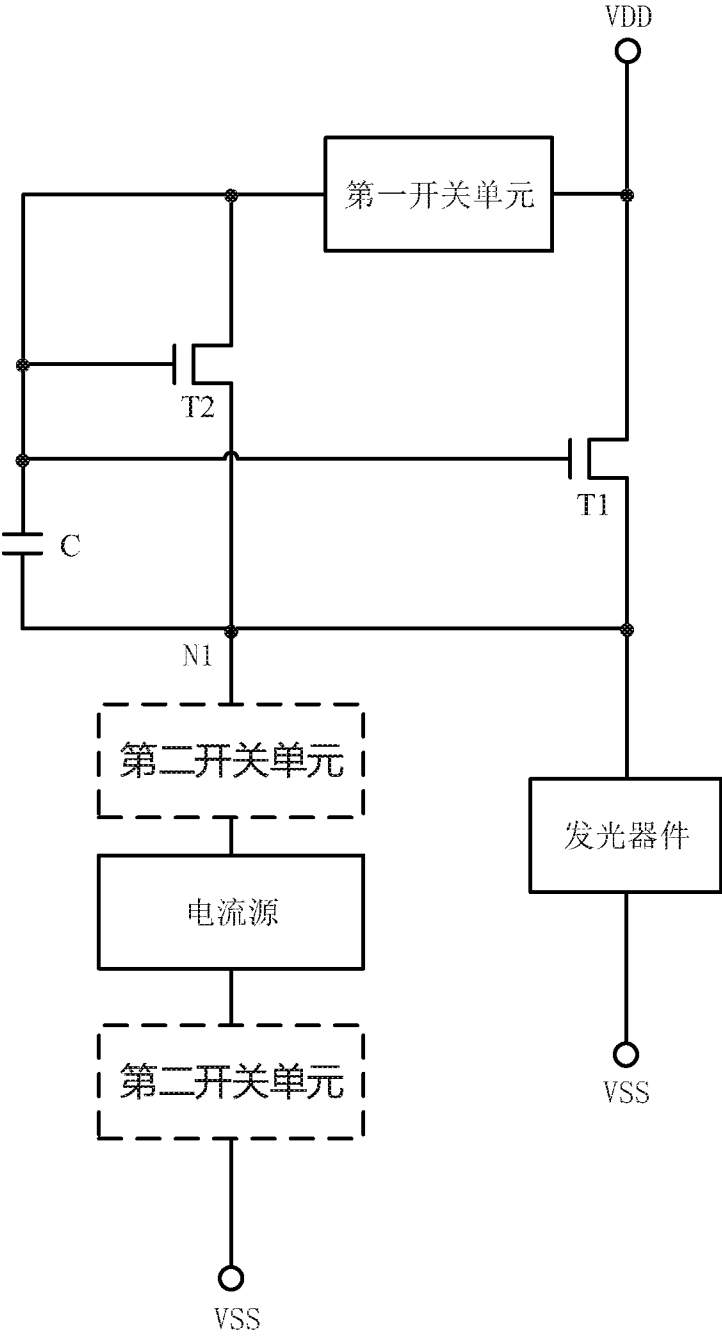


图 4

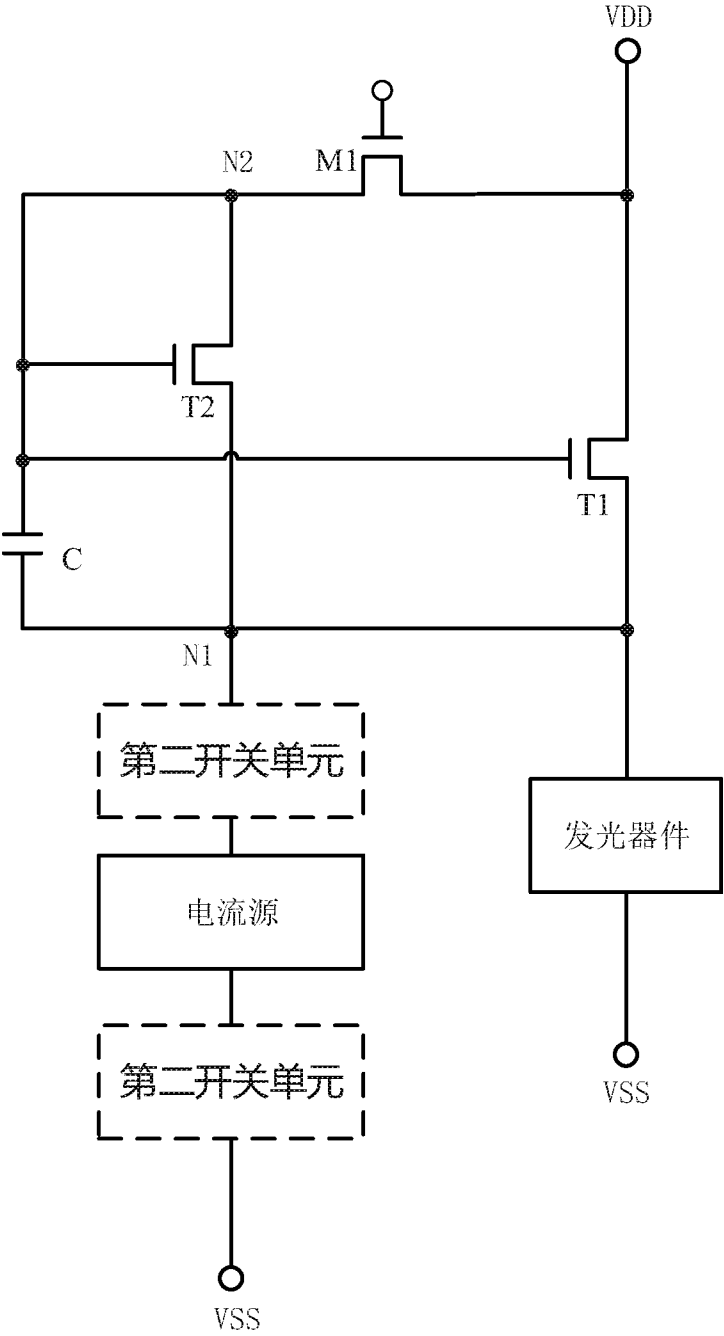


图 5

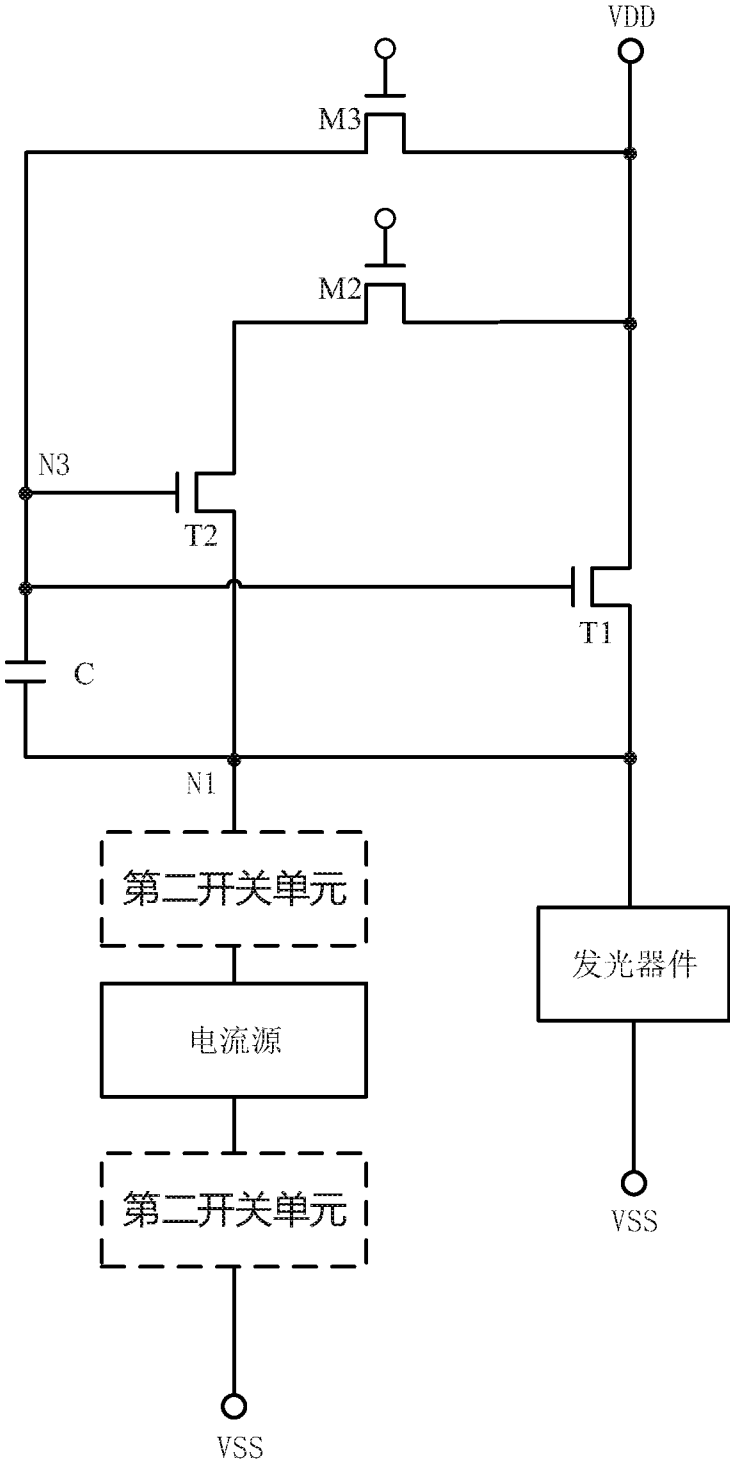


图 6

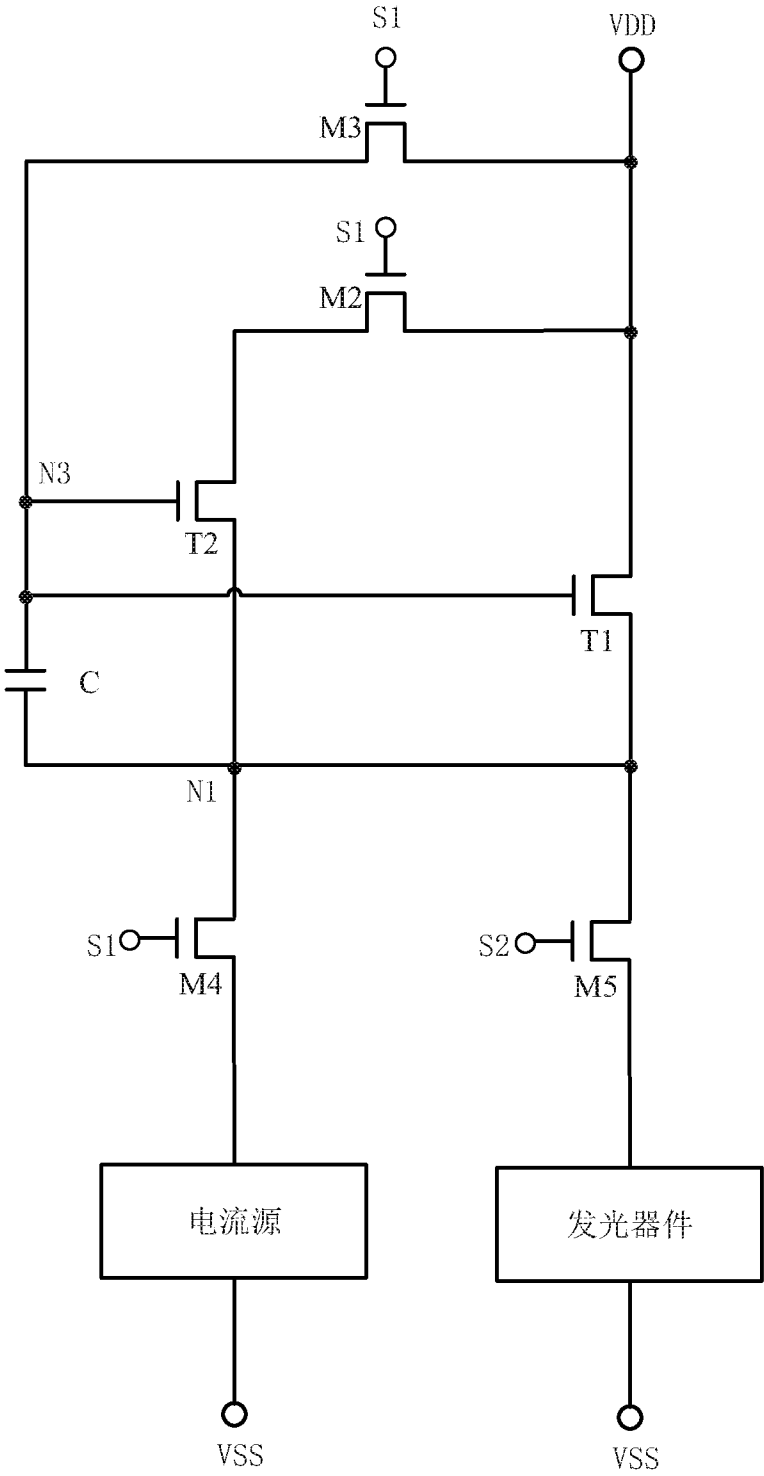


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/089922

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208 (2016.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: current source, constant current source, pixel, unit, structure, circuit, capacit+, charg+, fast+, quick+, soon, speed, rapid, high+, great+, larg+, current, source

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105632405 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 01 June 2016 (01.06.2016), claims 1-11, description, paragraphs [0070]-[0163], and figures 2-8	1-11
X	CN 102708787 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 03 October 2012 (03.10.2012), description, paragraphs [0035]-[0089], and figures 2-6	1-11
X	CN 102708798 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 03 October 2012 (03.10.2012), description, paragraphs [0041]-[0136], and figures 2-8	1-11
X	CN 102708786 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 03 October 2012 (03.10.2012), description, paragraphs [0032]-[0091], and figures 2-6	1, 7, 8
A	CN 103280183 A (BOE TECHNOLOGY GROUP CO., LTD.), 04 September 2013 (04.09.2013), the whole document	1-11
A	CN 1606057 A (AU OPTRONICS CORP.), 13 April 2005 (13.04.2005), the whole document	1-11

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 07 November 2016 (07.11.2016)	Date of mailing of the international search report 01 December 2016 (01.12.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YAN, Jingwen Telephone No.: (86-10) 62414451

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/089922

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 20070000831 A (LG PHILIPS LCD CO., LTD.), 03 January 2007 (03.01.2007), the whole document	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/089922

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105632405 A	01 June 2016	None	
CN 102708787 A	03 October 2012	US 9119259 B2	25 August 2015
		WO 2013026404 A1	28 February 2013
		US 2013147386 A1	13 June 2013
CN 102708798 A	03 October 2012	WO 2013159523 A1	31 October 2013
		US 9041300 B2	26 May 2015
		US 2014117862 A1	01 May 2014
		CN 102708798 B	13 May 2015
CN 102708786 A	03 October 2012	CN 102708786 B	10 December 2014
		WO 2013026405 A1	28 February 2013
		US 2013134897 A1	30 May 2013
		US 8963441 B2	24 February 2015
CN 103280183 A	04 September 2013	CN 103280183 B	20 May 2015
		US 9449544 B2	20 September 2016
		US 2016240127 A1	18 August 2016
		WO 2014190620 A1	04 December 2014
CN 1606057 A	13 April 2005	CN 100371976 C	27 February 2008
KR 20070000831 A	03 January 2007	KR 101137849 B1	20 April 2012

国际检索报告

国际申请号

PCT/CN2016/089922

A. 主题的分类

G09G 3/3208(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPDOC: 像素, 象素, 画素, 单元, 结构, 电路, 电容, 充电, 快, 速, 电流, 大, 电流源, 恒流源, pixel, unit, structure, circuit, capacit+, charg+, fast+, quick+, soon, speed, rapid, high+, great+, larg+, current, source

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 105632405 A (京东方科技集团股份有限公司 等) 2016年 6月 1日 (2016 - 06 - 01) 权利要求1-11项, 说明书第[0070]-[0163]段, 附图2-8	1-11
X	CN 102708787 A (京东方科技集团股份有限公司 等) 2012年 10月 3日 (2012 - 10 - 03) 说明书第[0035]-[0089]段, 附图2-6	1-11
X	CN 102708798 A (京东方科技集团股份有限公司 等) 2012年 10月 3日 (2012 - 10 - 03) 说明书第[0041]-[0136]段, 附图2-8	1-11
X	CN 102708786 A (京东方科技集团股份有限公司 等) 2012年 10月 3日 (2012 - 10 - 03) 说明书第[0032]-[0091]段, 附图2-6	1, 7, 8
A	CN 103280183 A (京东方科技集团股份有限公司) 2013年 9月 4日 (2013 - 09 - 04) 全文	1-11
A	CN 1606057 A (友达光电股份有限公司) 2005年 4月 13日 (2005 - 04 - 13) 全文	1-11

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 11月 7日

国际检索报告邮寄日期

2016年 12月 1日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

晏静文

电话号码 (86-10)62414451

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	KR 20070000831 A (LG PHILIPS LCD CO., LTD.) 2007年 1月 3日 (2007 - 01 - 03) 全文	1-11

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/089922

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105632405	A	2016年 6月 1日	无			
CN	102708787	A	2012年 10月 3日	US	9119259	B2	2015年 8月 25日
				WO	2013026404	A1	2013年 2月 28日
				US	2013147386	A1	2013年 6月 13日
CN	102708798	A	2012年 10月 3日	WO	2013159523	A1	2013年 10月 31日
				US	9041300	B2	2015年 5月 26日
				US	2014117862	A1	2014年 5月 1日
				CN	102708798	B	2015年 5月 13日
CN	102708786	A	2012年 10月 3日	CN	102708786	B	2014年 12月 10日
				WO	2013026405	A1	2013年 2月 28日
				US	2013134897	A1	2013年 5月 30日
				US	8963441	B2	2015年 2月 24日
CN	103280183	A	2013年 9月 4日	CN	103280183	B	2015年 5月 20日
				US	9449544	B2	2016年 9月 20日
				US	2016240127	A1	2016年 8月 18日
				WO	2014190620	A1	2014年 12月 4日
CN	1606057	A	2005年 4月 13日	CN	100371976	C	2008年 2月 27日
KR	20070000831	A	2007年 1月 3日	KR	101137849	B1	2012年 4月 20日

表 PCT/ISA/210 (同族专利附件) (2009年7月)