



(12) 发明专利

(10) 授权公告号 CN 101303498 B

(45) 授权公告日 2011.09.07

(21) 申请号 200810109646.8

H01L 29/417(2006.01)

(22) 申请日 2005.09.21

(56) 对比文件

(30) 优先权数据

274993/2004 2004.09.22 JP

CN 1503042 A, 2004.06.09, 附图 1,2 及说明书第 5 页第 19 行至第 8 页第 13 行.

(62) 分案原申请数据

200510103547.5 2005.09.21

审查员 商爱学

(73) 专利权人 株式会社日立显示器

地址 日本千叶县

(72) 发明人 盛育子 小野记久雄

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1343(2006.01)

H01L 27/12(2006.01)

H01L 23/522(2006.01)

H01L 29/786(2006.01)

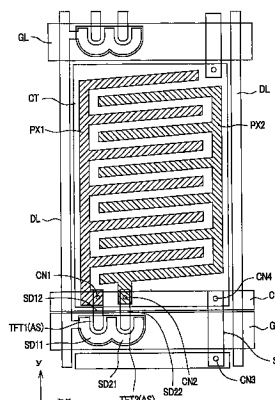
权利要求书 1 页 说明书 6 页 附图 8 页

(54) 发明名称

液晶显示装置

(57) 摘要

本发明提供一种液晶显示装置,各像素具有 2 个相邻的薄膜晶体管,各薄膜晶体管的半导体层是共用的,在该半导体层的上面,各薄膜晶体管的漏电极形成带状,并弯曲地形成以与其构成一对电极的源电极的前端部为中心的半圆弧状,并且一个薄膜晶体管的漏电极与另一个薄膜晶体管的漏电极在彼此相邻的部位,物理性地共用连接,其共用连接的部分的宽度与该部分以外的部位的宽度相同。



1. 一种液晶显示装置,具有多条栅极信号线和与该栅极信号线正交而配置的多条漏极信号线,且形成有由上述一对栅极信号线和上述一对漏极信号线所包围的多个像素,各像素具有 2 个相邻的薄膜晶体管,该液晶显示装置的特征在于:

各像素的各薄膜晶体管包括共用的半导体层、形成在该半导体层上面的各薄膜晶体管的各自的漏电极和各自的源电极;

上述漏电极隔着绝缘膜配置在上述栅极信号线上且形成为带状,并弯曲而形成上述源电极的前端部为中心的半圆弧状,并且,一个薄膜晶体管的漏电极与另一个薄膜晶体管的漏电极在彼此相邻的部位上物理性地共用连接,其共用连接的部分的宽度与该共用连接部分以外的部位的宽度相同地形成,上述一个漏电极通过连接部与上述漏极信号线相连接。

## 液晶显示装置

[0001] 本申请是申请日为 2005 年 9 月 21 日、申请号为 200510103547.5、发明名称为“液晶显示装置”的发明专利申请的分案申请。

### 技术领域

[0002] 本发明涉及一种液晶显示装置,特别涉及在中间隔着液晶相对配置的各基板中的一个基板的液晶面侧形成有像素电极和相对电极的液晶显示装置。

### 背景技术

[0003] 这种液晶显示装置,对于通过像素电极和相对电极之间的区域的光,通过驱动液晶来控制其光量。该液晶被施加在上述各电极之间产生的电场。

[0004] 即使从倾斜方向观察显示面,显示也没有变化的所谓的广视角优良的液晶显示装置已为人们所知。

[0005] 并且,在此之前,上述像素电极和相对电极是由不透光的导电层形成的。

[0006] 但是,近年来,以下这样的结构已为人所知:在除了像素区域周边之外的整个区域上,形成了由透明电极构成的相对电极,在该相对电极上中间隔着绝缘膜,形成了由在一个方向延伸并在与该方向交叉的方向并列设置的透明电极构成的、带状或梳齿状的像素电极。

[0007] 这样的结构的液晶显示装置,在像素电极和相对电极之间产生与基板大致平行的电场,广视角特性依然优良,并且所谓的开口率也大幅提高。

[0008] 另外,在这样的结构中,在像素电极与在其下层中间隔着绝缘膜配置的相对电极之间产生由针孔引起的短路的情况下,将产生所谓的点缺陷。在本申请人的在先申请日本专利公开公报 2005-148534 中公开了消除点缺陷的技术,其对应的中国申请的申请号为 P200410090452.X。

[0009] 在该文献中,公开了这样的结构:在像素区域设置 2 个物理性地分离的像素电极,各像素电极经由由来自栅极信号线的扫描信号同时导通的 2 个薄膜晶体管对其提供图像信号。

[0010] 具有以下效果:即使一个像素电极与相对电极发生短路,另一个像素电极也依然起作用,不会带来点缺陷。

[0011] 发明内容

[0012] 但是,像这样构成的液晶显示装置为以下结构:各像素电极彼此分开在由通过该像素的中心的假想线段将该像素分成两个区域的各区域上。

[0013] 因此,在形成有发生了短路的像素电极的一个区域上的显示不得不终止,该像素的亮度不得已变为原来的一半。

[0014] 本发明就是基于这样的情况而做出的,其优点之一在于:提供一种液晶显示装置,即使在例如像素电极和相对电极之间发生了短路,也不至于使该像素的亮度降低一半。

[0015] 以下,简单地说明本申请所公开的发明中有代表性的发明的概要。

[0016] (1) 一种液晶显示装置,具有多条栅极信号线和与该栅极信号线正交而配置的多条漏极信号线,且形成有由上述一对栅极信号线和上述一对漏极信号线所包围的多个像素,各像素具有 2 个相邻的薄膜晶体管,该液晶显示装置的特征在于:各像素的各薄膜晶体管包括共用的半导体层、形成在该半导体层上面的各薄膜晶体管的各自的漏电极和各自的源电极;上述漏电极隔着绝缘膜配置在上述栅极信号线上且形成为带状,并弯曲而形成以上述源电极的前端部为中心的半圆弧状,并且,一个薄膜晶体管的漏电极与另一个薄膜晶体管的漏电极在彼此相邻的部位上物理性地共用连接,其共用连接的部分的宽度与该共用连接部分以外的部位的宽度相同地形成,上述一个漏电极通过连接部与上述漏极信号线相连接。

[0017] 另外,本发明并不限于以上的结构,在不脱离本发明的技术思想的范围内可进行种种变更。

[0018] 这样构成的液晶显示装置,在分别与各薄膜晶体管连接的像素电极中的一个像素电极与相对电极发生了短路的情况下,该像素电极会转变为在该像素中参与显示的相对电极。

[0019] 这是因为构成一个像素电极的各电极和构成另一个像素电极的各电极交替(套匣状)配置,转变而成的该相对电极的各电极,能和与其相邻配置的另一个像素电极的各电极之间产生电场的缘故。

[0020] 此时,在要仅用该电场进行显示的情况下,短路后的亮度下降大约一半,但是,在上述绝缘膜的下层配置的原有的相对电极还作为参与显示的相对电极起作用,这在短路前和短路后没有变化。

[0021] 另一个像素电极的各电极主要在其周边与该相对电极之间产生电场(边缘电场),该电场也充分参与显示。

[0022] 因此,即使在像素电极与相对电极之间发生短路,也能不使该像素的亮度下降一半地进行驱动。

[0023] 附图说明

[0024] 图 1 是表示本发明的液晶显示装置的像素结构的一个实施例的俯视图。

[0025] 图 2 是图 1 的 I(a)-I(b) 线的剖面图。

[0026] 图 3 是表示本发明的液晶显示装置的效果的说明图。

[0027] 图 4 是图 3 的 I(a)-I(b) 线的剖面图。

[0028] 图 5 是表示本发明的液晶显示装置的像素结构的一个实施例的俯视图。

[0029] 图 6 是表示本发明的液晶显示装置的像素结构的一个实施例的俯视图。

[0030] 图 7 是表示本发明的液晶显示装置的像素结构的一个实施例的俯视图。

[0031] 图 8 是表示本发明的液晶显示装置的显示部的一个实施例的等效电路的图。

## 具体实施方式

[0032] 下面,参照附图说明本发明的液晶显示装置的实施例。

[0033] 图 8 是表示本发明的液晶显示装置的一个实施例的等效电路图。图 8 所示的等效电路表示在夹着液晶相对配置的各基板中的一个基板的液晶侧的面上形成的等效电路。

[0034] 首先,在上述基板面上,形成有在其 x 方向延伸、在 y 方向并列设置的栅极信号线

GL,并且,形成有在 y 方向延伸、在 x 方向并列设置的漏极信号线 DL。由栅极信号线 GL 和漏极信号线 DL 所包围的部分表示形成像素的像素区域,另外,由该像素区域的集合体构成液晶显示部 AR。

[0035] 在图 8 中由在 x 方向并列设置的各像素区域构成的像素区域群内,形成有在 x 方向延伸的基准信号线 CL,该基准信号线 CL 与其它的在对应的像素区域群内形成的基准信号线 CL 在液晶显示部 AR 的外侧相互连接。

[0036] 在各像素区域,具有由来自栅极信号线 GL 的信号(扫描信号)导通的 2 个薄膜晶体管 TFT1、TFT2。一个薄膜晶体管 TFT1,通过导通,将来自夹着该像素区域的一对漏极信号线 DL 中的一条(图 8 中左侧)漏极信号线 DL 的信号提供给像素电极 PX1。同样,另一个薄膜晶体管 TFT2,通过导通,将来自上述漏极信号线 DL 的信号提供给像素电极 PX2。

[0037] 这里,像素电极 PX1 和像素电极 PX2 分别独立形成,在它们与连接在上述基准信号线 CL 上的共用的相对电极 CT 之间产生电场。这样在各像素区域都具有 2 个薄膜晶体管 TFT1、TFT2、以及分别与各薄膜晶体管 TFT1、TFT2 连接的 2 个像素电极 PX1、PX2,这能防止当在像素内该像素电极 PX1、PX2 中的一个与相对电极发生短路时,造成产生所谓的点缺陷程度的损伤。这一点在后面详细描述。

[0038] 另外,上述栅极信号线 GL,其一端连接在扫描信号驱动电路 V 上,由该扫描信号驱动电路 V 向各栅极信号线 GL 依次扫描地提供扫描信号。另外,上述漏极信号线 DL,其一端连接在图像信号驱动电路 He 上,由该图像信号驱动电路 He 向各漏极信号线 DL 提供图像信号。

[0039] 即、在图 8 中由在 x 方向并列设置的各像素构成的像素群(行),由扫描信号依次选择,按照其选择定时驱动,使得向该行的各像素提供图像信号。

[0040] 图 1 是表示上述像素的结构的具体结构俯视图。另外,图 2 表示图 1 的 I(a)-I(b) 线的剖面图。

[0041] 在基板 SUB1 的主表面,相对电极 CT 由例如 ITO(Indium TinOxide) 这样的透光性材料形成。

[0042] 像素区域由后述的栅极信号线 GL 和漏极信号线 DL 所包围的区域构成,该相对电极 CT 形成在除了该区域的微小周边之外的中央部的整个区域上。

[0043] 并且,形成有栅极信号线 GL 和基准信号线 CL。它们例如在同一工序形成,因此由同一材料构成。

[0044] 这里,基准信号线 CL 接近包围像素区域的各栅极信号线 GL 中的一条栅极信号线 GL 并与之相邻地形成,并且,与上述相对电极 CT 直接重合地形成,由此,与该相对电极 CT 电连接。

[0045] 另外,在基板 SUB1 的主表面上覆盖上述栅极信号线 GL 等地在整个区域上形成有绝缘膜 GI。该绝缘膜 GI 作为后述的薄膜晶体管 TFT 的栅极绝缘膜起作用,并且作为层间绝缘膜起作用。

[0046] 在该绝缘膜 GI 的上面,在与上述栅极信号线 GL 重叠的区域的一部分上形成有半导体层 AS。该半导体层 AS 由第 1 半导体层 AS1、第 2 半导体层 AS2 构成。这是为了要在各半导体层的形成部位形成第 1 薄膜晶体管 TFT1、第 2 薄膜晶体管 TFT2。

[0047] 此时的各半导体层 AS1、AS2 配置成接近该像素区域的左侧,也就是用于向该像素

导入图像信号的漏极信号线 DL 侧。

[0048] 在各半导体层 AS1、AS2 的上面形成一对相对的电极（源电极、漏电极），由此，形成以上述栅极信号线 GL 为栅极的逆交错（stagger）的 MIS 构造晶体管，该电极在形成漏极信号线 DL 的同时形成。

[0049] 即、在位于像素区域左侧的漏极信号线 DL 的一部分上，具有与栅极信号线 GL 平行延伸的部分，该延伸部分弯曲地从接近各半导体层 AS1、AS2 的一边形成到各半导体层 AS1、AS2 上，由此形成漏电极 SD11、SD21。另外，在各半导体层 AS1、AS2 的表面，离开各漏电极 SD11、SD21 仅沟道长度的量地形成源电极 SD12、SD22。另外，该源电极 SD12、SD22 形成为具有从半导体层 AS1、AS2 面分别向像素区域侧延伸一些的延伸部分。这是因为该延伸部分将成为实现与后述的像素电极 PX1、PX2 的连接的部分的缘故。

[0050] 另外，在基板 SUB1 的表面，覆盖上述漏极信号线 DL 地在整个区域上形成有保护膜 PAS。因为该保护膜 PAS 具有避免上述薄膜晶体管 TFT1、TFT2 与后述的液晶 LC 直接接触的功能，所以作为它的材料，包括无机材料、有机材料、无机材料和有机材料的层叠体等。

[0051] 在该保护膜 PAS 的表面形成有像素电极 PX。该像素电极 PX 形成在上述相对电极 CT 的形成区域内，由此，间隔绝缘膜 GI 和保护膜 PAS 地重叠在该相对电极 CT 上。

[0052] 像素电极 PX 由第 1 像素电极 PX1 和第 2 像素电极 PX2 构成。第 1 像素电极 PX1 的一部分通过在其下层的上述保护膜 PAS 上预先形成的接触孔 CN1 与上述薄膜晶体管 TFT1 的源电极 SD12 的延伸部电连接，同样，第 2 像素电极 PX2 的一部分通过在其下层的上述保护膜 PAS 上预先形成的接触孔 CN2 与上述薄膜晶体管 TFT2 的源电极 SD22 的延伸部分电连接。

[0053] 第 1 像素电极 PX1 和第 2 像素电极 PX2 分别由电极群构成，上述电极群由大致在 x 方向延伸、在 y 方向并列设置的多个电极构成，第 1 像素电极 PX1 的电极和第 2 像素电极 PX2 的电极分别交替配置。

[0054] 另外，第 1 像素电极 PX1 的各电极与导电层 PD1 一体地形成，形成所谓的梳齿状图形，上述导电层 PD1 与向该像素提供图像信号的漏极信号线 DL 相邻、且平行地形成，第 2 像素电极 PX2 的各电极与导电层 PD2 一体地形成，形成所谓的梳齿状图形，上述导电层 PD2 与和上述漏极信号线 DL 不同的、夹着该像素的漏极信号线 DL 相邻、且平行地形成。

[0055] 另外，在制造像素电极 PX 的同时形成的导电材料 SE 横穿栅极信号线 GL 的一部分地形成。该导电材料 SE 形成在接近与通过薄膜晶体管 TFT 向该像素提供图像信号的漏极信号线 DL 不同的另一条漏极信号线的部位。这是为了选择较为远离了薄膜晶体管 TFT 的部位，由此充分避免与该薄膜晶体管 TFT 接触。

[0056] 上述导电材料 SE 的靠该像素区域的一端，通过贯穿其下层的保护膜 PAS、绝缘膜 GI 的接触孔 CN4，电连接在基准电极 CL 上，另外，其靠相邻的另一个像素区域的另一端，通过贯穿其下层的保护膜 PAS、绝缘膜 GI 的接触孔 CN3，电连接在该另一个像素区域的相对电极 CT 上。

[0057] 在显示部，按每个像素物理性地分离的各相对电极 CT，通过基准信号线 CL 与在 x 方向相邻的其它像素的相对电极 CT 相互连接，通过上述导电材料 SE 与在 y 方向相邻的其它像素的相对电极 CT 相互连接，因此，具有这样的效果：在提供基准信号时，各像素的波形没有畸变。

[0058] 在基板 SUB1 的表面,覆盖该像素电极 PX 等,在整个区域形成取向膜 ORI1。该取向膜 ORI1 具有使与之接触的液晶 LC 分子进行初期取向的功能。

[0059] 另外,中间隔着液晶 LC 配置的另一基板 SUB2,在其液晶 LC 侧的面上设置有:将该像素与其它相邻像素隔开而形成的黑矩阵 BM、为了使该像素担当彩色显示的三原色中的一个颜色而形成的彩色滤光片 FIL、为了使表面平坦化而形成的平坦化膜 OC、以及为了使液晶 LC 分子进行初期取向而形成的取向膜 ORI2。

[0060] 来自漏极信号线 DL 的图像信号经由通过提供来自栅极信号线 GL 的扫描信号而同时导通的薄膜晶体管 TFT1、TFT2,被分别提供给像素电极 PX1、PX2。另一方面,通过基准信号线 CL 向相对电极 CT 提供相对于该图像信号成为基准的信号。

[0061] 因此,如图 2 所示,在像素电极 PX(PX1、PX2) 和相对电极 CT 之间产生电场(电力线)E,使液晶 LC 分子动作。

[0062] 此时的电场 E,在相对电极 CT 的周边(边缘部)与相对电极 CT 大致垂直,并且在整个该电极 CT 上与基板 SUB1 大致平行,它们都参与液晶 LC 分子的动作。

[0063] 图 3 是表示由上述结构构成的液晶显示装置的效果的说明图,是与图 1 对应的图。

[0064] 如图 3 所示,假设像素电极 PX 的一部分(这里示出了像素电极 PX2 的情况)通过在其下层的保护膜 PAS、绝缘膜 GI 上非正常地形成的针孔,与相对电极 CT 发生了短路的情况。在保护膜 PAS、绝缘膜 GI 上形成针孔,是在制造中由于例如异物的存在而能经常发生的现象。

[0065] 另外,在作为图 3 的 I(a)-I(b) 线的剖面图的图 4 中示出了由上述针孔造成的像素电极 PX2 和相对电极 CT 的短路。

[0066] 在发生了这样的短路时,像素电极 PX2 与相对电极 CT 变成电位相同,作为像素电极 PX2 的功能受损。但是,转变为相对电极而具有相对电极的功能,在该转变而成的相对电极与相邻配置的像素电极 PX1 之间产生电场,参与显示。

[0067] 并且,像素电极 PX1 与短路之前相比没有变化,在与配置在保护膜 PAS 和绝缘膜 GI 的下层的原有的相对电极 CT 之间依然产生电场,参与显示。

[0068] 因此,即使例如像素电极与相对电极之间发生短路,也能够不使该像素的亮度降低到一半地进行驱动。

[0069] 图 5 是表示本发明的液晶显示装置的像素的其它实施方式的俯视图,是与图 1 对应的图。

[0070] 与图 1 的情况相比,不同的结构首先在于薄膜晶体管 TFT1 和 TFT2。

[0071] 在栅极信号线 GL 上相邻配置的薄膜晶体管 TFT1 和 TFT2,它们的漏电极 SD11、SD21 形成了包围它们的源电极 SD12、SD22 的前端地形成的图形。

[0072] 这里,所谓源电极 SD12、SD22 的前端是与和对应的像素电极 PX1、PX2 连接的一侧相反的一端的端部,是实质上作为薄膜晶体管 TFT1、TFT2 的源电极 SD12、SD22 起作用的部分。

[0073] 即,漏电极 SD11 形成带状,它弯曲地形成以与之构成一对电极的源电极 SD12 的上述前端部为中心的半圆弧状。同样,漏电极 SD21 也形成带状,它弯曲地形成以与之构成一对电极的源电极 SD22 的上述前端部为中心的半圆弧状。

[0074] 并且,这些漏电极 SD11 与漏电极 SD21,在彼此相邻的部位进行物理性地连接,其

连接部的宽度与该连接部以外的宽度相同。因此,漏电极 SD11 与漏电极 SD21 分别以具有圆滑的圆弧部的大致“W”形状的图形形成。

[0075] 这些漏电极 SD11 和漏电极 SD21 包围与之成对的源电极 SD12、SD22 地形成,这是为了要加大各薄膜晶体管 TFT1、TFT2 的沟道宽度,为了使沟道长度沿其沟道的宽度方向均匀化,源电极 SD12、SD22 的前端部形成无角的圆弧状。这是为了使与漏电极 SD11 和漏电极 SD21 的内周边(与源电极 SD12、SD22 相对的圆面)的曲率一致。

[0076] 并且,能在加大双方的薄膜晶体管 TFT1、TFT2 的沟道宽度的同时,使这些薄膜晶体管 TFT1、TFT2 大幅度地接近配置。这是因为如上所述,漏电极 SD11 和漏电极 SD21 的连接部的宽度与该连接部以外的宽度相同的缘故。

[0077] 在该实施例的情况下,如上所述,配置用于使隔着栅极信号线 GL 相邻的各像素的相对电极 CT 相互连接起来的导电材料 SE,具有这样的效果:能够充分确保上述薄膜晶体管 TFT1、TFT2 之间的距离,避免它们之间发生短路。

[0078] 另外,薄膜晶体管 TFT1、TFT2 的半导体层 AS 是共用地形成的,其形状也可以为矩形,在图 5 中形成这样的形状:除了该矩形的一个边之外的其它边与漏电极 SD11、SD21 的外周边一致。

[0079] 另外,与薄膜晶体管 TFT1 的源电极 SD12 连接的像素电极 PX1,在其连接部采用了回避与其在 y 方向相邻配置的像素电极 PX2 相对的结构。这与图 1 的情况下的相同部位的结构不同,因此成为能将薄膜晶体管 TFT1、TFT2 接近配置的结构。

[0080] 另外,与上述连接部在 y 方向相邻配置的像素电极 PX2,从在其长度方向上与源电极 SD22 连接所需的分岔部向薄膜晶体管 TFT1 侧突出。这是因为要扩大具有像素的功能的领域。

[0081] 因此,如与图 5 对应的、表示另一实施方式的图 6 所示,当然也可以不形成该突出部。

[0082] 图 7 是表示像素电极 PX1、PX2 的图形的其它变形例的图。在像素区域的中央,以在图 7 中在 x 方向延伸的假想线段为界,在形成薄膜晶体管 TFT1、TFT2 的一侧,像素电极 PX1、PX2 的图形与例如图 6 的情况相同,而图 7 中上侧的图形,以上述假想线段为中心成线对称的关系。

[0083] 由此,能够使各像素电极 PX1、PX2 的电极延伸方向的角度在图 7 的上侧和下侧不同,能够形成所谓的多域(multi-domain)构造。

[0084] 上述各实施例可以分别单独使用,或组合使用。这是因为能够单独或相乘地实现各实施例的效果的缘故。



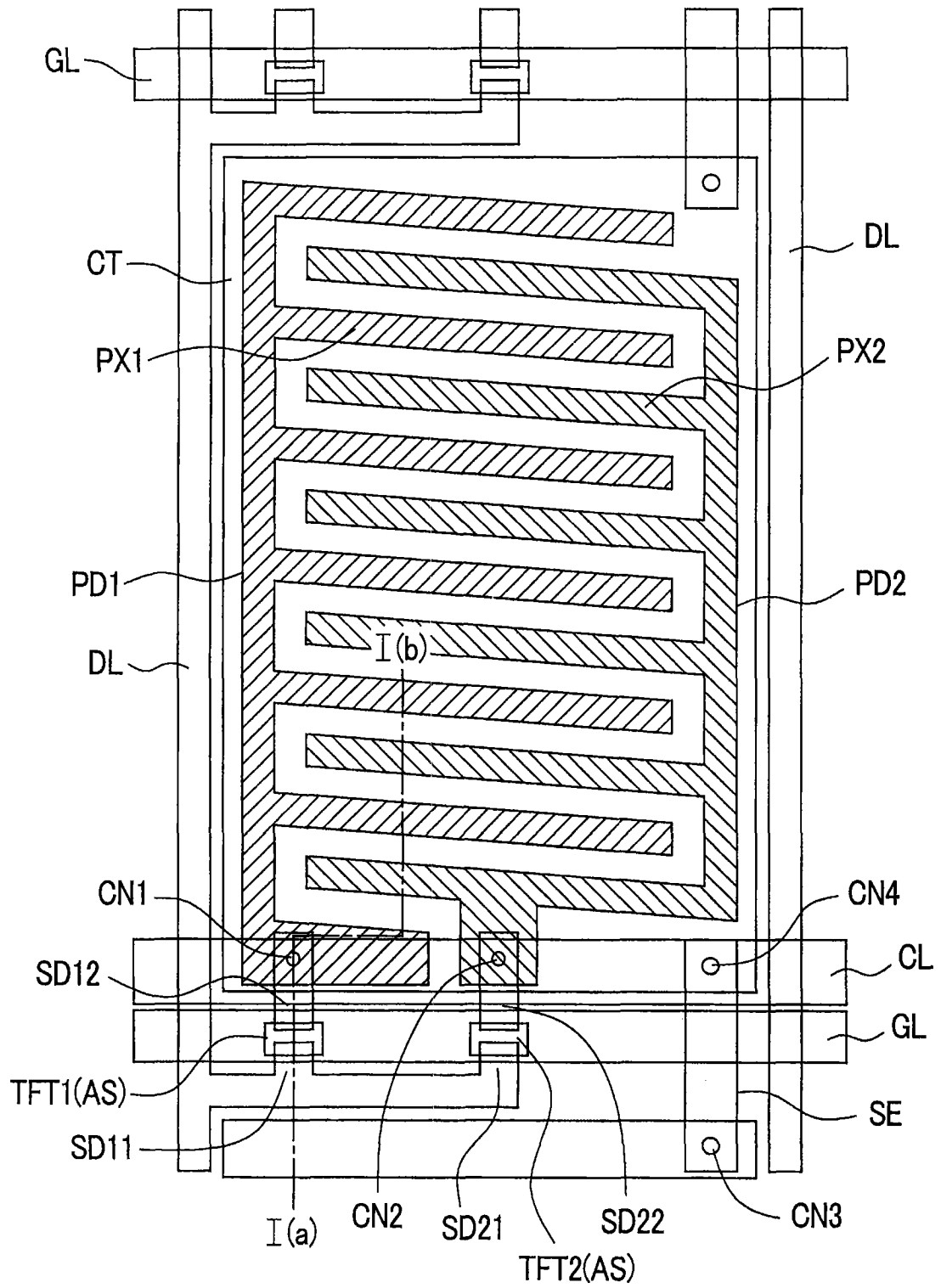


图 1

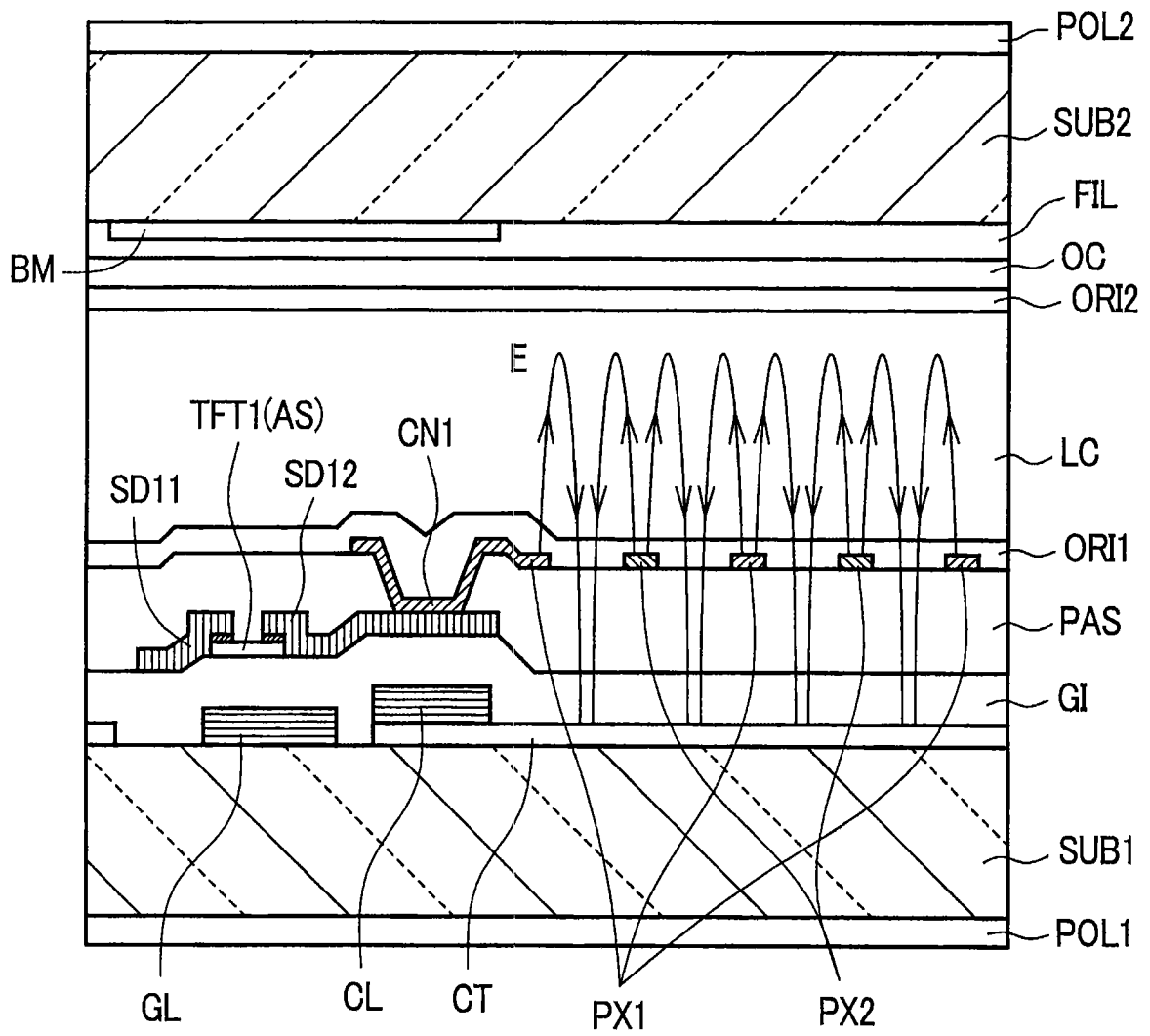


图 2

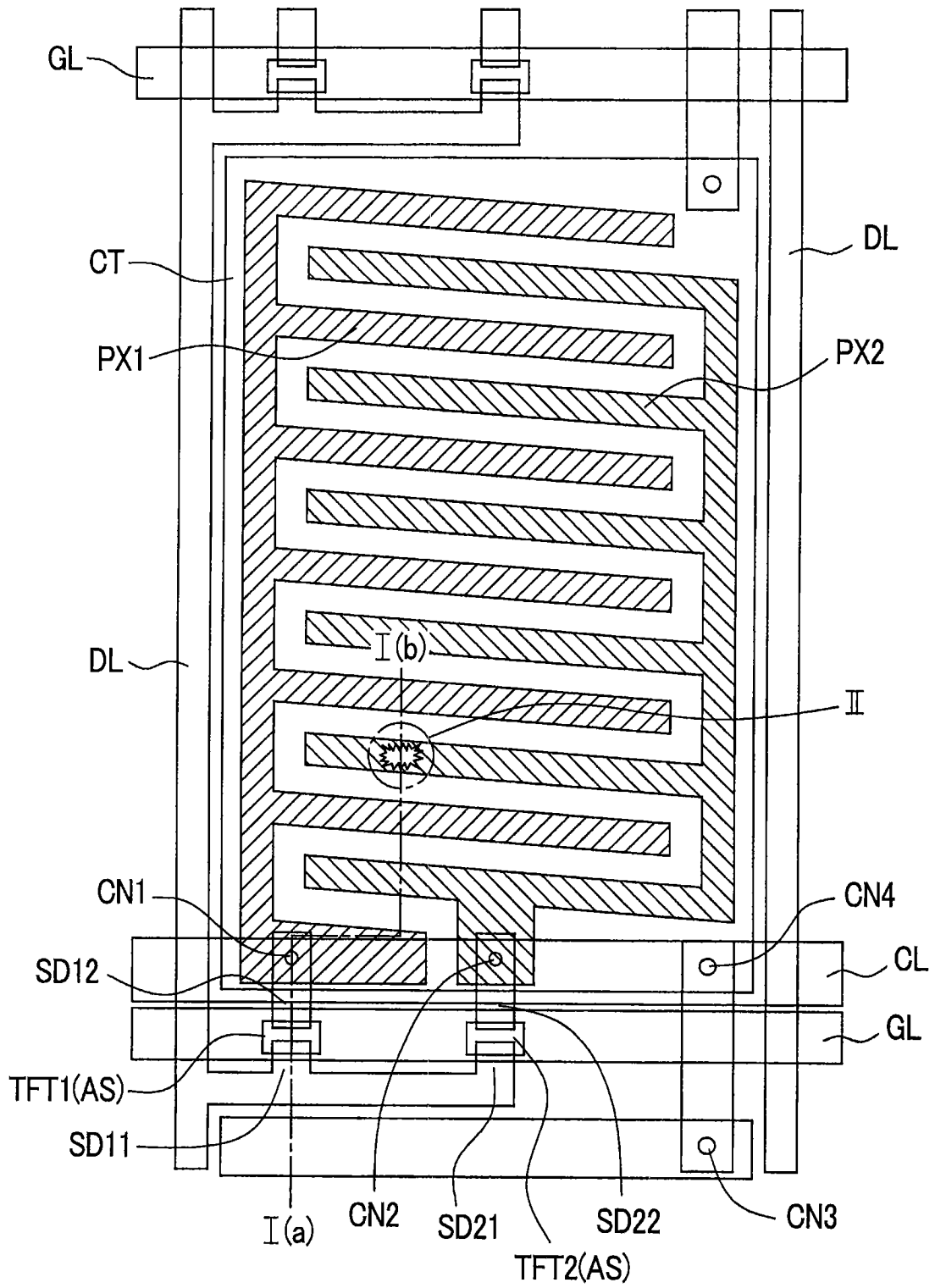


图 3

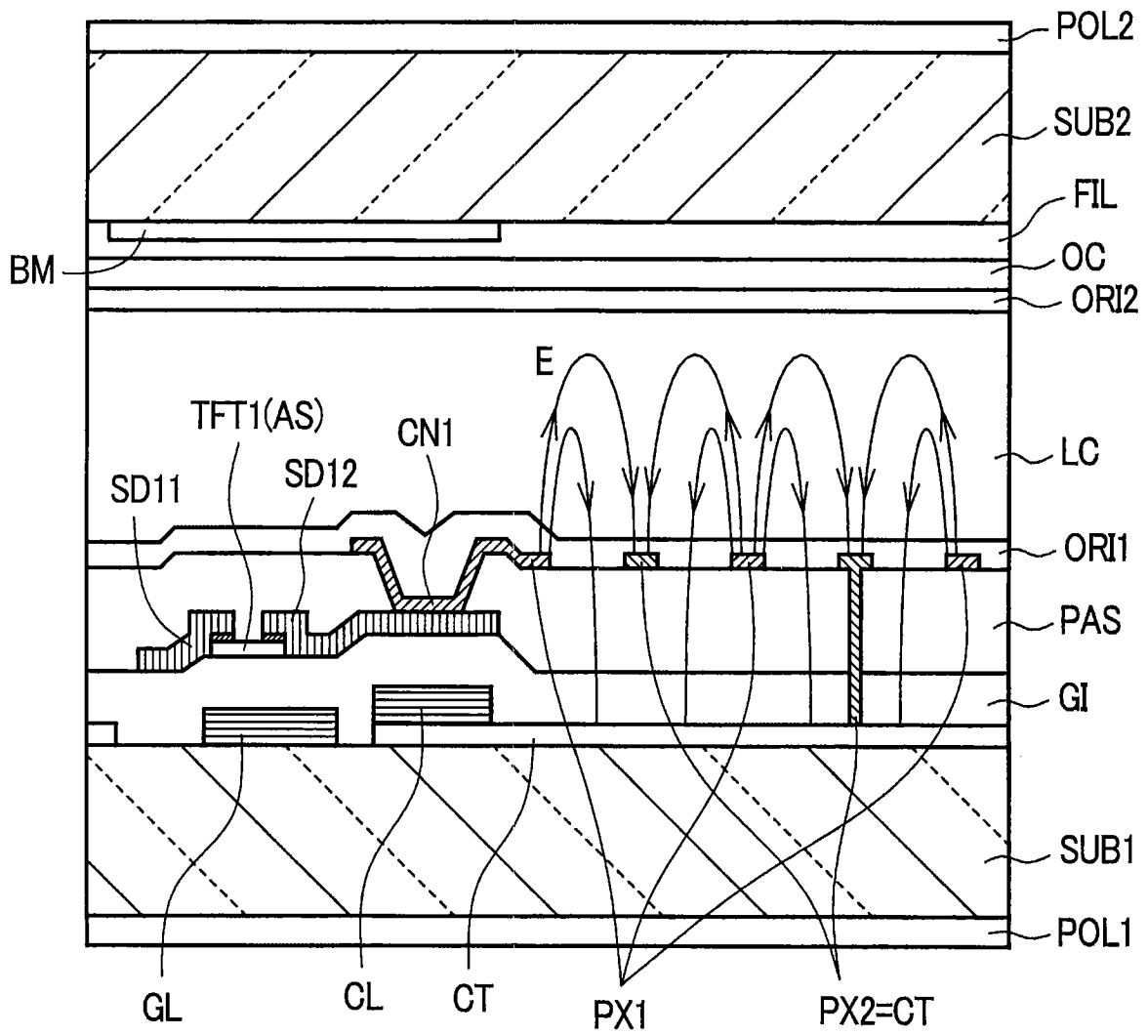


图 4

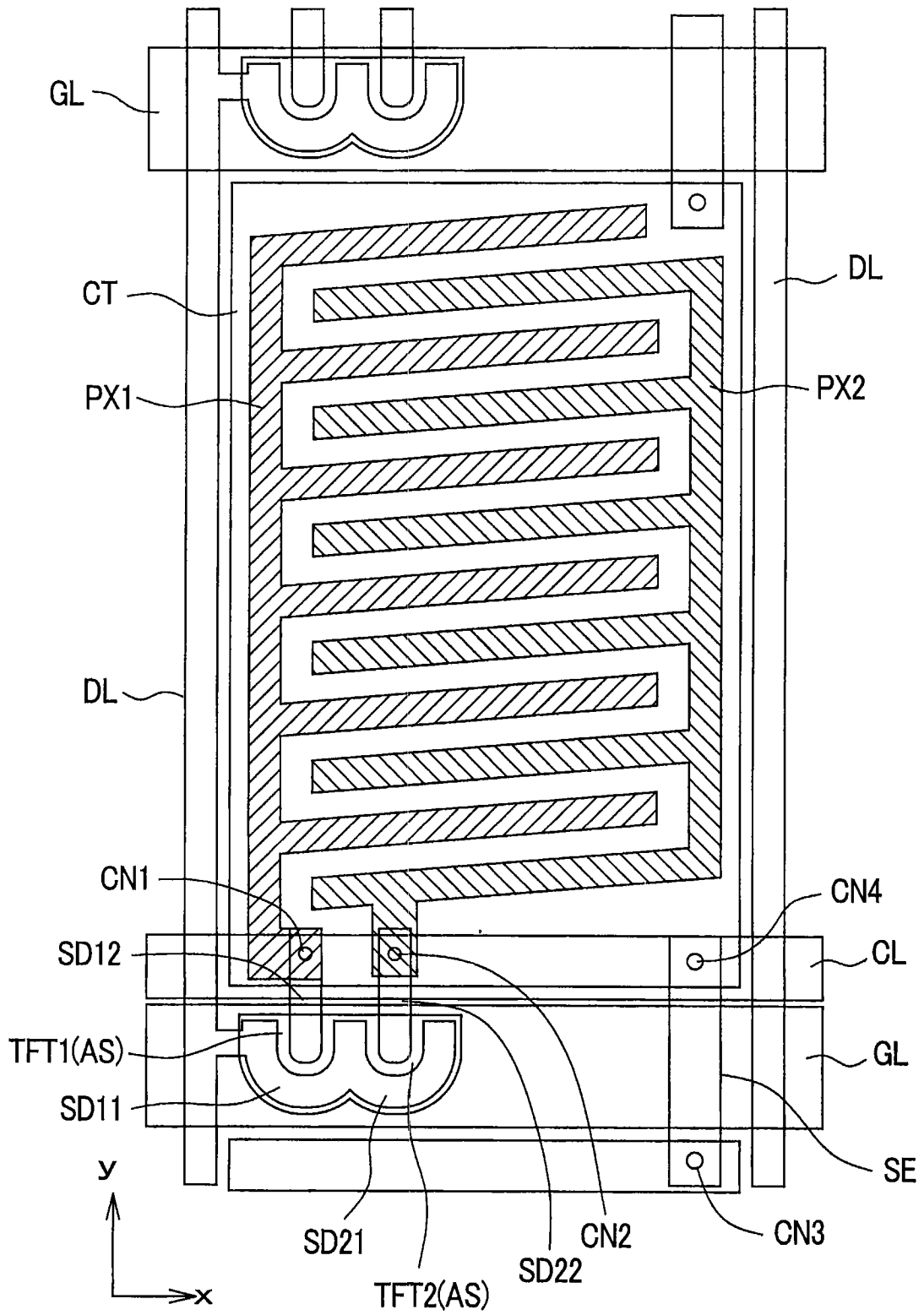


图 5

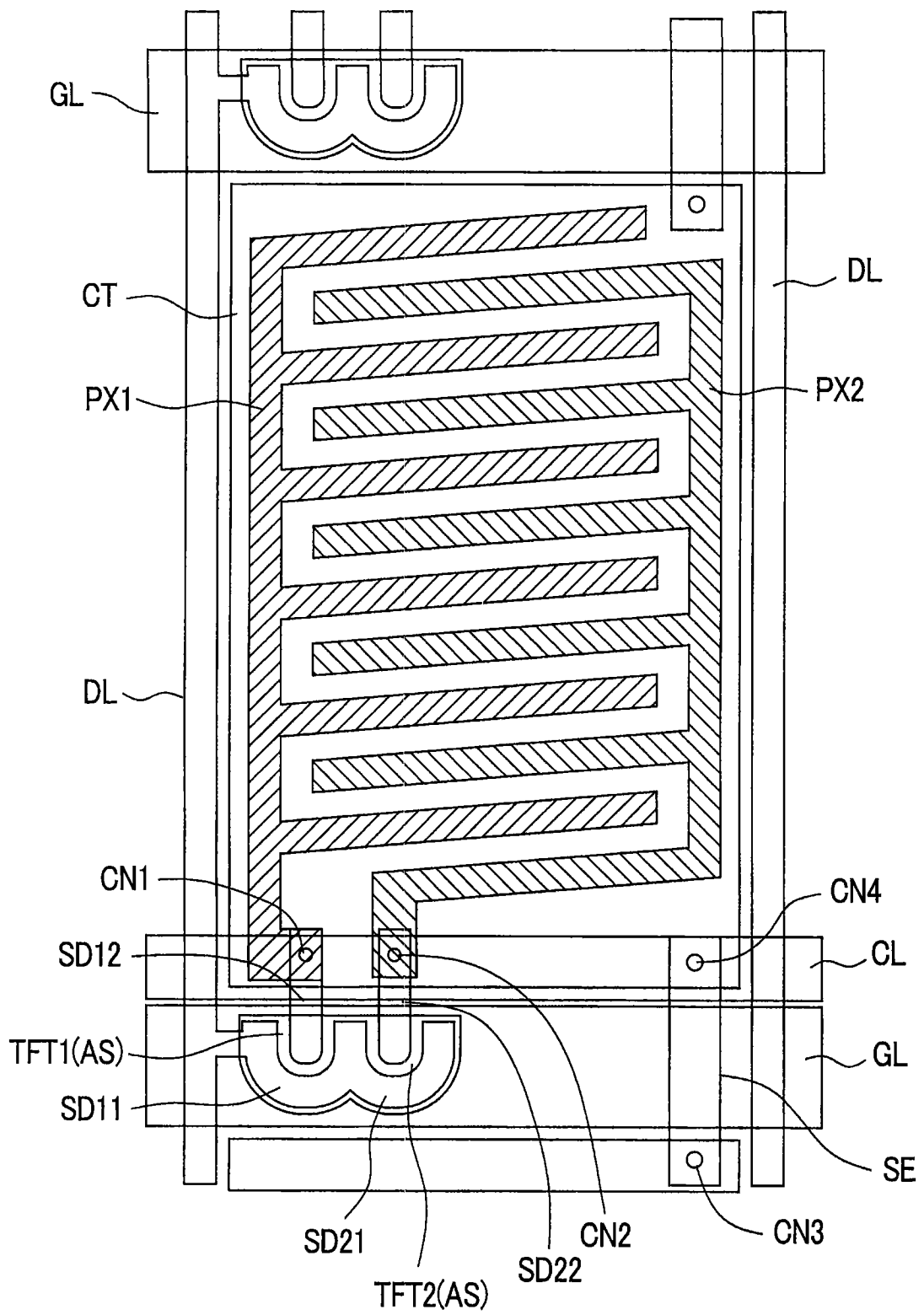


图 6

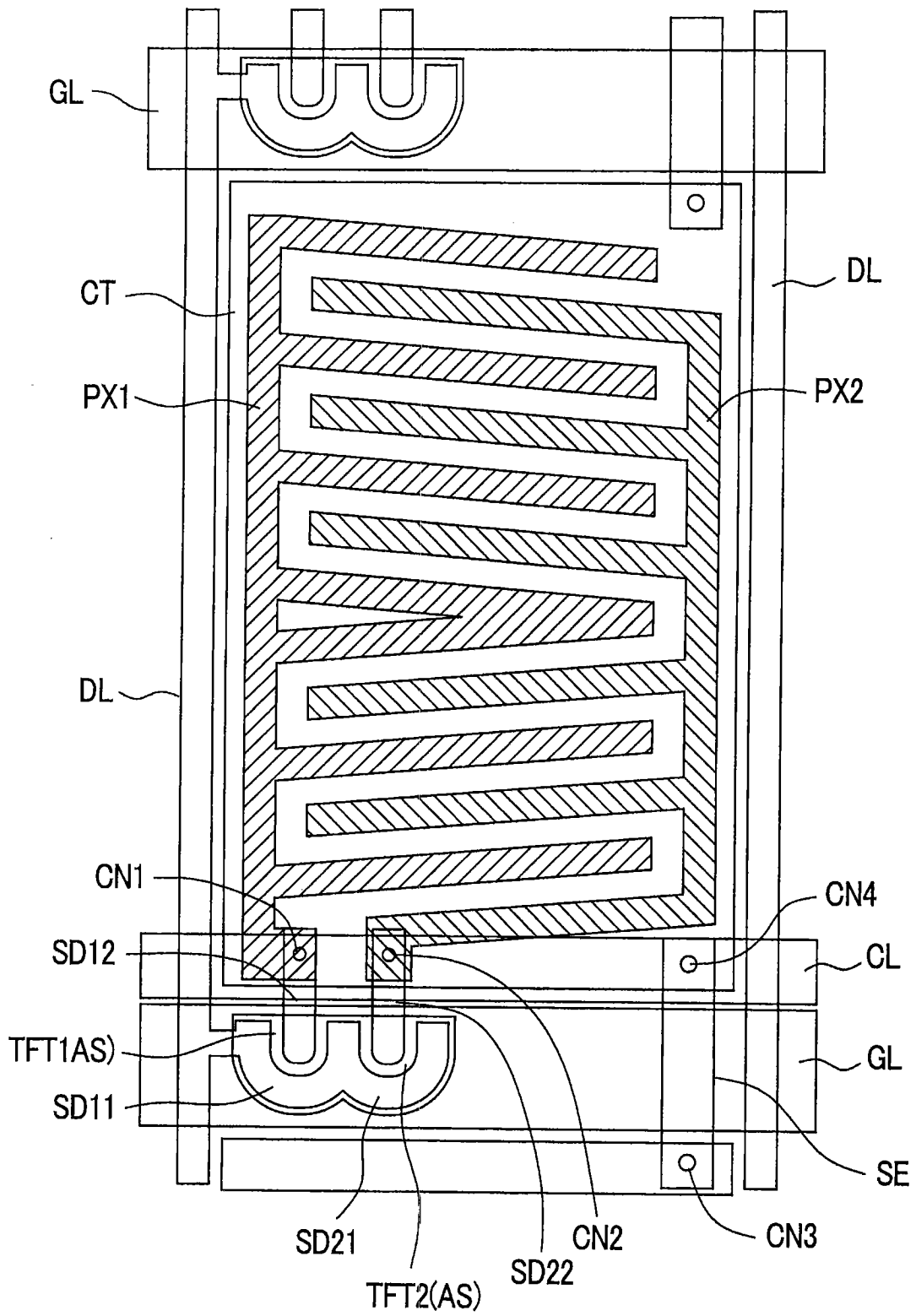


图 7

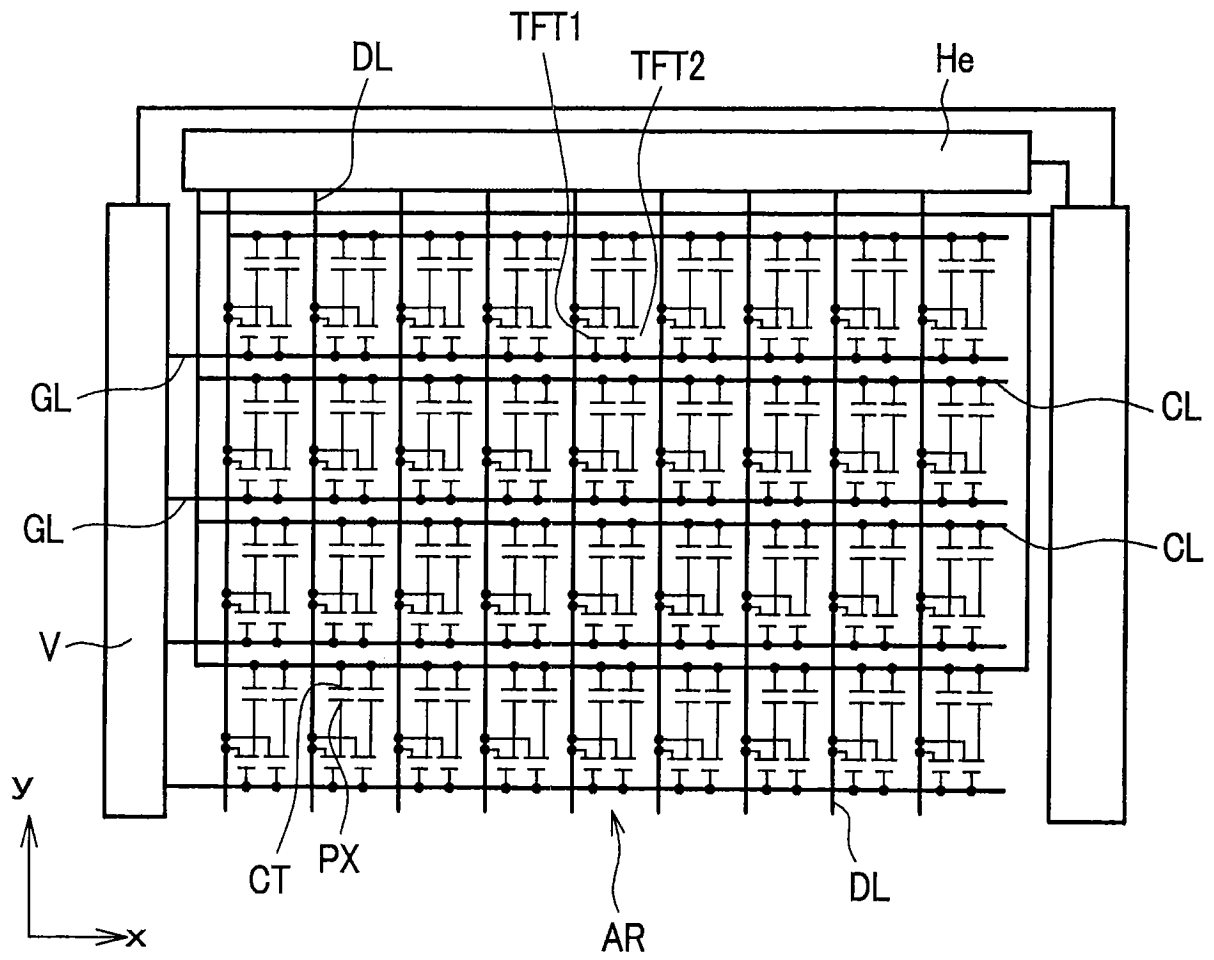


图 8