



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년09월21일
(11) 등록번호 10-0760877
(24) 등록일자 2007년09월17일

(51) Int. Cl.

H04R 3/00 (2006.01)

(21) 출원번호 10-2006-0001626

(22) 출원일자 2006년01월06일

심사청구일자 2006년01월06일

(65) 공개번호 10-2006-0080892

공개일자 2006년07월11일

(30) 우선권주장

JP-P-2005-00001381 2005년01월06일 일본(JP)

(56) 선행기술조사문헌

JP11317996 A

(뒷면에 계속)

(73) 특허권자

엔이씨 일렉트로닉스 가부시기가이샤

일본 211-8668 가나가와켄 가와사키시 나카하라쿠 시모누마베 1753

(72) 발명자

니와 후미유키

일본 시가켄 오즈시 세이란 2쵸메 9방 1고 엔이씨 간사이가부시기가이샤 나이

이다 마사유키

일본 시가켄 오즈시 세이란 2쵸메 9방 1고 엔이씨 간사이가부시기가이샤 나이

기노시타 히로시게

일본 가나가와켄 가와사키시 나카하라쿠 시모누마베 1753 엔이씨일렉트로닉스 가부시기가이샤 나이

(74) 대리인

특허법인코리아나

전체 청구항 수 : 총 21 항

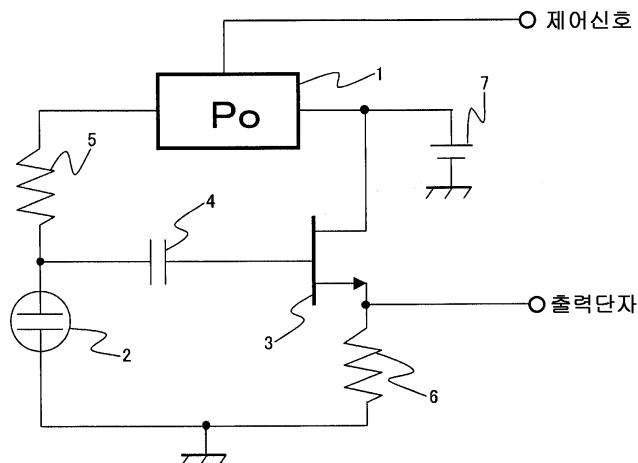
심사관 : 조지은

(54) 전압 공급 회로 및 마이크로폰 유닛

(57) 요약

전압 공급 회로는 전원 전압을 부스팅한 전압을 출력하는 부스터, 및 부스터로부터 출력되는 전압을 전원으로 동작시키고 바이어스 전압을 센서에 공급하는 증폭기를 포함한다. 증폭기의 전원 전압을 발생시키는 부스터의 출력 전압값은 센서의 감도를 지정하기 위한 신호에 따라 설정된다.

대표도 - 도1



(56) 선행기술조사문헌

JP2000217188 A

KR1020040011241 A

KR1020040011849 A

특허청구의 범위

청구항 1

전원 전압으로부터 부스팅되는 전압을 출력하는 부스터, 및

상기 부스터로부터 출력된 전압을 전원으로서 동작시키고 바이어스 전압을 센서 유닛에 공급하는 증폭기를 포함하며,

상기 부스터의 출력 전압값은 상기 센서 유닛의 감도를 지정하기 위한 제어 신호에 따라 설정되고,

상기 부스터는,

전원 전압을 부스팅하는 전원 부스터 섹션, 및

상기 센서 유닛의 감도를 지정하기 위한 제어 신호에 따라 상기 출력 전압값을 변경하는 전압 선택기 섹션을 포함하는, 전압 공급 회로.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 증폭기에 대한 피드백 저항기를 더 포함하는, 전압 공급 회로.

청구항 4

삭제

청구항 5

제 3 항에 있어서,

상기 피드백 저항기의 저항값은 상기 센서 유닛의 감도를 지정하기 위한 제어 신호에 따라 결정되는, 전압 공급 회로.

청구항 6

삭제

청구항 7

제 3 항에 있어서,

상기 피드백 저항기는,

제 1 피드백 저항기 섹션 및 제 2 피드백 저항기 섹션을 적어도 포함하며, 상기 센서 유닛의 감도를 지정하기 위한 제어 신호에 따라, 상기 제 1 피드백 저항기 섹션 및 상기 제 2 피드백 저항기 섹션 중에서 하나를 상기 증폭기에 대한 피드백 저항기로서 선택하는, 전압 공급 회로.

청구항 8

삭제

청구항 9

바이어스 전압을 수용하는 마이크로폰,

전원 전압으로부터 부스팅된 전압을 출력하는 부스터, 및

상기 부스터로부터 출력된 전압을 전원으로서 동작시키고 바이어스 전압을 상기 마이크로폰에 공급하는 증폭기

를 포함하며,

상기 부스터의 출력 전압값은 상기 마이크로폰의 감도를 지정하기 위한 제어 신호에 따라 설정되고,

상기 부스터는,

전원 전압을 부스팅하는 전원 부스터 섹션, 및

상기 마이크로폰의 감도를 지정하기 위한 제어 신호에 따라 상기 출력 전압값을 변경하는 전압 선택기 섹션을 포함하는, 마이크로폰 유닛.

청구항 10

삭제

청구항 11

제 9 항에 있어서,

상기 증폭기에 대한 피드백 저항기를 더 포함하는, 마이크로폰 유닛.

청구항 12

삭제

청구항 13

제 11 항에 있어서,

상기 피드백 저항기의 저항값은 상기 마이크로폰의 감도를 지정하기 위한 제어 신호에 따라 결정되는, 마이크로폰 유닛.

청구항 14

제 11 항에 있어서,

상기 피드백 저항기는,

제 1 피드백 저항기 섹션 및 제 2 피드백 저항기 섹션을 적어도 포함하며,

상기 마이크로폰의 감도를 지정하기 위한 제어 신호에 따라, 상기 제 1 피드백 저항기 섹션 및 상기 제 2 피드백 저항기 섹션 중에서 하나를 상기 증폭기에 대한 피드백 저항기로서 선택하는, 마이크로폰 유닛.

청구항 15

센서 유닛의 감도를 지정하기 위한 제어 신호에 따라 상기 센서 유닛에 공급되도록 출력 전압을 설정하는 설정 회로를 포함하는, 전압 공급 회로.

청구항 16

제 15 항에 있어서,

상기 설정 회로는, 상기 출력 전압을 상기 센서 유닛에 공급하는 증폭기를 포함하는, 전압 공급 회로.

청구항 17

제 16 항에 있어서,

상기 설정 회로는, 전원 전압으로부터 부스팅되는 전압을 출력하고 이를 상기 증폭기에 공급하는 부스터를 포함하는, 전압 공급 회로.

청구항 18

제 17 항에 있어서,

상기 설정 회로는, 안정적인 고정 전압을 발생시키고 이를 상기 증폭기의 제 1 입력 단자에 공급하는 기준 전압

발생 회로를 포함하는, 전압 공급 회로.

청구항 19

제 18 항에 있어서,

상기 설정 회로는, 상기 증폭기의 이득을 제어하는 피드백 저항기를 포함하는, 전압 공급 회로.

청구항 20

제 19 항에 있어서,

상기 설정 회로는, 상기 증폭기의 제 2 입력 단자와 상기 증폭기의 출력 단자 사이에 접속된 피드백 저항기를 포함하는, 전압 공급 회로.

청구항 21

제 19 항에 있어서,

상기 피드백 저항기는,

제 1 피드백 저항기 섹션 및 제 2 피드백 저항기 섹션을 적어도 포함하며,

상기 센서 유닛의 감도를 지정하기 위한 제어 신호에 따라, 상기 제 1 피드백 저항기 섹션 및 상기 제 2 피드백 저항기 섹션 중에서 하나를 상기 증폭기에 대한 피드백 저항기로서 선택하는, 전압 공급 회로.

청구항 22

제 15 항에 있어서,

상기 센서 유닛은, 일 단자에서 상기 출력 전압을 수신하고 다른 단자는 제 1 전원 라인에 접속된 커패시터 마이크로폰을 포함하는, 전압 공급 회로.

청구항 23

제 22 항에 있어서,

상기 센서 유닛은,

상기 제 1 전원 라인과 제 2 전원 라인 사이에 접속된 트랜지스터; 및

상기 트랜지스터의 제어 단자와 상기 커패시터 마이크로폰의 상기 일 단자 사이에 접속된 커패시터를 포함하는, 전압 공급 회로.

청구항 24

제 17 항에 있어서,

상기 부스터는, 다이오드 및 커패시터를 포함하는 복수의 원-타임 부스터로 구성된 전하 펌프 회로에 의해 형성되는, 전압 공급 회로.

청구항 25

제 17 항에 있어서,

상기 부스터는, 복수의 부스터로 구성되고, 상기 센서 유닛의 감도를 지정하기 위한 제어 신호에 따라 상기 복수의 부스터 중에서 대응하는 1 개의 부스터를 선택함으로써 상기 출력 전압이 되도록 부스터 전압을 발생시키는, 전압 공급 회로.

청구항 26

제 24 항에 있어서,

상기 전하 펌프 회로는,

짝수 스테이지에서의 원-타임 부스터의 출력 단자에 접속된 홀수 스테이지에서의 원-타임 부스터의 입력 단자, 제 1 인버터의 출력 단자에 접속된 홀수 스테이지에서의 상기 원-타임 부스터의 제어 단자, 홀수 스테이지에서의 상기 원-타임 부스터의 출력 단자에 접속된 짝수 스테이지에서의 상기 원-타임 부스터의 입력 단자, 및

제 2 인버터의 출력 단자에 접속된 짝수 스테이지에서의 상기 원-타임 부스터의 제어 단자를 포함하고,

N 번째 스테이지에서의 원-타임 부스터의 출력 단자와 N+1 번째 스테이지에서의 원-타임 부스터의 입력 단자 사이에 설치된 제 1 스위치,

N-1 번째 스테이지에서의 원-타임 부스터의 제어 단자와 N 번째 스테이지에서의 원-타임 부스터의 제어 단자 사이에 설치된 제 2 스위치,

N 번째 스테이지에서의 원-타임 부스터의 제어 단자와 N+2 번째 스테이지에서의 원-타임 부스터의 제어 단자 사이에 설치된 제 3 스위치,

상기 전하 펌프 회로의 최종 스테이지에서의 정류 다이오드의 애노드 단자와 그 이전 스테이지의 출력 단자 사이에 설치된 제 4 스위치, 및

상기 제 1 스위치와 상기 제 4 스위치를 접속하는 라인을 포함하며,

상기 제 1 스위치는 상기 센서 유닛의 감도를 지정하기 위한 신호에 따라 상기 라인 또는 후속 스테이지에서의 원-타임 부스터의 입력 단자에 접속되고,

상기 제 4 스위치는 상기 센서 유닛의 감도를 지정하기 위한 상기 신호에 따라 그 이전 스테이지에서의 원-타임 부스터의 출력 단자에 접속되며,

상기 제 2 스위치 및 상기 제 3 스위치는 상기 센서 유닛의 감도를 지정하기 위한 상기 신호에 따라 턴-온 또는 턴-오프함으로써 부스팅 동작을 수행하는, 전압 공급 회로.

청구항 27

제 18 항에 있어서,
상기 기준 전압 발생 회로는 밴드 갭 회로인, 전압 공급 회로.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 전압 공급 회로에 관한 것으로, 상세하게는, 커패시터 마이크로폰과 같은 센서에 전압을 공급하기 위한 전압 공급 회로 및 이를 이용한 마이크로폰 유닛에 관한 것이다.
- <15> 셀 폰과 같은 이동 단말기에서 오디오 통신을 위한 커패시터 마이크로폰으로 지칭되는 마이크로폰을 이용하는 기술이 널리 이용된다. 커패시터 마이크로폰은, 일 전극이 진동판인 커패시터로 형성되고, 커패시턴스의 변화에 따라 사운드 등의 진동을 인식하고 이를 전기 신호로 변환하는 마이크로폰이다.
- <16> "PA 오디오-통신 시스템" (Kougakutosho Ltd., 1996) 은 통상의 커패시터 마이크로폰 시스템을 설명한다. 도 6은 커패시터 마이크로폰을 이용하는 커패시터 마이크로폰 유닛 (100) 의 회로를 나타낸 것이다. 도 6에 도시된 바와 같이, 종래의 커패시터 마이크로폰 유닛은 커패시터 마이크로폰 (101), 접합 전계 효과 트랜지스터 (JFET; 102), 커패시터 (103), 저항기 (104 및 105), 및 DC 전원 (106 및 108) 을 포함한다.
- <17> 커패시터 마이크로폰 (101) 은 사운드와 같은 음압을 수용하고 출력 신호를 발생시키는 진동 센서이다. 커패시터 마이크로폰 (101) 의 일 전극은 저항기 (104) 를 통해 DC 전원 (108) 에 접속되고, 다른 전극은 그라운드된다. 커패시터 마이크로폰 (101) 은 DC 전원 (108) 으로부터 특정 바이어스 전압을 수용한다. 커패시터 마이크로폰 (101) 의 출력 단자는 JFET (102) 의 게이트에 접속된다. JFET (102) 는 커패시터 마이크

로폰 (101) 으로부터의 출력 신호를 증폭하여 증폭된 신호를 발생시키는 증폭기이다. JFET (102) 에서 발생되는 증폭된 신호는 출력 단자 (107) 를 통해 커패시터 마이크로폰 유닛 (100) 으로부터 출력된다.

<18> 도 6에 도시된 커패시터 마이크로폰 유닛 (100) 이 2 개의 DC 전원 (106 및 108) 을 이용하지만, DC 전원 (106) 으로부터 공급되는 전압을 부스팅 (boost) 하여, 커패시터 마이크로폰 (101) 에 공급되는 바이어스 전압을 발생시키는 것이 가능하다.

발명이 이루고자 하는 기술적 과제

<19> 종래의 기술은 상이한 감도 설정을 갖는 2 개의 커패시터 마이크로폰 유닛을 준비하고 커패시터 마이크로폰 유닛을 스위칭함으로써 커패시터 마이크로폰 유닛의 감도를 변화시킨다. 이러한 구성에서는, 스위칭되는 감도 레벨의 수와 동일한 수의 커패시터 마이크로폰 유닛을 준비하는 것이 필요하다. 따라서, 하나의 유닛으로 복수의 감도 레벨 사이를 선택하게 하는 커패시터 마이크로폰 유닛에 대한 요구가 있어 왔다.

발명의 구성 및 작용

<20> 본 발명의 개요

<21> 본 발명의 일 양태에 따르면, 전원 전압으로부터 부스팅되는 전압을 출력하는 부스터 (booster), 및 부스터로부터 출력된 전압을 전원으로서 동작시키고 센서에 바이어스 전압을 공급하는 증폭기를 포함하는 전압 공급 회로가 제공되며, 부스터의 출력 전압값은 센서의 감도를 지정하기 위한 신호에 따라 설정된다.

<22> 본 발명의 다른 양태에 따르면, 바이어스 전압을 수용하는 마이크로폰, 전원 전압으로부터 부스팅되는 전압을 출력하는 부스터, 및 부스터로부터 출력되는 전압을 전원으로서 동작시키고 바이어스 전압을 마이크로폰에 공급하는 증폭기를 포함하는 마이크로폰 유닛이 제공되며, 부스터의 출력 전압값은 마이크로폰의 감도를 지정하기 위한 신호에 따라 설정된다.

<23> 이에 따라, 하나의 유닛으로 복수의 마이크로폰 감도 레벨을 설정하는 것이 가능하다. 또한, 감도 레벨을 지정하기 위한 신호에 따라 부스터에서 발생되는 바이어스 전압값을 설정함으로써 전력 소비를 감소시키는 것이 가능하다.

<24> 본 발명의 전압 공급 회로의 이용은 하나의 유닛으로 복수의 감도 레벨 설정을 갖는 센서 유닛을 구현하게 한다.

<25> 본 발명의 상기 및 다른 목적, 이점, 및 특징은 첨부 도면을 참조하여 다음의 발명의 상세한 설명으로부터 명백해질 것이다.

<26> 바람직한 실시형태의 설명

<27> 다음으로, 예시적인 실시형태를 참조하여 본 발명을 설명한다. 당업자는, 본 발명의 교시를 이용하여 다수의 대안적인 실시형태가 달성될 수 있고, 본 발명이 예시의 목적으로 도시된 실시형태에 제한되지 않는다는 것을 인지할 것이다.

<28> 다음의 실시형태는 마이크로폰 유닛의 실시예로서, 커패시터 마이크로폰 유닛을 취한다.

<29> 제 1 실시형태

<30> 도 1은 본 발명의 제 1 실시형태에 따라 커패시터 마이크로폰 유닛을 나타내는 블록 다이어그램이다. 제 1 실시형태의 커패시터 마이크로폰 유닛은 전압 공급 회로 (1), 커패시터 마이크로폰 (2), 증폭기 (3), 커패시터 (4), 저항기 (5, 6), 및 전원 (7) 을 포함한다.

<31> 전압 공급 회로 (1) 는 전원 (7) 으로부터의 전압을 부스팅하고 바이어스 전압을 커패시터 마이크로폰 (2) 에 공급한다. 바이어스 전압은 저항기 (5) 를 통해 커패시터 마이크로폰 (2) 에 공급된다. 커패시터 마이크로폰 (2) 은 일 전극이 진동판인 마이크로폰 엘리먼트 (진동 센서) 이다. 증폭기 (3) 는 게이트에서 커패시터 마이크로폰 (2) 의 출력을 수용하는 접합 전계 효과 트랜지스터 (JFET) 이다. JFET (3) 는 전원 (7) 과 그라운드 사이에 접속된다.

<32> 이러한 커패시터 마이크로폰 유닛에서, 진동 센서인 커패시터 마이크로폰 (2) 의 진동판은 사운드 등에 응답하여 진동한다. 진동판이 진동하는 경우에 커패시턴스가 변하기 때문에, 커패시터 마이크로폰 (2) 에 저장된 전하는 그에 따라서 변한다. 전하의 변화에 기초하여, 저항기 (5) 와 커패시터 마이크로폰 (2) 사이의 노드

의 전압이 변한다. 전압의 변화는 커패시터 마이크로폰 (2) 의 출력 신호로서 커패시터 (4) 를 통해 JFET (3) 의 게이트 전극에 공급된다. JFET (3) 는 커패시터 마이크로폰 (2) 으로부터의 출력 신호를 증폭하고 증폭된 출력 신호를 JFET (3) 의 소스와 저항기 (6) 사이의 노드로부터 출력한다.

<33> 제 1 실시형태의 커패시터 마이크로폰 유닛은 고감 모드 (high sensitive mode) 및 저감 모드 (low sensitive mode) 를 가진다. 고감 모드에서는, 커패시터 마이크로폰 (2) 은 동작을 위해 제 1 바이어스 전압 (예를 들어, 약 24V) 을 수용하고, 저감 모드에서는, 제 2 바이어스 전압 (예를 들어, 약 12V) 을 수용한다. 커패시터 마이크로폰 유닛의 동작 동안, 모드를 설정하는 모드 지정 신호는 외부로부터 전압 공급 회로 (1) 에 공급된다. 전압 공급 회로 (1) 는 모드 지정 신호에 따라 제 1 또는 제 2 바이어스 전압을 커패시터 마이크로폰에 인가한다. 이하, 전압 공급 회로 (1) 를 상술한다.

<34> 도 2는 제 1 실시형태의 전압 공급 회로 (1) 의 구성을 나타내는 블록 다이어그램이다. 제 1 실시형태의 전압 공급 회로 (1) 는 부스터 (21), 조정기 (22), 및 출력 전압 설정부 (23) 를 포함한다. 제 1 실시형태의 전압 공급 회로 (1) 는 부스터 (21) 에 의해 직접 부스팅되는 전압을 커패시터 마이크로폰에 공급하지는 않지만, 조정기 (22) 의 증폭기에 의해 기준 전압을 증폭하고, 그 후, 이를 커패시터 마이크로폰에 공급한다. 증폭기가 고 전압 전원을 필요로 하기 때문에, 부스터 (21) 가 이용된다.

<35> 부스터 (21) 는 전원 (7) 으로부터 공급되는 전압 (예를 들어, 5V) 을 필요 전압 레벨 (예를 들어, 약 24V) 로 부스팅하고, 부스팅된 전압을 출력한다. 부스터 (21) 는 전원 부스터 섹션 및 전압 선택기 섹션을 갖는다. 이후, 부스터 (21) 를 상술한다.

<36> 조정기 (22) 는 전압 공급 회로 (1) 로부터 출력되는 바이어스 전압을 발생시킨다. 조정기 (22) 는 기준 전압 공급기 (222) 및 비반전 (noninverting) 증폭기 (221) 를 갖는다. 예를 들어, 밴드 갭 전압 공급기 (BGR) 일 수도 있는 기준 전압 공급기 (222) 는 전원 (7) 의 전압으로부터 안정적인 고정 전압을 발생 및 공급한다. 비반전 증폭기 (221) 는 전원 전압으로서 부스터 (21) 에서 발생하는 전압에 의해 동작한다. 비반전 증폭기 (221) 의 비반전 입력 단자는 BGR (222) 로부터 안정적인 기준 전압을 수용하고, 반전 입력 단자는 피드백 저항기를 통해 피드백 입력을 수용한다. 피드백 저항기의 저항값은 이후 상술하는 출력 전압 설정부 (23) 에 의해 설정된다.

<37> 비반전 증폭기 (221) 는 비반전 입력 단자에 공급되는 전압을 증폭하여 이를 바이어스 전압으로서 출력한다. 증폭도는 피드백 저항기의 저항값에 의해 결정된다. 정확하게는, 피드백 저항기의 저항과 비반전 증폭기 (221) 의 비반전 입력 단자와 그라운드 사이에 접속되는 저항기의 저항의 비에 의해 결정된다. 따라서, 전압 공급 회로 (1) 로부터 출력되는 바이어스 전압은 출력 전압 설정부 (23) 의 피드백 저항값에 의해 설정된다.

<38> 출력 전압 설정부 (23) 는 조정기 (22) 로부터 출력될 바이어스 전압을 설정한다. 출력 전압 설정부 (23) 는 증폭기 (221) 에 대한 피드백 저항값을 변화시킴으로써 바이어스 전압을 설정한다. 출력 전압 설정부 (23) 는 제 1 피드백 저항기 (231), 제 2 피드백 저항기 (232), 및 모드 설정 섹션 (233) 을 가진다. 제 1 피드백 저항기 (231) 는 고감도 모드 동안에 이용되고, 제 2 피드백 저항기 (232) 는 저감도 모드 동안에 이용된다. 출력 전압 설정부 (23) 는 모드 지정 신호에 따라 제 1 또는 제 2 피드백 저항기를 선택적으로 이용함으로써, 고감도 모드와 저감도 모드 사이를 스위칭한다. 모드 설정 섹션 (233) 은 모드 지정 신호를 수용하고, 제 1 피드백 저항기 (231) 또는 제 2 피드백 저항기 (232) 중 하나를 증폭기 (221) 에 선택적으로 접속하기 위해 스위치 제어 신호를 출력한다.

<39> 제 1 실시형태의 전압 공급 회로 (1) 에서, BGR (222) 은 전원 (7) 으로부터 공급되는 전압에 기초하여, 기준 전압을 발생시킨다. 기준 전압은 비반전 증폭기 (221) 에 의해 증폭되고 바이어스 전압으로서 출력된다. 이 때, 출력 전압 설정부 (23) 는 모드 지정 신호를 수용하고, 제 1 피드백 저항기 (231) 또는 제 2 피드백 저항기 (232) 중 하나를 선택한다. 비반전 증폭기 (221) 가 증폭된 전압을 출력하는데 필요한 전력은 부스터 (21) 에 의해 발생된다. 이러한 구성의 전압 공급 회로 (1) 는 고감도 모드 및 저감도 모드에 대해 바이어스 전압을 발생하게 하며, 커패시터 마이크로폰 유닛은 이에 따라 동작한다.

<40> 이후, 전압 공급 회로 (1) 에서의 부스터 (21) 를 상술한다. 도 3은 전원 부스터 섹션으로서 기능하는, 제 1 실시형태에서 이용되는 부스터 (21) 에서의 전하 펌프를 나타낸다. 제 1 실시형태에서는, 전압 선택기 섹션으로서 기능하는 스위치를 전하 펌프의 중간 스테이지에 위치시킨다. 스위치는 모드 지정 신호에 따라 동작한다. 이 스위치를 스위칭함으로써, 전하 펌프는 커패시터 마이크로폰 유닛의 동작 모드에 따라 증폭기 (221) 에 필요한 전원 전압을 발생시킨다.

- <41> 도 3에 도시된 전하 펌프는 전원 전압 (VDD) 에서 다이오드의 순방향 전압 (forward voltage) (예를 들어, 0.7V) 을 감산함으로써 획득되는 전압값의 정수배인 전압값을 출력한다. 전하 펌프는 전압 선택기 섹션 (30), 전원 (31), 구형파 (square-wave) 발진기 (OSC; 32), 인버터 (33, 34), 평활 커패시터 (smoothing capacitor; 35), 정류 다이오드 (rectifier diode; 36), 및 복수의 원-타임 (one-time) 부스터 (37) 를 포함한다.
- <42> 제 1 실시형태에서, 1 개의 다이오드 및 1 개의 커패시터의 조합은 원-타임 부스터로 지칭된다. 원-타임 부스터의 커패시터의 일 전극은 전원 (31) 으로부터 커패시터로 순방향으로 위치한 다이오드에 접속된다. 커패시터의 다른 전극은 인버터 (33 또는 34) 의 출력부에 접속된다. 원-타임 부스터의 입력 단자는 다이오드의 애노드이고, 출력 단자는 다이오드와 커패시터 사이의 노드이다. 원-타임 부스터의 제어 단자는 인버터 (33 또는 34) 의 출력부에 접속되는 커패시터의 전극이다.
- <43> 이후, 도 3에 도시된 전하 펌프의 구성을 상술한다. OSC (32) 의 출력부는 인버터 (33) 에 접속된다. 인버터 (33) 의 출력부는 인버터 (34) 에 접속된다.
- <44> 전원 (31) 은 제 1 스테이지에서의 원-타임 부스터의 다이오드를 통해 커패시터의 일 전극에 접속된다. 커패시터의 다른 전극은 인버터 (33) 의 출력부에 접속된다.
- <45> 제 1 스테이지에서의 원-타임 부스터의 출력 단자는 제 2 스테이지에서의 원-타임 부스터의 입력 단자에 접속된다. 제 2 스테이지에서의 원-타임 부스터의 제어 단자는 인버터 (34) 의 출력부에 접속된다.
- <46> 이러한 방식으로, 홀수 스테이지에서의 원-타임 부스터의 입력 단자는 짝수 스테이지에서의 원-타임 부스터의 출력 단자에 접속된다. 홀수 스테이지에서의 원-타임 부스터의 제어 단자는 인버터 (33) 의 출력 단자에 접속된다. 짝수 스테이지에서의 원-타임 부스터의 입력 단자는 홀수 스테이지에서의 원-타임 부스터의 입력 단자에 접속된다. 짝수 스테이지에서의 원-타임 부스터의 제어 단자는 인버터 (34) 의 출력 단자에 접속된다.
- <47> 전하 펌프는 상술한 바와 같이 순차적으로 접속되는 원-타임 부스터들로 구성되며, 최종 출력이 생성되는 최종 스테이지에서의 평활 커패시터는 정류 다이오드 (36) 를 통해 그라운드에 접속된다. 부스팅의 정도는 제 1 스테이지부터 최종 스테이지 직전의 스테이지까지의 원-타임 부스터들의 스테이지 수에 의해 결정된다. 최종 스테이지에서의 원-타임 부스터의 출력 단자는 최종 출력 단자로서 기능한다.
- <48> 제 1 실시형태의 전압 공급 회로 (1) 는 전압 선택기 섹션 (30) 으로서 복수의 스위치 (SW1 내지 SW4) 및 라인 A를 가진다. 제 1 스위치 (SW1) 는 N번째 스테이지에서의 원-타임 부스터의 출력 단자와 (N+1) 번째 스테이지에서의 원-타임 부스터의 입력 단자 사이에 위치한다. 제 2 스위치 (SW2) 및 제 3 스위치 (SW3) 는 인버터 (33, 34) 의 출력 라인에 각각 위치한다. 제 2 스위치 (SW2) 는 (N+1) 번째 스테이지에서의 원-타임 부스터의 제어 단자와 (N-1) 번째 스테이지에서의 원-타임 부스터의 제어 단자 사이에 위치한다. 제 3 스위치 (SW3) 는 N번째 스테이지에서의 원-타임 부스터의 제어 단자와 (N+2) 번째 스테이지에서의 원-타임 부스터의 제어 단자 사이에 위치한다. 제 4 스위치 (SW4) 는 전하 펌프의 최종 스테이지에서의 정류 다이오드 (36) 의 애노드와 그 이전 스테이지의 출력 단자 사이에 위치한다. 라인 A는 제 1 스위치 (SW1) 와 제 4 스위치 (SW4) 사이를 접속한다. 제 1 스위치 (SW1) 는 모드 지정 신호에 따라 다음 스테이지에서의 원-타임 부스터의 입력 단자 또는 라인 A 중 하나에 접속된다. 제 4 스위치 (SW4) 는 모드 지정 신호에 따라 이전 스테이지에서의 원-타임 부스터의 출력 단자 또는 라인 A 중 하나에 접속된다. 제 2 스위치 (SW2) 및 제 3 스위치 (SW3) 는 모드 지정 신호에 따라 ON 또는 OFF 된다.
- <49> 이하, 고감도 모드에서의 부스터 (21) 의 동작을 설명한다. 고감도 모드 동안에, 제 1 스위치 (SW1) 는 N번째 스테이지에서의 원-타임 부스터의 출력 단자를 (N+1) 스테이지에서의 원-타임 부스터의 입력 단자에 접속한다. 또한, 인버터로부터 출력되는 제어 신호가 (N+1) 및 후속 스테이지에서의 원-타임 부스터에 또한 공급되도록, 제 2 스위치 (SW2) 및 제 3 스위치 (SW3) 는 ON 된다. 제 4 스위치 (SW4) 는 최종 스테이지에서의 정류 다이오드 (36) 의 애노드를 그 이전 스테이지에서의 원-타임 부스터의 출력 단자에 접속한다. 따라서, 고감도 모드에서는 전하 펌프에서 모든 원-타임 부스터를 이용함으로써 부스팅을 수행한다.
- <50> 이하, 전하 펌프의 부스팅 동작을 상술한다. OSC (32) 가 하이 레벨 (전원 전압) 을 출력하는 경우, 인버터 (33) 의 출력은 로우 레벨 (그라운드 전압) 이 된다. 이 때, 제 1 스테이지에서의 원-타임 부스터의 커패시터 양단은 전원 전압에서 다이오드의 순방향 전압을 감산함으로써 획득되는 4.3V인 전압을 수용한다. 커패시터는 이 전압에 따른 전하를 저장한다. 그 후, OSC (32) 가 로우 레벨을 출력하는 경우, 인버터 (33) 의

출력은 하이 레벨이 되고, 인버터 (34)의 출력은 로우 레벨이 된다. 이 때, 제 1 스테이지에서의 원-타임 부스터의 커패시터가 4.3V의 전하를 저장하기 때문에, 제 1 스테이지에서의 원-타임 부스터의 출력 단자는 전원 전압에 4.3V를 가산함으로써 획득되는 9.3V인 전압값을 가진다. 인버터 (34)의 출력이 로우 레벨이기 때문에, 제 2 스테이지에서의 원-타임 부스터의 커패시터 양단은 9.3V에서 다이오드의 순방향 전압을 감산함으로써 획득되는 8.6V인 전압을 수용한다. 따라서, 제 2 스테이지에서의 원-타임 부스터의 커패시터는 8.6V의 전하를 저장한다. 이 때, 다이오드가 제 1 스테이지에서의 원-타임 부스터의 출력 단자와 전원 사이에서 반대 방향으로 접속되기 때문에, 커패시터에 저장되는 전하는 전원으로 흐르지 않는다.

<51> 제 3 및 후속 스테이지에서의 원-타임 부스터에서는, 제 1 및 제 2 스테이지에서의 원-타임 부스터의 동작이 반복된다. 따라서, 원-타임 부스터의 5 개의 스테이지가 최종 스테이지 이전에 접속되고, 전원 전압이 5V이면, 예를 들어, 전하 펌프의 출력 전압은 $(5V-0.7V)*6=25.8V$ 이다.

<52> 고감도 모드에서, 전원이 부스터 (21)로부터 출력되는 전압인 비반전 증폭기는 커패시터 마이크로폰에 공급되는 바이어스 전압을 발생시킨다.

<53> 다음으로, 저감도 모드에서의 부스터 (21)의 동작을 설명한다. 저감도 모드 동안에, 저감도 모드를 나타내는 신호를 부스터에 공급한다. 부스터에서, 제 1 스위치 (SW1)는 N번째 스테이지에서의 원-타임 부스터의 출력 단자를 라인 A에 접속한다. 인버터로부터 출력되는 제어 신호가 (N+1) 및 후속 스테이지에서의 원-타임 부스터에 공급되지 않도록, 제 2 스위치 (SW2) 및 제 3 스위치 (SW3)는 OFF 된다. 제 4 스위치 (SW4)는 최종 스테이지에서의 원-타임 부스터의 입력 단자를 라인 A에 접속한다. 따라서, 저감도 모드에서는, N번째 스테이지의 출력 단자는 최종 스테이지의 입력 단자에 대해 쇼트 (short-circuit) 된다. 따라서, N번째 스테이지에서의 원-타임 부스터를 이용함으로써 부스팅을 수행한다. N=2이면, 전하 펌프의 출력 전압은 $(5V-0.7V)*3=12.9V$ 이다. 저감도 모드에서는, 비반전 증폭기 (221)는 전원 전압으로서 이 전압에 의해 동작한다.

<54> 제 1 실시형태의 구성은 복수의 감도 모드에 따라 바이어스 전압을 커패시터 마이크로폰 (2)에 인가하게 한다. 이에 의해, 복수의 커패시터 마이크로폰 유닛의 이용으로 인한 회로 사이즈 등의 증가를 방지하는 것이 가능하다.

<55> 이 실시형태의 구성으로 바이어스 전압을 발생시키는 경우, 증폭기 (221)는 고감도 모드에서는 약 24V의 전원을 필요로 하고, 저감도 모드에서는 약 12V의 전원을 필요로 한다. 따라서, 증폭기의 전원은, 모드 지정 신호로 부스터 (21)에 의해 발생되는 전압을 변화시킴으로써 적절한 값으로 설정될 수 있으며, 이는 증폭기로 인한 전력 소비의 증가를 방지한다.

<56> 또한, 전원 회로 (1)로부터 출력되는 바이어스 전압은 비반전 증폭기에 의한 기준 전압으로부터 증폭되는 전압이기 때문에, 낮은 리플 (ripple)에 대해 안정적인 바이어스 전압을 공급하는 것이 가능하다.

<57> 제 2 실시형태

<58> 본 발명의 제 2 실시형태는 부스터 (21)로서 FET 전하 펌프를 이용한다. 다른 구성은 제 1 실시형태에서와 동일하며, 따라서 이하 설명하지 않는다. 제 1 실시형태에서와 같이, 제 2 실시형태에서의 전하 펌프는 전압 선택기 섹션으로서 모드 지정 신호에 따라 동작하는 스위치들을 가진다. 제 2 실시형태는 전압 부스터로서 기능하는 전하 펌프의 구성만 제 1 실시형태와 상이하기 때문에, 부스터 (21)의 FET 전하 펌프에 관해서 주로 설명한다.

<59> 도 4는 제 2 실시형태에 따른 부스터 (21)를 나타내는 회로 다이어그램이다. 전하 펌프는 전원 전압 (VDD)의 정수배로 부스팅된 전압을 출력한다. 전하 펌프는 전압 선택기 섹션 (40), 전원 (41), 구형파 발진기 (OSC; 42), 인버터 (43, 44), 평활 커패시터 (45), 및 복수의 원-타임 부스터 (46)를 포함한다.

<60> 이하, 제 2 실시형태의 원-타임 부스터의 구성을 설명한다. 원-타임 부스터는 입력 단자, 출력 단자, 제 1 제어 단자 (T1), 제 2 제어 단자 (T2), NMOS 트랜지스터 (N1), 3 개의 PMOS 트랜지스터 (P1, P2, P3), 및 커패시터 (C)를 포함한다. NMOS 트랜지스터 (N1) 및 PMOS 트랜지스터 (P1)는 전원과 그라운드 사이에 접속되고, 제 1 PMOS 트랜지스터 (P1)의 소스는 전원 측에 접속되고 NMOS 트랜지스터 (N1)의 소스는 그라운드 측에 접속된다. 제 1 PMOS 트랜지스터 (P1)의 게이트는 제 2 제어 단자 (T2)에 접속되고, NMOS 트랜지스터 (N1)의 게이트는 또한 제 2 제어 단자 (T2)에 접속된다. 제 1 PMOS 트랜지스터 (P1)의 드레인 및 NMOS 트랜지스터 (N1)의 드레인은 서로 접속되고, NMOS 트랜지스터 (N1)와 PMOS 트랜지스터 (P1)사이의 노드는 커패시터 (C)의 일단에 접속된다. 커패시터 (C)의 타단은 제 2 PMOS 트랜지스터 (P2)의 드레인 및 제 3

PMOS 트랜지스터 (P3) 의 소스에 접속된다. 제 2 PMOS 트랜지스터 (P2) 의 소스는 입력 단자에 접속되고, 제 2 PMOS 트랜지스터 (P2) 의 게이트는 제 1 제어 단자 (T1) 에 접속된다. 제 3 PMOS 트랜지스터 (P3) 의 드레인은 출력 단자에 접속되고, 제 3 PMOS 트랜지스터 (P3) 의 게이트는 제 2 제어 단자 (T2) 에 접속된다.

<61> 이하, 도 4를 참조하여 전체 구성을 설명한다. 이 전하 펌프에서, OSC (42) 는 인버터 (43) 에 접속된다.

인버터 (43) 의 출력부는 인버터 (44) 의 입력부에 접속된다. 제 1 스테이지에서의 원-타임 부스터의 입력 단자는 전원에 접속된다. 제 1 스테이지에서의 원-타임 부스터의 제 1 제어 단자 (T1) 는 인버터 (43) 의 출력부에 접속되고, 제 2 제어 단자 (T2) 는 인버터 (44) 의 출력부에 접속된다. 출력 단자는 제 2 스테이지에서의 원-타임 부스터의 입력 단자에 접속된다. 제 2 스테이지에서의 원-타임 부스터의 제 1 제어 단자 (T1) 는 인버터 (44) 의 출력부에 접속되고, 제 2 제어 단자 (T2) 는 인버터 (43) 의 출력부에 접속된다.

제 3 및 후속 스테이지에서는, 제 1 스테이지에서의 원-타임 부스터 및 제 2 스테이지에서의 원-타임 부스터의 접속이 반복된다. 따라서, 홀수 스테이지에서의 원-타임 부스터의 제 1 제어 단자는 인버터 (43) 의 출력부에 접속되고, 제 2 제어 단자는 인버터 (44) 의 출력부에 접속된다. 짝수 스테이지에서의 원-타임 부스터의 제 1 제어 단자는 인버터 (44) 의 출력부에 접속되고, 제 2 제어 단자는 인버터 (43) 의 출력부에 접속된다. 또한, 평활 커패시터 (46) 는 최종 스테이지에서의 원-타임 부스터의 출력부와 그라운드 사이에 접속된다.

<62> 제 2 실시형태의 전압 공급 회로 (1) 는 전압 선택기 섹션 (40) 으로서 복수의 스위치 (SW1 내지 SW3) 및 라인 A를 가진다. 제 1 스위치 (SW1) 는 N번째 스테이지에서의 원-타임 부스터의 출력 단자와 (N+1) 번째 스테이지에서의 원-타임 부스터의 입력 단자 사이에 위치한다. 제 2 스위치 (SW2) 는 전원과 원-타임 부스터의 제 1 PMOS 트랜지스터의 소스 사이에 위치한다. 제 3 스위치 (SW3) 는 최종 스테이지의 입력 단자와 전하 펌프에서 그 이전 스테이지의 출력 단자 사이에 접속된다. 라인 A는 제 1 스위치 (SW1) 와 제 3 스위치 (SW3) 사이를 접속한다. 제 1 스위치 (SW1) 는 모드 지정 신호에 따라 다음 스테이지에서의 원-타임 부스터의 입력 단자 또는 라인 A 중 하나에 접속된다. 제 3 스위치 (SW3) 는 모드 지정 신호에 따라 이전 스테이지에서의 원-타임 부스터의 출력 단자 또는 라인 A 중 하나에 접속된다. 모드 지정 신호에 따라서 제 2 스위치 (SW2) 는 ON 또는 OFF 된다.

<63> 제 2 실시형태에서는, 제 1 실시형태에서와 동일하게, 스위치 (SW1 및 SW3) 는 고감도 모드 동안에는 다음 스테이지의 입력 단자 및 이전 스테이지의 출력 단자를 각각 선택하지만, 저감도 모드 동안에는 라인 A를 선택한다. 스위치 (SW2) 는 고감도 모드에서는 ON 되고, 저감도 모드에서는 OFF 된다. 제 2 실시형태는 전하 펌프에서 이용되는 원-타임 부스터의 스테이지 수를 변화시킴으로써 출력 전압을 선택함에 있어 제 1 실시형태에서와 동일하며, 이하, 전하 펌프의 동작을 설명한다. OSC (42) 는 하이 레벨 (전원 전압: 5V) 을 출력하는 경우, 인버터 (43) 의 출력은 로우 레벨 (그라운드 전압: 0V) 이고, 인버터 (44) 의 출력은 하이 레벨이다. 이 때, 제 1 스테이지에서의 원-타임 부스터의 동작은 다음과 같다. 제 1 PMOS 트랜지스터 (P1) 는 OFF 되고, NMOS 트랜지스터 (N1) 는 ON 된다. 따라서, 제 1 PMOS 트랜지스터 (P1) 와 NMOS 트랜지스터 (N1) 사이의 노드의 전압은 로우 레벨이다. 또한, 제 2 PMOS 트랜지스터 (P2) 는 ON 되고, 제 3 PMOS 트랜지스터 (P3) 는 OFF 된다. 따라서, 제 2 PMOS 트랜지스터 (P2) 와 제 3 PMOS 트랜지스터 (P3) 사이의 노드의 전압은 전원 전압 레벨이다. 이 때, 커패시터가 전원 전압에 대응하는 전하를 저장하도록, 5V인 전원 전압과 동일한 전압이 커패시터의 양단에 인가된다.

<64> 한편, OSC (42) 가 로우 레벨을 출력하는 경우, 인버터 (43) 의 출력은 하이 레벨이고, 인버터 (44) 의 출력은 로우 레벨이다. 제 1 스테이지에서의 원-타임 부스터에서, 제 1 PMOS 트랜지스터 (P1) 는 ON 되고, NMOS 트랜지스터 (N1) 는 OFF 된다. 따라서, 제 1 PMOS 트랜지스터 (P1) 와 NMOS 트랜지스터 (N1) 사이의 노드의 전압은 전원 전압 레벨 (5V) 이다. 제 2 PMOS 트랜지스터 (P2) 는 OFF 되고, 제 3 PMOS 트랜지스터 (P3) 는 ON 된다. 이 때, 커패시터는 상기의 동작으로부터의 5V에 대응하는 전하를 저장한다. 따라서, 커패시터의 양단은 5V의 전압을 가진다. 따라서, 제 2 PMOS 트랜지스터 (P2) 와 제 3 PMOS 트랜지스터 (P3) 사이의 노드의 전압은 제 1 PMOS 트랜지스터 (P1) 와 NMOS 트랜지스터 (N1) 사이의 전압에 5V를 가산함으로써 획득되는 값이다. 따라서, 10V의 전압은 제 1 스테이지에서의 원-타임 부스터의 출력 단자와 그라운드 사이에서 발생된다.

<65> 이하, 제 2 스테이지에서의 원-타임 부스터의 동작을 설명한다. 제 1 PMOS 트랜지스터 (P1) 는 OFF 되고, NMOS 트랜지스터 (N1) 는 ON 된다. 따라서, 제 1 PMOS 트랜지스터 (P1) 와 NMOS 트랜지스터 (N1) 사이의 노드의 전압은 그라운드 레벨이다. 제 2 PMOS 트랜지스터 (P2) 는 ON 되고, 제 3 PMOS 트랜지스터 (P3) 는 OFF 된다. 이러한 상태 및 상술한 제 1 스테이지에서의 원-타임 부스터의 동작으로 인해, 10V의 전압이 제

2 스테이지에서의 원-타임 부스터의 커패시터 양단에 인가된다. 즉, (N+2) 번째 스테이지에서의 원-타임 부스터의 커패시터는 10V의 전압에 대응하는 전하를 저장한다.

<66> 제 3 및 후속 스테이지에서의 원-타임 부스터에서는, 제 1 및 제 2 스테이지에서의 원-타임 부스터의 동작이 반복된다.

<67> 제 2 실시형태에서는, 예를 들어, 고감도 모드 동안에 원-타임 부스터의 4 개의 스테이지를 이용함으로써 고감도 모드에서 증폭기에 필요한 전원 전압을 발생시킨다. 저감도 모드 동안에는, 예를 들어, 제 2 및 제 3 스테이지의 원-타임 부스터 사이에 스위치 (SW1 및 SW2) 를 삽입함으로써 저감도 모드에서 증폭기에 필요한 전원 전압을 발생시킨다.

<68> 이러한 구성은 제 1 실시형태의 경우와 같이 커패시터 마이크로폰 유닛을 스위칭하지 않고 커패시터 마이크로폰 유닛의 감도 설정을 변하게 한다. 또한, 고감도 및 저감도에 대응하는 두 종류의 전압 사이에서 선택하는 것은 증폭기의 전원을 적절한 값으로 설정하게 함으로써, 증폭기로 인한 전력 소비의 증가를 억제한다. 또한, 이 실시형태는 FET를 이용하기 때문에, 다이오드로 인한 각 스테이지에서의 0.7V의 전압 강하는 제 1 실시형태와 달리 발생하지 않고, 부스터 (21) 의 출력 전압은 실제로 스테이지 수에 전원 전압을 곱한 값이다. 따라서, 이 실시형태는 전원 전압이 낮은 경우에 특히 효과적이다.

<69> 제 3 실시형태

<70> 본 발명의 제 3 실시형태는 부스터 (21) 로서 DC/DC 컨버터를 이용한다. 다른 구성이 제 1 실시형태에서와 동일하기 때문에, 다음에는 부스터 (21) 만 설명한다. 이 실시형태에서는, 전압 선택기 섹션으로서 모드 지정 신호에 따라 입력 저항을 변화시키는 스위치를 이용한다.

<71> 도 5는 제 3 실시형태의 부스터 (21) 를 나타내는 회로 다이어그램이다. DC/DC 컨버터는 소정 전압을 부스팅하고 부스팅된 전압을 출력하는 회로이다. DC/DC 컨버터는 펄스 발생기 (501), 출력 전압 검출기 (502), 전원 (51), 코일 (52), 스위칭 트랜지스터 (53), 정류 다이오드 (54), 및 평활 커패시터 (55) 를 포함한다.

<72> 이하, DC/DC 컨버터의 접속을 설명한다. 펄스 발생기 (501) 의 접속은 다음과 같다. 펄스 발생기 (501) 는 클록 발생기 (511), 버퍼 (512), 커패시터 및 비교기 (513) 를 포함한다. 클록 발생기 (511) 는 버퍼 (512) 에 접속된다. 커패시터는 버퍼 (512) 의 출력부와 그라운드 사이에 접속되고, 그들 사이의 노드는 비교기 (513) 의 양극 (+) 단자에 접속된다. 비교기 (531) 의 음극 (-) 단자는 출력 전압 검출기 (502) 의 출력부에 접속되며, 이후 설명한다. 비교기 (513) 의 출력부는 펄스 발생기 (501) 의 출력부이다.

<73> 출력 전압 검출기 (502) 의 접속은 다음과 같다. 내부에서 발생하는 안정적인 내부 기준 전압 (VREF1) 은 연산 증폭기 (521) 의 음극 (-) 단자에 접속된다. 연산 증폭기 (521) 의 양극 (+) 단자는 입력 저항기 (Rin1, Rin2) 및 피드백 저항기 (Rs, Rf) 에 접속된다. 전압 선택기 섹션 (50) 으로서 기능하는 스위치 (SW1) 는 DC/DC 컨버터의 출력부와 입력 저항기 (Rin1, Rin2) 사이에 위치한다. 스위치 (SW1) 는 입력 저항기 (Rin1, Rin2) 중에서 하나를 선택하여 선택된 하나를 연산 증폭기 (521) 의 양극 (+) 단자에 접속한다. 피드백 저항기 (Rs) 는 연산 증폭기의 양극 (+) 단자와 그라운드 사이에 접속되고, 피드백 저항기 (Rf) 는 연산 증폭기 (521) 의 출력부와 양극 (+) 단자 사이에 접속된다. 연산 증폭기 (521) 의 출력부는 출력 전압 검출기 (502) 의 출력부로서 펄스 발생기 (501) 에서 비교기 (513) 의 음극 (-) 단자에 접속된다.

<74> 이하, DC/DC 컨버터의 전체 접속을 설명한다. 펄스 발생기 (501) 의 출력부는 스위칭 트랜지스터 (53) 의 게이트에 접속된다. 스위칭 트랜지스터 (53) 의 소스는 그라운드에 접속되고, 드레인 코일 (52) 의 일단에 접속된다. 코일 (52) 의 다른 일단은 전원에 접속된다. 코일 (52) 과 스위칭 트랜지스터 (53) 의 드레인 사이의 노드는 정류 다이오드 (54) 의 애노드에 접속된다. 커패시터는 정류 다이오드 (54) 의 캐소드와 그라운드 사이에 접속되고, 정류 다이오드와 커패시터 사이의 노드는 DC/DC 컨버터의 출력 단자로서 기능한다. DC/DC 컨버터의 출력부는 출력 전압 검출기 (502) 에서 입력 저항기 (Rin) 의 일단에 접속된다. 출력 전압 검출기 (502) 의 출력부는 펄스 발생기 (501) 에서의 비교기 (513) 의 음극 (-) 단자에 접속된다.

<75> 이하, DC/DC 컨버터의 동작을 설명한다. DC/DC 컨버터 스위치는 펄스 발생기 (501) 에서 발생하는 펄스에 의해 스위칭 트랜지스터 (53) 의 ON 상태 (전도 상태) 와 OFF 상태 (비전도 상태) 사이를 스위칭한다. 이 스위칭 동작에 의해, DC/DC 컨버터는 스위치 ON 동안에 코일 (52) 에 에너지를 저장하고, 스위치 OFF 동안에 코일에 저장된 에너지를 정류 다이오드 (54) 를 통해 커패시터에 저장한다. 스위치 ON의 주기가 Ton 이고 스위치 OFF의 주기가 Toff이면, 커패시터의 출력 단에서의 전압 (Vout) 은 $VDD * ((Ton + Toff) / (Toff))$ 에 의해 결정되는 값이다. Ton과 Toff의 비는 여기서 듀티 (duty) 비로서 지칭되고, Ton이 Toff 보다 더 큰 경우에 듀티

비는 높고, Ton이 Toff 보다 더 작은 경우에 듀티 비는 낮다.

- <76> 상기의 동작에 의해 발생하는 전압은 출력 전압 검출기 (502) 에 출력된다. 출력 전압 검출기 (502) 는 입력 저항기 (Rin1 또는 Rin2) 및 피드백 저항기 (Rs) 의 저항에 의한 전압 (Vout) 을 분할하는 값을 내부 기준 전압 (VREF1) 과 비교하고, 이들 차는 출력 전압 검출기 (502) 로부터 출력된다.
- <77> 펄스 발생기 (501) 는 버퍼 (512) 및 커패시터에 의해 클록 발생기 (511) 로부터 출력되는 구형파를 삼각파로 변환한다. 삼각파는 상술한 출력 전압 검출기 (502) 의 출력과 비교된다. 소정 시간 (t1) 에 삼각파의 전압값이 출력 전압 검출기 (502) 의 출력값보다 더 높은 경우, 펄스 발생기 (501) 의 출력은 하이 레벨 (전원 전압) 이다. 한편, 소정 시간 (t2) 에 삼각파의 전압값이 출력 전압 검출기 (502) 의 출력값보다 더 낮은 경우, 펄스 발생기 (501) 의 출력은 로우 레벨 (그라운드 전압) 이다.
- <78> 따라서, 펄스 발생기 (501) 및 출력 전압 검출기 (502) 는, DC/DC 컨버터의 출력 전압이 미리 결정된 값보다 더 높으면 펄스 듀티 비를 감소시키도록 동작하고, 출력 전압이 미리 결정된 값보다 더 낮으면 펄스 듀티 비를 증가시키도록 동작한다. 이에 의해, DC/DC 컨버터의 출력 전압은 일정하게 유지된다. DC/DC 컨버터의 출력 전압값은 출력 전압 검출기 (502) 에서 입력 저항기 (Rin1 또는 Rin2) 의 저항 및 피드백 저항기 (Rs) 의 저항의 비에 의해 조절될 수 있다. 예를 들어, 고감도 모드 동안에 증폭기에 필요한 전압을 출력할 정도의 저항값으로 Rin1을 설정하고, 저감도 모드 동안에 증폭기에 필요한 전압을 출력할 정도의 저항값으로 Rin2를 설정함으로써 커패시터 마이크로폰의 감도에 따라 전압을 공급하는 것이 가능하다.
- <79> 이러한 구성은 제 1 실시형태에서와 같이 커패시터 마이크로폰 유닛을 스위칭하지 않고 커패시터 마이크로폰 유닛의 감도 설정을 변하게 한다. 또한, 고감도 및 저감도에 대응하는 2 종류의 전압 사이에서 선택하는 것은 증폭기의 전원을 적절한 값으로 설정하게 함으로써, 증폭기로 인한 전력 소비의 증가를 억제한다. 또한, 이 실시형태는 DC/DC 컨버터를 이용하기 때문에, 다이오드로 인한 각 스테이지에서의 0.7V의 전압 강하는 제 1 실시형태에서와 달리 발생하지 않는다. 따라서, 전원 전압이 제 2 실시형태에서와 같이 전원 전압이 낮은 경우에 이 실시형태는 특히 효과적이다.
- <80> 상술한 바와 같이, 본 발명의 전압 공급 회로는 커패시터 마이크로폰과 같은 센서에 감도 레벨에 따른 적절한 전압을 인가할 수 있다. 본 발명은 상기의 실시형태에서 설명된 구성에 제한되지 않고, 다양한 방식으로 변화할 수도 있다.
- <81> 또한, 진동 센서 (커패시터 마이크로폰) 가 본 발명의 전압 공급 회로에서 센서로서 이용되는 경우를 상기의 실시형태에서 상세히 설명하였더라도, 본 발명의 전압 공급 회로의 적용은 커패시터 마이크로폰에 제한되지 않는다. 예를 들어, 커패시터 마이크로폰과 유사한 원리로 동작하고 반도체 장치를 이용하는 것과 같이 커패시턴스의 변화를 검출하는 다른 음압 센서에도 효과적이다. 따라서, 또한, 본 발명의 마이크로폰 유닛은 마이크로폰으로서 반도체 장치를 이용하는 것과 같이 커패시턴스의 변화를 검출하기 위한 또 다른 음압 센서를 이용하는 것을 포함한다. 또한, 본 발명의 전압 공급 회로는 변화 검출 타입의 진동 센서, 특히 커패시턴스의 변화를 검출하는 진동 센서에 상당히 효과적이다. 또한, 본 발명의 전압 공급 회로는 온도 센서 및 광학 센서와 같이 DC 바이어스 전압에 의한 출력을 변화시킬 수 있는 다른 센서에 적용가능하다.
- <82> 본 발명은 본 발명의 범위 및 사상을 벗어나지 않고 변형 및 변화될 수도 있는 상기의 실시형태에 제한되지 않는다.

발명의 효과

- <83> 본 발명에 의하면, 하나의 유닛으로 복수의 마이크로폰 감도 레벨을 설정하는 것이 가능하며, 감도 레벨을 지정하기 위한 신호에 따라 부스터에서 발생하는 바이어스 전압값을 설정함으로써 전력 소비를 감소시키는 것이 가능하다.

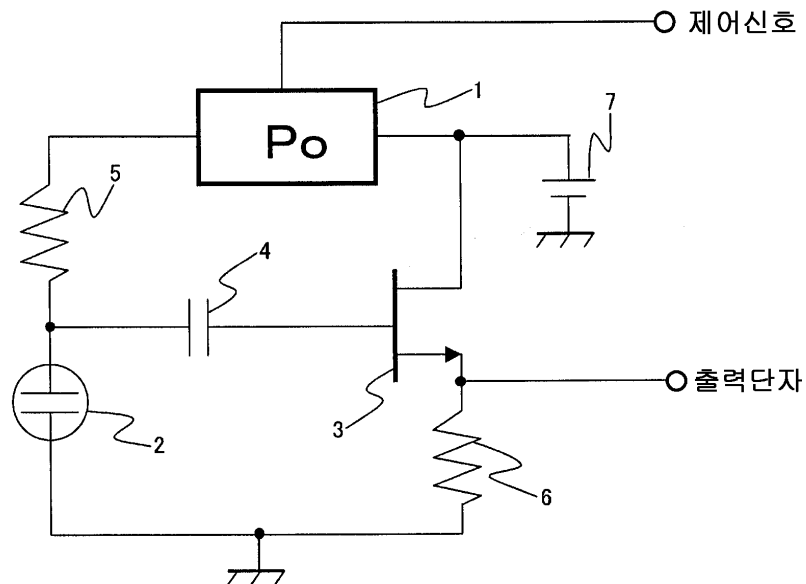
도면의 간단한 설명

- <1> 도 1은 본 발명의 커패시터 마이크로폰 유닛을 나타내는 도면.
- <2> 도 2는 본 발명의 제 1 실시형태에 따른 커패시터 마이크로폰 유닛의 전압 공급 회로를 나타내는 도면.
- <3> 도 3은 본 발명의 제 1 실시형태에 따른 전하 펌프를 나타내는 도면.
- <4> 도 4는 본 발명의 제 2 실시형태에 따른 전하 펌프를 나타내는 도면.

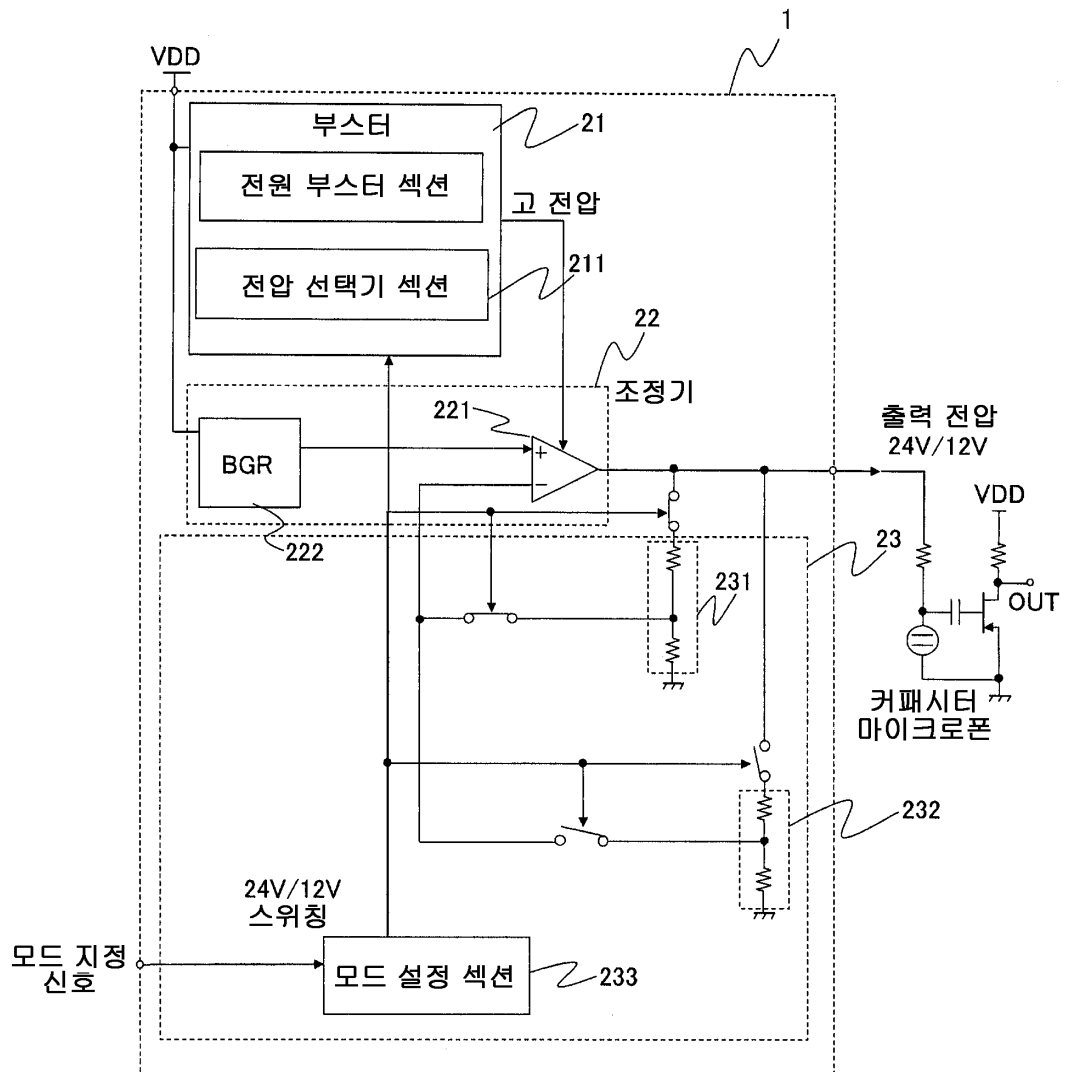
- <5> 도 5는 본 발명의 제 3 실시형태에 따른 DC/DC 컨버터를 나타내는 도면.
- <6> 도 6은 종래의 커패시터 마이크로폰 유닛을 나타내는 도면.
- <7> *도면의 주요부분에 대한 부호의 설명*
- <8> 1: 전압 공급 회로
- <9> 2: 커패시터 마이크로폰
- <10> 3: 증폭기
- <11> 4: 커패시터
- <12> 5 및 6: 저항기
- <13> 7: 전원

도면

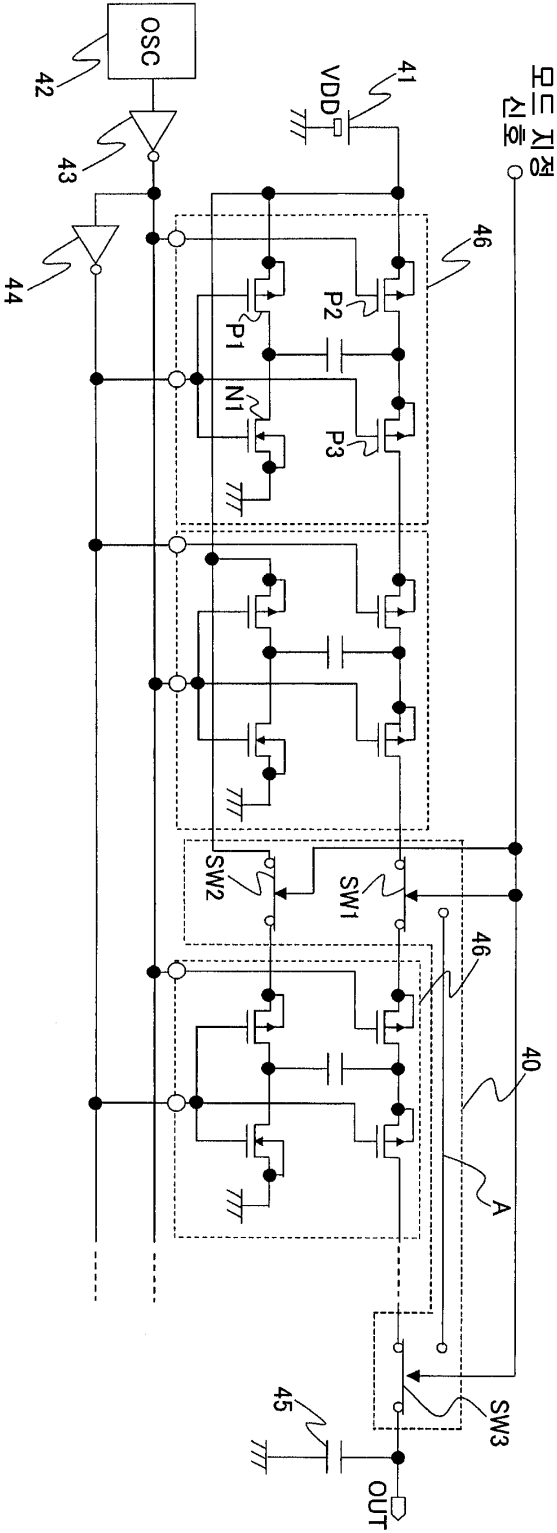
도면1



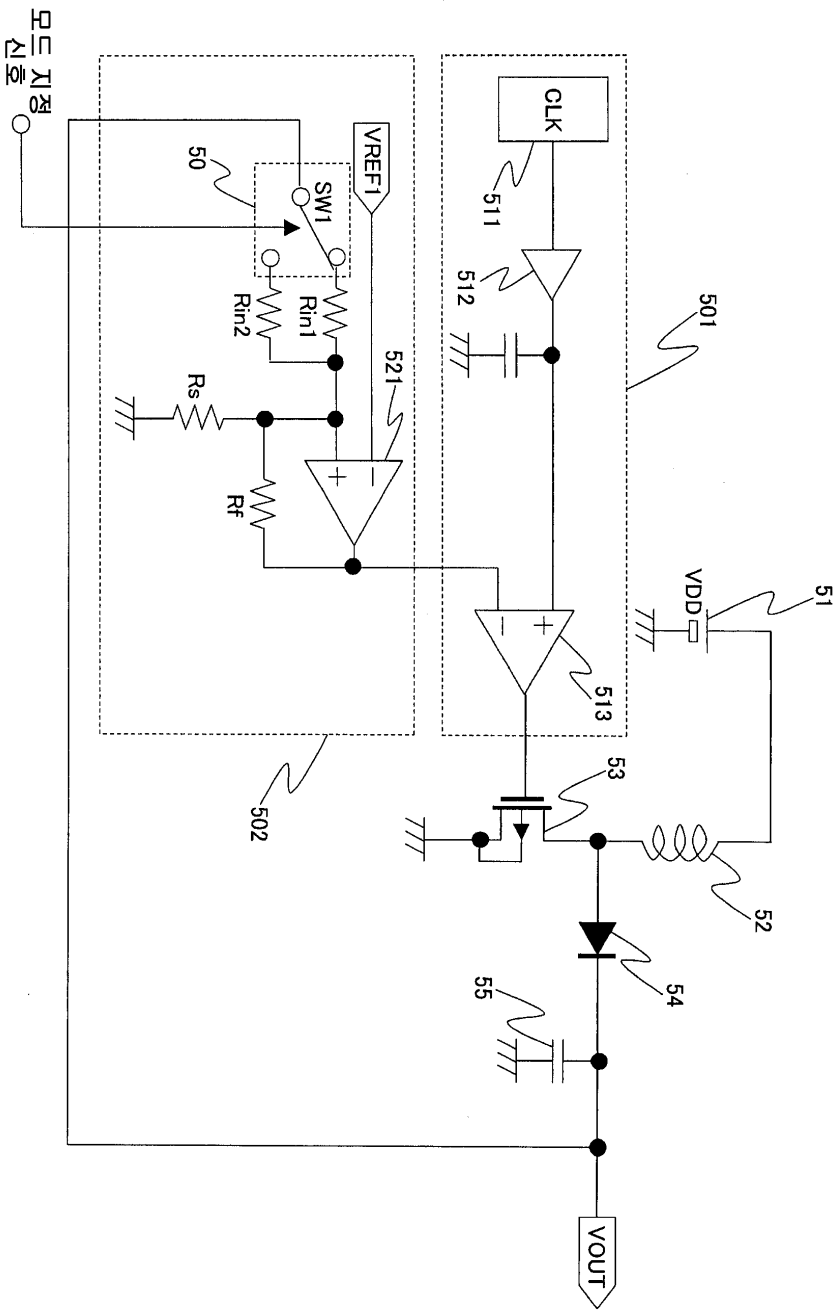
도면2



도면4



도면5



도면6

종래 기술

