



[12] 发明专利申请公开说明书

[21] 申请号 02809167.1

[43] 公开日 2004年8月25日

[11] 公开号 CN 1524339A

[22] 申请日 2002.4.30 [21] 申请号 02809167.1

[30] 优先权

[32] 2001.4.30 [33] GB [31] 0110559.2

[86] 国际申请 PCT/GB2002/001969 2002.4.30

[87] 国际公布 WO2002/089318 英 2002.11.7

[85] 进入国家阶段日期 2003.10.30

[71] 申请人 安德鲁公司

地址 美国伊利诺伊州

[72] 发明人 彼得·肯宁顿 史蒂文·米德

约翰·毕晓普

[74] 专利代理机构 北京市柳沈律师事务所

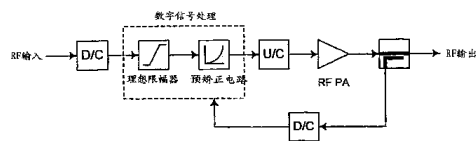
代理人 马莹 邵亚丽

权利要求书1页 说明书4页 附图3页

[54] 发明名称 信号处理设备

[57] 摘要

其中 DSP 被用于在数字域中预矫正到射频功率放大器(RF PA)的输入, 然后 DSP 也可以用于对输入信号执行数学限幅操作。这意味着经由限幅处理不引入不期望的失真。



1. 一种用于调节到放大器的输入信号的设备，包括：
信号处理装置，用于在数字域操作输入信号，其中所述信号处理装置被
- 5 安排以预矫正输入信号，并且也被安排来对所述输入信号限幅。
 2. 按照权利要求 1 所述的设备，其中信号处理装置被安排以限幅输入信号的功率。
 3. 按照权利要求 1 或 2 所述的设备，其中以笛卡儿格式来对输入信号执行限幅。
 - 10 4. 按照权利要求 1、2 或 3 所述的设备，其中限幅的最大量是可选的。
 5. 按照在前的权利要求中的任何一个所述的设备，还包括：延迟装置，用于在由信号处理装置计算限幅量的同时延迟输入信号，以便当加入输入信号时所述限幅与输入信号在时间上一致。
 6. 按照权利要求 5 所述的设备，其中输入信号延迟由信号处理装置实
 - 15 现。
 7. 按照在前的权利要求中的任何一个所述的设备，其中输入信号是 RF 信号，并且所述设备还包括用于在信号处理装置操作输入信号之前下变频输入信号的频率的装置。
 8. 按照在前的权利要求中的任何一个所述的设备，其中所述设备还包括
 - 20 用于在信号处理装置已经对输入信号操作之后上变频输入信号的频率的装置。
 9. 按照在前的权利要求中的任何一个所述的设备，其中信号处理装置包括数字信号处理器。
 10. 按照在前的权利要求中的任何一个所述的设备，其中信号处理装置
 - 25 包括可编程逻辑器件，诸如现场可编程门阵列。
 11. 一种电信基站，包括按照在前的权利要求中的任何一个的信号调节设备。
 12. 用于调节到放大器的输入信号的设备，与参照附图所述的实质相同。

信号处理设备

5 技术领域

本发明涉及一种用于为放大器调节输入信号的设备，具体涉及功率放大器。

背景技术

10 电信发射器受到相邻信道功率（ACP）的要求，所述要求规定，必须以极其线性的方式来对要发送的信号的功率进行放大，即必须将功率放大处理产生的失真保持为最小。通常，与功率放大器一起使用预矫正电路（predistorter）以保证功率放大器的输出保持线性，以便满足 ACP 要求。

为了提高放大处理的效率，期望抑制发射器中功率放大器的峰值对平均功率的比。通常，通过对被放大的信号进行限幅而抑制所述峰值功率对平均功率的比（“峰均比”）。有两种执行限幅的通常方式。第一种方式涉及提供一个低功率 RF 限幅电路（如使用二极管对），它限幅输入的信号。第二种方式是使得功率放大器本身饱和，由此限制它的输出信号的幅度。这两种方式都向放大器特性引入了实质的附加非线性，因此降低了平均功率，在这个平均功率，放大系统可以工作并且同时满足 ACP 要求。继而，这导致降低了从放大系统可以获得的功率效率，并导致实现给定的平均输出功率所需的功率放大器的增加。

发明内容

25 本发明的目的是提供一种更好的放大信号的方式。

按照一个方面，本发明提供了用于调节放大器的输入信号的设备，包括：信号处理装置，用于在数字域操作输入信号，其中信号处理装置被安排来预矫正输入信号，并且还被安排来对输入信号限幅。

因此，本发明允许数字地执行限幅，这意味着产生较少的失真。而且，
30 本发明提供在一种配置中，数字信号处理装置被提供来预矫正输入信号，然

后信号处理装置可以附加地执行限幅而不需要附加的部件或电路。因为本发明降低了所产生的失真的量，因此系统的工作的大部分用于放大与不期望的失真部分相对的所期望的信号。这意味着放大处理（包括限幅处理）的整个效率被增强，并且导致降低了用于满足任何给定的功率要求所需的放大器的大小。

5 在一个优选实施例中，输入信号是射频（RF）信号，并且所述设备还包括用于在信号处理装置对输入信号操作之前下变频输入信号的频率的装置。有益的是，这降低了信号处理装置所需要的时钟速率或处理速度。或者，输入信号可以在低频率，例如它可以是基带信号，以便信号处理装置可以被直接提供输入信号，即不需要下变频输入信号。

10 所述设备也可以包括用于在信号处理装置已经对输入信号操作之后上变频输入信号的频率的装置。例如，这可以被用于上变频输入信号，向信号处理装置提供一个适合于传输的频率。

15 在一个实施例中，信号处理装置包括数字信号处理器。在另一个实施例中，信号处理装置包括可编程逻辑器件，诸如现场可编程门阵列（FPGA）。或者，信号处理装置可以包括一个专用集成电路（ASIC）。

用于调节放大信号的设备可以被用于诸如电信基站的发射器中。

附图说明

20 将参照附图来仅仅通过示例而说明本发明的一个实施例，其中：

图 1 是线性 RF 功率放大器的方框图；

图 2 是数字线性发射器的方框图；

图 3 是包括限幅处理的线性 RF 功率放大器的方框图；

图 4 是图 3 中使用的限幅处理的方框图。

25

具体实施方式

图 1 和图 2 图解了两种不同的情况，其中需要线性化射频功率放大器（RF PA）。

30 图 1 图解了被提供了 RF 输入信号的 RF PA。如图 1 所示，RF 输入信号被下变频为可以由 DSP 处理的一个频率。下变频的信号被转换到数字域，并

且在 DSP 内被预矫正。用于放大器的预矫正的输入信号随后被转换回模拟域，并且被上变频到所期望的发送频率（它可能是或可能不是与原始 RF 输入频率相同的频率），并且被提供到 RF PA。由 DSP 实现的预矫正处理抵消在 RF PA 内的非线性，以便降低在 RF 输出中出现的失真。

5 图 2 的系统的不同在于输入信号在基带或在数字中频而不是在 RF。输入信号可以是例如由移动电话用户发出的数字化的语音。因为输入信号在基带，因此不需要下变频，并且 DSP 直接预矫正数字基带输入信号。DSP 的输出然后被转换到模拟域，并且在被提供到 RF PA 之前被上变频。DSP 作用以按照图 1 所述的相同方式来抵消在 RF PA 内的非线性。

10 图 3 图解了一个限幅处理如何被添加到由数字信号处理器执行的任务，所述数字信号处理器已经被安排来执行数字预矫正。图 3 图解了限幅处理如何被并入图 1 的方案中，但是对技术人员来说，如何能够以图 2 的系统中的类似方式实现限幅处理是显然的。

如上所述，数字信号处理器接收要放大的信号的低频数字版本。这个信号进行限幅处理（以后将更详细地进行说明）和随后进行预矫正处理。被限幅和预矫正的输入信号然后被提供给数字信号处理器，并且被转换为期望发送频率的模拟信号和提供给 RF PA。RF PA 的输出被采样以提供反馈信号，用于控制在数字信号处理器内进行的预矫正处理。反馈信号的频率被下变频到适合于数字信号处理器的数据率。

20 限幅处理的目的是限制可以由输入信号获得的最大幅度。如果输入信号幅度小于由限幅处理所设置的最大可获得幅度，则输入信号的幅度不被限幅处理改变。但是，如果输入信号幅度超过由限幅处理设置的最大可获得幅度，则限幅处理操作以将输入信号幅度设置为等于最大可获得的幅度。限幅处理的操作由下面的伪码列表总结：

25 如果 $\sqrt{I^2 + Q^2} > \text{限幅电平}$ ，则定标 I 和 Q 信号，以便

$$I' = I * \frac{\text{限幅电平}}{\sqrt{I^2 + Q^2}}$$

$$Q' = Q * \frac{\text{限幅电平}}{\sqrt{I^2 + Q^2}}$$

否则， $I' = I$ 和 $Q' = Q$

当然，上述的伪码说明假定输入信号是笛卡儿格式的，包括同相 (I) 分

量和正交 (Q) 分量。

图 4 的方框图从不同的角度但是按照上述的伪码说明而说明了限幅处理。

对于 RF PA 的输入信号被提供到在笛卡儿分量中的限幅处理 (如果需要的话, 执行向这个格式的转换), 其中每个笛卡儿分量被乘以定标因子 (scaling factor) (在各个乘法器 10 和 12), 以产生限幅的输入信号, 其中包括笛卡儿分量 I' 和 Q'。在计算适当的系数的同时存在时间延迟, 因此 I 和 Q 分量每个进行时延 (分别为 14 和 16), 以保证在乘法器 10 和 12 中 I 和 Q 分量与它们各个的限幅系数时间上一致。为了计算限幅系数, I 和 Q 输入分量被分接, 并且每个被提供到相应的乘法器 (18 和 20)。每个乘法器 18 和 20 对它接收的信号求平方。在 22 相加被平方的 I 和 Q 分量, 并且在 24 计算这个和的平方根。所述平方根随后被提供到比较器 26 和除法器 28。

寄存器 30 包括限幅处理的限幅电平。这个限幅电平可以按照需要重写, 并且对应于对于限幅处理所设置的最大可获得幅度。在除法器 28, 所述限幅电平除以由元件 24 提供的平方根。所述结果被传递到开关 32。开关 32 操作以提供乘法器 28 的输出或作为由乘法器 10 和 12 使用的限幅系数的、在寄存器 34 中存储的常数值。开关 32 的操作被比较器 26 的输出控制。比较器 126 比较来自元件 24 的平方根和来自寄存器 30 的限幅电平。如果所述平方根超过限幅电平, 则所述开关操作以提供作为限幅系数的常数。否则, 除法器 28 的输出被作为限幅系数提供。

虽然本实施例使用数字信号处理器来执行数字域限幅和预矫正处理, 但是对于技术人员显然的是, 可以使用诸如 FPGA 的其他器件来充当这个角色。

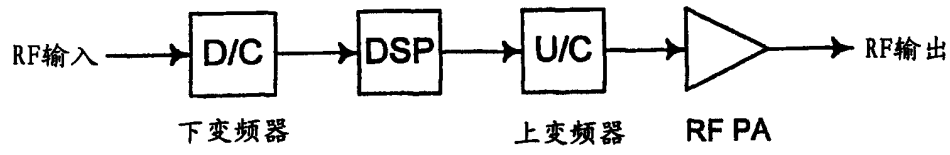


图 1

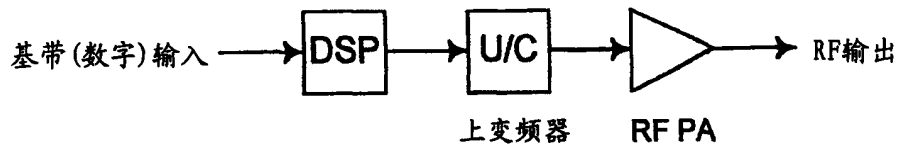


图 2

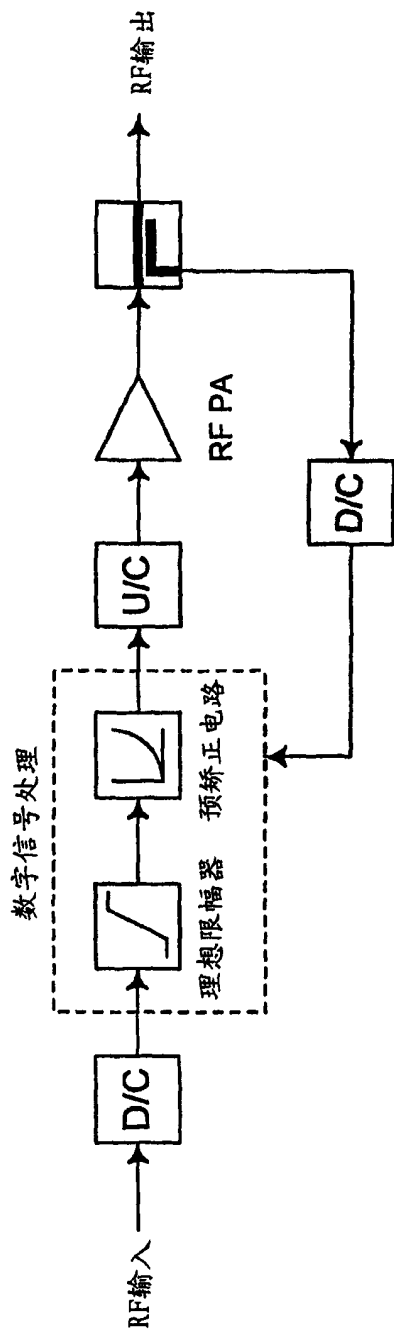


图 3

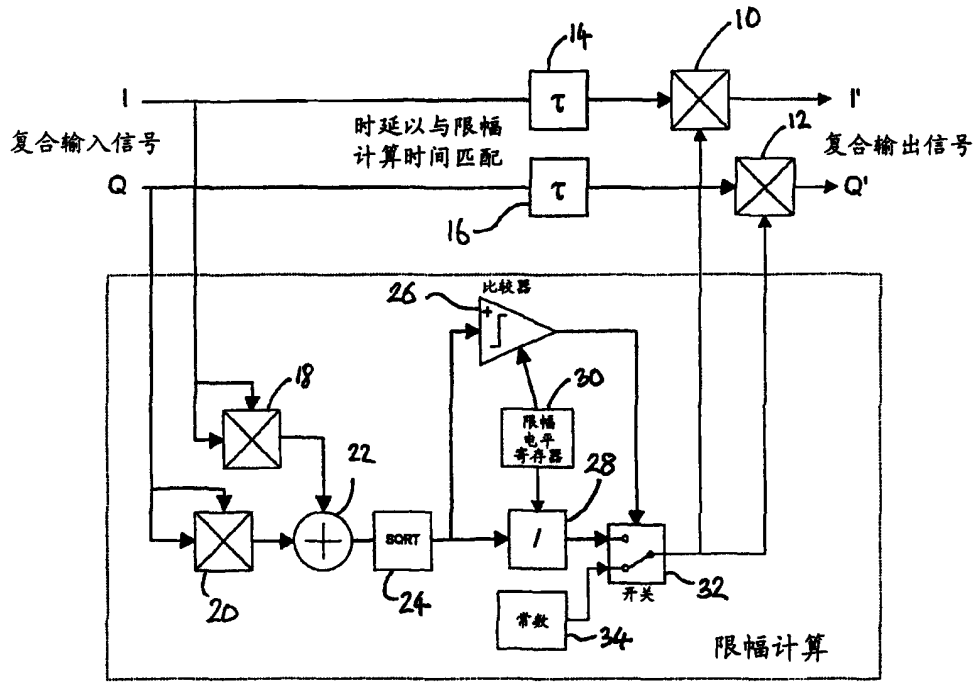


图 4