

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5082335号
(P5082335)

(45) 発行日 平成24年11月28日(2012.11.28)

(24) 登録日 平成24年9月14日(2012.9.14)

(51) Int.Cl. F I
H O 4 L 25/03 (2006.01) H O 4 L 25/03 E

請求項の数 10 (全 33 頁)

<p>(21) 出願番号 特願2006-224458 (P2006-224458) (22) 出願日 平成18年8月21日 (2006. 8. 21) (65) 公開番号 特開2008-48347 (P2008-48347A) (43) 公開日 平成20年2月28日 (2008. 2. 28) 審査請求日 平成21年5月12日 (2009. 5. 12)</p>	<p>(73) 特許権者 000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番 1号 (74) 代理人 100089118 弁理士 酒井 宏明 (72) 発明者 泉 太 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通株式会社内 審査官 阿部 弘</p>
--	---

最終頁に続く

(54) 【発明の名称】 電子基板およびバックボード伝送方法

(57) 【特許請求の範囲】

【請求項 1】

バックボードに実装され、該バックボードに設けられた配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなう電子基板であって、

前記他の電子基板が送信するデータ信号から検出されるパルス信号にともなって前記配線において発生する反射波を解析し、該反射波の波形を表すパルス波形情報を取得する反射波形解析手段と、

前記パルス波形情報に基づいて、前記データ信号による反射波の大きさを計算する反射量計算手段と、

前記反射量計算手段により計算された反射波の大きさに基づいて閾値を決定し、前記決定した閾値を用いて、前記他の電子基板から送信されるデータ信号が示すビットの状態を識別する識別手段と、

を備えたことを特徴とする電子基板。

【請求項 2】

前記反射波形解析手段は、前記他の電子基板が前記バックボードに実装されたタイミングで前記反射波の解析をおこなうことを特徴とする請求項 1 に記載の電子基板。

【請求項 3】

前記反射波形解析手段は、前記配線を介して前記他の電子基板とデータのやりとりを開始する前に前記反射波の解析をおこなうことを特徴とする請求項 1 に記載の電子基板。

【請求項 4】

10

20

前記識別手段に代えて、

予め定められた固有の閾値を基準として前記他の電子基板から送信されるデータ信号が示すビットの状態を識別する複数の識別手段と、

前記反射量計算手段により計算された反射波の大きさに対応する閾値を基準として前記ビットの状態を識別した識別手段の識別結果を、前記ビットの正当な状態として選択する選択手段と

を備えたことを特徴とする請求項 1 ~ 3 のいずれか一つに記載の電子基板。

【請求項 5】

バックボードに実装され、該バックボードに設けられた配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなう電子基板であって、

当該の電子基板から前記他の電子基板へデータ信号を送信した場合に前記配線において発生する反射波の波形に関するパルス波形情報を、前記他の電子基板から取得する制御手段と、

前記パルス波形情報に基づいて、送信するデータ信号に重畳される反射波の大きさを計算する反射量計算手段と、

前記反射量計算手段により計算された反射波の大きさの分だけ、送信するデータ信号の出力レベルを抑制する出力調整手段と

を備えたことを特徴とする電子基板。

【請求項 6】

前記配線において発生する反射波を前記他の電子基板に解析させるために、単一の波形からなる信号を生成して前記配線に送出する単パルス生成手段をさらに備えたことを特徴とする請求項 5 に記載の電子基板。

【請求項 7】

前記出力調整手段に代えて、

送信すべきビット列を表す複数の符号を生成する符号生成手段と、

前記符号生成手段により生成された各符号を送信した場合に前記配線において発生する反射波の大きさを前記反射量計算手段に計算させ、計算された反射波の大きさが最も小さい符号を前記他の電子基板へ送信する符号として選択する符号選択手段と

を備えたことを特徴とする請求項 5 または 6 に記載の電子基板。

【請求項 8】

前記反射量計算手段と前記出力調整手段に代えて、

前記波形情報に基づいて前記反射波の反射周期を計算する反射周期計算手段と、

前記反射周期に応じて定められている所定のルールに従って、前記他の電子基板へ送信する信号に「0」のビットを挿入する挿入手段と

を備えたことを特徴とする請求項 5 または 6 に記載の電子基板。

【請求項 9】

バックボードに実装された第 1 の電子基板と第 2 の電子基板とが、該バックボードに設けられた配線を介して信号のやりとりをおこなうためのバックボード伝送方法であって、

前記配線を介して、前記第 1 の電子基板から前記第 2 の電子基板へ単一の波形からなる信号を送出する単パルス送信工程と、

前記信号にともなって前記配線において発生する反射波を前記第 2 の電子基板が解析し、該反射波の波形を表すパルス波形情報を取得する反射波形解析工程と、

前記パルス波形情報に基づいて第 1 の電子基板から送信されるデータ信号による反射波の大きさを計算し、計算された反射波の大きさに基づいて閾値を決定し、前記決定した閾値を用いて、前記第 1 の電子基板から送信されるデータ信号が示すビットの状態を前記第 2 の電子基板が識別するデータ受信工程と

を含んだことを特徴とするバックボード伝送方法。

【請求項 10】

バックボードに実装された第 1 の電子基板と第 2 の電子基板とが、該バックボードに設けられた配線を介して信号のやりとりをおこなうためのバックボード伝送方法であって、

10

20

30

40

50

前記配線を介して、前記第1の電子基板から前記第2の電子基板へ単一の波形からなる信号を送出する単パルス送信工程と、

前記信号にともなって前記配線において発生する反射波を前記第2の電子基板が解析し、該反射波の波形を表すパルス波形情報を取得する反射波形解析工程と、

前記パルス波形情報に基づいて、送信するデータ信号に重畳される反射波の大きさを前記第1の電子基板が計算し、計算された反射波の大きさの分だけ、前記第2の電子基板へ送信するデータ信号の出力レベルを抑制するデータ送信工程と

を含んだことを特徴とするバックボード伝送方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

この発明は、バックボードに実装される電子基板と、バックボードに実装された電子基板間のデータ伝送方法である電子基板バックボード伝送方法とに関し、特に、反射波の特性を解析し、その解析結果を有効に活用することにより、データ伝送における反射波の影響を十分に除去することができる電子基板およびバックボード伝送方法に関する。

【背景技術】

【0002】

近年、情報処理装置や伝送装置の処理速度が高速化し、かつては数100メガbps程度であった装置内でのデータ伝送速度が、1ギガbpsを超えるようになってきている。このように、装置内のデータ伝送速度が高速化するにつれ、データ伝送にともなって発生する反射波が信号波形を劣化させ、データの伝送エラーを引き起こす問題が顕在化しつつある。

20

【0003】

データ伝送速度が低速であれば、装置内の伝送経路において反射波が発生しても、1ビット分のタイムスロット内に収縮し、他のビットのタイムスロットに影響を及ぼすことはない。ところが、データ伝送速度が高速化し、1ビット分のタイムスロットが短くなると、反射波が他のタイムスロットに影響を及ぼすようになり、データの受信側で、ビットのオン/オフを正常に識別できなくなってしまう。

【0004】

このような反射波の問題は、ブレードサーバのように、複数の電子基板を、バックボードを介して接続する構成の情報処理装置や伝送装置において特に重大である。かかる構成の装置は、筐体内のバックボード上に、電子基板を搭載するためのコネクタを備えているが、このコネクタ部分がインピーダンス不整合による反射波を発生させやすいためである。

30

【0005】

データ伝送における反射波の影響を低減させる従来技術としては、キャンセル波を生成して反射波を打ち消す技術が知られている(例えば、特許文献1)。

【0006】

【特許文献1】特開昭59-081928号公報

【発明の開示】

40

【発明が解決しようとする課題】

【0007】

ところで、反射波は、データ伝送経路の形態によっては、減衰しながら所定の区間を何度も行き来し、複数のビットに影響を与えることがある。また、このように所定の区間を行き来する反射波の波形と、データ伝送の波形が何度も重なると、共振によって反射波の波形が大きくなり、重大なデータ伝送エラーを引き起こす可能性もある。

【0008】

しかしながら、特許文献1において開示されている技術を含め、反射波の影響を低減させるための従来技術は、このような反射波の特性を十分に考慮しておらず、データ伝送における反射波の影響を十分に除去することができなかった。

50

【0009】

この発明は、上述した従来技術による問題点を解消するためになされたものであり、反射波の特性を解析し、その解析結果を有効に活用することにより、データ伝送における反射波の影響を十分に除去することができる電子基板およびバックボード伝送方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上述した課題を解決し、目的を達成するため、本発明の一つの態様では、バックボードに実装され、該バックボードに設けられた配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなう電子基板であって、前記他の電子基板が送信するデータ信号から検出されるパルス信号にともなって前記配線において発生する反射波を解析し、該反射波の波形を表すパルス波形情報を取得する反射波形解析手段と、前記パルス波形情報に基づいて、前記データ信号による反射波の大きさを計算する反射量計算手段と、前記反射量計算手段により計算された反射波の大きさに基づいて閾値を決定し、前記決定した閾値を用いて、前記他の電子基板から送信されるデータ信号が示すビットの状態を識別する識別手段とを備えたことを特徴とする。

10

【0011】

この発明の態様によれば、予め反射波を解析することにより取得したパルス波形情報に基づいて反射波の大きさを予測し、それを考慮して信号の識別をおこなうように構成したので、反射波の影響を受けることなく、正確にデータ伝送をおこなうことができる。

20

【0012】

また、本発明の他の態様では、上記の発明の態様において、前記反射波形解析手段は、前記他の電子基板が前記バックボードに実装されたタイミングで前記反射波の解析をおこなうことを特徴とする。

【0013】

この発明の態様によれば、電子基板がバックボードに実装されるタイミングで反射波の解析をおこなうように構成したので、伝送経路等に負荷を与えることなく、反射波の解析を実現することができる。

【0014】

また、本発明の他の態様では、上記の発明の態様において、前記反射波形解析手段は、前記配線を介して前記他の電子基板とデータのやりとりを開始する前に前記反射波の解析をおこなうことを特徴とする。

30

【0015】

この発明の態様によれば、データのやりとりを開始する前に、その都度、反射波の解析をおこなうように構成したので、環境変化によって頻繁に反射波の特性が変化する場合であっても、常に最新の反射波の解析結果に基づいて、正確にデータ伝送をおこなうことができる。

【0016】

また、本発明の他の態様では、上記の発明の態様において、前記識別手段に代えて、予め定められた固有の閾値を基準として前記他の電子基板から送信されるデータ信号が示すビットの状態を識別する複数の識別手段と、前記反射量計算手段により計算された反射波の大きさに対応する閾値を基準として前記ビットの状態を識別した識別手段の識別結果を、前記ビットの正当な状態として選択する選択手段とを備えたことを特徴とする。

40

【0017】

この発明の態様によれば、反射波の大きさの予測結果に応じて閾値を変化させる代わりに、複数の固定された閾値と選択動作の組合せによって、反射波の影響を考慮した信号の識別をおこなうことができるように構成したので、高速なデータ伝送を実現することができる。

【0018】

また、本発明の他の態様では、バックボードに実装され、該バックボードに設けられた

50

配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなう電子基板であって、当該の電子基板から前記他の電子基板へデータ信号を送信した場合に前記配線において発生する反射波の波形に関するパルス波形情報を、前記他の電子基板から取得する制御手段と、前記パルス波形情報に基づいて、送信するデータ信号に重畳される反射波の大きさを計算する反射量計算手段と、前記反射量計算手段により計算された反射波の大きさの分だけ、送信するデータ信号の出力レベルを抑制する出力調整手段とを備えたことを特徴とする。

【0019】

この発明の態様によれば、予め反射波を解析することにより取得したパルス波形情報に基づいて反射波の大きさを予測し、送信側で出力を調整するように構成したので、反射波の影響を受けることなく、正確にデータ伝送をおこなうことができ、さらに、反射波の成長を抑制することができる。

10

【0020】

また、本発明の他の態様では、上記の発明の態様において、前記配線において発生する反射波を前記他の電子基板に解析させるために、単一の波形からなる信号を生成して前記配線に送出する単パルス生成手段をさらに備えたことを特徴とする。

【0021】

この発明の態様によれば、反射波を解析するための信号として単一の波形からなる信号を生成するように構成したので、反射波の解析を正確におこなうことができる。

【0022】

20

また、本発明の他の態様では、上記の発明の態様において、前記出力調整手段に代えて、送信すべきビット列を表す複数の符号を生成する符号生成手段と、前記符号生成手段により生成された各符号を送信した場合に前記配線において発生する反射波の大きさを前記反射量計算手段に計算させ、計算された反射波の大きさが最も小さい符号を前記他の電子基板へ送信する符号として選択する符号選択手段とを備えたことを特徴とする。

【0023】

この発明の態様によれば、同一のビット列を表す複数の符号の中で、発生する反射波が最も小さいものを選択して送信するように構成したので、データ伝送における反射波の影響を低減させることができる。

【0024】

30

また、本発明の他の態様では、上記の発明の態様において、前記反射量計算手段と前記出力調整手段に代えて、前記波形情報に基づいて前記反射波の反射周期を計算する反射周期計算手段と、前記反射周期に応じて定められている所定のルールに従って、前記他の電子基板へ送信する信号に「0」のビットを挿入する挿入手段とを備えたことを特徴とする。

【0025】

この発明の態様によれば、反射波の周期に応じて、所定の位置に「0」のビットを挿入してデータを伝送するように構成したので、反射波の成長を防止することができる。

【0026】

また、本発明の他の態様では、バックボードに実装された第1の電子基板と第2の電子基板とが、該バックボードに設けられた配線を介して信号のやりとりをおこなうためのバックボード伝送方法であって、前記配線を介して、前記第1の電子基板から前記第2の電子基板へ単一の波形からなる信号を送出する単パルス送信工程と、前記信号にともなって前記配線において発生する反射波を前記第2の電子基板が解析し、該反射波の波形を表すパルス波形情報を取得する反射波形解析工程と、前記パルス波形情報に基づいて第1の電子基板から送信されるデータ信号による反射波の大きさを計算し、計算された反射波の大きさに基づいて閾値を決定し、前記決定した閾値を用いて、前記第1の電子基板から送信されるデータ信号が示すビットの状態を前記第2の電子基板が識別するデータ受信工程とを含んだことを特徴とする。

40

【0027】

50

この発明の態様によれば、予め反射波を解析することにより取得したパルス波形情報に基づいて反射波の大きさを予測し、それを考慮して信号の識別をおこなうように構成したので、反射波の影響を受けることなく、正確にデータ伝送をおこなうことができる。

【0028】

また、本発明の他の態様では、バックボードに実装された第1の電子基板と第2の電子基板とが、該バックボードに設けられた配線を介して信号のやりとりをおこなうためのバックボード伝送方法であって、前記配線を介して、前記第1の電子基板から前記第2の電子基板へ単一の波形からなる信号を送出する単パルス送信工程と、前記信号にともなって前記配線において発生する反射波を前記第2の電子基板が解析し、該反射波の波形を表すパルス波形情報を取得する反射波形解析工程と、前記パルス波形情報に基づいて、送信するデータ信号に重畳される反射波の大きさを前記第1の電子基板が計算し、計算された反射波の大きさの分だけ、前記第2の電子基板へ送信するデータ信号の出力レベルを抑制するデータ送信工程とを含んだことを特徴とする。

10

【0029】

この発明の態様によれば、予め反射波を解析することにより取得したパルス波形情報に基づいて反射波の大きさを予測し、送信側で出力を調整するように構成したので、反射波の影響を受けることなく、正確にデータ伝送をおこなうことができ、さらに、反射波の成長を抑制することができる。

【発明の効果】

【0030】

本発明の一つの態様によれば、予め反射波を解析することにより取得したパルス波形情報に基づいて反射波の大きさを予測し、それを考慮して信号の識別をおこなうように構成したので、反射波の影響を受けることなく、正確にデータ伝送をおこなうことができるという効果を奏する。

20

【0031】

また、本発明の他の態様によれば、電子基板がバックボードに実装されるタイミングで反射波の解析をおこなうように構成したので、伝送経路等に負荷を与えることなく、反射波の解析を実現することができるという効果を奏する。

【0032】

また、本発明の他の態様によれば、データのやりとりを開始する前に、その都度、反射波の解析をおこなうように構成したので、環境変化によって頻繁に反射波の特性が変化する場合であっても、常に最新の反射波の解析結果に基づいて、正確にデータ伝送をおこなうことができるという効果を奏する。

30

【0033】

また、本発明の他の態様によれば、反射波の大きさの予測結果に応じて閾値を変化させる代わりに、複数の固定された閾値と選択動作の組合せによって、反射波の影響を考慮した信号の識別をおこなうことができるように構成したので、高速なデータ伝送を実現することができるという効果を奏する。

【0034】

また、本発明の他の態様によれば、予め反射波を解析することにより取得したパルス波形情報に基づいて反射波の大きさを予測し、送信側で出力を調整するように構成したので、反射波の影響を受けることなく、正確にデータ伝送をおこなうことができ、さらに、反射波の成長を抑制することができるという効果を奏する。

40

【0035】

また、本発明の他の態様によれば、反射波を解析するための信号として単一の波形からなる信号を生成するように構成したので、反射波の解析を正確におこなうことができるという効果を奏する。

【0036】

また、本発明の他の態様によれば、同一のビット列を表す複数の符号の中で、発生する反射波が最も小さいものを選択して送信するように構成したので、データ伝送における反

50

射波の影響を低減させることができるという効果を奏する。

【0037】

また、本発明の他の態様によれば、反射波の周期に応じて、所定の位置に「0」のビットを挿入してデータを伝送するように構成したので、反射波の成長を防止することができるという効果を奏する。

【発明を実施するための最良の形態】

【0038】

以下に添付図面を参照して、本発明に係る電子基板およびバックボード伝送方法の好適な実施の形態を詳細に説明する。

【実施例1】

【0039】

まず、バックボードを介して電子基板(データボード)を接続して構成された電子装置について説明する。図1は、バックボードを介して電子基板を接続して構成された電子装置の一例を示す図である。

【0040】

同図に示した電子装置は、バックボード300を介して、電子基板100および200を接続して構成されている。電子基板100および200は、それぞれ、所定の機能を備えた電子基板である。そして、バックボード300は、コネクタ310および320と、その間を電氣的に接続する配線330とを備えた電子基板である。

【0041】

電子基板100は、コネクタ310に実装され、電子基板200は、コネクタ320に実装されている。こうして、電子基板100および200は、バックボード300を介して電氣的に接続され、両者の間でデータのやりとりをすることが可能になっている。このように、バックボードに実装された電子基板が、バックボードを介してデータのやりとりをおこなうことをバックボード伝送という。

【0042】

なお、この例では、説明を簡単にするため、バックボードを介して2つの電子基板を接続する例を示しているが、バックボードを介して3つ以上の電子基板を接続する構成も可能である。また、バックボードが備えるコネクタ間を接続する配線は、バスやスイッチであってもよい。

【0043】

次に、バックボード伝送において生じる反射波について説明する。図1に示したような構成においてバックボード伝送をおこなう場合、反射波が発生してデータ伝送エラーを引き起こすことがある。図2は、バックボード伝送における反射波の発生についての説明するための説明図である。

【0044】

同図に示すように、電子基板100上の回路110と、電子基板200上の回路210との間でデータ伝送をおこなう場合、回路110および210の付近と、コネクタ310および320の付近においてインピーダンス不整合による反射波が発生する。

【0045】

これらの反射波のうち、回路110とコネクタ310の間で発生する反射波は、回路110とコネクタ310の間隔を十分短くすることによって、影響を無視することができる。同様に、回路210とコネクタ320の間で発生する反射波は、回路210とコネクタ320の間隔を十分短くすることによって、影響を無視することができる。

【0046】

一方、コネクタ310とコネクタ320は、物理的な配置の都合等により一定の距離以下に間隔を縮めることができないため、高速にデータ伝送をおこなう場合には、この間で発生する反射波がデータ伝送に悪影響を及ぼすことがある。

【0047】

コネクタ310とコネクタ320の間において、一方のコネクタ付近で発生した反射波

10

20

30

40

50

は、図3に示すように、他方のコネクタ付近で再び反射し、減衰するまでコネクタ間を行き来する。そのため、図4に示すように、送信側が1ビットを送信するために、単一のパルスを送出した場合であっても、受信側では、直接波による波形（以下、「直接波形」という）に加えて、反射波による複数の波形を検出することになる。同図に示した例では、本来は波形が存在しないはずの2ビット目、4ビット目および7ビット目でも波形が検出されている。

【0048】

反射波による波形（以下、「反射波形」という）は、減衰しているため、単一では直接波形よりも小さいが、他のビットを送信する際に生じた反射波形と重畳されて成長し、直接波形と誤認される恐れがある。

10

【0049】

この問題を解決するため、本実施例に係るバックボード伝送方法では、バックボード伝送を開始するのに先立って、送信側から受信側へ単一のパルスを送出し、受信側で反射波形を解析する。そして、バックボード伝送の開始後は、受信側において、反射波形の解析結果と、既に受信したビットとに基づいて、反射波の大きさを動的に算出して識別レベルの補正をおこなう。

【0050】

次に、本実施例に係る電子基板の構成について説明する。図5は、本実施例に係る電子基板の構成を示す機能ブロック図である。なお、同図では、説明を簡単にするため、一方の電子基板を送信専用の基板、他方の電子基板を受信専用の基板として示しているが、双方の基板の構成を併せもたせることにより、送受信のいずれも可能な電子基板を実現することもできる（他の実施例において同じ）。また、同図においては、バックボードの図示を省略している。

20

【0051】

送信側基板101は、バックボード伝送によって他の電子基板にデータを送信する電子基板であり、主処理部1100と、出力信号生成部1200と、インターフェース部1300と、単パルス生成部1400と、反射波形解析制御部1500とを有する。

【0052】

主処理部1100は、送信側基板101の本来の機能を実現するための処理部である。出力信号生成部1200は、主処理部1100から送信を依頼されたデータをバックボード伝送によって伝送可能な信号に変換する処理部である。インターフェース部1300は、送信側基板101をバックボードのコネクタと接続させるためのインターフェース部である。

30

【0053】

単パルス生成部1400は、受信側基板201が反射波形を解析するための単パルスを生成する処理部である。反射波形解析制御部1500は、反射波形の解析を実現するために、受信側基板201の反射波形解析制御部2400と同期をとりながら各種制御をする制御部であり、例えば、適切なタイミングで単パルス生成部1400に対して単パルスの生成を指示する。

【0054】

受信側基板201は、バックボード伝送によって他の電子基板からデータを受信する電子基板であり、インターフェース部2100と、反射波形解析部2200と、反射波形記憶部2300と、反射波形解析制御部2400と、入力信号識別部2501と、主処理部2600とを有する。インターフェース部2100は、受信側基板201をバックボードのコネクタと接続させるためのインターフェース部である。

40

【0055】

反射波形解析部2200は、単パルス生成部1400により生成された単パルスにともなって検出された波形を解析し、反射波の波形情報を取得する処理部である。反射波形記憶部2300は、反射波形解析部2200によって取得された波形情報を記憶する記憶部である。反射波形解析制御部2400は、反射波形の解析を実現するために、反射波形解

50

析制御部 1500 と同期をとりながら各種制御をする制御部である。

【0056】

入力信号識別部 2501 は、バックボード伝送によって伝送されてきた信号の波形を識別し、送信されたビットを読取る処理部である。入力信号識別部 2501 は、反射波の影響を除外するため、自身が既に読取ったビットと、反射波形記憶部 2300 に記憶されている波形情報に基づいて、現在受信している反射波の大きさを計算し、ビットのオン/オフを判定するための閾値を変動させる。主処理部 2600 は、入力信号識別部 2501 によって読取られたデータ等に基づいて受信側基板 201 の本来の機能を実現するための処理部である。

【0057】

以下、受信側基板 201 の各部の詳細について説明する。図 6 は、反射波形解析部 2200 の構成を示す機能ブロック図である。同図に示すように、反射波形解析部 2200 は、直接波検出回路 2210 と、カウンタ 2220 と、増幅回路 2230 と、タイミングレベルホールド回路 2240 と、A/D (Analog to Digital) コンバータ 2250 とを有する。

【0058】

直接波検出回路 2210 は、単パルスの直接波が受信された場合に、それを検知して、カウンタ 2220 にカウンタクリア信号を送信する処理部である。カウンタ 2220 は、カウンタクリア信号を受信するたびに自身が保持するカウンタ値を 0 にリセットし、外部から供給されるクロック信号を受信するたびに自身が保持するカウンタ値を 1 インクリメントするカウンタである。

【0059】

増幅回路 2230 は、反射波形を識別しやすくするための増幅回路である。タイミングレベルホールド回路 2240 は、外部から供給されるクロック信号を受信するたびに、その時点において増幅回路 2230 から出力されていた電圧を一時的に保持し、その電圧を A/D コンバータ 2250 へ伝達する回路である。

【0060】

A/D コンバータ 2250 は、タイミングレベルホールド回路 2240 から伝達された電圧を A/D 変換により数値化して、反射波形記憶部 2300 へ出力する処理部である。A/D コンバータ 2250 から反射波形記憶部 2300 へ出力された数値は、その時点においてカウンタ 2220 が保持するカウンタ値と対応付けて反射波形記憶部 2300 に記憶される。

【0061】

単パルス生成部 1400 が単パルスを生成した後、反射波形解析部 2200 は、直接波形を受信し、続いて、いくつかの反射波形を受信する。直接波形を受信した段階で、直接波検出回路 2210 によってカウンタクリア信号が送信され、カウンタ 2220 のカウンタ値は 0 にクリアされる。

【0062】

そして、その後は、外部からクロック信号が供給されるたびに、カウンタ 2220 のカウンタ値がインクリメントされ、その時点で受信されている波形の高さを示す電圧値と対応付けて反射波形記憶部 2300 に記憶されていく。

【0063】

図 7 は、反射波形記憶部 2300 に記録される波形情報の一例を示す図である。同図における遅延時間は、カウンタ 2220 のカウンタ値であり、電圧レベルは、波形の高さを示す電圧値である。このように、反射波形記憶部 2300 には、時間経過とともに反射波の波形の高さがどのように変化するかが記録される。

【0064】

なお、波形の高さの変化を十分詳細に把握するためには、反射波形解析部 2200 に対して、できるだけ短い周期でクロック信号を供給する必要がある。また、図 7 には、直接波に相当する電圧レベルを 0 に設定した波形情報の例を示しているが、直接波に相当する

10

20

30

40

50

電圧レベルも波形情報の一部として反射波形記憶部 2300 に記録することとしてもよい。

【0065】

ここで、反射波形解析制御部 2400 の処理手順について説明しておく。図 8 は、反射波形解析制御処理の処理手順を示すフローチャートである。同図に示すように、受信側基板 201 において、反射波形解析制御部 2400 は、新たに実装された電子基板がないかどうかバックボードの監視をおこなう（ステップ S201）。

【0066】

そして、送信側基板 101 がバックボードに実装されると（ステップ S101）、それを検出し（ステップ S202）、送信側基板 101 の反射波形解析制御部 1500 に対し

10

【0067】

して、反射波形解析制御部 1500 の指示にしたがって単パルス生成部 1400 が単パルスを送信し（ステップ S102）、反射波形解析部 2200 が反射波形の解析を完了すると（ステップ S204）、反射波形解析制御部 2400 は、反射波形解析制御部 1500 に対して解析完了を通知する（ステップ S205）。

【0068】

その後、送信側基板 101 は、データ送信が可能な状態となり（ステップ S103）、受信側基板 201 は、データ受信可能な状態となる（ステップ S206）。そして、反射

20

【0069】

図 8 にて示した処理手順は、バックボードに実装可能な電子基板が 2 枚のみの場合の処理手順である。この場合は、同図に示したように、電子基板の実装時に反射波形の解析をおこなうだけで特に問題はない。

【0070】

しかしながら、バックボードに複数の電子基板を実装可能な場合は、新たな電子基板を実装することにより、既に実装されている電子基板間の反射波の特性が変化してしまうこと

30

【0071】

図 9 は、データ通信ごとに解析をおこなう場合の反射波形解析制御処理の処理手順を示すフローチャートである。同図に示すように、送信側基板 101 において、データ送信の要求が発生すると（ステップ S301）、送信側基板 101 は、受信側基板 201 に対して受信アドレスの指定をおこなう（ステップ S302）。

【0072】

そして、受信側基板 201 に対して受信アドレスの指定がされると、反射波形解析制御部 2400 は、反射波形解析制御部 1500 に対して単パルスの送信を要求するとともに

40

【0073】

そして、反射波形解析制御部 1500 の指示にしたがって単パルス生成部 1400 が単パルスを送信し（ステップ S303）、反射波形解析部 2200 が反射波形の解析を完了すると（ステップ S402）、反射波形解析制御部 2400 は、反射波形解析制御部 1500 に対して解析完了を通知する（ステップ S403）。

【0074】

その後、送信側基板 101 は、データ送信を開始し（ステップ S304）、送信が完了するとその旨を受信側基板 201 に通知する（ステップ S305）。通知を受けた受信側

50

基板 201 は、送信側基板 101 に通知を受信した旨を応答し（ステップ S404）、応答を受けて、送信側基板 101 は、送信処理を終了する（ステップ S306）。

【0075】

図 10 は、入力信号識別部 2501 の構成を示す機能ブロック図である。同図に示すように、入力信号識別部 2501 は、D - FF (Delay Flip Flop) 2510₁ ~ 2510_i と、反射量計算部 2520 と、閾値電圧生成部 2530 と、遅延調整部 2540 と、コンパレータ 2550 と、パラレル変換部 2560 とを有する。

【0076】

D - FF 2510₁ ~ 2510_i は、コンパレータ 2550 がビットのオン/オフを判定した結果を保持する回路である。D - FF 2510₁ は、最新の判定結果を保持し、D - FF 2510_i は i 個前の判定結果を保持する。なお、反射量計算部 2520 の計算結果の精度を向上させるためには、i が十分に大きいことが好ましい。

10

【0077】

反射量計算部 2520 は、D - FF 2510₁ ~ 2510_i の値と、反射波形記憶部 2300 に記憶されている波形情報に基づいて、現在受信中の信号における反射波の大きさを計算する処理部である。例えば、D - FF 2510₁ と 2510₃ の値のみが 1 (オン) であった場合、反射量計算部 2520 は、反射波形記憶部 2300 に記憶されている波形情報に基づいて、直接波の伝達後 1 ビット分の時間が経過した時点の反射波の大きさと、3 ビット分の時間が経過した時点の反射波の大きさを求め、その合計を現在受信中の信号における反射波の大きさとする。

20

【0078】

閾値電圧生成部 2530 は、コンパレータ 2550 がビットのオン/オフを判定する基準となる電圧を生成する回路である。閾値電圧生成部 2530 は、反射波の影響を排除するため、反射量計算部 2520 の計算結果として得られた値の分だけ生成する電圧を高くする。遅延調整部 2540 は、閾値電圧生成部 2530 によって生成された電圧をコンパレータ 2550 に伝達するタイミングを調整する回路である。

【0079】

コンパレータ 2550 は、入力された信号の電圧と、閾値電圧生成部 2530 によって生成された電圧を比較し、入力された信号の電圧の方が大きければ、入力された信号が表すビットがオンであり、さもなければ、入力された信号が表すビットがオフであると判定する回路である。

30

【0080】

パラレル変換部 2560 は、D - FF 2510₁ ~ 2510_i の値を所定のビット数分だけまとめて、パラレルデータとして出力する処理部である。

【0081】

図 11 は、反射量計算部 2520 の構成を示す機能ブロック図である。同図に示すように、反射量計算部 2520 は、電圧値計算回路 2521₁ ~ 2521_i と、加算回路 2522 とを有する。

【0082】

電圧値計算回路 2521₁ ~ 2521_i は、それぞれ、D - FF 2510₁ ~ 2510_i と 1 対 1 に対応し、対応する D - FF の値が 1 である場合に、その D - FF に相当するビットに起因する反射波の現在の大きさを反射波形記憶部 2300 に記憶されている波形情報を参照して取得し、それを電圧値へ換算する回路である。加算回路 2522 は、電圧値計算回路 2521₁ ~ 2521_i が換算した電圧値の合計を求める回路である。

40

【0083】

次に、本実施例に係るバックボード伝送方法によるデータ伝送の一例について説明する。図 12 は、本実施例に係るバックボード伝送方法によるデータ伝送の一例を示す図である。同図は、オン、オフ、オン、オフ、オフ、オン、オフ、オンという順序で 8 ビットのデータを伝送した場合の例を示している。以下の説明では、オンのビットを最初のものから順番に A ビット、B ビット、C ビット、D ビットと呼ぶことにする。

50

【0084】

波形11は、送信側基板101が送信する信号の波形を示している。波形21₁~21₄は、それぞれ、Aビット、Bビット、Cビット、Dビットの送信にともなって発生する反射波の波形を示している。波形31は、波形11と波形21₁~21₄が重畳された波形であり、受信側基板201で受信される波形を示している。

【0085】

波形41は、反射量計算部2520の計算結果に基づいて閾値電圧生成部2530からコンパレータ2550へ供給される電圧の大きさの推移を示す波形であり、波形21₁~21₄が重畳された波形と一致する。識別結果51は、コンパレータ2550が、基礎となる電圧値に波形41が示す電圧値を加算したものを閾値として、波形31からビットのオン/オフを読取った結果を示している。

10

【0086】

このように、本実施例に係るバックボード伝送方法では、反射波形の解析結果と、既に読取ったビットの状態とに基づいて反射波の大きさを正確に計算し、その結果をビットのオン/オフを判定するための閾値に加味するように構成したので、波形31が示すように、受信側基板201が受信する波形が反射波の影響を受けて大きくゆがんでいる場合であっても、識別結果51のように正確にデータを受信することができる。

【実施例2】

【0087】

次に、実施例1で示した受信側基板201の変形例について説明する。本実施例で示す受信側基板202は、受信側基板201よりも、高速なバックボード伝送に適した構成となっている。

20

【0088】

まず、本実施例に係る電子基板の構成について説明する。図13は、本実施例に係る電子基板の構成を示す機能ブロック図である。なお、同図においては、バックボードの図示を省略している。

【0089】

送信側基板101は、図5において示したものと同様の電子基板である。受信側基板202は、バックボード伝送によって他の電子基板からデータを受信する電子基板であり、インターフェース部2100と、反射波形解析部2202と、反射波形記憶部2300と、反射波形解析制御部2400と、入力信号識別部2502と、主処理部2600とを有する。

30

【0090】

インターフェース部2100、反射波形記憶部2300、反射波形解析制御部2400および主処理部2600は、図5において示したものと同様であるので説明を省略する。

【0091】

反射波形解析部2202は、単パルス生成部1400により生成された単パルスにともなって検出された波形を解析し、反射波の波形情報を取得する処理部である。入力信号識別部2502は、バックボード伝送によって伝送されてきた信号の波形を識別し、送信されたビットを読取る処理部である。

40

【0092】

図14は、反射波形解析部2202の構成を示す機能ブロック図である。同図に示すように、反射波形解析部2202は、直接波検出回路2210と、カウンタ2220と、増幅回路2230と、タイミングレベルホールド回路2242₁~2242_kと、ADコンバータ2252₁~22542_kとを有する。

【0093】

反射波形解析部2202と反射波形解析部2200を比較すると、反射波形解析部2200が、タイミングレベルホールド回路とADコンバータの対を一つしか備えていないのに対し、反射波形解析部2202は、タイミングレベルホールド回路とADコンバータの対をk個備えている。

50

【 0 0 9 4 】

バックボード伝送の伝送速度が高速になるほど、反射波形を精密に解析することが必要になる。しかし、タイミングレベルホールド回路は、一種の蓄電回路であるため、動作速度を向上させることが難しく、これが反射波形の解析精度を向上させるためのネックとなる。そこで、反射波形解析部 2 2 0 2 は、複数のタイミングレベルホールド回路を備え、少しずつタイミングをずらしてそれらを動作させることにより、反射波形の解析精度の向上を実現している。

【 0 0 9 5 】

図 1 5 は、入力信号識別部 2 5 0 2 の構成を示す機能ブロック図である。同図に示すように、入力信号識別部 2 5 0 2 は、D - F F 2 5 1 0₁ ~ 2 5 1 0_i と、反射量計算部 2 5 2 0 と、コンパレータ 2 5 5 2₁ ~ 2 5 5 2_j と、パラレル変換部 2 5 6 0 と、電圧供給回路 2 5 7 0 と、セレクトア 2 5 8 0 とを有する。

10

【 0 0 9 6 】

D - F F 2 5 1 0₁ ~ 2 5 1 0_i、反射量計算部 2 5 2 0 およびパラレル変換部 2 5 6 0 は、図 1 0 に示したものと同様なので説明を省略する。

【 0 0 9 7 】

電圧供給回路 2 5 7 0 は、コンパレータ 2 5 5 2₁ ~ 2 5 5 2_j に対してそれぞれ少しずつ異なる電圧を供給する回路である。電圧供給回路 2 5 7 0 が供給する最も低い電圧は、反射波の影響を受けていない直接波と同等のものである。一方、電圧供給回路 2 5 7 0 が供給する最も高い電圧は、直接波に最も大きな反射波の波形が重畳された場合と同等のものである。

20

【 0 0 9 8 】

コンパレータ 2 5 5 2₁ ~ 2 5 5 2_j は、入力された信号の電圧と、電圧供給回路 2 5 7 0 から供給される電圧を比較し、入力された信号の電圧の方が大きければ、入力された信号がハイ (High) であり、さもなければ、入力された信号がロー (Low) であると判定する回路である。

【 0 0 9 9 】

セレクトア 2 5 8 0 は、コンパレータ 2 5 5 2₁ ~ 2 5 5 2_j のうち、反射量計算部 2 5 2 0 の計算結果に対応する電圧が供給されているものの出力をビットのオン / オフに換算して、D - F F 2 5 1 0₁ に出力する回路である。例えば、反射量計算部 2 5 2 0 の計算結果が、反射波の影響が全くないことを示している場合には、セレクトア 2 5 8 0 は、最も小さい電圧が供給されているコンパレータの出力をビットのオン / オフに換算して、D - F F 2 5 1 0₁ に出力する。

30

【 0 1 0 0 】

図 1 0 に示した入力信号識別部 2 5 0 1 の構成では、コンパレータ 2 5 5 0 に供給する電圧を動的に変化させる閾値電圧生成部 2 5 3 0 がアナログ回路であり、この部分がネックとなって、高速動作を実現することが難しい。一方、入力信号識別部 2 5 0 2 は、動的に電圧を変化させる処理がなく、動作速度に関連する部分が全てデジタル回路であるので高速動作を実現しやすい。

【 0 1 0 1 】

次に、本実施例に係るバックボード伝送方法によるデータ伝送の一例について説明する。図 1 6 は、本実施例に係るバックボード伝送方法によるデータ伝送の一例を示す図である。同図は、オン、オフ、オン、オフ、オフ、オン、オフ、オンという順序で 8 ビットのデータを伝送した場合の例を示している。以下の説明では、オンのビットを最初のものから順番に A ビット、B ビット、C ビット、D ビットと呼ぶことにする。

40

【 0 1 0 2 】

波形 1 2 は、送信側基板 1 0 1 が送信する信号の波形を示している。波形 2 2₁ ~ 2 2₄ は、それぞれ、A ビット、B ビット、C ビット、D ビットの送信にともなって発生する反射波の波形を示している。波形 3 2 は、波形 1 2 と波形 2 2₁ ~ 2 2₄ が重畳された波形であり、受信側基板 2 0 2 で受信される波形を示している。

50

【 0 1 0 3 】

判定結果データ 4 2 は、コンパレータ A ~ D が、波形 3 2 が示す電圧と、自身に供給された電圧を比較した結果を示している。なお、コンパレータ D、コンパレータ C、コンパレータ B、コンパレータ A の順に高い電圧が供給されているものとする。

【 0 1 0 4 】

波形 5 2 は、波形 2 2₁ ~ 2 2₄ が重畳された波形であり、計算結果データ 6 2 は、反射量計算部 2 5 2 0 の計算結果である。反射量計算部 2 5 2 0 の計算結果の大きさの遷移は、波形 5 2 の変化と対応している。

【 0 1 0 5 】

識別結果 7 2 は、セレクタ 2 5 8 0 が、反射量計算部 2 5 2 0 の計算結果に対応するコンパレータの判定結果を選択し、その判定結果をビットのオン/オフに変換した結果を示している。この例では、反射量計算部 2 5 2 0 の計算結果の「0」がコンパレータ A に対応し、「1」がコンパレータ B に対応し、「2」がコンパレータ C に対応し、「3」がコンパレータ D に対応している。

10

【 0 1 0 6 】

このように、本実施例に係るバックボード伝送方法では、バックボード伝送の伝送速度を高速化するためにネックとなる部分の構成を変更したので、反射波の影響を除外しつつ、バックボード伝送の高速化に対応することができる。

【 実施例 3 】

【 0 1 0 7 】

図 3 において、反射波がコネクタ 3 1 0 と 3 2 0 の間を何度も行き来することを説明したが、反射波が行き来する周期と重なって直接波が繰り返し送出されると、反射波が共振によって著しく成長する可能性がある。

20

【 0 1 0 8 】

この現象を防止するには、送信側の電子基板において、予め反射波の影響を予測し、反射波が成長することがないように制御する必要がある。本実施例では、反射波の成長を抑制するための処理を送信側の電子基板でおこなう例を示す。

【 0 1 0 9 】

まず、本実施例に係る電子基板の構成について説明する。図 1 7 は、本実施例に係る電子基板の構成を示す機能ブロック図である。なお、同図においては、バックボードの図示を省略している。

30

【 0 1 1 0 】

送信側基板 1 0 3 は、バックボード伝送によって他の電子基板にデータを送信する電子基板であり、主処理部 1 1 0 0 と、出力信号生成部 1 2 0 3 と、インターフェース部 1 3 0 0 と、単パルス生成部 1 4 0 0 と、反射波形解析制御部 1 5 0 3 と、反射波形記憶部 1 6 0 0 とを有する。

【 0 1 1 1 】

主処理部 1 1 0 0、インターフェース部 1 3 0 0 および単パルス生成部 1 4 0 0 は、図 5 において示したものと同様であるので説明を省略する。

【 0 1 1 2 】

出力信号生成部 1 2 0 3 は、主処理部 1 1 0 0 から送信を依頼されたデータをバックボード伝送によって伝送可能な信号に変換する処理部である。出力信号生成部 1 2 0 3 は、既に送信したビットと、反射波形記憶部 1 6 0 0 に記憶されている反射波の波形情報に基づいて、これから送信しようとしている信号に重畳される反射波の大きさを算出し、その分だけ出力レベルを下げる。

40

【 0 1 1 3 】

これにより、反射波の成長が抑制され、また、受信側基板 2 0 3 は、一定の識別レベルに基づいてビットのオン/オフを識別できるようになる。直接波を含む波形は、出力信号生成部 1 2 0 3 によって一定の高さに調整され、直接波を含まない波形は、減衰して波形が小さくなっていく一方だからである。

50

【 0 1 1 4 】

反射波形解析制御部 1 5 0 3 は、反射波形の解析を実現するために、受信側基板 2 0 3 の反射波形解析制御部 2 4 0 3 と同期をとりながら各種制御をする制御部であり、例えば、適切なタイミングで単パルス生成部 1 4 0 0 に対して単パルスの生成を指示する。また、反射波形解析制御部 1 5 0 3 は、受信側基板 2 0 3 において反射波の解析が完了した後に、反射波の波形情報を転送するように反射波形解析制御部 2 4 0 3 に依頼し、転送された波形情報を反射波形記憶部 1 6 0 0 に記憶させる。

【 0 1 1 5 】

受信側基板 2 0 3 は、バックボード伝送によって他の電子基板からデータを受信する電子基板であり、インターフェース部 2 1 0 0 と、反射波形解析部 2 2 0 0 と、反射波形記憶部 2 3 0 0 と、反射波形解析制御部 2 4 0 3 と、入力信号識別部 2 5 0 0 と、主処理部 2 6 0 0 とを有する。

10

【 0 1 1 6 】

インターフェース部 2 1 0 0、反射波形解析部 2 2 0 0、反射波形記憶部 2 3 0 0 および主処理部 2 6 0 0 は、図 5 において示したものと同様であるので説明を省略する。

【 0 1 1 7 】

反射波形解析制御部 2 4 0 3 は、反射波形の解析を実現するために、反射波形解析制御部 1 5 0 3 と同期をとりながら各種制御をする制御部である。反射波形解析制御部 2 4 0 3 は、図 5 に示した反射波形解析制御部 2 4 0 0 の機能に加えて、反射波形記憶部 2 3 0 0 が記憶する反射波の波形情報を送信側基板 1 0 3 へ転送する機能をもつ。

20

【 0 1 1 8 】

入力信号識別部 2 5 0 0 は、バックボード伝送によって伝送されてきた信号の波形を識別し、送信されたビットを読取る処理部である。入力信号識別部 2 5 0 0 は、反射波の影響を考慮することなく、一定の識別レベルを基準としてビットのオン/オフを判定する。

【 0 1 1 9 】

図 1 8 は、出力信号生成部 1 2 0 3 の構成を示す機能ブロック図である。同図に示すように、出力信号生成部 1 2 0 3 は、D - F F 1 2 1 0₁ ~ 1 2 1 0_m と、反射量計算部 1 2 2 0 と、出力調整回路 1 2 3 0 とを有する。D - F F 1 2 1 0₁ ~ 1 2 1 0_m は、出力調整回路 1 2 3 0 から出力された信号の大きさを保持する回路である。

【 0 1 2 0 】

反射量計算部 1 2 2 0 は、D - F F 1 2 1 0₁ ~ 1 2 1 0_m の値と、反射波形記憶部 1 6 0 0 に記憶されている波形情報に基づいて、これから出力しようとしている信号に重畳される反射波の大きさを計算する処理部である。反射量計算部 1 2 2 0 は、図 1 1 に示した反射量計算部 2 5 2 0 と同様の構成により実現される。

30

【 0 1 2 1 】

出力調整回路 1 2 3 0 は、反射量計算部 1 2 2 0 によって算出された反射波の大きさの分だけ、信号の出力レベルを下げる処理部である。

【 0 1 2 2 】

なお、本実施例に係るバックボード伝送方法では、伝送エラーを防止するために、出力する信号の大きさを細かく調整する必要がある。そのため、出力信号生成部 1 2 0 3 は、ビット単位ではなく、さらに細かい単位で信号の出力レベルを調整できるように構成されていることが好ましい。

40

【 0 1 2 3 】

次に、本実施例に係るバックボード伝送方法によるデータ伝送の一例について説明する。図 1 9 は、本実施例に係るバックボード伝送方法によるデータ伝送の一例を示す図である。同図は、オン、オフ、オン、オフ、オフ、オン、オフ、オンという順序で 8 ビットのデータを伝送した場合の例を示している。以下の説明では、オンのビットを最初のものから順番に A ビット、B ビット、C ビット、D ビットと呼ぶことにする。

【 0 1 2 4 】

波形 1 3 は、送信側基板 1 0 3 から受信側基板 2 0 3 へ伝送されるべき波形を示してい

50

る。波形 $2\ 3_1$ は、送信側基板 $1\ 0\ 3$ がAビットを伝送するために送信する信号の波形を示している。そして、波形 $3\ 3_1$ は、波形 $2\ 3_1$ の送信にともなって発生する反射波の波形を示している。

【0125】

波形 $2\ 3_2$ は、送信側基板 $1\ 0\ 3$ がBビットを伝送するために送信する信号の波形を示している。波形 $2\ 3_2$ は、波形 $3\ 3_1$ と重畳される部分が成長しないように、一部が欠落した形状となっている。波形 $3\ 3_2$ は、波形 $2\ 3_2$ の送信にともなって発生する反射波の波形を示している。波形 $2\ 3_2$ の一部が欠落していることから、波形 $3\ 3_2$ も一部が欠落した形状となっている。そして、波形 $4\ 3_2$ は、波形 $3\ 3_1$ と波形 $3\ 3_2$ が合成されて生成される反射波の波形を示している。

10

【0126】

波形 $2\ 3_3$ は、送信側基板 $1\ 0\ 3$ がCビットを伝送するために送信する信号の波形を示している。波形 $2\ 3_3$ は、波形 $4\ 3_2$ と重畳される部分が成長しないように、一部が欠落した形状となっている。波形 $3\ 3_3$ は、波形 $2\ 3_3$ の送信にともなって発生する反射波の波形を示している。波形 $2\ 3_3$ の一部が欠落していることから、波形 $3\ 3_3$ も一部が欠落した形状となっている。そして、波形 $4\ 3_3$ は、波形 $4\ 3_2$ と波形 $3\ 3_3$ が合成されて生成される反射波の波形を示している。

【0127】

波形 $2\ 3_4$ は、送信側基板 $1\ 0\ 3$ がDビットを伝送するために送信する信号の波形を示している。波形 $2\ 3_4$ は、波形 $4\ 3_3$ と重畳される部分が成長しないように、大部分が欠落した形状となっている。波形 $3\ 3_4$ は、波形 $2\ 3_4$ の送信にともなって発生する反射波の波形を示している。波形 $2\ 3_4$ の大部分が欠落していることから、波形 $3\ 3_4$ は、ほぼ平坦な形状となっている。そして、波形 $4\ 3_4$ は、波形 $4\ 3_3$ と波形 $3\ 3_4$ が合成されて生成される反射波の波形を示している。

20

【0128】

波形 $5\ 3$ は、波形 $2\ 3_1$ 、波形 $2\ 3_2$ 、波形 $2\ 3_3$ 、波形 $2\ 3_4$ および波形 $4\ 3_4$ が合成された波形であり、実際に受信側基板 $2\ 0\ 3$ に受信される波形を示している。波形 $5\ 3$ は、全体としてみると、波形 $1\ 3$ と形状が異なっているが、ハイレベルの波形についてみると、波形 $1\ 3$ と形状が一致しており、正確にデータが伝達されていることがわかる。

【0129】

このように、本実施例に係るバックボード伝送方法では、反射波の成長を抑制しつつ、反射波の影響を軽減させて、送信側から受信側へ正常にデータを伝送することができる。

30

【実施例4】

【0130】

続いて、ブロック符号を利用して反射波の成長を抑制する例について説明する。なお、ここでいうブロック符号は、8B/10B符号のように、一つのビット列に対して正負2つの符号を定義しているブロック符号を指すものとする。

【0131】

まず、本実施例に係るバックボード伝送方法の概要について説明する。図20は、ブロック符号を用いた一般的なデータ伝送の一例を示す図である。同図に示すように、ブロック符号を用いた一般的なデータ伝送では、「0」もしくは「1」が一定個数以上連続して送信されることがないように、特定の幅のビット列を正負交互にブロック符号化してデータ伝送をおこなう。

40

【0132】

一方、本実施例に係るバックボード伝送方法では、図21に示すように、それぞれのビット列を正負の両方にブロック符号化し、反射波の発生が小さくなる方のブロック符号を受信側に送信する。いずれのブロック符号を送信した方が反射波の発生が小さくなるかについては、反射波の波形の解析結果と、既に送信したブロック符号と、これから送信しようとしているブロック符号とに基づいて決定する。

【0133】

50

次に、本実施例に係る電子基板の構成について説明する。図22は、本実施例に係る電子基板の構成を示す機能ブロック図である。なお、同図においては、バックボードの図示を省略している。

【0134】

送信側基板104は、バックボード伝送によって他の電子基板にデータを送信する電子基板であり、主処理部1104と、出力信号生成部1200と、インターフェース部1300と、単パルス生成部1400と、反射波形解析制御部1503と、反射波形記憶部1600と、符号選択部1704とを有する。

【0135】

出力信号生成部1200、インターフェース部1300、単パルス生成部1400、反射波形解析制御部1503および反射波形記憶部1600については既に説明済みであるので、説明を省略する。

10

【0136】

主処理部1104は、送信側基板104の本来の機能を実現するための処理部である。そして、主処理部1104は、他の電子基板に送信すべきデータを、通常の方式でブロック符号化して符号選択部1704へ出力する。すなわち、主処理部1104は、正負が交互になるようにビット列をブロック符号化して符号選択部1704へ出力する。

【0137】

符号選択部1704は、主処理部1104から入力された各ブロック符号ごとに符号を反転させたブロック符号を生成し、正負2つのブロック符号から、反射波の発生が小さくなる方のブロック符号を選択して出力信号生成部1200へ出力する処理部である。

20

【0138】

受信側基板204は、バックボード伝送によって他の電子基板からデータを受信する電子基板であり、インターフェース部2100と、反射波形解析部2200と、反射波形記憶部2300と、反射波形解析制御部2403と、入力信号識別部2500と、主処理部2604と、符号復元部2704とを有する。

【0139】

インターフェース部2100、反射波形解析部2200、反射波形記憶部2300、反射波形解析制御部2403および入力信号識別部2500については既に説明済みであるので、説明を省略する。

30

【0140】

主処理部2604は、受信側基板204の本来の機能を実現するための処理部である。主処理部2604は、他の電子基板から、通常の方式でブロック符号化されたデータを受信し、これを復号化して各種処理を実行するように構成されている。そして、符号復元部2704は、主処理部2604が異常動作を起こすことを防止するために、送信側基板104から送信されたブロック符号を符号化し直して、正負が交互になるようにする処理部である。

【0141】

図23は、符号選択部1704の構成を示す機能ブロック図である。同図に示すように、符号選択部1704は、パラレル変換部1710と、反転符号生成部1720と、レジスタ1731₁~1731_nと、レジスタ1732₁~1732_nと、レジスタ1740₁~1740_pと、反射量比較部1750と、セレクタ1760と、シリアル変換部1770とを有する。

40

【0142】

パラレル変換部1710は、同一のブロック符号を構成するビットをまとめて扱うことができるように、シリアル信号を符号長の幅のパラレル信号に変換する処理部である。反転符号生成部1720は、パラレル変換部1710によってパラレル化された信号が示すブロック符号を変換し、正負を反転させたブロック符号を生成する回路である。

【0143】

レジスタ1731₁~1731_nは、パラレル変換部1710によってパラレル化された

50

信号、すなわち、反転されていないブロック符号のうち、送信待ちのものを保持するレジスタである。レジスタ1732₁~1732_nは、反転符号生成部1720によって反転されたブロック符号のうち、送信待ちのものを保持するレジスタである。レジスタ1740₁~1740_pは、同じバイト列を表す正と負の2つのブロック符号のうち、受信側へ送信された符号を保持するレジスタである。

【0144】

反射量比較部1750は、レジスタ1731_nに保持されている反転されていないブロック符号を送信した場合に発生する反射波の大きさと、レジスタ1732_nに保持されている反転されたブロック符号を送信した場合に発生する反射波の大きさを比較し、発生する反射波が小さい方をセレクタ1760へ通知する処理部である。反射量比較部1750は、反射波の大きさを求めるために、レジスタ1731₁~1731_nと、レジスタ1732₁~1732_nと、レジスタ1740₁~1740_pと、反射波形記憶部1600を参照する。

10

【0145】

セレクタ1760は、反射量比較部1750の通知に従って、レジスタ1731_nに保持されているブロック符号とレジスタ1732_nに保持されているブロック符号のうち、発生する反射波が小さい方を、レジスタ1740₁およびシリアル変換部1770へ出力する回路である。シリアル変換部1770は、ブロック符号をシリアル信号に変換して出力する処理部である。

【0146】

20

図24は、反射量比較部1750の構成を示す機能ブロック図である。同図に示すように、反射量比較部1750は、インターリーバ回路1751と、反射量計算部1752₁~1752_qと、加算回路1753と、反射量計算部1754₁~1754_qと、加算回路1755と、比較回路1756とを有する。

【0147】

インターリーバ回路1751は、反射量計算部1752₁~1752_qと反射量計算部1754₁~1754_qが、レジスタ1740₁~1740_pと、レジスタ1731_nと、レジスタ1732_nとに分散している各ビットを、時系列に並んだ一連のビット列としてアクセスできるようにする回路である。

【0148】

30

反射量計算部1752₁~1752_qは、レジスタ1731_nの各ビットが送信された場合に発生する反射波の大きさを求める回路であり、図11に示した反射量計算部2520と同様の構成をもつ。具体的には、反射量計算部1752₁は、レジスタ1731_nの1ビット目が送信された場合に発生する反射波の大きさを求め、反射量計算部1752_qは、レジスタ1731_nのqビット目が送信された場合に発生する反射波の大きさを求める。

【0149】

加算回路1753は、反射量計算部1752₁~1752_qの計算結果を合計し、レジスタ1731_nに保持されているブロック符号を送信した場合における反射波の大きさの合計を求める回路である。

【0150】

40

反射量計算部1754₁~1754_qは、レジスタ1732_nの各ビットが送信された場合に発生する反射波の大きさを求める回路であり、図11に示した反射量計算部2520と同様の構成をもつ。具体的には、反射量計算部1754₁は、レジスタ1732_nの1ビット目が送信された場合に発生する反射波の大きさを求め、反射量計算部1754_qは、レジスタ1732_nのqビット目が送信された場合に発生する反射波の大きさを求める。

【0151】

加算回路1755は、反射量計算部1754₁~1754_qの計算結果を合計し、レジスタ1732_nに保持されているブロック符号を送信した場合における反射波の大きさの合計を求める回路である。

【0152】

50

比較回路 1756 は、加算回路 1753 と加算回路 1755 の計算結果を比較し、レジスタ 1731_n に保持されているブロック符号を送信した場合と、レジスタ 1732_n に保持されているブロック符号を送信した場合のどちらが発生する反射波が小さいかをセクタ 1760 へ通知する回路である。

【0153】

なお、この例では、反射波の大きさを基準として正負いずれのブロック符号を送信するかを判断しているが、反射波の成長を抑制するため、反射波と直接波が重畳された波形の高さの最大値が小さい方のブロック符号を送信対象とするようにしてもよい。また、後続のデータを伝送する際に残存している反射波が少なくなるように、「0」のビットが多いブロック符号を送信対象とするようにしてもよい。

10

【0154】

また、この例では、レジスタ 1731₁ ~ 1731_{n-1} とレジスタ 1732₁ ~ 1732_{n-1} に保持されている後続のブロック符号を考慮せずに反射波の大きさを比較しているが、これらの後続のブロック符号をどの組合せで送信すれば最も反射波を小さくすることができるかをシミュレートし、その結果に基づいて送信するブロック符号を選択してもよい。

【0155】

図 25 は、符号復元部 2704 の構成を示す機能ブロック図である。同図に示すように、符号復元部 2704 は、パラレル変換部 2710 と、反転符号生成回路 2720 と、レジスタ 2730 と、RD 値検出回路 2740 と、NOT 回路 2750 と、セクタ 2760 と、シリアル変換部 2770 とを有する。

20

【0156】

パラレル変換部 2710 は、同一のブロック符号を構成するビットをまとめて扱うことができるように、シリアル信号を符号長の幅のパラレル信号に変換する処理部である。反転符号生成回路 2720 は、パラレル変換部 2710 によってパラレル化された信号が示すブロック符号を変換し、正負を反転させたブロック符号を生成する回路である。

【0157】

レジスタ 2730 は、同じバイト列を表す正と負の 2 つのブロック符号のうち、セクタ 2760 に選択された符号を保持するレジスタである。RD 値検出回路 2740 は、レジスタ 2730 に保持されているブロック符号が正の符号であるか負の符号であるかを検出する回路であり、NOT 回路 2750 は、RD 値検出回路 2740 の検出結果を反転させる回路である。

30

【0158】

セクタ 2760 は、NOT 回路 2750 の通知に従って、パラレル変換部 2710 によってパラレル化されたブロック符号と、反転符号生成回路 2720 により反転されたブロック符号のうち、レジスタ 2730 に保持されているブロック符号と正負が逆の符号を選択して、レジスタ 2730 に出力する回路である。シリアル変換部 2770 は、レジスタ 2730 に保持されているブロック符号をシリアル信号に変換して出力する処理部である。

【0159】

上述してきたように、本実施例に係るバックボード伝送方法では、同じビット列を表すブロック符号のうち、発生する反射波が小さくなる方のブロック符号を伝送するように構成したので、反射波の成長を抑制することができる。

40

【実施例 5】

【0160】

実施例 4 では、既存のブロック符号をそのまま使用して反射波の成長を抑制する例を示したが、反射波の成長を抑制する目的においては、独自の仕様のブロック符号を使用した方が高い効果を期待することができる。本実施例では、独自の仕様のブロック符号を使用して反射波の成長を抑制する例を示す。

【0161】

まず、本実施例に係るバックボード伝送方法の概要について説明する。図 26 は、本実

50

施例に係るバックボード伝送方法の概要について説明するための説明図である。同図に示すように、例えば、8 B / 10 B 符号で符号化されたデータを復号化すると、10 ビットのデータが8 ビットのデータとなり、2 ビット分だけ余裕が生まれる。

【0162】

本実施例に係るバックボード伝送方法では、このようにブロック符号化されたデータを復号化した場合に生まれる余裕分を利用して、反射波の成長を抑制するために有効な位置に「0」のビットを埋め込む。

【0163】

例えば、反射波が3 ビット周期で出現する場合、1 ビット目と5 ビット目に「0」のビットを埋め込んでおけば、2 ビット目が「1」であっても反射波が成長することはなくなる。また、反射波が4 ビット周期で出現する場合、1 ビット目と6 ビット目に「0」のビットを埋め込んでおけば、2 ビット目が「1」であっても反射波が成長することはなくなる。

10

【0164】

なお、「0」のビットを埋め込む位置を決定するためのロジックは任意であり、上記のロジックに限定されるものではない。

【0165】

次に、本実施例に係る電子基板の構成について説明する。図27は、本実施例に係る電子基板の構成を示す機能ブロック図である。なお、同図においては、バックボードの図示を省略している。

20

【0166】

送信側基板105は、バックボード伝送によって他の電子基板にデータを送信する電子基板であり、主処理部1104と、出力信号生成部1200と、インターフェース部1300と、単パルス生成部1400と、反射波形解析制御部1503と、反射波形記憶部1600と、再符号化部1805とを有する。

【0167】

主処理部1104、出力信号生成部1200、インターフェース部1300、単パルス生成部1400、反射波形解析制御部1503および反射波形記憶部1600については既に説明済みであるので、説明を省略する。

【0168】

再符号化部1805は、主処理部1104から入力されたブロック符号を復号化し、余裕ができたビット数分だけ「0」のビットを所定の位置に埋め込んで、出力信号生成部1200へ出力する処理部である。

30

【0169】

受信側基板205は、バックボード伝送によって他の電子基板からデータを受信する電子基板であり、インターフェース部2100と、反射波形解析部2200と、反射波形記憶部2300と、反射波形解析制御部2403と、入力信号識別部2500と、主処理部2604と、符号復元部2805とを有する。

【0170】

インターフェース部2100、反射波形解析部2200、反射波形記憶部2300、反射波形解析制御部2403、入力信号識別部2500および主処理部2604については既に説明済みであるので、説明を省略する。

40

【0171】

符号復元部2805は、再符号化部1805によって埋め込まれた「0」のビットを除去し、再び符号化してブロック符号に戻して、主処理部2604へ出力する処理部である。

【0172】

図28は、再符号化部1805の構成を示す機能ブロック図である。同図に示すように、再符号化部1805は、反射周期計算部1810と、パラレル変換部1820と、復号化回路1830と、0挿入処理部1840と、シリアル変換部1850とを有する。

50

【0173】

反射周期計算部1810は、反射波形記憶部1600に記憶されている反射波の波形情報に基づいて反射波の周期を求める処理部である。パラレル変換部1820は、同一のブロック符号を構成するビットをまとめて扱うことができるように、シリアル信号を符号長の幅のパラレル信号に変換する処理部であり、復号化回路1830は、パラレル変換部1820によってパラレル化された信号が示すブロック符号を復号化する回路である。

【0174】

0挿入処理部1840は、反射周期計算部1810によって求められた反射波の周期に基づいて決定される位置に「0」のビットを挿入する処理部である。シリアル変換部1850は、0挿入処理部1840によって「0」のビットが挿入されたデータをシリアル信号に変換して出力する処理部である。

10

【0175】

図29は、符号復元部2805の構成を示す機能ブロック図である。同図に示すように、符号復元部2805は、反射周期計算部2810と、パラレル変換部2820と、0除去処理部2830と、符号化回路2840と、シリアル変換部2850とを有する。

【0176】

反射周期計算部2810は、反射波形記憶部2300に記憶されている反射波の波形情報に基づいて反射波の周期を求める処理部である。パラレル変換部2820は、同一のブロック符号を構成するビットをまとめて扱うことができるように、シリアル信号を符号長の幅のパラレル信号に変換する処理部である。

20

【0177】

0除去処理部2830は、反射周期計算部2810によって求められた反射波の周期に基づいて、0挿入処理部1840によって「0」のビットが挿入された位置を特定し、パラレル変換部2820によってパラレル化された信号が示すデータを、「0」のビットが挿入される前の状態に復元する処理部である。

【0178】

符号化回路2840は、0除去処理部2830によって復元されたデータを符号化してブロック符号に戻す回路である。シリアル変換部2850は、当初のブロック符号に戻されたデータをシリアル信号に変換して出力する処理部である。

【0179】

上述してきたように、本実施例に係るバックボード伝送方法では、ブロック符号化されたデータを復号化し、余裕ができた分だけ「0」のビットを反射波の低減に有効な位置に挿入して送信するように構成したので、既存のブロック符号をそのまま使用する場合よりも、効果的に反射波を低減させることができる。

30

【0180】

なお、上記の各実施例において説明してきた各種装置の構成は、本発明の発明の要旨を逸脱しない範囲において、種々の変更を加えることができる。また、各実施例において示した構成を任意に組み合わせて用いることもできる。例えば、実施例4もしくは5で示した構成を実施例1もしくは2で示した構成と組み合わせることにより、反射波の影響を大きく低減させ、非常に高速なバックボード伝送を実現することが可能になる。

40

【0181】

(付記1)バックボードに実装され、該バックボードに設けられた配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなう電子基板であって、

前記他の電子基板から送信される信号にともなって前記配線において発生する反射波を解析し、該反射波の波形を表す波形情報を取得する反射波解析手段と、

前記波形情報と過去に受信した信号の情報とに基づいて、現在受信している反射波の大きさを計算する反射量計算手段と、

前記反射量計算手段により計算された反射波の大きさの分だけ閾値を補正して、前記他の電子基板から送信される信号が示すビットの状態を識別する識別手段と

を備えたことを特徴とする電子基板。

50

【 0 1 8 2 】

(付記 2) 前記反射波形解析手段は、前記他の電子基板が前記バックボードに実装されたタイミングで前記反射波の解析をおこなうことを特徴とする付記 1 に記載の電子基板。

【 0 1 8 3 】

(付記 3) 前記反射波形解析手段は、前記配線を介して前記他の電子基板とデータのやりとりを開始する前に前記反射波の解析をおこなうことを特徴とする付記 1 に記載の電子基板。

【 0 1 8 4 】

(付記 4) 前記識別手段に代えて、

予め定められた固有の閾値を基準として前記他の電子基板から送信される信号が示すビットの状態を識別する複数の識別手段と、

前記反射量計算手段により計算された反射波の大きさに対応する閾値を基準として前記ビットの状態を識別した識別手段の識別結果を、前記ビットの正当な状態として選択する選択手段と

を備えたことを特徴とする付記 1 ~ 3 のいずれか一つに記載の電子基板。

【 0 1 8 5 】

(付記 5) バックボードに実装され、該バックボードに設けられた配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなう電子基板であって、

当該の電子基板から前記他の電子基板へ信号を送信した場合に前記配線において発生する反射波の波形に関する波形情報を、前記他の電子基板から取得する制御手段と、

前記波形情報と過去に送信した信号の情報とに基づいて、送信する信号に重畳される反射波の大きさを計算する反射量計算手段と、

前記反射量計算手段により計算された反射波の大きさの分だけ、送信する信号の出力レベルを抑制する出力調整手段と

を備えたことを特徴とする電子基板。

【 0 1 8 6 】

(付記 6) 前記配線において発生する反射波を前記他の電子基板に解析させるために、単一の波形からなる信号を生成して前記配線に送出する単パルス生成手段をさらに備えたことを特徴とする付記 5 に記載の電子基板。

【 0 1 8 7 】

(付記 7) 前記出力調整手段に代えて、

送信すべきビット列を表す複数の符号を生成する符号生成手段と、

前記符号生成手段により生成された各符号を送信した場合に前記配線において発生する反射波の大きさを前記反射量計算手段に計算させ、計算された反射波の大きさが最も小さい符号を前記他の電子基板へ送信する符号として選択する符号選択手段と

を備えたことを特徴とする付記 5 または 6 に記載の電子基板。

【 0 1 8 8 】

(付記 8) 前記反射量計算手段と前記出力調整手段に代えて、

前記波形情報に基づいて前記反射波の反射周期を計算する反射周期計算手段と、

前記反射周期に応じて定められている所定のルールに従って、前記他の電子基板へ送信する信号に「0」のビットを挿入する挿入手段と

を備えたことを特徴とする付記 5 または 6 に記載の電子基板。

【 0 1 8 9 】

(付記 9) バックボードに実装された第 1 の電子基板と第 2 の電子基板とが、該バックボードに設けられた配線を介して信号のやりとりをおこなうためのバックボード伝送方法であって、

前記配線を介して、前記第 1 の電子基板から前記第 2 の電子基板へ単一の波形からなる信号を送出する単パルス送信工程と、

前記信号にともなって前記配線において発生する反射波を前記第 2 の電子基板が解析し、該反射波の波形を表す波形情報を取得する反射波形解析工程と、

10

20

30

40

50

前記波形情報と過去に受信した信号の情報とに基づいて反射波の大きさを計算し、計算された反射波の大きさの分だけ閾値を補正して、前記第 1 の電子基板から送信される信号が示すビットの状態を前記第 2 の電子基板が識別するデータ受信工程と

を含んだことを特徴とするバックボード伝送方法。

【0190】

(付記 10) バックボードに実装された第 1 の電子基板と第 2 の電子基板とが、該バックボードに設けられた配線を介して信号のやりとりをおこなうためのバックボード伝送方法であって、

前記配線を介して、前記第 1 の電子基板から前記第 2 の電子基板へ単一の波形からなる信号を送出する単パルス送信工程と、

前記信号にともなって前記配線において発生する反射波を前記第 2 の電子基板が解析し、該反射波の波形を表す波形情報を取得する反射波形解析工程と、

前記波形情報と過去に送信した信号の情報とに基づいて、送信する信号に重畳される反射波の大きさを前記第 1 の電子基板が計算し、計算された反射波の大きさの分だけ、前記第 2 の電子基板へ送信する信号の出力レベルを抑制するデータ送信工程と

を含んだことを特徴とするバックボード伝送方法。

【0191】

(付記 11) バックボードに実装された電子基板が、該バックボードに設けられた配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなうバックボード伝送方法であって、

当該の電子基板から前記他の電子基板へ信号を送信した場合に前記配線において発生する反射波の波形に関する波形情報を、前記他の電子基板から取得する波形情報取得工程と

送信すべきビット列を表す複数の符号を生成する符号生成工程と、

前記符号生成工程により生成された各符号を送信した場合に前記配線において発生する反射波の大きさを前記波形情報に基づいて計算し、計算された反射波の大きさが最も小さい符号を前記他の電子基板へ送信する符号として選択する符号選択工程と

を含んだことを特徴とするバックボード伝送方法。

【0192】

(付記 12) バックボードに実装された電子基板が、該バックボードに設けられた配線を介して、該バックボードに実装された他の電子基板と信号のやりとりをおこなうバックボード伝送方法であって、

当該の電子基板から前記他の電子基板へ信号を送信した場合に前記配線において発生する反射波の波形に関する波形情報を、前記他の電子基板から取得する波形情報取得工程と

前記波形情報に基づいて前記反射波の反射周期を算出する反射周期算出工程と、

前記反射周期に応じて定められている所定のルールに従って、前記他の電子基板へ送信する信号に「0」のビットを挿入する挿入工程と、

を含んだことを特徴とするバックボード伝送方法。

【産業上の利用可能性】

【0193】

以上のように、本発明に係る電子基板およびバックボード伝送方法は、高速なデータ伝送を実現させるために有用であり、特に、反射波の影響を十分に除去したい場合に適している。

【図面の簡単な説明】

【0194】

【図 1】バックボードを介して電子基板を接続して構成された電子装置の一例を示す図である。

【図 2】バックボード伝送における反射波の発生について説明するための説明図である。

【図 3】反射波の共振について説明するための説明図である。

10

20

30

40

50

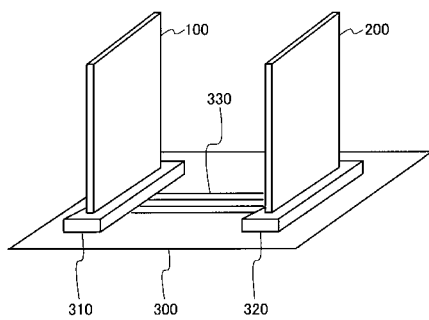
- 【図 4】単パルス受信時の受信波形の一例を示す図である。
- 【図 5】本実施例に係る電子基板の構成を示す機能ブロック図である。
- 【図 6】反射波形解析部の構成を示す機能ブロック図である。
- 【図 7】反射波形記憶部に記録される波形情報の一例を示す図である。
- 【図 8】反射波形解析制御処理の処理手順を示すフローチャートである。
- 【図 9】データ通信ごとに解析をおこなう場合の反射波形解析制御処理の処理手順を示すフローチャートである。
- 【図 10】入力信号識別部の構成を示す機能ブロック図である。
- 【図 11】反射量計算部の構成を示す機能ブロック図である。
- 【図 12】本実施例に係るバックボード伝送方法によるデータ伝送の一例を示す図である 10
- 。
- 【図 13】本実施例に係る電子基板の構成を示す機能ブロック図である。
- 【図 14】反射波形解析部の構成を示す機能ブロック図である。
- 【図 15】入力信号識別部の構成を示す機能ブロック図である。
- 【図 16】本実施例に係るバックボード伝送方法によるデータ伝送の一例を示す図である
- 。
- 【図 17】本実施例に係る電子基板の構成を示す機能ブロック図である。
- 【図 18】出力信号生成部の構成を示す機能ブロック図である。
- 【図 19】本実施例に係るバックボード伝送方法によるデータ伝送の一例を示す図である 20
- 。
- 【図 20】ブロック符号を用いた一般的なデータ伝送の一例を示す図である。
- 【図 21】本実施例に係るバックボード伝送方法の概要について説明するための説明図である。
- 【図 22】本実施例に係る電子基板の構成を示す機能ブロック図である。
- 【図 23】符号選択部の構成を示す機能ブロック図である。
- 【図 24】反射量比較部の構成を示す機能ブロック図である。
- 【図 25】符号復元部の構成を示す機能ブロック図である。
- 【図 26】本実施例に係るバックボード伝送方法の概要について説明するための説明図である。
- 【図 27】本実施例に係る電子基板の構成を示す機能ブロック図である。 30
- 【図 28】再符号化部の構成を示す機能ブロック図である。
- 【図 29】符号復元部の構成を示す機能ブロック図である。
- 【符号の説明】
- 【0195】
- 1 1、1 2、1 3、2 1₁～2 1₄、2 2₁～2 2₄、2 3₁～2 3₄、3 1、3 2、3 3₁～3 3₄、4 1、4 3₂～4 3₄、5 2、5 3 波形
- 4 2 判定結果データ
- 5 1、7 2 識別結果
- 6 2 計算結果データ
- 1 0 0 電子基板 40
- 1 0 1、1 0 3、1 0 4、1 0 5 送信側基板
- 1 1 0 回路
- 2 0 0 電子基板
- 2 0 1、2 0 2、2 0 3、2 0 4、2 0 5 受信側基板
- 2 1 0 回路
- 3 0 0 バックボード
- 3 1 0、3 2 0 コネクタ
- 3 3 0 配線
- 1 1 0 0、1 1 0 4 主処理部
- 1 2 0 0、1 2 0 3 出力信号生成部 50

1 2 1 0 ₁ ~ 1 2 1 0 _m	D - F F	
1 2 2 0	反射量計算部	
1 2 3 0	出力調整回路	
1 3 0 0	インターフェース部	
1 4 0 0	単パルス生成部	
1 5 0 0、1 5 0 3	反射波形解析制御部	
1 6 0 0	反射波形記憶部	
1 7 0 4	符号選択部	
1 7 1 0	パラレル変換部	
1 7 2 0	反転符号生成部	10
1 7 3 1 ₁ ~ 1 7 3 1 _n	レジスタ	
1 7 3 2 ₁ ~ 1 7 3 2 _n	レジスタ	
1 7 4 0 ₁ ~ 1 7 4 0 _p	レジスタ	
1 7 5 0	反射量比較部	
1 7 5 1	インターリーバ回路	
1 7 5 2 ₁ ~ 1 7 5 2 _q	反射量計算部	
1 7 5 3	加算回路	
1 7 5 4 ₁ ~ 1 7 5 4 _q	反射量計算部	
1 7 5 5	加算回路	
1 7 5 6	比較回路	20
1 7 6 0	セレクタ	
1 7 7 0	シリアル変換部	
1 8 0 5	再符号化部	
1 8 1 0	反射周期計算部	
1 8 2 0	パラレル変換部	
1 8 3 0	復号化回路	
1 8 4 0	0挿入処理部	
1 8 5 0	シリアル変換部	
2 1 0 0	インターフェース部	
2 2 0 0、2 2 0 2	反射波形解析部	30
2 2 1 0	直接波検出回路	
2 2 2 0	カウンタ	
2 2 3 0	増幅回路	
2 2 4 0、2 2 4 2 ₁ ~ 2 2 4 2 _k	タイミングレベルホールド回路	
2 2 5 0、2 2 5 2 ₁ ~ 2 2 5 2 _k	A Dコンバータ	
2 3 0 0	反射波形記憶部	
2 4 0 0、2 4 0 3	反射波形解析制御部	
2 5 0 0、2 5 0 1、2 5 0 2	入力信号識別部	
2 5 1 0 ₁ ~ 2 5 1 0 _i	D - F F	
2 5 2 0	反射量計算部	40
2 5 2 1 ₁ ~ 2 5 2 1 _i	電圧値計算回路	
2 5 2 2	加算回路	
2 5 3 0	閾値電圧生成部	
2 5 4 0	遅延調整部	
2 5 5 0、2 5 5 2 ₁ ~ 2 5 5 2 _j	コンパレータ	
2 5 6 0	パラレル変換部	
2 5 7 0	電圧供給回路	
2 5 8 0	セレクタ	
2 6 0 0、2 6 0 4	主処理部	
2 7 0 4	符号復元部	50

- 2 7 1 0 パラレル変換部
- 2 7 2 0 反転符号生成回路
- 2 7 3 0 レジスタ
- 2 7 4 0 R D 値検出回路
- 2 7 5 0 N O T 回路
- 2 7 6 0 セレクタ
- 2 7 7 0 シリアル変換部
- 2 8 0 5 符号復元部
- 2 8 1 0 反射周期計算部
- 2 8 2 0 パラレル変換部
- 2 8 3 0 0 除去処理部
- 2 8 4 0 符号化回路
- 2 8 5 0 シリアル変換部

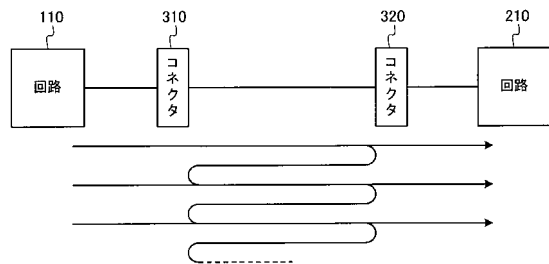
【 図 1 】

バックボードを介して電子基板を接続して構成された電子装置の一例を示す図



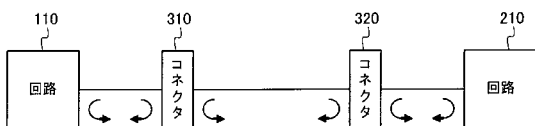
【 図 3 】

反射波の共振について説明するための説明図



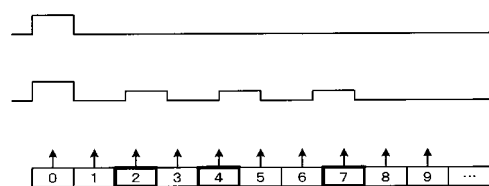
【 図 2 】

バックボード伝送における反射波の発生について説明するための説明図



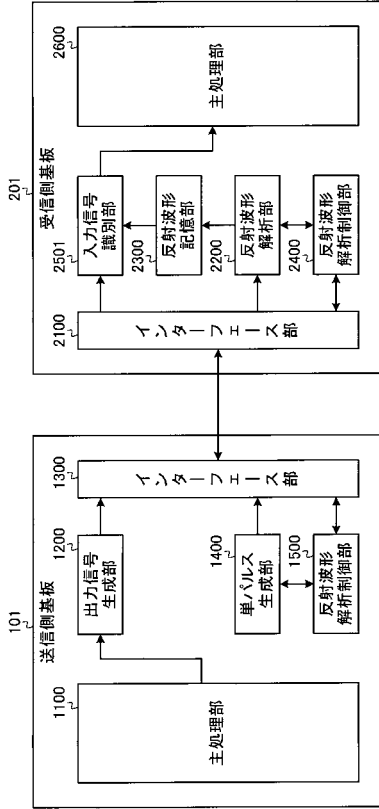
【 図 4 】

単パルス受信時の受信波形の一例を示す図



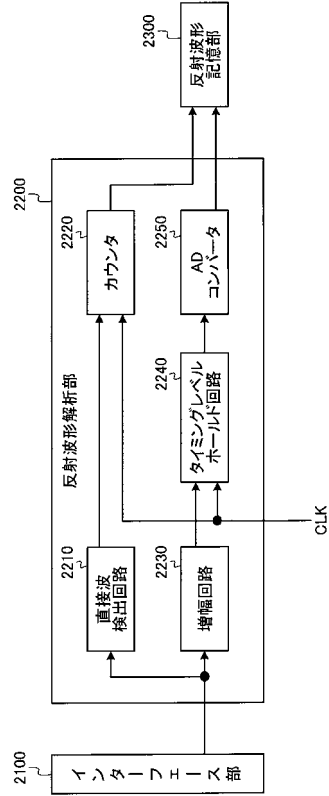
【図5】

本実施例に係る電子基板の構成を示す機能ブロック図



【図6】

反射波形解析部の構成を示す機能ブロック図



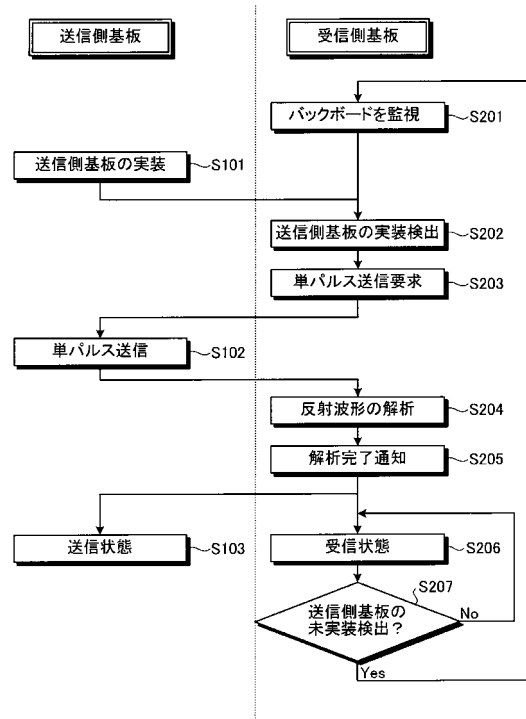
【図7】

反射波形記憶部に記録される波形情報の一例を示す図

遅延時間	電圧レベル
1	0
2	0
3	0
4	0
5	0
6	0
7	0
8	0
9	0
10	2
11	2
12	2
13	2
14	0
15	0
16	0
17	0
18	0
19	2
20	2
21	2
...	...

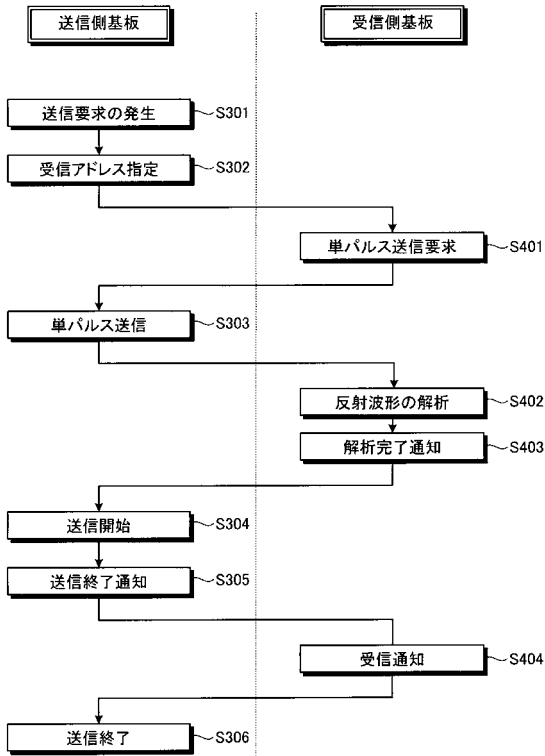
【図8】

反射波形解析制御処理の処理手順を示すフローチャート



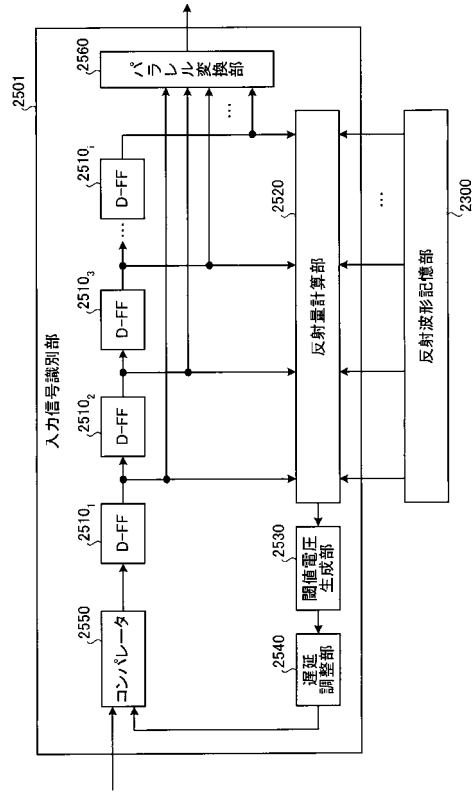
【図9】

データ通信ごとに解析をおこなう場合の反射波形解析制御処理の処理手順を示すフローチャート



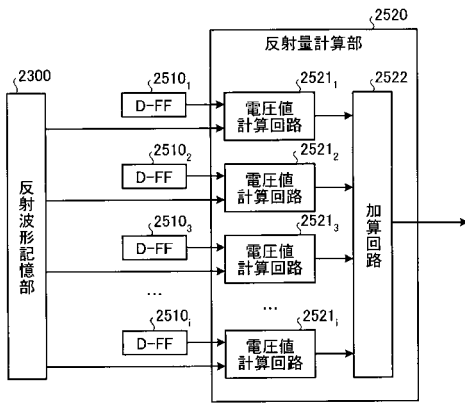
【図10】

入力信号識別部の構成を示す機能ブロック図



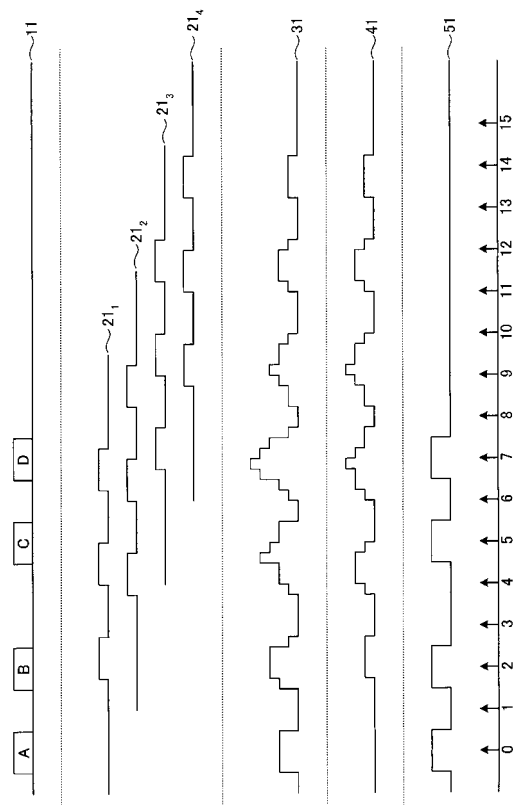
【図11】

反射量計算部の構成を示す機能ブロック図



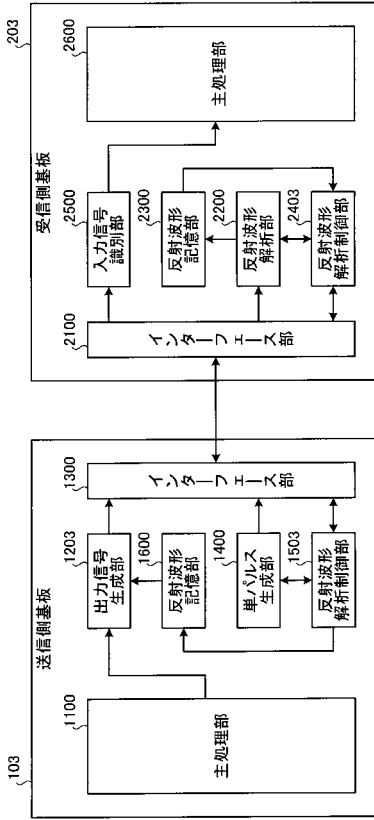
【図12】

本実施例に係るバックボード伝送方法によるデータ伝送の一例を示す図



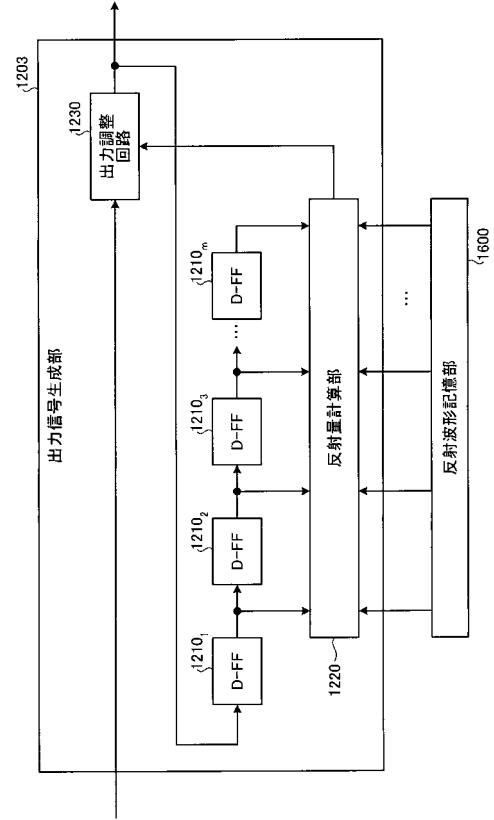
【図 17】

本実施例に係る電子基板の構成を示す機能ブロック図



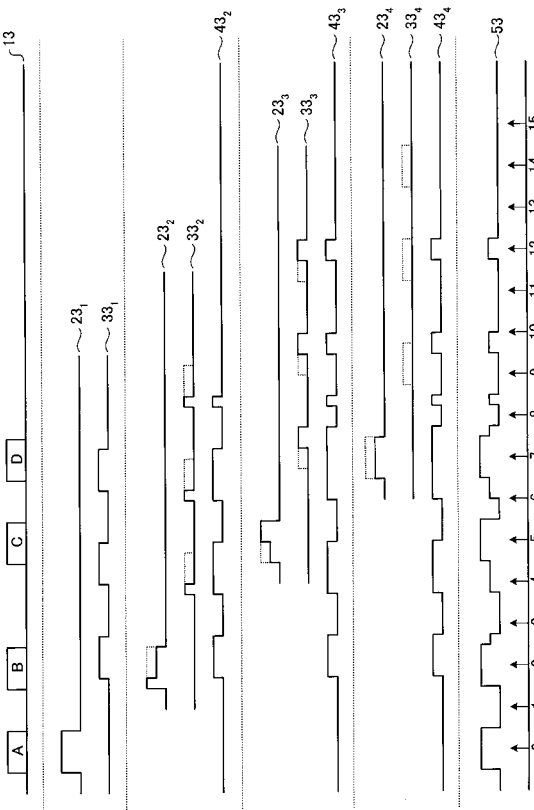
【図 18】

出力信号生成部の構成を示す機能ブロック図



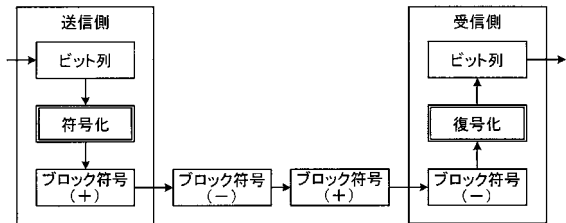
【図 19】

本実施例に係るハックポート伝送方法によるデータ伝送の一例を示す図



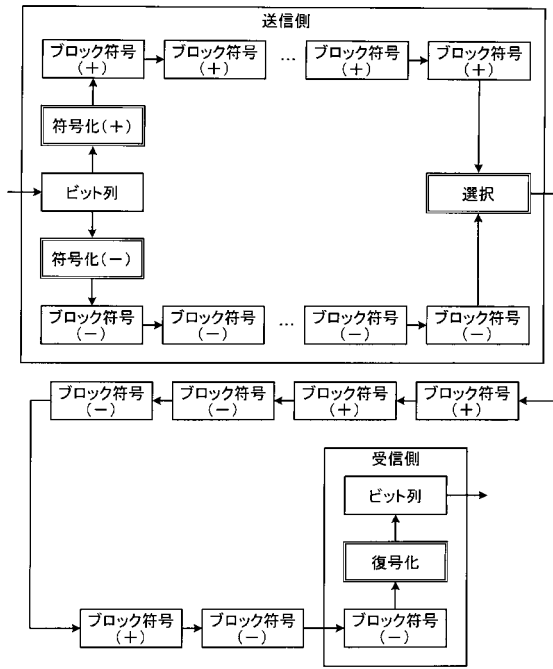
【図 20】

ブロック符号を用いた一般的なデータ伝送の一例を示す図



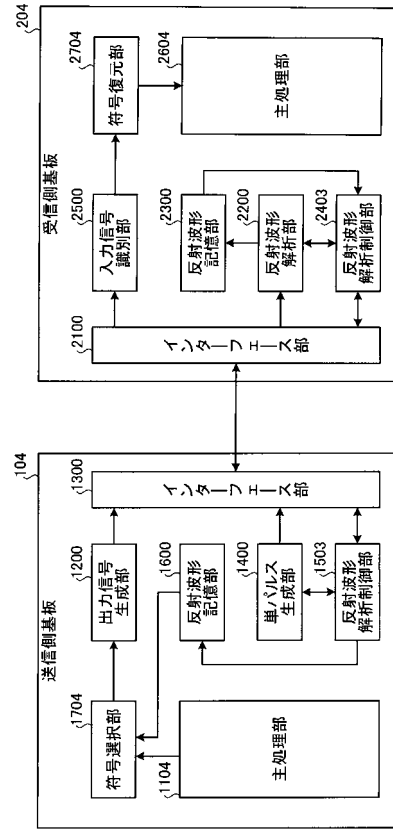
【図 2 1】

本実施例に係るバックボード伝送方法の概要について説明するための説明図



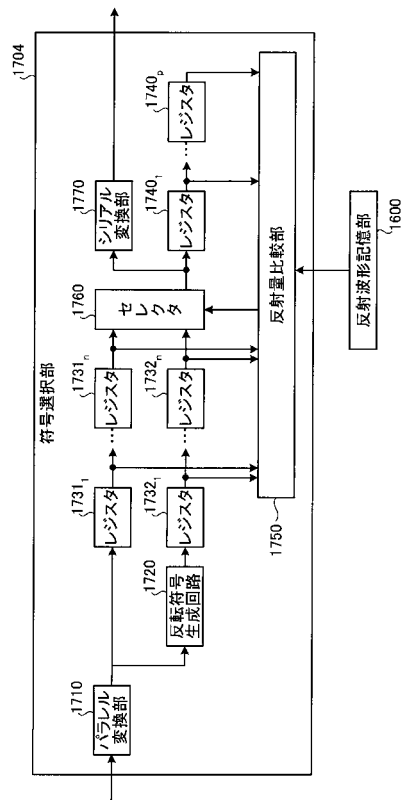
【図 2 2】

本実施例に係る電子基板の構成を示す機能ブロック図



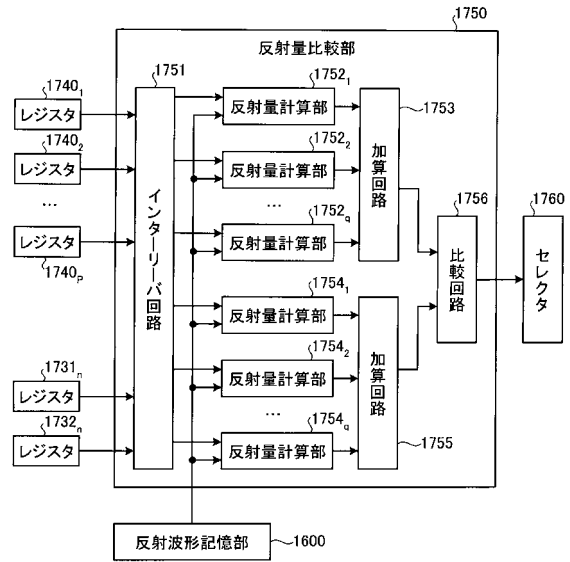
【図 2 3】

符号選択部の構成を示す機能ブロック図



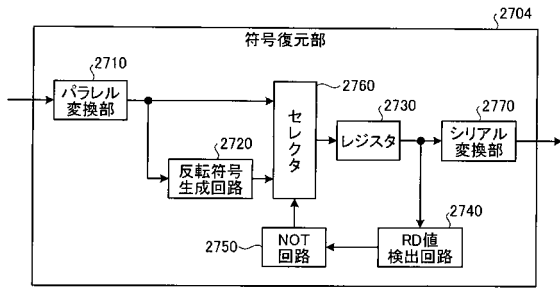
【図 2 4】

反射量比較部の構成を示す機能ブロック図



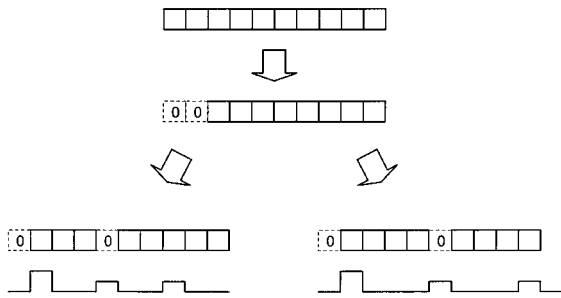
【図 25】

符号復元部の構成を示す機能ブロック図



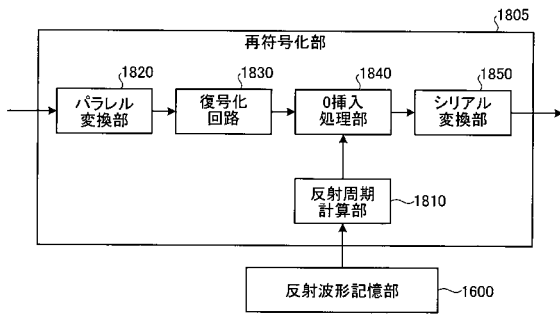
【図 26】

本実施例に係るバックボード伝送方法の概要について説明するための説明図



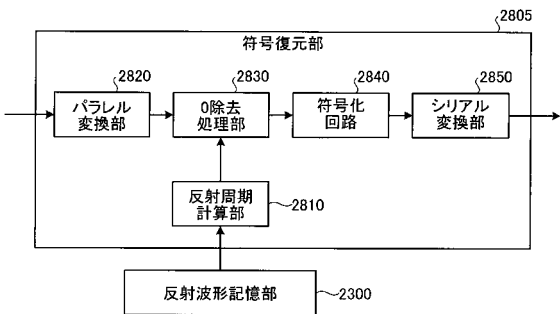
【図 28】

再符号化部の構成を示す機能ブロック図



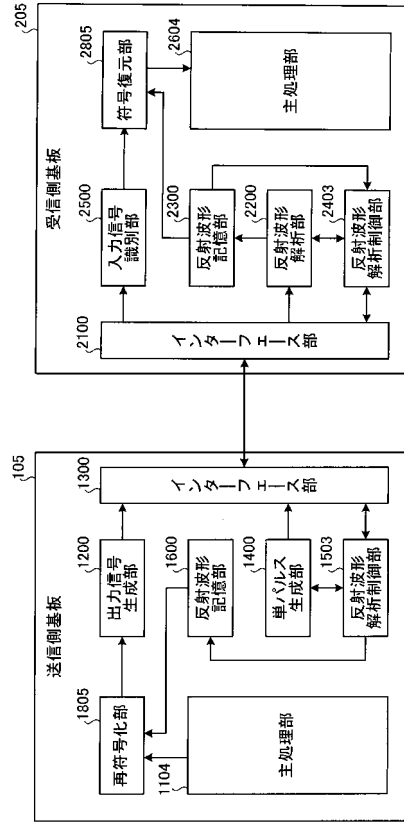
【図 29】

符号復元部の構成を示す機能ブロック図



【図 27】

本実施例に係る電子基板の構成を示す機能ブロック図



フロントページの続き

(56)参考文献 特開平 1 1 - 2 3 9 1 8 7 (J P , A)
特開平 1 0 - 3 2 7 1 6 0 (J P , A)
特開 2 0 0 4 - 3 6 3 8 6 1 (J P , A)

(58)調査した分野(Int.Cl. , DB名)
H 0 4 L 2 5 / 0 3