



# [12] 发明专利申请公开说明书

[21] 申请号 200510065040.5

[43] 公开日 2005年10月12日

[11] 公开号 CN 1681269A

[22] 申请日 2005.4.11

[21] 申请号 200510065040.5

[30] 优先权

[32] 2004.4.9 [33] KR [31] 10-2004-0024533

[71] 申请人 LG 电子株式会社

地址 韩国汉城

[72] 发明人 辛钟雄 姜益善

[74] 专利代理机构 中原信达知识产权代理有限责任公司

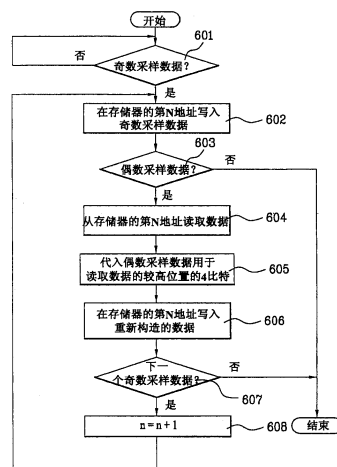
代理人 樊卫民 杨本良

权利要求书 4 页 说明书 17 页 附图 8 页

[54] 发明名称 数字多媒体广播接收机的时间解交织的存储器控制方法

### [57] 摘要

本发明提供了一种通过使用字节寻址控制用于在 DMB 接收机中的时间解交织的存储器的方法。该存储器控制方法包括步骤：由几个段落构造存储器从而在对应于从时间点 r 到时间点 r + M 的 M + 1 个帧的时间周期期间，仅存储用于实际时间解交织的采样数据；通过以字节寻址基于段落访问存储器来在一个存储器地址存储多个采样数据；以及根据由 i 值确定的时间解交织规则产生基于字节的存储器地址，并且根据从存储器地址读取采样数据的顺序来读取在存储器地址存储的采样数据之一以及屏蔽在存储器地址存储的另一采样数据，由此使得能够大大降低存储器中的存储器地址解码器的复杂性。



1. 一种用于控制 DMB 接收机的存储器的方法，该 DMB 接收机接收和时间解交织各个帧的采样数据，该采样数据根据对 M 取模产生的值 i 来时间交织，该方法包括步骤：

(a) 由几个段落构造存储器从而在对应于从时间点 r 到时间点 r+M 的 M+1 个帧的时间周期期间，仅存储用于实际时间解交织的采样数据；以及

(b) 通过根据由值 i 确定的时间解交织规则在采样数据上执行存储器读取/写入访问来以段落为基础执行时间解交织。

2. 如权利要求 1 所述的方法，其中，该存储器具有基于字节的地址并且 M 是 15。

3. 如权利要求 1 所述的方法，其中，在步骤 (a) 中该存储器由 15 个段落构造，从而存储从 i=0 到 i=15 的各个帧的采样数据，该采样数据在从时间点 M 到时间点 M+1 的 16 个帧周期期间被时间解交织。

4. 如权利要求 1 所述的方法，其中，该从时间点 r 到时间点 r+15 的 16 个时间周期期间用于实际时间解交织的采样数据的数目是根据步骤 (a) 中的值 i 来确定的。

5. 如权利要求 1 所述的方法，其中，该在步骤 (a) 中每个段落的大小根据 i 值来变化的。

6. 如权利要求 1 所述的方法，其中，该在步骤 (a) 中每个段落的大小被确定为通过将采样数据的数目除以 2 并且舍入产生的运算值的小数部分来获得的整数，该采样数据的数目由相应 i 值来确定。

7. 如权利要求 1 所述的方法，其中，如果  $i=15$ ，则在步骤 (a) 中该段落不被分配。

8. 如权利要求 1 所述的方法，其中，该步骤 (b) 包括步骤：

5 通过经字节寻址来基于段落访问存储器以在一个存储器地址存储多个采样数据；以及

根据由  $i$  值确定的时间解交织规则产生基于字节的存储器地址，并且根据从存储器地址读取采样数据的顺序读取在存储器地址存储的采样数据之一，并屏蔽在存储器地址存储的另一采样数据。

10

9. 如权利要求 8 所述的方法，其中，该采样数据是通过相对于基于段落输入的采样数据对相应段落大小取模来存储的。

15 10. 一种用于控制 DMB 接收机的存储器的方法，该 DMB 接收机接收和时间解交织根据对  $M$  取模产生的值  $i$  时间交织的各个帧的采样数据，该方法包括步骤：

由几个段落构造存储器从而在对应于从时间点  $r$  到时间点  $r+M$  的  $M+1$  个帧的时间周期期间，仅存储用于实际时间解交织的采样数据；

20 通过以字节寻址基于段落访问存储器来在一个存储器地址存储多个采样数据；以及

根据由  $i$  值确定的时间解交织规则产生基于字节的存储器地址，并且根据从存储器地址读取采样数据的顺序来读取在存储器地址存储的采样数据之一并屏蔽在存储器地址存储的另一采样数据。

25 11. 如权利要求 10 所述的方法，其中，该存储器具有基于字节的地址并且  $M$  是 15。

30 12. 如权利要求 11 所述的方法，其中，在构造存储器的步骤中该存储器由 15 个段落构造，从而存储从  $i=0$  到  $i=15$  的各个帧的采样数据，在从时间点  $M$  到时间点  $M+1$  的 16 个帧周期期间时间解交织采

样数据，每个段落的大小根据  $i$  值而变化。

5 13. 如权利要求 12 所述的方法，其中，该从时间点  $r$  到时间点  $r+15$  的 16 个时间周期期间用于实际时间解交织的采样数据的数目是根据构造存储器的步骤中的  $i$  值来确定的。

10 14. 如权利要求 13 所述的方法，其中，该在构造存储器的步骤中每个段落的大小被确定为通过将采样数据的数目除以 2 并且舍入产生的运算值的小数部分来获得的整数，采样数据的数目由相应的  $i$  值来确定。

15 15. 如权利要求 13 所述的方法，其中，如果  $i=15$ ，在构造存储器的步骤中该段落不被分配。

15 16. 如权利要求 10 所述的方法，其中，该采样数据是通过相对于基于段落输入的采样数据对相应段落大小取模来存储的。

17. 如权利要求 10 所述的方法，其中，该存储采样数据的步骤相对于特定段落包括下列步骤：

20 (a) 确定输入的采样数据是否是在相应段落中的奇数采样数据；

(b) 如果确定输入的采样数据是步骤 (a) 中相应段落中的奇数采样数据，则在存储器的第  $n$  地址写入奇数采样数据；

(c) 在完成写入奇数采样数据之后，确定是否输入下一个偶数采样数据；

25 (d) 如果确定在步骤 (c) 输入了下一个偶数采样数据，则读取存储器的第  $n$  地址的数据，并且之后将较高位置的 4 个比特的数据转换为偶数采样数据；

(e) 在存储器的第  $n$  地址重写偶数采样数据；

(f) 在完成步骤 (e) 之后，确定是否输入下一个奇数采样数据；

30 (g) 如果确定在步骤 (f) 输入了下一个奇数采样数据，将存储器

地址加 1（就是说， $n=n+1$ ），并且之后重复执行步骤（b）到（f）；  
以及

（h）如果在步骤（c）不存在偶数数据或者在步骤（g）不存在奇数数据，则完成用于相应段落的采样数据写入操作；

5 其中上述步骤在每个段落来执行。

18. 如权利要求 10 所述的方法，其中，该读取采样数据的步骤相对于特定段落包括步骤：

10 （a）根据由  $i$  值确定的时间解交织规则产生基于字节的存储器地址；

（b）确定从产生的存储器地址读取的采样数据是相应段落中的偶数采样数据或是奇数采样数据；

15 （c）如果在步骤（b）中从产生的存储器地址读取的采样数据被确定为偶数采样数据，则从产生的存储器地址读出较高位置的 4 比特数据，并且屏蔽剩余的较低位置的 4 比特；以及

（d）如果在步骤（b）中从产生的存储器地址读出的采样数据被确定是奇数采样数据，则从产生的存储器地址读出较低位置的 4 比特数据，并且屏蔽剩余的较高位置的 4 比特。

20 19. 如权利要求 18 所述的方法，其中，从产生的存储器地址读出的采样数据是相应段落中的偶数采样数据或奇数采样数据是在步骤（b）中，通过使用指示在相应段落中当前读出采样数据对应的采样数据顺序的段落指针来确定的。

## 数字多媒体广播接收机的时间解交织的存储器控制方法

5           本申请要求与 2004 年 4 月 9 日提交的韩国申请 No.10-2004-0024533 的权益，将其在这里完全包括并作为参考。

### 技术领域

10           本发明涉及移动广播接收机，并且更为具体地说，涉及用于在 DMB 接收机中应用字节寻址到存储器访问的时间解交织的存储器控制方法。

### 背景技术

15           近来，提供高质量声音的数字音频设备，比如 CD 和 DVD 播放器变得普及，并且因此消费者越来越需要和要求提供需要高声音质量的数字广播。因此，为了克服当前提供的调频（FM）广播中声音质量的限制，在欧洲、加拿大、美国和很多其它国家进行了数字音频广播（DAB）。所提供的调幅（AM）广播或调频（FM）广播，从而提供优良的声音质量。而 DAB 系统还提供优良的接收能力，即使用户在移动状态，并且还具

20           有以高速发送数字数据，比如图像和短消息的特性。近来，包括音频和视频广播的多个种类的多媒体业务越来越引起注意，这种业务被称为数字多媒体广播（DMB）。

25           DMB 不易受在传输信道中的噪声和失真影响，其具有高的传输效率并且能够提供多种多媒体业务。

30           由韩国采用的 DMB 是基于作为欧洲地面波广播标准采用的 Eureka-147 数字音频广播（DAB）。为了更为有效地增强在移动环境下的接收性能，将不易受在传输信道上的脉冲误差影响的 Reed Solomon（RS）码和卷积交织器添加到 DAB 中。将添加的两个模块应

用到 DAB 整合 (ensemble) 输入信号并且提供非常低的误码率使得可以在移动环境下提供视频业务。具体地说, 该 DMB 广播的传输信道是无线移动接收信道, 并且它的幅度是随时间变化的。而且, 由于移动接收机的影响发生接收信号谱的多普勒扩散。考虑在这种信道环境下的传输/接收, 该 DMB 传输方法是基于编码的正交频分复用 (OFDM)。因为 OFDM 方案使用多个多载波, 它不易受因为多径可能发生的反常回波的影响。而且, 基于导频信号的信道估计是很方便的。

就是说, 在时域内分别编码和交织在 DMB 发射机的业务信号 (音频、视频、数据业务) 以防止误码。多路复用在时域交织的业务信号, 并且将其组合进用作数据信道的主业务信道 (MSC)。该多路复用的信号在频域被解交织并和多路复用配置信息 (MCI) 和业务信息 (SI) 一起被发送到用作控制信道的快速信息信道 (FIC)。在这时, 由于发送到 FIC 的信息不允许延时, 因此不执行时域交织。

以差分四相移键控 (DQPSK) 映射频率交织的比特流, 并且然后通过反向快速傅立叶变换 (IFFT) 运算转换为 OFDM 码元。将该 OFDM 码元调制为 RF 信号并且然后发送。

相比现有的模拟无线广播信号, 该 DMB 传输信号被以非常低的信号强度发送。考虑在严重衰减的信道环境, 比如城市中的车辆中的移动接收, 实际接收信号的信号强度是非常低的。

因此, 在这种差的接收环境中, DMB 接收机必须修正接收该接收信号时的传输误码以最大化接收信号。而且, 考虑移动接收终端, DMB 接收机最重要的要求是以有限的成本提供最大化的接收性能。

图 1 是一般 DMB 接收机的示意性框图。

30

参考图 1，调谐器 12 调谐在通过天线 11 接收的 RF 信号中的特定信道的 RF 信号，将调谐的 RF 信号转换为带通 IF 信号，并且然后输出该带通信号到自动增益控制（AGC）模块 13。AGC 模块 13 通过将 IF 信号乘以根据 IF 信号的 A/D 转换的基准信号强度计算的增益值来放大 IF 信号到恒定电平，并且输出放大（就是说，增益控制）的 IF 信号到 A/D 转换器 14。

A/D 转换器 14 通过在增益控制的 IF 信号上执行采样操作而不考虑接收的信号强度来将增益控制的 IF 信号转换为数字采样数据，并且输出数字采样数据到 I/Q 分频器 15。

I/Q 分频器 15 将输入的仅具有同相（I）分量的数字采样数据转换为还具有正交（Q）分量的复合数字采样数据（或 I/Q 数字采样数据），并且输出该复合数字采样数据到信号合成器 16 和 OFDM 解调器 17。

OFDM 解调器 17 从 I/Q 数字采样数据中移去不需要的保护间隔，通过 FFT（快速傅立叶变换）将时域的数字采样数据转换为频域的数字采样数据，在频域的数字采样数据上执行差分解调和软判决，并且然后不仅反馈结果信号数据给信号合成器 16，而且输出其到频率解交织器 18。

在这时，从发射机发送的数据由于多种因素比如在传输信道上的噪声而失真。当接收机接收和 OFDM 调制该失真的数据时，获得与发送的数据不同的数据。

就是说，当以预定值（例如，63 和-63）映射 1 或 0 的数据并且然后在传输信道上发送时，发送的数据因为传输信道的噪声而失真。因此，接收机必须很好地判断失真的数据。软判决是用于判断失真的数据的方法之一。当从发送机发送数据并在接收机接收时，软判决通

过几个比特表示多少个接收的数据靠近 1 和 0。例如，在获得在 FFT 值和阈值之间的距离差值之后，量化该获得的值并且输出。在这时，根据量化间隔，软判决被称为 3 比特软判决或 4 比特软判决。4 比特软判决通过 15 个电平表示距离差值，并且经历 4 比特软判决的一个采样数据变为 4 比特数据。

信号合成器 16 通过使用 OFDM 解调器 17 的输入和输出信号执行帧合成、OFDM 码元合成和载波频率合成。就是说，因为 DMB 发射机以帧为基础发送信息，DMB 接收机必须首先执行帧合成。OFDM 码元合成的目的在于检测 OFDM 码元的开始位置以精确解调，而载波频率合成的目的在于将接收机的频率匹配到发射机的载波频率。

频率解交织器 18 从 OFDM 解调器 17 接收软判决的采样数据，并且在频域解交织软判决的采样数据，由此恢复在发射机频率被解交织的子载波信号为原始信号。将频率解交织的数据输出到第一信道分频器 19。第一信道分频器 19 将输入数据划分为 FIC 信道（控制信道）信号和 MSC 信道（数据信道）信号，并且分别输出 FIC 信道信号和 MIC 信道信号到 FIC 解码器 20 和时间解交织器 21。

这里，FIC 信道信号不在接收机进行时间解交织，因为它没有在发射机被时间交织。FIC 解码器 20 接收 FIC 信道信号，从 FIC 信道信号中提取用于解码 MSC 信道需要的信息，并且最终输出提取的信息到 FIC 数据解码器 27。在这时，在由 FIC 数据解码器 27 恢复的 FIC 信道上发送分开的控制数据。

同时，时间解交织器 21 通过使用外部存储器 30，将在 DMB 接收机上在时域中被时间交织的 MSC 信道的 16 个逻辑帧恢复为它的原始顺序。将时间解交织的 MSC 信道信号输入到卷积解码器 22。卷积解码器 22 在卷积解码之前在时间解交织的 MSC 信道信号上执行维特比解码以由此恢复原始值，并且修正 MSC 信道的随机误码。如果该

误码修正的数据已经被加密，则在能量解密器 23 将加密的数据解密为原始数据并且然后输出到第二信道分频器 24。如果没有，则将加密的数据绕过能量解密器 23 并且然后输出到第二信道分频器 24。

- 5           第二信道分频器 24 将接收的信道信号划分为用于 DAB 业务的数据或音频信号和用于 DMB 业务的视频信号，并且分别输出数据/音频信号和视频信号到音频/数据解码器 28 和卷积解交织器 28。

10           在发射机将卷积解交织器 25 数据另外交织为原始顺序，并且输出有序的数据到 RS 解码器 26。该 RS 解码器 26 恢复在发射机 RS 编码的数据，并且然后输出产生的数据到视频解码器 29。视频解码器 29 恢复用于 DMD 业务的视频信号。

15           同时，DMB 发射机在业务信号上执行时间交织（音频、视频和数据），从而随机化接收的信号的脉冲误差。这里，时间交织是在预定时间周期期间存储接收的数据，以不同于接收顺序的预定顺序混合接收的数据并且然后输出混合的数据的技术。

20           图 2 是示出了根据一般的 DMD 标准的时间交织技术的表。

            在时间交织技术中，在存储器中存储 16 帧的数据，并且然后根据如图 3 所示的比特反向规则随机化。

25           参考图 2，在对应于从时间点  $r$  到时间点  $r+15$  的 16 帧的时间周期期间交织数据。

            这里，“ $a_{r,i}$ ”表示在时间点  $r$  的第  $i$  个采样数据。

30           根据如图 3 所示的比特反向规则，将在时间点  $r$  发送的原始采样数据  $a_{r,i}$  交织为“ $a_{r',i}$ ”，这里  $i$ （模数）值从 0-15 变化。

在这时，在一帧期间存在 55296 个采样数据。由于值  $i$  通过模运算从 0-15 改变，相对于一帧时间交织图形重复 3456 次，如图 2 所示。就是说，相对于每一帧每 16 个采样数据应用相同的交织方法。

5

在图 3 中的“ $r$ ”表示延迟的帧的数目。

例如，如果  $i=0$ ，“ $r$ ”是 0。这样，在时间点  $r$  输入的数据被无延迟地输出。而且，如果  $i=1$ ，“ $r$ ”是 8。这样，在时间点  $r$  输入的数据被延迟 8 帧。因此，如果  $i=1$ ，在时间点  $r$  输出的数据是  $a_{r-8,i}$ ，其对应于在 8 帧之前的数据。在时间点  $r$  输入的数据被在 8 帧延迟之后的时间点  $r+8$  ( $a_{r+8,i}$ ) 输出。

如图 3 所示，以相同地方式， $i=2$  到  $i=15$  的情况也分别延迟预定数目的帧。

因此，如果接收机要恢复时间交织的数据，则需要时间解交织。而且，还需要用于存储在 16 帧期间的数据的存储器。在图 1 的 DMB 接收机的情况下，外部存储器 30 用于时间解交织。

20

在这时，通过时间交织处理的反向顺序，时间解交织能够从  $a_{r,i}$  获得  $a_{r,i}$ 。

根据 DMB 标准，因为在一帧期间存在 55296 个采样数据，用于在 DMB 接收机中的时间交织的存储器在软判决由 4 比特组成时需要的大小是  $16 \times 55296 \times 4 = 3538944$  比特。

此外，如图 2 所示，存储器需要的大小是  $16 \times 16 = 256$  个字从而存储在 16 帧期间的每个帧的 16 个采样数据。

30

就是说，因为一个采样数据的大小是 4 比特，通过 4 比特寻址实现存储器访问。因此，当外部存储器 30 的一个字是 8 比特时，存储器需要的大小为  $16 \times 16 \times 8 = 2048$  比特，从而存储在 16 帧期间的每个帧的 16 个采样数据，即使一个采样数据是 4 比特。存储器需要的大小是  $16 \times 55296 \times 8 = 7077888$  比特从而存储 16 帧期间每个帧的 55296 个采样数据。

同时，当 DMB 接收机变为小的尺寸并且希望其和移动电话组合时，也使用 ASIC 技术来实现 DMB 接收机芯片，并且其需要单芯片解决方案的类型。因此，减小在时间交织中需要的存储器大小具有很重要的意义，因为通过减少在 DMB 接收机芯片的 ASIC 中的门电路的大小能够实现单一芯片。

但是，在用于时间交织的存储器的情况下，在 16 帧期间，根据图 3 的比特反向标准仅使用图 2 的阴影部分，而剩余部分空闲。因此，不能有效地使用存储器。例如，在图 2 中，如果  $i=1$ ，在时间点  $r-r+7$  的数据是已经进行解交织的数据。

#### 发明内容

因此，本发明在于提出一种 DMB 接收机中的时间解交织的存储器控制方法，其基本上避免了因为现有技术的限制和缺点产生的一个或多个问题。

本发明的目的是提供用于控制用于 DMB 接收机中的时间解交织的存储器的方法，其能够通过分段和仅使用存储器的实际使用的部分来减少存储器的空闲部分。

本发明的另一目的是提供用于控制用于 DMB 接收机中的时间解交织的存储器的方法，其能够通过经字节寻址访问存储器来减小实际 ASIC 中需要的存储器地址解码器的复杂性。

本发明的其它优点、目的和特征将在随后的说明中部分地描述，  
经过以下检验或从本发明的实践中学习，上述优点、目的和特征对于  
本领域的普通技术人员来说是显而易见的。本发明的目的和优点可以  
5 如所附说明书及其权利要求书和附图中所特别指出的来实现和获得。

为实现这些目的和其它优点并根据本发明的目的，如在这里具体  
地和广泛地描述的，提供了一种用于控制 DMB 接收机的存储器的方  
法，该 DMB 接收机接收和时间解交织根据对  $M$  取模产生的值  $i$  时间  
10 交织的各个帧的采样数据，该方法包括步骤：由几个段落构造存储器  
从而在对应于从时间点  $r$  到时间点  $r+M$  的  $M+1$  个帧的时间周期期间，  
仅存储用于实际时间解交织的采样数据；以及通过根据由值  $i$  确定  
的时间解交织规则在采样数据上执行存储器读取/写入访问来以段落为基  
础执行时间解交织。

15

在本发明的另一方案中，提供了一种用于控制 DMB 接收机的存  
储器的方法，该 DMB 接收机接收并时间解交织根据对 15 取模产生  
的值  $I$  的时间交织的各个帧的采样数据，该方法包括步骤：由几个段落  
构造存储器从而在对应于从时间点  $r$  到时间点  $r+15$  的  $M+1$  个帧的时  
20 间周期期间，仅存储用于实际时间解交织的采样数据；通过以字节寻  
址基于段落访问存储器来在一个存储器地址存储多个采样数据；以及  
根据由值  $i$  确定的时间解交织规则产生基于字节的存储器地址，并且  
根据从存储器地址读取采样数据的顺序来读取在存储器地址上存储的  
采样数据中的一个以及屏蔽在存储器地址存储的另一采样数据。

25

在构造存储器的步骤中存储器可以由 15 个段落构造，从而存储  
从  $i=0$  到  $i=15$  的各个帧的采样数据，在从时间点  $M$  到时间点  $M+1$  的  
16 帧周期期间时间解交织个采样数据，每个段落的大小根据值  $I$  来变  
化。

30

用于从时间点  $r$  到时间点  $r+15$  的 16 个时间周期期间的实际时间解交织的采样数据的数目可以根据在构造存储器的步骤中的值  $i$  来确定，并且在构造存储器的步骤中的每个段落的大小可以被确定为通过将采样数据的数目除以 2 并且舍入产生的运算值的小数部分来获得的整数，通过相应的值  $i$  来确定采样数据的数目。

如果  $i=15$ ，可以在构造存储器的步骤中不分配段落。

可以通过相对于以段落基础输入的采样数据对相应的段落大小取模来存储采样数据。

存储采样数据的步骤相对于特定段落可以包括步骤：（a）确定输入的采样数据是否是在相应段落中的奇数采样数据；（b）如果输入的采样数据被确定是在步骤（a）中相应段落中的奇数采样数据，则在存储器的第  $n$  地址写入奇数采样数据；（c）在完成写入奇数采样数据之后，确定是否输入下一个偶数采样数据；（d）如果确定在步骤（c）中被输入下一个偶数采样数据，则读取存储器的第  $n$  地址的数据并且然后将较高位置的（upper）4 个比特的数据转换为偶数采样数据；（e）在存储器的第  $n$  地址重写偶数采样数据；（f）在完成步骤（e）之后，确定是否输入下一个奇数采样数据；（g）如果确定在步骤（f）输入下一个奇数采样数据，将存储器地址加 1（就是说， $n=n+1$ ），并且然后重复执行步骤（b）-（f）；以及（h）如果在步骤（c）不存在偶数数据或者在步骤（g）不存在奇数数据，完成用于相应段落的采样数据写入操作。

读取采样数据的步骤相对于特定段落可以包括步骤：根据由值  $i$  确定的时间解交织规则产生基于字节的存储器地址；确定从产生的存储器地址读取的采样数据是相应段落中的偶数采样数据或奇数采样数据；如果从产生的存储器地址读取的采样数据是偶数采样数据，则从产生的存储器地址中读出较高位置的 4 比特数据，并且屏蔽剩余的较

低位置的 4 比特；并且如果从产生的存储器地址读出的采样数据是奇数采样数据，则从产生的存储器地址读出较低位置的 4 比特数据，并且屏蔽剩余的较高位置的 4 比特。

- 5           应该理解本发明的前述一般描述和下面的具体描述都是示例性和说明性的，并且意在提供本发明如权利要求所述的进一步解释。

#### 附图说明

附图是为了能进一步了解本发明而包含的，并且被纳入本说明书中构造本说明书的一部分，这些附图示出了本发明的实施例，并用于与本说明书一起对本发明的原理进行说明。在附图中：

图 1 是一般 DMB 接收机的示意性框图；

图 2 示出了在 DMB 接收机中用于时间交织的存储器中存储的数据的实例；

15           图 3 示出了应用于如图 2 所示的时间解交织的比特反向规则的实例；

图 4 示出了用于在根据本发明的 DMB 接收机中的时间解交织的存储器结构的实例；

20           图 5 示出了用于在根据本发明的 DMB 接收机中的时间解交织的存储器结构；

图 6 是示出了用于在根据本发明的 DMB 接收机中的时间解交织的存储器控制方法的流程图；

图 7A-7C 是用于比较通过现有 4 比特寻址的存储器使用和通过本发明的字节寻址的存储器使用的视图；以及

25           图 8A 和 8B 示出了通过本发明的字节寻址读取在存储器中写入的采样数据的实例。

#### 具体实施方式

下面将详细参考本发明的优选实施例，在附图中示出了其实例。在任何可能的地方，在整个附图中使用相同的参考数字表示相同或相

似的部分。

图 4 示出了用于在根据本发明实施例的 DMB 接收机中的时间解  
交织的存储器结构。在图 4 中，根据“i”的值而改变尺寸的存储器的  
5 单元被定义为如图 3 所示的段落。

在现有技术中当需要存储各个帧（i=0 到 i=15）的采样数据时通常  
需要存储 256（=16×16）个采样数据的存储器。

10 但是，在本发明中仅需要存储 120 个采样数据的存储器（大小 15  
的段落 0 至大小 8 的段落 14）。

因此，需要用于时间解交织的存储器大小减少了 53%。例如，段  
落 0 存储在 i=0 的阴影部分的 15 个采样数据，而段落 1 存储在 i=1 的  
15 阴影部分的 7 个采样数据。

所有采样在通常的存储器使用中取相同的模。但是，在本发明的  
多个段落中每个段落采用对应于它的大小的模，从而可以移去存储器  
的空闲部分。

20

在本发明中，通过首先读取在特定地址存储的采样数据执行时间  
解交织：并且然后在相同地址写入采样数据。就是说，在读出存储器  
的特定地址的采样数据并且作为时间解交织器的输出而输出之后，在  
相同地址写入用于时间解交织的不同采样数据。

25

以这种方式，因为重复其中首先从相同地址的存储器读出采样数  
据并然后在相同地址写入不同采样数据的过程，对于每个段落，将需  
要的存储器数目能被额外地减少一个。例如，本来段落 0 必须原始地  
存储 16 个采样数据。但是，当首先读出采样数据并且然后在相同地  
址写入时，仅在段落 0 中存储 15 个采样数据。  
30

因此，段落 0 的大小变为 15，如图 4 所示。因为可以通过绕过在时间解交织器中接收的输入来解交织段落 15，不将存储器单独分配给段落 15。

5

在这时，因为也在如图 4 所示的存储器结构中通过 4 比特寻址执行存储器访问，当存储器中的一个字是 8 比特时，用于存储在 16 帧期间各个帧 ( $i=0$  到  $i=15$ ) 的采样数据的实际存储器的大小变为 960 ( $=120 \times 8$ ) 比特。而且，因为在一帧期间存在 552960 个采样数据并且通过模运算“ $i$ ”的值是变化的，用于存储在 16 帧期间的各个帧的采样数据的实际存储器大小变为 3317760 ( $=120 \times 3456 \times 8$ ) 比特。

10

在这时，因为存储器被构造为包括存储器地址解码器和实际存储器单元，当存储器地址解码器的复杂性被降低时，可以大大较少在 ASIC 类型中用于制造 DMB 芯片需要的面积。

15

在本发明的另一实施例中，通过字节寻址进行存储器访问，由此可以进一步减少存储器大小，并降低在实际 ASIC 中需要的存储器地址解码器的复杂性。

20

图 5 示出了用于在根据本发明实施例的 DMB 接收机中的时间解交织的存储器结构，其中将字节寻址应用于存储器访问。特别的，图 5 示出了用于存储在 15 帧期间从  $i=0$  到  $i=15$  的时间交织的采样数据的存储器结构。

25

在图 5 中，仅用于实际时间交织的部分被分段和使用。

在这时，当存储器访问通过字节寻址执行时，总的段落的大小变为 64。因此，当存储器的一个字是 8 比特时，用于存储在 16 帧期间各个帧 ( $i=0$  到  $i=15$ ) 的时间交织的采样数据的实际存储器的大小变

30

为 512 ( $=64 \times 8$ ) 比特。而且, 用于存储在 16 帧期间的各个帧的采样数据的实际存储器大小变为 1769472 ( $=64 \times 3456 \times 8$ ) 比特。

5 这是因为通过字节寻址可以在存储器的一个地址存储 2 个采样数据, 但是通过比特寻址在存储器的一个地址只能存储一个采样数据。

10 因此, 段落 0 的大小变为 8, 段落 1 的变为 4, 段落 2 的大小变为 6, 段落 3 的大小变为 2, 段落 4 的大小变为 7, 而段落 5 的大小变为 3。例如, 段落 1 是其中在对应于从时间点  $r$  到时间点  $r+15$  的 16 帧时间周期期间存储  $i=1$  的采样数据的存储器区域, 在段落 1 中仅存储用于实际时间解交织的 8 个采样数据 (就是说, 从时间点  $r=8$  到时间点  $r+15$  的采样数据)。

15 而且, 段落 6 的大小变为 5, 段落 7 的大小变为 1, 段落 8 的大小变为 7, 段落 9 的大小变为 3, 段落 10 的大小变为 5, 段落 11 的大小变为 1, 段落 12 的大小变为 6, 段落 13 的大小变为 2, 段落 14 的大小变为 4。在这时, 因为可以通过绕过在时间解交织器 21 接收的采样数据来解交织段落 15, 不将存储器单独分配给段落 15。

20 当图 5 中的段落 5 被转换为 4 比特寻址时, 它的大小变为大小 128, 其相比在原始 4 比特寻址方法中的段落大小需要略大的存储器核心单元大小。但是, 当 DMB 芯片具体在实际 ASIC 中采用时, 相比 4 比特寻址, 字节寻址能够大大降低存储器地址解码器的复杂性。因此, 字节寻址方法能够减小 ASIC 芯片的总面积。

25

而且, 本发明以几个段落 (即, 段落 0 到 14) 构造用于时间解交织的存储器, 由此除去存储器的空闲部分 (就是说, 图 2 的非阴影部分)。为了解释的方便, 这被称为多段落方法。

30

在通常的存储器使用中, 所有采样数据采用相同的模 (模 160)。

但是，在本发明的多段落方法中，每个段落采用对应于它的大小的模，由此可以在时间交织上除去存储器的空闲部分。例如，段落 0 采用模 15，而段落 1 采用模 7。

5           图 6 是示出了用于通过经字节寻址访问存储器来在存储器中写入时间交织的采样数据的过程的流程图，其是如图 5 所示的每个段落中写入操作的一般化过程。这里，将根据“i”值改变大小的存储器的单元定义为段落。

10           例如，当一个采样数据是 4 比特并且存储器的一个字是 8 比特时，在用于 16 帧周期期间的实际时间解交织中，在段落 0 存储  $i=0$  的 15 个采样数据需要 8 个存储器地址，而在段落 1 中存储  $i=1$  的 7 个采样数据需要 4 个存储器地址。

15           当输入在存储器中存储的采样数据时，确定在相应段落中输入的采样数据是奇数采样数据或偶数采样数据（步骤 601）。

          例如，当输入  $i=0$  的采样数据时，确定在段落 0 中输入的采样数据是奇数采样数据或偶数采样数据。

20

          如果在步骤 601 确定输入的采样数据是奇数采样数据，则在存储器的第  $n$  地址写入奇数采样数据（步骤 602）。这里，“ $n$ ”被预先指定为在其存储采样数据的存储器地址。

25

          然后，确定在上述奇数采样数据之后是否输入  $i=0$  的偶数采样数据。如果不存在偶数采样数据，则终止用于相应段落的采样数据写入操作。如果存在偶数采样数据，则读取存储器的第  $n$  地址的数据（步骤 604）。其目的在于对用于实际时间解交织的采样数据的数目是 7（就是说，奇数）的情况来提供。

30

同时，如果奇数采样数据是 0010，则在步骤 604 中读取的数据变为 xxxx0010。

5 在这时，通过在步骤 604 读取的数据在奇数采样数据之后代入偶数采样数据来重新构造数据（步骤 605）。例如，如果偶数采样数据是 0100，在步骤 605 重新构造的数据变为 01000010。

10 然后，在存储器的第  $n$  地址重写重新构造的数据（步骤 606）。就是说，在存储器的第  $n$  地址写入“01000010”。因此，在存储器的第  $n$  地址存储了 2 个采样数据。

在执行步骤 606 之后，相对于相应的段落确定在偶数采样数据之后是否存在输入的奇数采样数据（步骤 607）。

15 如果不存在采样数据（步骤 607），终止采样数据写入操作。但是，如果存在采样数据（步骤 607），则存储器地址增加 1（就是说， $n=n+1$ ），并且然后过程继续到步骤 602（步骤 608）。在步骤 602 中，在步骤 607 中输入的奇数采样数据被写入在增加的存储器地址上，并且过程继续到步骤 603。

20

在对应于从时间点  $r$  到时间点  $r+15$  的 16 帧的时间周期期间相对于  $i=0$  的采样数据重复这个过程，由此存储用于实际时间解交织的 15 个采样数据。

25 然后，通过类似于上述的过程存储用于实际时间解交织的  $i=1$  的 7 个采样数据。

30 就是说，图 6 是基于段落执行的工作流程图，并且基于段落来顺序地执行用于实际时间解交织的  $i=0$  到  $i=14$  的采样数据的存储器写入操作。

图 7A 到 7C 是用于比较通过现有 4 比特寻址的存储器使用和通过本发明的字节寻址的存储器使用的视图。

5           如果假定如图 7A 所示输入数据，在现有技术的存储器使用在一个存储器地址存储一个采样数据，如图 7B 所示，在本发明的存储器使用中在一个存储器地址存储 2 个采样数据，如图 7C 所示。因此，可以知道本发明的方法具有高的存储器使用效率。

10           然后，通过读取和输出通过多段落方法存储的采样数据，根据预定的解交织规则执行时间解交织，如图 6 所示。

          在本发明中，通过字节寻址在一个存储器地址存储 2 个采样数据，如图 7C 所示。但是，因为当读出在存储器中存储的数据时仅应该读出一个采样数据，应该知道当前读出的采样数据对应于采样数据在相应段落中的什么顺序，其在本发明中被定义为段落指针。

15           如果段落指针指示偶数，则在相应的存储器地址读取较高位置的 4 个比特（MSB 4 比特），并且屏蔽较低位置的 4 比特（LSB 4 比特），如图 8A 所示。

          类似地，如果段落指针指示奇数，在相应的存储器地址读取较低位置的 4 比特（LSB 4 比特）并且屏蔽较高位置的 4 比特（MSB 4 比特），如图 8A 所示。

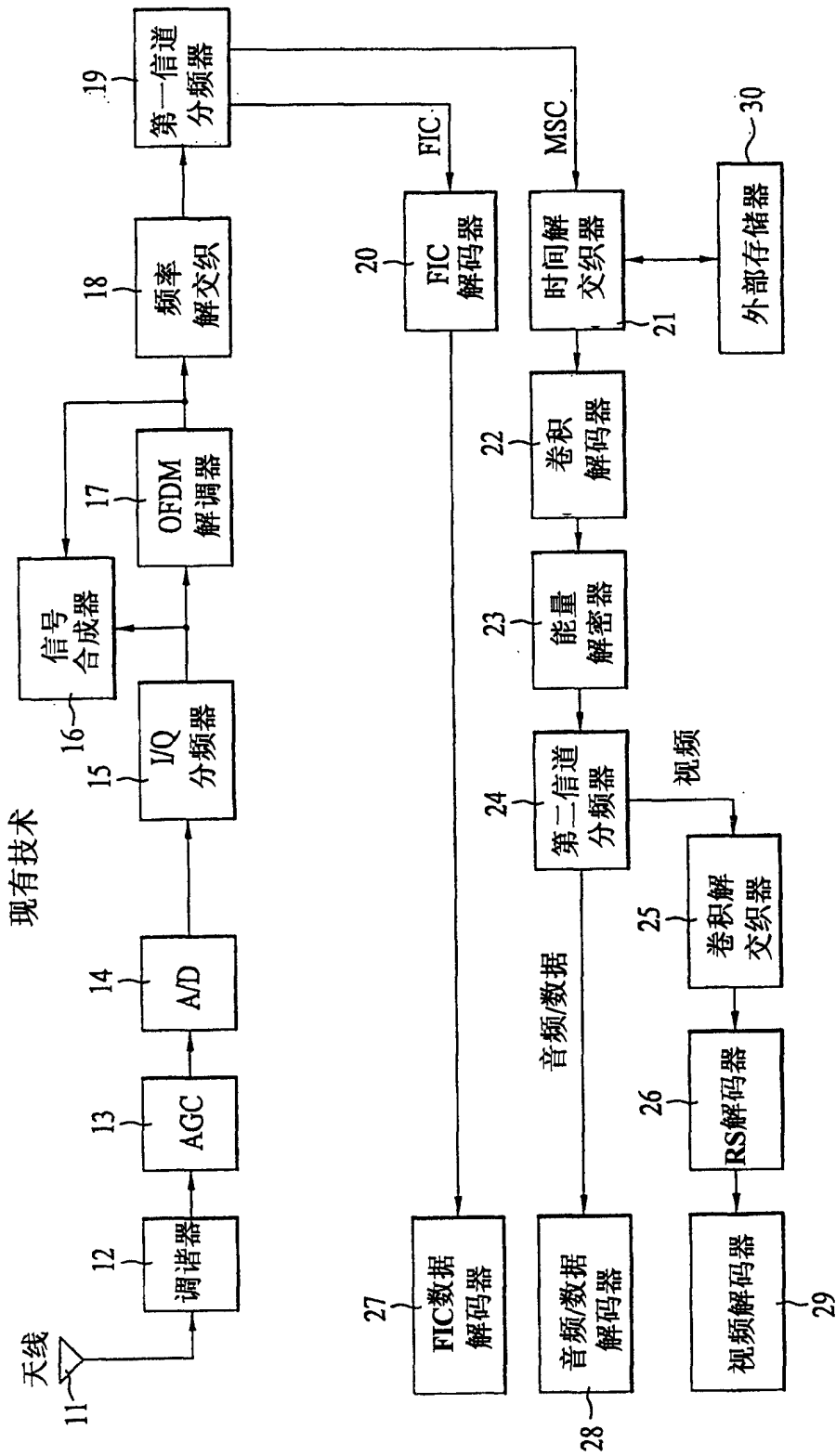
25           例如，在使用 4 比特寻址的现有多段落方法中，段落 0 的原始大小是 15，如图 4 所示。但是，在使用字节寻址的本发明的多段落的方法中，段落 0 的大小变为 8，如图 5 所示。因此，当偶数的段落指针指示较高位置的 4 比特并且奇数的指针指示较低位置的 4 比特时，可以以和在 4 比特寻址中相同的方法执行时间解交织。

30

5 如上所述，用于在 DMB 接收机中的时间解交织的存储器控制方法能够减少存储器大小（其是芯片实现中最重要的资源）。而且，门电路的大小的减小使得能够通过使用 ASIC 技术在一个芯片上制造 DMB 接收机芯片。特别的，通过执行经字节寻址的时间解交织的存储器访问，需要用于 DMB 接收机芯片的 ASIC 的面积可以大大减少。因为在存储器元件中的存储器地址解码器的复杂性大大降低，可以大大减少需要的面积。

10 对于本领域普通技术人员来说很明显可以对本发明做出多种修改和变更。因此，本发明意在覆盖在所附权利要求及其等效物范围内提供的本发明的修改和变型。

图1



现有技术

图2  
现有技术

r	r+1	r+2	r+3	r+4	r+5	r+6	r+7	r+8	r+9	r+10	r+11	r+12	r+13	r+14	r+15
$a_{r-8,0}$							0								
$a_{r-8,1}$	$a_{r-7,1}$	$a_{r-6,1}$	$a_{r-5,1}$	$a_{r-4,1}$	$a_{r-3,1}$	$a_{r-2,1}$	$a_{r-1,1}$				1				
$a_{r-4,2}$	$a_{r-3,2}$	$a_{r-2,2}$	$a_{r-1,2}$					2							
$a_{r-12,3}$	$a_{r-11,3}$	$a_{r-10,3}$	$a_{r-9,3}$	$a_{r-8,3}$	$a_{r-7,3}$	$a_{r-6,3}$	$a_{r-5,3}$	$a_{r-4,3}$	$a_{r-3,3}$	$a_{r-2,3}$	$a_{r-1,3}$		3		
$a_{r-2,4}$	$a_{r-1,4}$							4							
$a_{r-10,5}$	$a_{r-9,5}$	$a_{r-8,5}$	$a_{r-7,5}$	$a_{r-6,5}$	$a_{r-5,5}$	$a_{r-4,5}$	$a_{r-3,5}$	$a_{r-2,5}$	$a_{r-1,5}$			6			
$a_{r-6,6}$	$a_{r-5,6}$	$a_{r-4,6}$	$a_{r-3,6}$	$a_{r-2,6}$	$a_{r-1,6}$					6					
$a_{r-14,7}$	$a_{r-13,7}$	$a_{r-12,7}$	$a_{r-11,7}$	$a_{r-10,7}$	$a_{r-9,7}$	$a_{r-8,7}$	$a_{r-7,7}$	$a_{r-6,7}$	$a_{r-5,7}$	$a_{r-4,7}$	$a_{r-3,7}$	$a_{r-2,7}$	$a_{r-1,7}$		7
$a_{r-1,8}$							$\beta$								
$a_{r-9,9}$	$a_{r-8,9}$	$a_{r-7,9}$	$a_{r-6,9}$	$a_{r-5,9}$	$a_{r-4,9}$	$a_{r-3,9}$	$a_{r-2,9}$	$a_{r-1,9}$				9			
$a_{r-5,10}$	$a_{r-4,10}$	$a_{r-3,10}$	$a_{r-2,10}$	$a_{r-1,10}$						10					
$a_{r-13,11}$	$a_{r-12,11}$	$a_{r-11,11}$	$a_{r-10,11}$	$a_{r-9,11}$	$a_{r-8,11}$	$a_{r-7,11}$	$a_{r-6,11}$	$a_{r-5,11}$	$a_{r-4,11}$	$a_{r-3,11}$	$a_{r-2,11}$	$a_{r-1,11}$		11	
$a_{r-3,12}$	$a_{r-2,12}$	$a_{r-1,12}$							12						
$a_{r-11,13}$	$a_{r-10,13}$	$a_{r-9,13}$	$a_{r-8,13}$	$a_{r-7,13}$	$a_{r-6,13}$	$a_{r-5,13}$	$a_{r-4,13}$	$a_{r-3,13}$	$a_{r-2,13}$	$a_{r-1,13}$			13		
$a_{r-7,14}$	$a_{r-6,14}$	$a_{r-5,14}$	$a_{r-4,14}$	$a_{r-3,14}$	$a_{r-2,14}$	$a_{r-1,14}$					14				
$a_{r-15,15}$	$a_{r-14,15}$	$a_{r-13,15}$	$a_{r-12,15}$	$a_{r-11,15}$	$a_{r-10,15}$	$a_{r-9,15}$	$a_{r-8,15}$	$a_{r-7,15}$	$a_{r-6,15}$	$a_{r-5,15}$	$a_{r-4,15}$	$a_{r-3,15}$	$a_{r-2,15}$	$a_{r-1,15}$	15

**图3**  
现有技术

$i \pmod{16}$	$r'$
0	0
1	8
2	4
3	12
4	2
5	10
6	6
7	14

$i \pmod{16}$	$r'$
8	1
9	9
10	5
11	13
12	3
13	11
14	7
15	15

图4

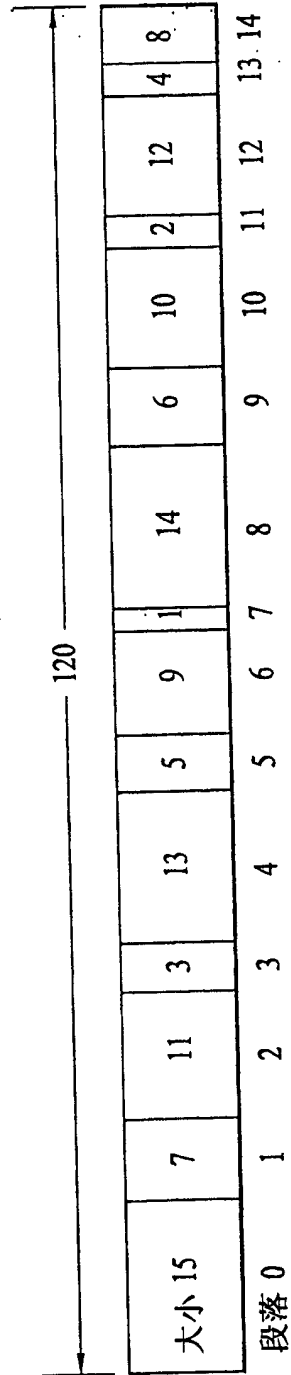


图5

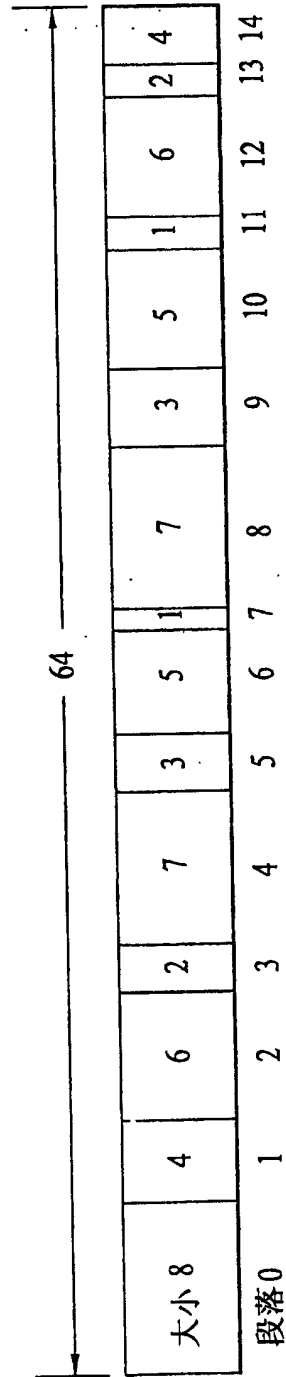


图6

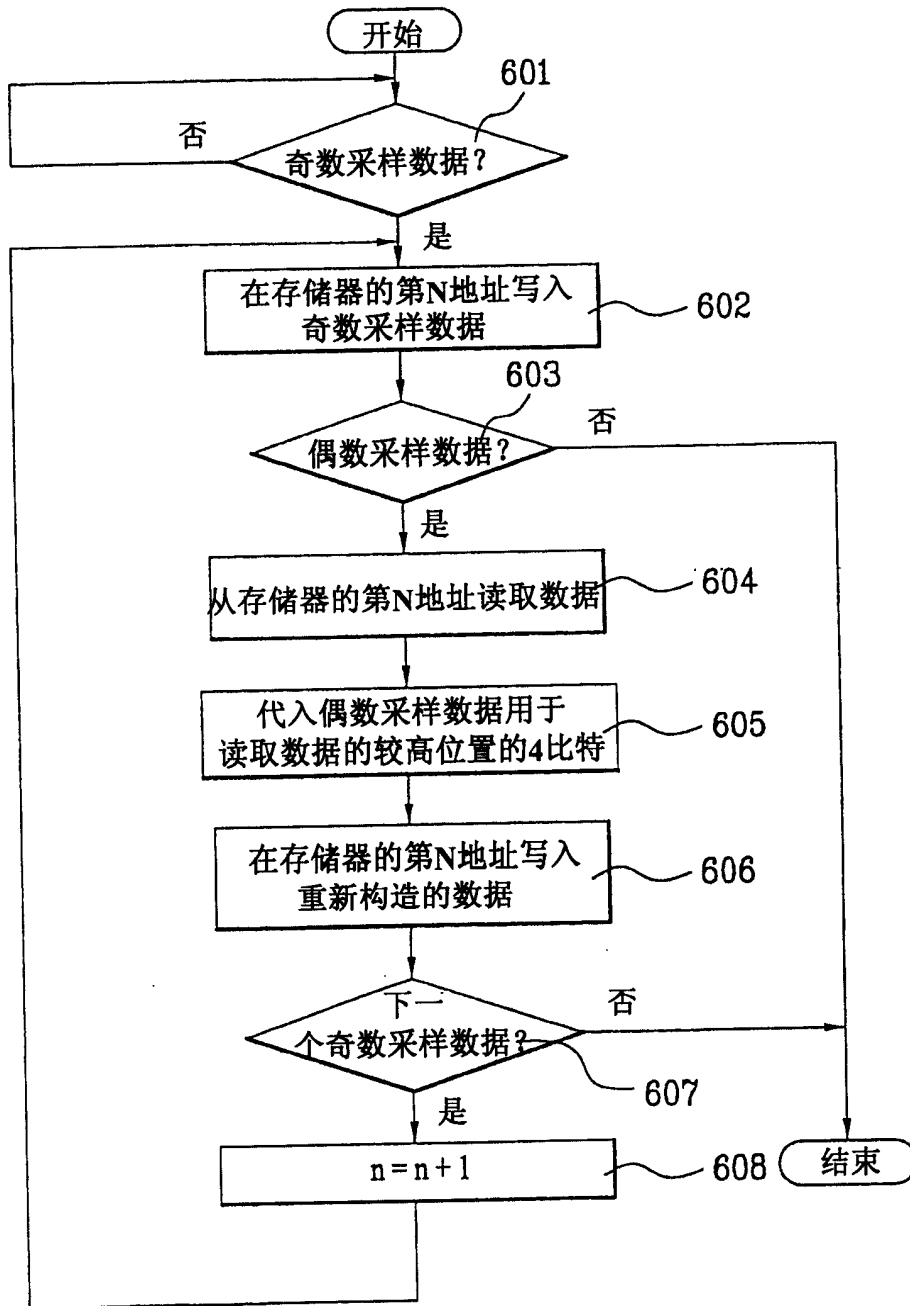


图7A

奇数	0010
偶数	0100
奇数	1000
偶数	0110
奇数	0111
偶数	0011
	⋮

图7B

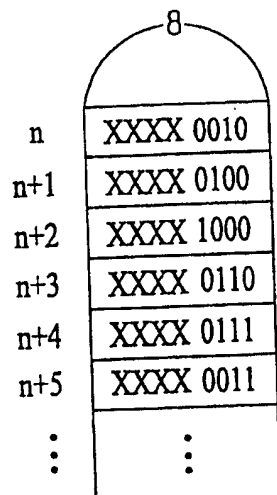


图7C

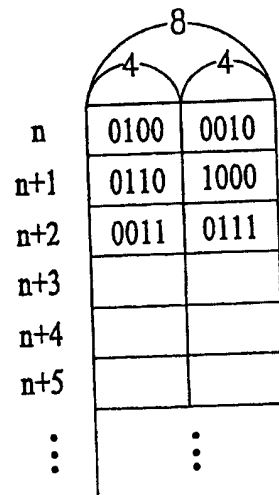
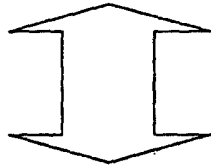
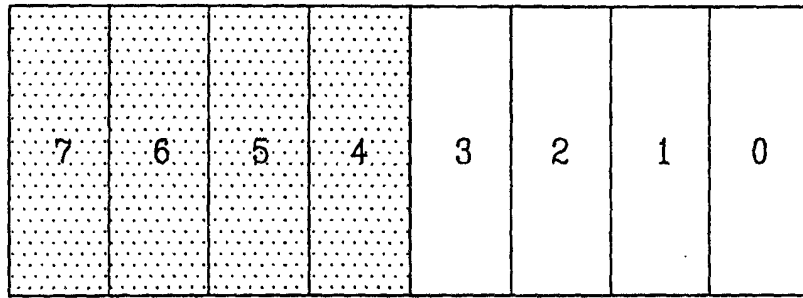


图8A

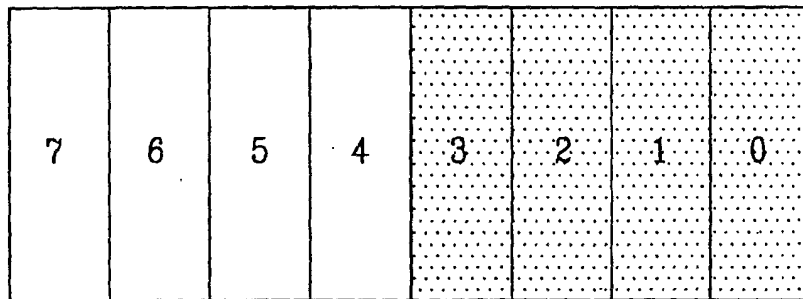


读取/写入

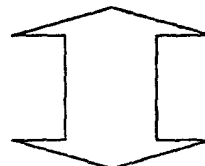


屏蔽

图8B



屏蔽



读取/写入