

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公布说明书

[21] 申请号 200710154092.9

H03K 19/00 (2006.01)
H03K 19/0175 (2006.01)
H03K 19/173 (2006.01)
H03K 19/177 (2006.01)

[43] 公开日 2008 年 3 月 19 日

[11] 公开号 CN 101145775A

[22] 申请日 2007.9.14

[21] 申请号 200710154092.9

[30] 优先权

[32] 2006.9.14 [33] US [31] 11/522,284

[71] 申请人 阿尔特拉公司

地址 美国加利福尼亚

[72] 发明人 W·翁 D·P·C·陈

S·舒马拉耶夫 S·马安伽特

T·T·黄 T·H·赖

T·M·德兰

[74] 专利代理机构 北京纪凯知识产权代理有限公司
代理人 赵蓉民

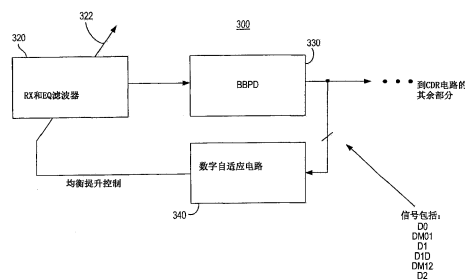
权利要求书 4 页 说明书 7 页 附图 6 页

[54] 发明名称

用于可编程逻辑器件的数字自适应电路和方法

[57] 摘要

本发明提供用于可编程逻辑器件的数字自适应电路和方法。所述方法可以通过在一个信号中的数据值应该是稳定的时候(“数据样本”),以及在该信号应该处在不同的连续数据值之间的过渡(“过渡样本”)时,对该信号进行采样来控制输入的数据信号的均衡。将在两个连续不同值的数据样本之间采集的过渡样本与参考值(其可以是那两个数据样本中的一个)进行比较。该比较结果可以用作确定是增加还是减少所述输入的数据信号的均衡的一部分。



1. 一种控制输入的数据信号的均衡的方法，包括：
检测所述数据信号中两个连续的不同值的位；
确定所述输入的数据信号中在所述两个位之间的过渡是相对较迟还是相对较早；以及
如果所述过渡相对较迟，则增加所述输入的数据信号的均衡。
2. 根据权利要求1限定的方法，进一步包括：
如果所述过渡相对较早，则减少所述输入的数据信号的均衡。
3. 根据权利要求1限定的方法，其中只有当连续位值的预定模式在所述过渡之前时，才执行要执行的操作。
4. 根据权利要求3限定的方法，其中所述预定模式包括多个同样值的位。
5. 根据权利要求1限定的方法，其中所述检测和确定过程是重复进行的，并且其中当只有在所述检测和所述确定的多次执行中，所述过渡是相对较迟多于相对较早时才进行所述增加。
6. 根据权利要求5限定的方法，其中如果在所述检测和确定过程的所述多次执行中，所述过渡是相对较早多于相对较迟，则减少所述输入的数据信号的均衡。
7. 根据权利要求1限定的方法，其中所述确定包括：
当所述过渡应该发生时对所述数据信号进行采样以生成过渡样本；以及
将所述过渡样本和参考值进行比较。
8. 根据权利要求7限定的方法，进一步包括：

从所述两个连续的不同值的位中的一个位导出所述参考值。

9. 一种控制输入的数据信号的均衡的方法，包括：

在该信号中的数据值应该为稳定的时候，对所述输入的数据信号进行采样以生成数据样本；

在该信号应该处于彼此不同的连续数据值之间的过渡时，对所述输入的数据信号进行采样以生成过渡样本；

将在两个连续的不同值的数据样本之间采集的过渡样本和参考值进行比较；以及

基于所述比较的结果控制所述均衡。

10. 根据权利要求 9 限定的方法，其中所述参考值是所述两个连续的不同值的数据样本中的一个。

11. 根据权利要求 10 限定的方法，其中所述控制包括：

如果所述比较表明所述过渡样本的值与所述两个连续的数据样本中的第一个的值相同，则增加所述均衡。

12. 根据权利要求 10 限定的方法，其中所述控制包括：

如果所述比较表明所述过渡样本的值与所述两个连续的数据样本中的第二个的值相同，则减少所述均衡。

13. 根据权利要求 9 限定的方法，进一步包括：

对所述输入的数据信号检查连续数据样本模式，该连续数据样本模式包括其后跟一个不同值的数据样本的多个同样值的数据样本；以及

响应对所述模式的检测，才执行所述比较。

14. 根据权利要求 13 限定的方法，其中所述比较是采用所述不同值的数据样本和所述多个同样值的数据样本之间的过渡样本进行的。

15. 根据权利要求 9 限定的方法，其中所述控制包括：

对多次连续进行的比较的比较结果求积分，并基于所述积分的结果控制所述均衡。

16. 用来均衡输入的数据信号的电路，包括：

第一采样电路，其用于在该信号中的数据值应该是稳定的时候对所述输入的数据信号进行采样，以生成数据样本；

第二采样电路，其用于在该信号应该处在彼此不同的连续数据值之间的过渡中时，对所述输入的数据信号进行采样，以生成过渡样本；

比较电路，其用于将在两个连续的不同值的数据样本之间采集的过渡样本和参考值进行比较；和

均衡控制电路，其用于基于所述比较电路的输出控制所述输入的数据信号的均衡。

17. 根据权利要求 16 限定的电路，其中所述参考值是所述两个连续的不同值的数据样本中的一个。

18. 根据权利要求 17 限定的电路，其中如果所述过渡样本的值与所述两个连续的数据样本中的第一个的值相同时，所述均衡控制电路增加所述均衡。

19. 根据权利要求 17 限定的电路，其中如果所述过渡样本的值与所述两个连续的数据样本中的第二个的值相同时，所述均衡控制电路减少所述均衡。

20. 根据权利要求 16 限定的电路，其中所述均衡控制电路包括：

用于对输出随时间进行积分的电路，并且该电路使用该积分的结果确定是增加还是减少所述均衡。

21. 根据权利要求 16 限定的电路，进一步包括：

模式检测电路，其用于在所述数据样本中的多个连续数据样本中检测是否出现值的预定模式，以及用于当检测到该模式时，使能所述均衡控制电路。

22. 根据权利要求 21 限定的电路, 其中所述预定模式包括其后跟随一个不同值的数据样本的多个同样值的数据样本。

用于可编程逻辑器件的数字自适应电路和方法

背景技术

【0001】当高速信号传播通过传输介质（诸如印刷电路板背板）时，并非所有的频率分量都是同等程度衰减的。通常，高频分量比低频分量衰减得要多。结果造成 ISI（符号间干扰），这在理想的信号时序中引起抖动。

【0002】均衡是一种相对于低频分量更多地提升高频分量的方法。理想情况下，均衡器的频率响应应该是背板或其它传输介质的逆传递函数。理想情况下，两个传递函数的合成对于感兴趣的频率应该是平滑的。问题是存在许多可能的均衡解决方案组合。因此，需要大量时间确定最优设置。这通常是通过反复试验或试错法进行的。

【0003】自适应均衡块可以解除用户的负担，并确定最优设置。一种自适应均衡器包括一个均衡器和一个选择可能的均衡曲线之一以使两个传递函数的合成是平滑的自适应“机构”。由于使用自适应均衡器具有优势，所以总是寻求对自适应均衡器块的改进。

发明内容

【0004】根据本发明的某些方面，对输入的数据信号的均衡可以通过检测数据信号中的两个连续不同值的位来控制。当检测到两个这样的位时，就可以确定这些位之间的过渡或跃变（transition）是相对较迟还是相对较早。如果该过渡相对较迟，则可以增加输入信号的均衡。如果该过渡相对较早，则可以减少输入信号的均衡。

【0005】根据本发明的其它方面，对输入的数据信号的均衡可以通过在信号中的数据值应该为稳定时对该信号进行采样来控制。这种采样结果可被称作数据样本。输入的数据信号也可以在该信号应该处在两个彼此不同的连续数据值之间过渡的时候被采样。这种采样结果可被称作过渡样本。在两个连续不同值的数据样本之间采集的过渡样本可以与参考值（其可以是两个不同值的数据样本中的一个）进行比

较。可以基于该比较结果来控制均衡。

【0006】根据本发明的其它方面，用来均衡输入的数据信号的电路可以包括第一采样电路，该第一采样电路在该信号中的数据值应该是稳定的时候对输入的数据信号进行采样。产生的样本可以称作数据样本。该均衡电路可以进一步包括第二采样电路，该第二采样电路在该信号应该处在两个连续的彼此不同数据值之间的过渡时，对输入的数据信号进行采样。产生的样本可以称作过渡样本。该均衡电路可以进一步包括将过渡样本（在两个连续的不同值数据样本之间采集的）和参考值（其可以是两个连续的不同值数据样本中的一个）进行比较的电路。该均衡电路可以进一步包括均衡控制电路，其基于比较电路的输出控制输入的数据信号的均衡。

【0007】从附图和以下详细描述中，本发明的其它特征，特性和各种优势将更加明显。

附图描述

【0008】图 1 是自适应机构的已知方案的简化示意方框图。

【0009】图 2 是根据本发明的某些方面，某个电路的说明性实施例的简化示意方框图。

【0010】图 3 是一组简化的信号波形，这些波形是按照通常的水平时间比例绘制的。这些波形对于理解图 2 电路的运行是很有用的。

【0011】图 4 是又一组说明性的简化波形，它们对于理解本发明的某些方面是很有用的。

【0012】图 5 是说明根据本发明的某些方面在各种说明性的信号条件下做出判定的表。

【0013】图 6 是根据本发明的某些方面的说明性的均衡器电路的简化方框图。

【0014】图 7 是根据本发明的某些方面，对图 6 电路的一部分的说明性实施例的更为详细的方框图，但它仍是简化的方框图。

具体实施方式

【0015】一种用于自适应均衡块 10 的已知方案示于图 1。该方案

包括具有控制旋钮 30 和 50（一般是用电子装置实现的）的均衡器滤波器 20，以改变低高频的提升量。参数 α 改变低频增益量，而参数 β 改变来自均衡器的高频提升量。（HP 代表高通。）除了均衡器滤波器之外，图 1 中剩下的电路包括自适应机构 100，其通过旋钮 α 或 β 控制提升量。

【0016】图 1 中的自适应方案采用模拟方法来确定提升量是否是正确的。节点 A 是均衡器 20 的输出，节点 B 是参考边沿发生器 150 的输出。参考边沿发生器输出“理想”边沿，该边沿是均衡器的输出应该尽可能模拟的。低通和高通滤波器 110，120，160 和 170 连同整流器 112，122，162 和 172 用来提取节点 A 和 B 处的信号能量。节点 A 处的高通滤波器 120 和整流器 122 的输出提取均衡器 20 之后的信号的高频能量。节点 B 处的高通滤波器 170 和整流器 172 提取参考发生器 150 之后的信号的高频能量。然后这两个电平被发送到比较器 180，其比较两个输出之间的高频能量。比较的结果在电容器 C2 上被累计以产生一个模拟电平，该模拟电平控制高频提升量。此为反馈系统的一部分，其强制使能量相等，从而产生合适的高频提升量。理想情况下，当均衡器 20 输出的边沿率（edge rate）等于参考发生器 150 输出的边沿率时，会发生这种情况。以同样方式通过低通滤波器和整流器 110，112，160 和 162 与比较器 130 和电容器 C1 一起控制低频增益量。

【0017】本公开内容描述了一种采用数字方法的自适应机构。其没有将均衡器 20 输出的能量等级和参考边沿 150 输出的能量等级进行比较，而是用数字相位检测器比较绝对的时序抖动。图 2 示出了说明性数字相位检测器 200 的详细情况。图 3 显示了由相位检测器 200 生成的时序。图 2 中的小时序图表明了所使用的术语。“A”、“B”和“C”分别指三个连续位 A，B 和 C 的相对位置。“ATB”是由相位检测器采样的位 A 和 B 之间的过渡点。“BTC”是在位 B 和 C 之间采样的过渡点。这些点是由半速率相位检测方案采样的。半速率指时钟以一半的数据速率运行。全速率意指在时钟的每个上升沿对数据采样。

【0018】如图 2 所示，前两列触发器 205a-d 和 210a-d 是由运行在半数据速率的具有相位 0，90，180 和 270 的四相位时钟计时的。这些触发器对数据进行采样并分别生成输出 DEVEN，DMQ，DODD 和

DMQB。在时序图中，这些点分别表示样本点 A，ATB，B 和 BTC。在本说明书的剩下部分，我们将交替使用这些表示。值得注意的重要的一点是 DEVEN 对应于对位位置 A 的采样。图 3 的时序图表明这是如何实现的。注意在象 A，B 和 C 这样的点上对输入的数据信号采样对应于在该信号中的数据值应该稳定在二进制 1 或二进制 0 的时候对该信号采样。可以把这种样本称作数据样本。在象 ATB 和 BTC 这样的点对输入的数据信号采样对应于在该信号应该处在两个连续的不同值数据位或数据样本之间的过渡时对该信号采样。可以把在象 ATB 和 BTC 这样的点采取的样本称作过渡样本。

【0019】触发器 220a-c 是由 CK90 计时的，其生成输出 D0，DM01 和 D1。这些触发器的目的是使 A，ATB 和 B 同步（或获取这些位的快照），并保持该值以使它能够被检查。生成 D1D，DM12 和 D2 的触发器 220d-f 使 B，BTC 和 C 同步，并保持该值，以使它能够被检查。图 4 显示了相位检测器的输出是如何被检查以确定均衡量是否正确。同样，注意在图 4 中二进制值 0 和 1 可以互换，但为了简洁，我们只讨论一种情况。例如，我们可以将所有的零替换为 1，反之亦然。

【0020】为了使该方案适当运行，此相位检测器优选为接收器时钟和数据恢复（CDR）块中所使用的相位检测器共用。这是 CDR 用来适当地把数据眼（data eye）放在中心（即，为了尽可能地位于输入的数据信号中过渡位置（象 ATB 和 BTC）间的中心，找出象 A，B 和 C 这样的采样点应该处的位置）的同一相位检测器。因此，在本公开内容中，我们可以假设时钟 CK0 在数据 A 的最优点采样，CK90 在位 A 和 B 之间的过渡点采样，如此类推。图 4 中的三个时序图显示了如果均衡量为理想值（顶部波形），太小（底部波形）或太大（中间波形）时触发器会如何采样。注意在图 4 的中间波形中，从 A 到 B 的过渡相对较早（如，与对应值比较，顶部波形中的过渡时间适当，或与对应值比较，底部波形中的过渡相对较晚）。另一方面，在图 4 的底部波形中，从 A 到 B 的过渡相对较晚（如，与对应值相比，顶部波形中的过渡时间适当，或与对应值相比，中间波形中的过渡相对较早）。

【0021】图 5 显示了如何基于采样值确定均衡的一个说明性的例子。基于被检测的不同位序列给出该方案。在此方案中，检测 001（由

图 4 中的二进制数字示出) 或 110 (是图 4 中示出的二进制数字表示的反位) 的输入数据模式, 并使用基于所检测序列的输出来确定均衡等级。如图 5 所示, 过度均衡信号可看作具有和第二个数据样本位 B (或第一个数据样本位 A 的补或反) 相同值的过渡样本 T。另一方面, 欠均衡信号被看作是看上去象第一数据样本位 A (或第二数据样本位 B 的补或反) 的过渡样本 T。这只是一个说明性的输入数据序列, 可以检测任意数量的其它序列, 并且其可被用来确定均衡量是否太小或太大。该点是优选使用模式检测器的点, 并且会观测到合适的样本点以确定是否需要调节均衡。在这个例子中, 选择 001 或 110 为要检测的模式, 原因是该模式允许信号“定位”到接近其最终值 (响应前两个相同的位), 然后引入较高的频率分量 (目的是过渡到第三个不同值的位)。理想模式可能是有相对长的 CID (连续的相同数字), 其后跟随一个过渡的模式。因此, 诸如...0000001...或...1111110...的模式可能是一种好的备选模式。然而, 如果有折衷的话, 也是使这样的长 CID 相对不那么频繁地出现。这可能导致不可接受的长收敛时间。此外, 大多数模式是 DC 平衡的, 且具有禁止非常长的 CID 的最小所需过渡密度, 一个例子是 8b10b。其它的折衷可能是需要非常长串的锁存器以“记忆”该数据以使此模式被检测到。

【0022】如前面所述, 相位检测电路优选具有与 CDR (时钟和数据恢复) 块相同的时序。回想 CDR 的目的是提取嵌入在高速串行数据流中的时钟。CDR 提取一个时钟, 并排列相位以使它最优地位于 CK0 和 CK180 的数据中间的中心位置。这将象图 2 中的 A, B 和 C 的数据样本放在象在该图中 ATB 和 BTC 的过渡间的中间位置。另一点是 CDR 一般是具有特定带宽的闭环系统。因此, 在自适应过程中这两个环可以互相作用。该时序可能很重要, 它意味着自适应电路应该与 CDR 共用相位检测器或有一模一样或相似的检测器。采用相同的电路可能更加实用。希望能适当设计自适应环的带宽以使其不会显著影响 CDR 环的收敛性。该自适应环被优选设计, 使得其带宽低于 CDR 的带宽。这样允许 CDR 对数据进行采样并输出在数据眼中心粗略采样的相位。然后均衡可以以较低的速率被更新, 并且缓慢减小由于象背板衰减这样的问题造成的抖动。

【0023】图 6 显示了数字自适应方案 300 的方框图。它包括具有旋钮 322（优选为用电子方法实现）的均衡器滤波器 320，以控制提升量。均衡器的输出馈送到 CDR 中使用的相位检测器 330 来适当对齐边沿以在眼的中心采样数据。（BBPD 表示开关式（bang-bang）相位检测器，它是数字相位检测器，而不是线性相位检测器。之所以被称作开关式的原因是它是二进制的。它基于相位关系输出二进制充电或放电电流。它也可以是三态的，但脉冲的宽度是固定周期（对比线性相位检测器，其输出的脉冲宽度正比于相位差）。运行在半数据速率的时钟的四个相位馈送到相位检测器 330。相位检测器 330 的输出馈送到自适应机构 340，输出是 D0，DM01，D1，D1D，DM12 和 D2。

【0024】图 7 显示了数字自适应块 340 的图。来自相位检测器 330 的输入由模式检测器 410 和决策逻辑 420 使用。模式检测器 410 会将输入锁存，然后检查该模式是否与预定义的值匹配（希望该模式具有可编程性以使用户可以选择使用什么模式（多个））。所需模式优选为一系列的 CID，其后跟着一个过渡。在本说明书前面讨论中使用的模式的例子是 001 和 110。当然，至少该模式必须包括两个连续的不同值数据位，原因是均衡的确定是基于至少两个这种连续位之间的过渡的时序。同时，决策逻辑块 420 还检查锁存的数据并基于图 5 中给出的真值表或不管正在采用的其它控制逻辑来输出 UP（升）或 DN（降）信号。UP 的意思是需要更多的提升，而 DN 要求减少该提升。决策更新滤波器块 430 接收 UP 和 DN 信号以及检测信号。基于此（如，只有当检测信号表明已经检测到预定的数据样本模式时，块 430 才被使能以使用 UP 或 DN 信号），块 430 输出一个数字码，其馈送到 D2A（数字-模拟）转换块 440。D2A 块 440 生成一个模拟输出，其控制来自 EQ（图 6 中的 320）的提升量。决定更新滤波器块 430 也优选地对 UP/DN/DETECT（检测）结果进行某种滤波（如，随时间的积分），并能够控制更新速率（这也优选为可编程的，以使用户可以选择例如进行的均衡调节的快慢）。更新速率优选为是可变化的，原因是如先前提到的，自适应环优选运行得比 CDR 环慢。一种实施方式是当 DETECT 被激活（assert）时让决策更新滤波器 430 对 UP 或 DN 脉冲的（净）数量计数，并在“x”个 DETECT 脉冲之后增量（或减量）Lvl[n: 0]。

【0025】另一种可能（及期望的）特征是均衡是可预先设置的。在许多实现方式中，该提升（boost）从最小值开始。在图 1 所示的现有技术中，均衡量被存储在电容器 C1 和 C2 中。电容器的初始状态通常是 0 或放电状态。希望有可预先设置的值，原因是在衰减很严重的背板或其它类似情况下，有可能单个位不具有过渡。因此，要求“预先设置”一定的提升量以使衰减严重的位被增加到足以被检测为过渡的程度。复位/预置管脚可以预先设置 D2A 440 的输出电平，还可以复位模式检测器 410 的输出，以使释放之后才开始进行自适应。

【0026】使用本发明的数字方法具有许多好处和优点：

1. 数字方法允许从一种技术容易地转移到下一种技术。模拟电路不“可能”缩减，而且许多电路可能需要被重新设计。另一方面，当过程简化时，数字电路运行得比较快。这有益于数字方法。

2. 所述数字方法允许自适应电路运行得和相位检测器一样快，而且该数字方法不会限制总体性能。

3. 所述数字方法允许以低速运行的环的实际更新。这可以减轻多数反馈环的大量负担。这是通过决策更新滤波器块 430 实现的。所述数字方法对过渡密度或运行长度没有要求。模拟方法不允许没有足够随机频谱的数据模式。

此外，非常长的 CID 模式会给模拟方法带来问题。

5. 所述数字方法不要求模式是直流平衡的。模拟方法采用滤波器和 DC 阻塞电容器，如果该模式不是直流平衡的，它们就会偏离理想运行。

【0027】应理解前面所述内容只是对本发明原理的说明，本领域技术人员在不偏离本发明的精神和范围的情况下可做出各种改动和变化。例如，连续位的模式可以是任何期望的长度，该模式被检测为预置条件以确定对数据信号中的过渡是相对较早还是相对较晚。类似地，在对控制均衡量的信号进行变化前，决策逻辑 420 的任意数量的 UP/DN 输出信号可以被决策更新滤波器 430 积分。

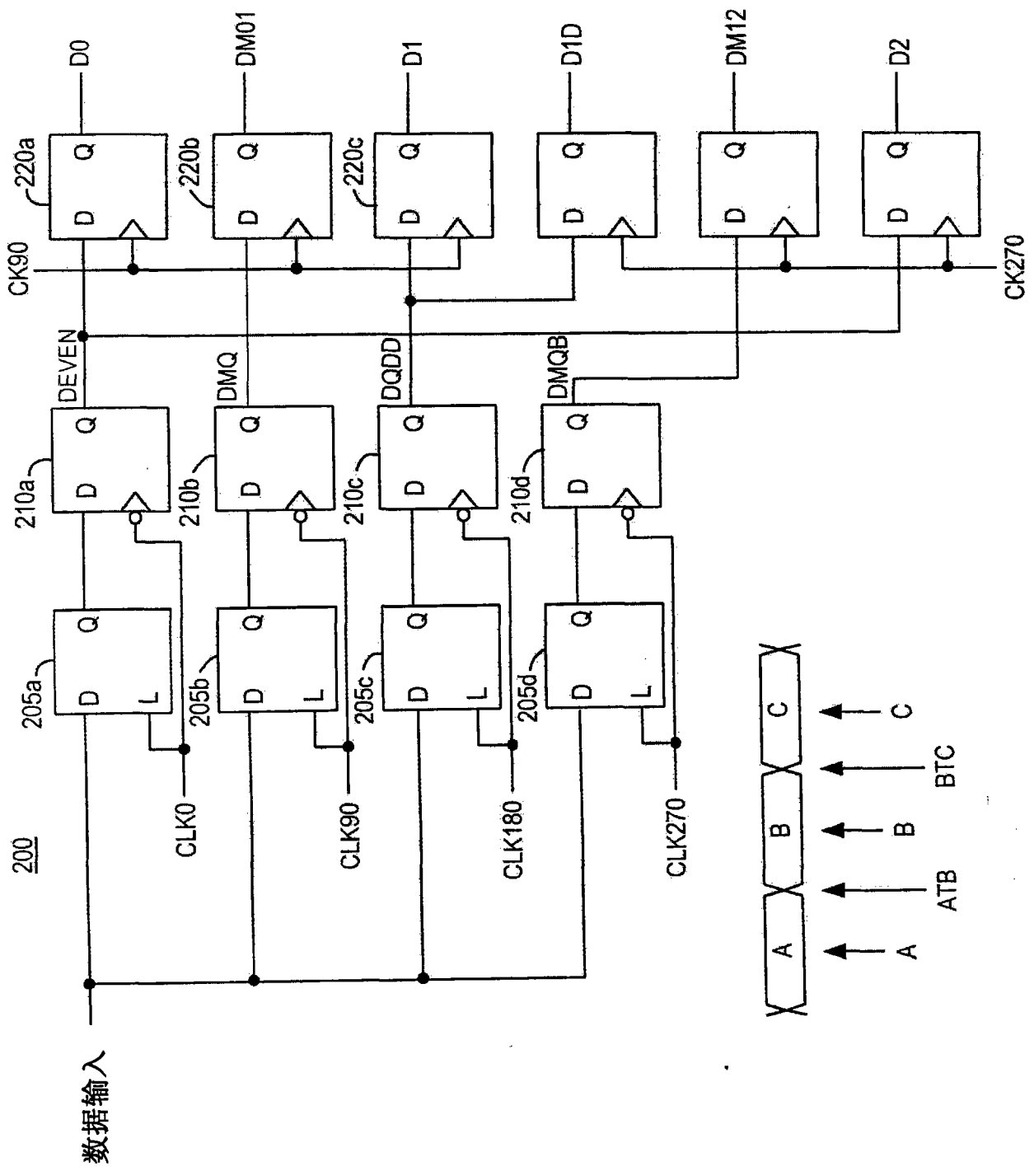


图2

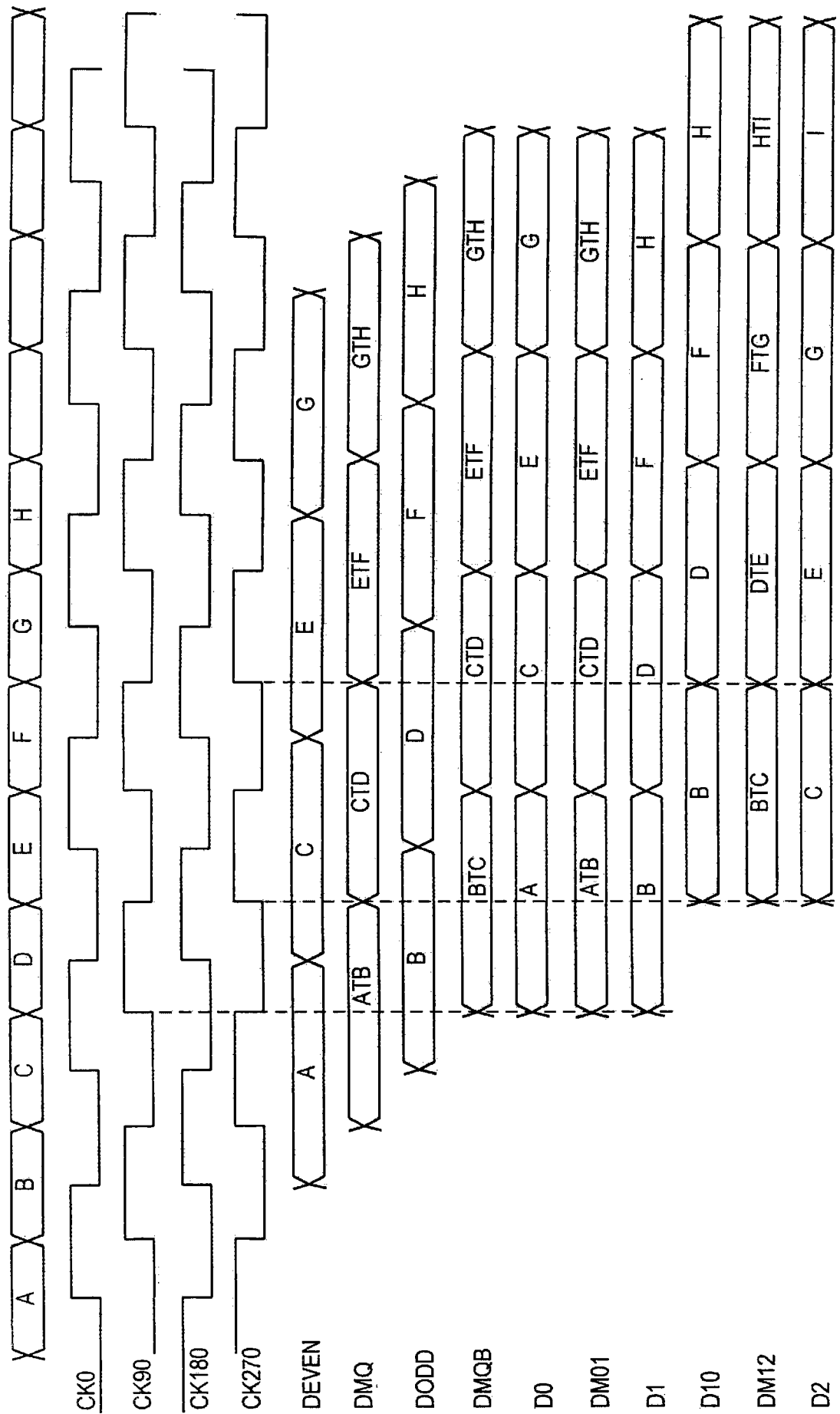


图3

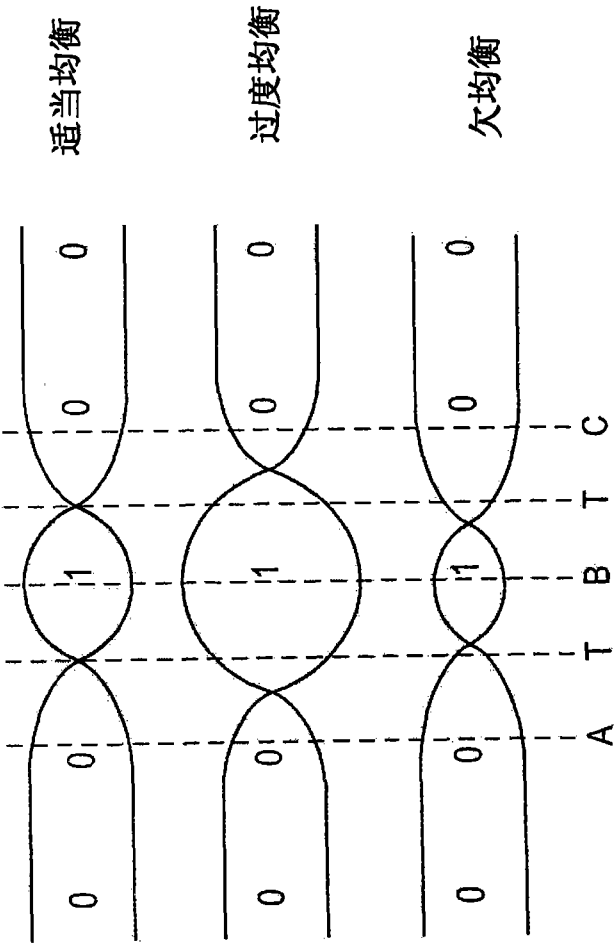


图4

状态			
A	T	B	C
0	1	1	0
1	0	0	0
1	1	0	0
0	0	1	0

图5

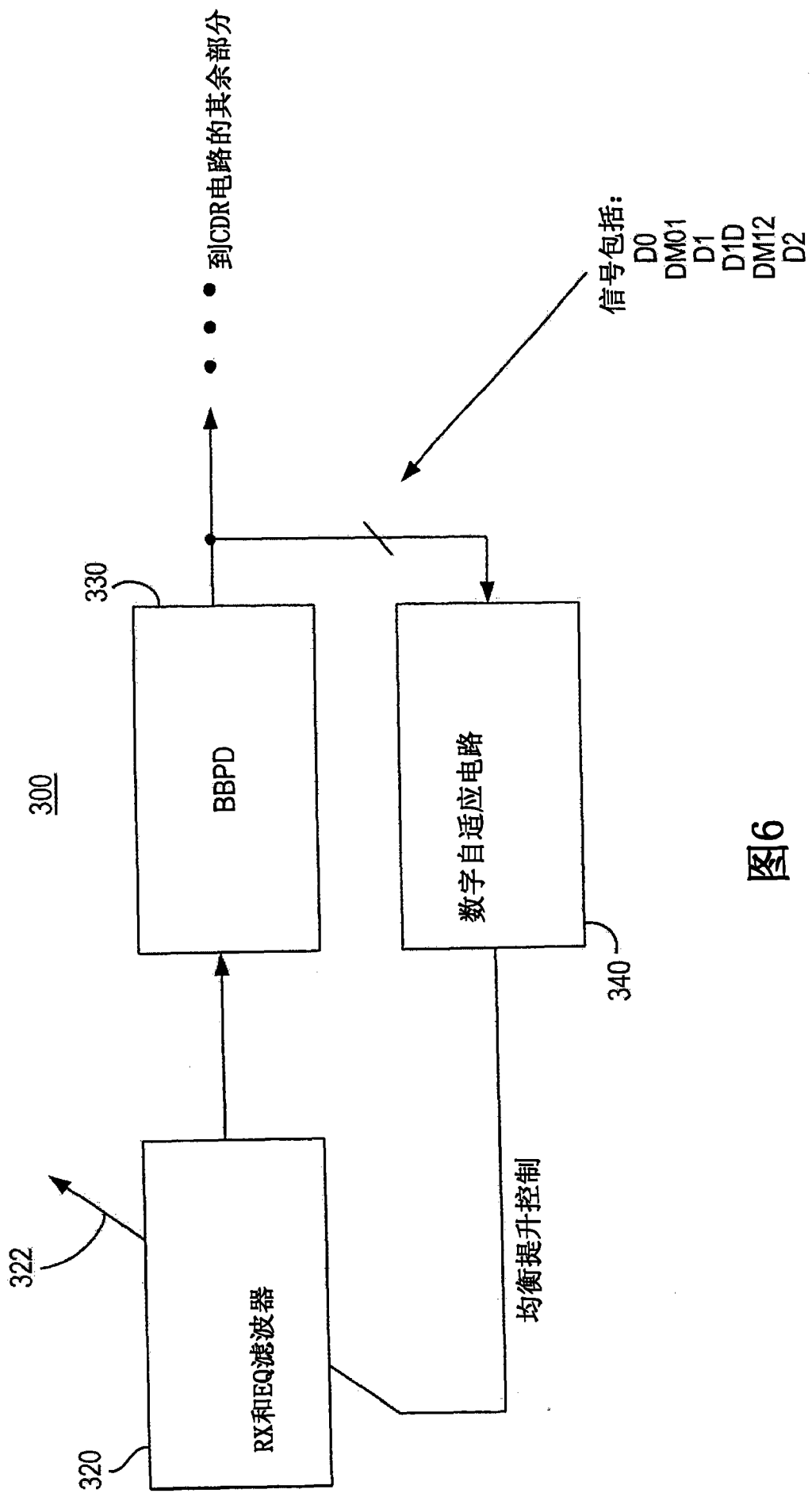


图6

