

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2019년 1월 24일 (24.01.2019)



(10) 국제공개번호

WO 2019/017575 A1

- (51) 국제특허분류: *H03G 3/30* (2006.01) *H04B 1/16* (2006.01)
- (21) 국제출원번호: PCT/KR2018/005070
- (22) 국제출원일: 2018년 5월 2일 (02.05.2018)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2017-0090252 2017년 7월 17일 (17.07.2017) KR
- (71) 출원인: 전자부품연구원 (KOREA ELECTRONICS TECHNOLOGY INSTITUTE) [KR/KR]; 13509 경기도 성남시 분당구 새나리로 25, Gyeonggi-do (KR).
- (72) 발명자: 김동순 (KIM, Dong Sun); 13554 경기도 성남시 분당구 정자일로 248, 606동 3203호, Gyeonggi-do (KR). 황태호 (HWANG, Tae Ho); 05820 서울시 송파구 동남로 225, 108동 601호, Seoul (KR).
- (74) 대리인: 남충우 (NAM, Choong Woo); 06296 서울시 강남구 논현로34길 26, 4층, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

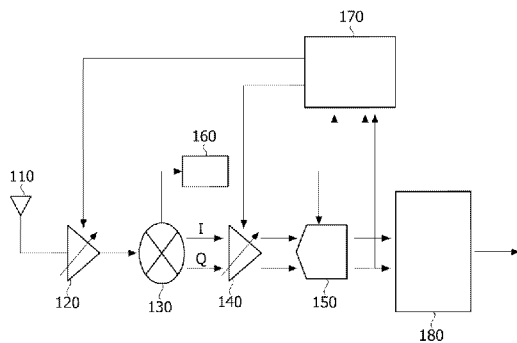
공개:

— 국제조사보고서와 함께 (조약 제21조(3))

WO 2019/017575 A1

(54) Title: GAIN CONTROL DEVICE AND METHOD

(54) 발명의 명칭: 이득 제어 장치 및 방법



(57) Abstract: An embodiment discloses a gain control device comprising: a noise amplification unit for amplifying an input signal to output a first amplification signal; a mixer for outputting a frequency signal obtained by converting the first amplification signal; a gain amplifier for amplifying the frequency signal to output a second amplification signal; a conversion unit for converting an intensity sensitivity of the frequency signal and the second amplification signal so as to output a digital signal; and a controller for controlling a gain by using at least one of an intensity of a reception signal and a demodulated I/Q signal of the signal, in at least one header in a preamble of the digital signal.

(57) 요약서: 실시 예는, 입력된 신호를 증폭하여 제1 증폭 신호를 출력하는 잡음 증폭부; 상기 제1 증폭 신호를 컨버전한 주파수 신호를 출력하는 믹서; 상기 주파수 신호를 증폭하여 제2 증폭 신호를 출력하는 이득 증폭기; 상기 주파수 신호의 세기 감도 및 상기 제2 증폭 신호를 변환하여 디지털 신호를 출력하는 변환부; 및 상기 디지털 신호의 프리앰블(preamble) 내 적어도 하나의 헤더에서 수신 신호의 강도 및 상기 신호의 복조된 I/Q 신호 중 적어도 하나를 이용하여 이득을 제어하는 컨트롤러를 포함하는 이득 제어 장치를 개시한다.

명세서

발명의 명칭: 이득 제어 장치 및 방법

기술분야

- [1] 본 발명의 실시예는 이득 제어 장치 및 방법에 관한 것으로, 더욱 상세하게는 수신기에서 프리앰블의 헤더를 통해 자동 이득 제어하는 이득 제어 장치 및 방법에 관한 것이다.

배경기술

- [2] 통상적으로 신호를 처리하는 전기적 장치는 증폭단에서 발생하는 상호 변조현상을 줄이고 포화 현상을 방지하기 위해 자동 이득 제어(Automatic Gain Control, AGC)를 수행할 수 있다.
- [3] 특히, 이동 통신 시스템의 수신 장치에서의 자동 이득 제어는 신호 레벨이 일정하지 않은 신호를 입력으로 하여 원하는 레벨의 신호를 얻기 위한 목적으로 사용될 수 있다.
- [4] 즉, 입력 신호의 크기가 기준 값보다 크면 이득 값(Gain Value)를 낮추어 신호 포화를 방지하고, 입력 신호의 크기가 기준 값보다 작으면 이득 값을 높여서 일정한 크기의 신호가 출력되도록 조절하는 역할을 수행할 수 있다.
- [5] 이러한 자동 이득 제어는 대부분의 이동 통신 시스템에서 이용될 수 있으며, 예시적으로 무선 주파수(Radio Frequency, RF) 시스템에서도 이용될 수 있다.
- [6] 한편, RF 수신기는 입력되는 수신 신호의 크기에 따라 출력 신호에 진폭 왜곡이 발생하여 수신기의 성능이 저하되는 문제가 존재한다. 이러한 성능 저하를 방지하기 위해 RF 수신기에서도 자동 이득 제어가 수행될 수 있다.
- [7] 이 때, 자동 이득 제어가 이중 아날로그에 의하는 경우 아날로그 회로 설계가 요구되는 한계가 존재한다. 또한, 신호의 동작 범위가 고려되어야 하며, 일정한 출력 진폭값을 가지기 어려운 한계점이 존재한다.

발명의 상세한 설명

기술적 과제

- [8] 실시 예에는 이득 제어 장치 및 이득 제어 방법을 제공한다.
- [9] 또한, 디지털 방식을 통해 회로를 설계할 수 있어 회로 설계의 용이성을 향상시킬 수 있다.
- [10] 또한, 이득 제어가 프리엠프에서 헤더를 통해 이루어져 보다 향상된 이득 제어 속도를 제공할 수 있다.
- [11] 또한, 헤더를 통해 이득 제어가 이루어져 아날로그와 달리 일정한 출력 진폭값이 요구되지 않아 용이하게 제어할 수 있다.

과제 해결 수단

- [12] 실시예에 따른 이득 제어 장치는 입력된 신호를 증폭하여 제1 증폭신호를 출력하는 잡음 증폭부; 상기 제1 증폭 신호를 컨버전한 주파수 신호를 출력하는

믹서; 상기 주파수 신호를 증폭하여 제2 증폭 신호를 출력하는 이득 증폭기; 상기 주파수 신호의 세기 감도 및 상기 제2 증폭 신호를 변환하여 디지털 신호를 출력하는 변환부; 및 상기 디지털 신호의 프리앰블(preamble) 내 적어도 하나의 헤더에서 수신 신호의 강도 및 상기 신호의 복조된 I/Q 신호 중 적어도 하나를 이용하여 이득을 제어하는 컨트롤러;를 포함한다.

- [13] 상기 컨트롤러는 상기 헤더에서 상기 수신 신호의 에너지 레벨을 기설정된 제1 기준값과 비교하여 이득 제어를 결정할 수 있다.
- [14] 상기 수신 신호는 디지털 신호일 수 있다.
- [15] 상기 컨트롤러는, 상기 헤더에서 상기 신호의 복조된 I/Q 신호의 에러 카운트와 제2 기준값을 비교하여 이득을 제어할 수 있다.
- [16] 상기 컨트롤러는, 상기 신호의 복조된 I/Q 신호의 에러 카운트가 제2 기준값보다 큰 경우 이득을 증가시킬 수 있다.
- [17] 실시예에 따른 이득 제어 방법은 신호를 수신하는 단계; 및 상기 수신된 신호의 디지털 신호 중 적어도 하나의 헤더에서 수신 신호의 강도 및 복조된 I/Q 신호 중 적어도 하나를 이용하여 이득을 제어하는 단계를 포함한다.
- [18] 이득을 제어하는 단계는, 상기 헤더에서 상기 수신 신호의 에너지레벨을 기설정된 제1 기준값과 비교하여 이득 제어를 결정할 수 있다.
- [19] 상기 수신 신호는 디지털 신호일 수 있다.
- [20] 상기 헤더에서 상기 신호의 복조된 I/Q 신호의 에러 카운트와 제2기준값을 비교하여 이득을 제어할 수 있다.
- [21] 상기 신호의 복조된 I/Q 신호의 에러 카운트가 제2 기준값보다 큰 경우 이득을 증가시킬 수 있다.

발명의 효과

- [22] 실시 예에 따르면, 이득 제어 장치를 포함하는 수신기를 구현할 수 있다.
- [23] 실시 예의 이득 제어 장치는 디지털 방식을 통해 회로를 설계할 수 있어 회로 설계의 용이성을 향상시킬 수 있다.
- [24] 또한, 이득 제어가 프리앰프에서 헤더를 통해 이루어져 보다 향상된 이득 제어 속도를 제공할 수 있다.
- [25] 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시형태를 설명하는 과정에서 보다 쉽게 이해될 수 있을 것이다.

도면의 간단한 설명

- [26] 도 1은 본 발명의 실시 예에 따른 이득 제어 장치의 블록도이고,
- [27] 도 2는 본 발명의 실시 예에 따른 이득 제어 장치의 이득 제어를 도시한 도면이고,
- [28] 도 3은 본 발명의 실시 예에 따른 이득 제어 장치의 순서도이다.

발명의 실시를 위한 최선의 형태

- [29] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [30] 제2, 제1 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제2 구성요소는 제1 구성요소로 명명될 수 있고, 유사하게 제1 구성요소도 제2 구성요소로 명명될 수 있다. 및/또는 이라는 용어는 복수의 관련된 기재된 항목들의 조합 또는 복수의 관련된 기재된 항목들 중의 어느 항목을 포함한다.
- [31] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [32] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [33] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [34] 이하, 첨부된 도면을 참조하여 실시예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 대응하는 구성 요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [35] 도 1은 본 발명의 실시 예에 따른 이득 제어 장치의 블록도이다.
- [36] 도 1을 참조하면, 본 발명의 실시 예에 따른 이득 제어 장치는, 신호 수신부(110), 잡음 증폭부(120), 믹서(130), 이득 증폭기(140), 변환부(150), 수신 신호 강도 지시부(160) 및 컨트롤러(170)를 포함할 수 있다.

- [37] 이득 제어 장치는 수신기일 수 있으나, 이에 한정되지 않고 수신기의 일 구성일 수도 있다.
- [38] 신호 수신부(110)는 무선 주파수(Radio Frequency, RF) 신호를 수신할 수 있다. 신호 수신부(110)는 안테나 등을 포함할 수 있으나, 이에 한정되는 것은 아니다. 신호 수신부(110)는 수신한 신호를 잡음 증폭부(120)로 송신할 수 있다.
- [39] 잡음 증폭부(120)는 수신한 무선 주파수 신호에 대해 잡음 증폭을 수행한다. 잡음 증폭부(120)는 저 잡음 증폭부(120)(Low Noise Amplifier, LNA)일 수 있다. 예시적으로, 잡음 증폭부(120)는 신호 수신부(110)에서 수신한 무선 주파수 신호를 저 잡음 증폭시켜 믹서(130)로 출력할 수 있다.
- [40] 잡음 증폭부(120)는 크기가 작은 무선 주파수 신호를 증폭하기 위해 신호 수신부(110)와 연결될 수 있다. 잡음 증폭부(120)는 다양한 증폭 회로를 포함할 수 있으며, 통신 시스템에서 신호 수신부(110)가 잡은 미약한 신호를 증폭시킬 수 있다. 잡음 증폭부(120)는 전송선로에서의 감쇠를 줄이기 위해 신호 수신부(110)에 가까이 위치할 수 있다.
- [41] 믹서(130)는 잡음 증폭부(120)에서 출력되는 제1 증폭 신호를 컨버전하여 주파수 신호를 출력할 수 있다. 믹서(130)는 국부 발진부(미도시됨)에서 공급하는 주파수를 혼합하여 기저 대역 신호로 변환할 수 있다. 즉, 제1 증폭 신호는 기저 대역의 주파수 신호로 변환될 수 있다.
- [42] 예시적으로, 믹서(130)는 제1 증폭 신호를 기저 대역 I/Q 신호들로 하향한 직교 복조를 수행할 수 있다. 주파수 신호는 중간 주파수(Intermediate Frequency, IF)일 수 있다.
- [43] 주파수 신호는 저역 통과 필터부(미도시됨)를 통과하여 이득 증폭기(140)로 제공될 수 있다. 다만, 이에 한정되는 것은 아니며, 주파수 신호는 이득증폭기(140)로 제공될 수 있다.
- [44] 이득 증폭기(140)는 컨트롤러(170)의 입력에 기초하여 결정된 증폭의 정도에 따라 주파수 신호를 증폭할 수 있다. 이득 증폭기(140)는 예를 들어, 프로그래머블 이득 증폭기(140)(Programmable Gain Amplifier, PGA)를 포함할 수 있다.
- [45] 이득 증폭기(140)는 주파수 신호를 증폭하여 제2 증폭 신호를 출력할 수 있다. 제2 증폭 신호는 변환부(150)로 제공될 수 있다.
- [46] 변환부(150)는 입력된 제2 증폭 신호를 디지털 신호로 변환할 수 있다. 예시적으로 변환부(150)는 아날로그/디지털 변환부(150)(Analog to Digital Converter)를 포함할 수 있다. 디지털 신호는 기저 대역 처리부(180)로 전송될 수 있다. 또한, 변환부(150)는 수신신호 강도(RSSI, Received Signal Strength Indication)를 신호 강도 수신부(160)을 통해 수신하여, 수신된 수신신호 강도를 컨트롤러(170)로 전송할 수 있다. 다만, 이러한 구성에 한정되는 것은 아니며, 수신신호 강도(RSSI, Received Signal Strength Indication)를 제공하는 회로가 추가적으로 배치될 수도 있다.

- [47] 수신 신호 강도 지시부(160)는 믹서(130)와 변환부(150) 사이에 배치될 수 있다. 수신 신호 강도 지시부(160)는 믹서(130)에 의해 출력된 주파수 신호의 감도를 검출하여 주파수 신호의 세기 감도를 변환부(150)로 송신할 수 있다.
- [48] 예시적으로, 수신 신호 강도 지시부(160)는 중간 주파수(IF)인 주파수 신호의 세기를 감지할 수 있다.
- [49] 컨트롤러(170)는 변환부(150)의 출력단으로부터 신호를 전달받아 잡음 증폭부(120)와 이득 증폭기(140)의 동작을 제어할 수 있다.
- [50] 컨트롤러(170)는 디지털 신호 중 적어도 하나의 헤더 구간에서 수신신호 강도 및 복조된 I/Q 신호 레벨 중 적어도 하나를 이용하여 잡음 증폭부(120)와 이득 증폭기(140)의 동작을 제어하여 수신기의 전체 이득을 제어할 수 있다.
- [51] 컨트롤러(170)는 변환부(150)와 연결되어 변환부(150)로부터 디지털신호를 수신할 수 있다. 컨트롤러(170)는 디지털 신호의 패킷 방식으로 이득을 제어할 수 있다.
- [52] 본 발명의 실시 예에 따른 이득 제어 장치의 이득 제어를 도시한 도면인 도 2를 참조하면, 컨트롤러(170)는 프리엠블(Preamble) 구간에서 복수의 헤더에 따라 수신기의 이득 제어를 수행할 수 있다. 여기서, 프리엠블(preamble)은 수신된 신호의 비트 또는 프레임의 동기를 위해 프레임 단위에서 프레임의 전단에 위치한 영역을 의미한다.
- [53] 예시적으로, 프리엠블 구간은 3단계의 차등적 구간(T1, T2, T3)를 포함할 수 있다. 먼저, 1단계(T1)에서 신호 에너지를 검출하고 이득을 제어할 수 있다.
- [54] 먼저, 제1 단계(T1)는 제1 헤더(A)와 제2 헤더(B)를 포함할 수 있다. 여기서, 헤더(Header)는 정보 전송의 신뢰성을 위해 실제 전송을 위한 신호에 추가되는 신호를 의미한다.
- [55] 컨트롤러(170)는 제1 헤더(A)의 수신 신호 강도에 대한 디지털 신호를 비교 및 판단할 수 있다. 구체적으로, 컨트롤러(170)는 제1 헤더(A)의 수신된 신호의 에너지 레벨을 검출하여 검출된 에너지 레벨과 제1 기준값과 서로 비교할 수 있다. 예컨대, 수신된 신호의 에너지 레벨이 기준값보다 큰 경우 이득 제어를 수행하도록 판단할 수 있다. 즉, 컨트롤러(170)는 이득 제어 여부를 결정할 수 있다.
- [56] 그리고 컨트롤러(170)는 제2 헤더(B)를 이용하여 저 잡음 증폭부(120)의 이득을 제어할 수 있다. 제2 단계(T2)는 제3 헤더(C)와 제4 헤더(D)를 포함할 수 있다.
- [57] 컨트롤러(170)는 제3 헤더(C)의 복조된 I/Q 신호에서 에러 카운트(error count)와 제2 기준값을 비교할 수 있다. 예컨대, 컨트롤러(170)는 에러 카운트와 제2 기준값을 비교하여 제4 헤더(D)에 의해 이득 증폭기(140)를 제어할 수 있다. 즉, 컨트롤러(170)는 에러 카운트가 제2 기준값보다 큰 경우 수신된 신호의 이득을 증가시키도록 제4 헤더(D)에 의해 이득 증폭기(140)를 제어할 수 있다. 여기서, 제1 기준값과 제2 기준값은 소정의 값으로 입력에 의해 설정될 수 있으나, 이에 한정되지 않고 다양하게 설정될 수 있다.

- [58] 제3 단계(T3)는 제5 헤더(E)와 제6헤더(F)를 포함할 수 있다. 컨트롤러(170)는 제5 헤더(E)에서 제3 헤더(C)와 동일하게 복조된 신호 레벨을 판단하여 정밀한 수신기 이득제어를 수행할 수 있다.
- [59] 컨트롤러(170)는 제3 단계(T3)에서 제2 단계(T2)와 같이 복조된 I/Q신호에서 에러 카운트를 이용하여 2단계의 이득 제어를 변경할 수 있다. 예컨대, 제3 단계(T3)는 제2 단계(T2)에서 제어한 이득이 큰 경우, 소정의 안정된 레벨 내로 조절할 수 있다. 또한, 컨트롤러(170)는 제6 헤더(F)에서 CRC(Cyclic Redundancy check)를 이용하여 실시예에 따른 이득 제어 장치 내 변복조 방식인지 확인할 수 있다.
- [60] 이에, 실시 예의 이득 제어 장치는 디지털 방식을 통해 회로를 설계할 수 있어 설계의 용이성을 개선할 수 있다. 또한, 이득 제어가 프리엠프에서 헤더를 통해 이루어져 보다 향상된 이득 제어 속도를 제공할 수 있다.
- [61] 또한, 헤더를 통해 이득 제어가 이루어져 아날로그와 달리 일정한 출력 진폭값이 요구되지 않아 용이하게 제어할 수 있다.
- [62] 기저 대역 처리부(180)는 디지털 신호 또는 디지털 신호의 비트열의 전환을 수행할 수 있다. 기저 대역 처리부(180)는 기저 대역의 디지털 신호를 복조 및 복호화를 통해 수신 비트열을 복원할 수 있다.
- [63] 예시적으로, 기저 대역 처리부(180)는 디지털 신호를 심벌 단위로 분할하고, 고속 푸리에 변환(Fast Fourier Transform, FFT) 등의 연산을 통해 매핑된 신호를 복원한 후 복조 및 복호화를 통해 수신 비트열을 복원할 수 있다. 다만, 이에 한정되는 것은 아니다.
- [64] 도 3은 본 발명의 실시 예에 따른 이득 제어 장치의 순서도이다.
- [65] 먼저, 신호 수신부를 통해 신호를 수신할 수 있다(S310). 여기서 신호는 무선 주파수(Radio Frequency, RF) 신호를 포함할 수 있다. 신호 수신부는 안테나 등을 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [66] 그다음, 앞서 설명한 바와 같이, 무선 주파수 신호는 잡음 증폭부(120), 믹서, 이득 증폭기 및 변환부 등을 통해 디지털 신호로 변환될 수 있다. 변환된 디지털 신호 중 적어도 하나의 헤더 구간에서 수신 신호 강도 및 복조된 I/Q신호 레벨 중 적어도 하나를 이용하여 수신기의 이득을 제어할 수 있다(S320).
- [67] 앞서 설명한 바와 같이, 실시예에 따른 이득 제어 장치는 프리엠프 동기 과정에서 프리엠프의 헤더를 통해 이득을 제어할 수 있다. 구체적으로, 프리엠프 구간은 제1 단계, 제2 단계 및 제3 단계로 차등 분할될 수 있다.
- [68] 먼저, 컨트롤러는 제1 헤더의 수신 신호 강도에 대한 디지털 신호를 비교 및 판단할 수 있다. 그리고 컨트롤러는 제2 헤더에서 잡음 증폭부의 이득을 제어할 수 있다. 또한, 컨트롤러는 제3 헤더에서 I/Q 신호를 복조하여 신호의 진폭을 판단할 수 있다. 그리고 컨트롤러는 복조된 신호를 통해 이득 제어를 수행할 수 있다. 그리고 컨트롤러는 제5 헤더와 제6 헤더는 복조된 신호 레벨을 판단하여 정밀한 수신기 이득제어를 수행할 수 있다. 또한, 컨트롤러는 이득 제어 장치

내에서 변복조가 수행되었는지 검사할 수 있다.

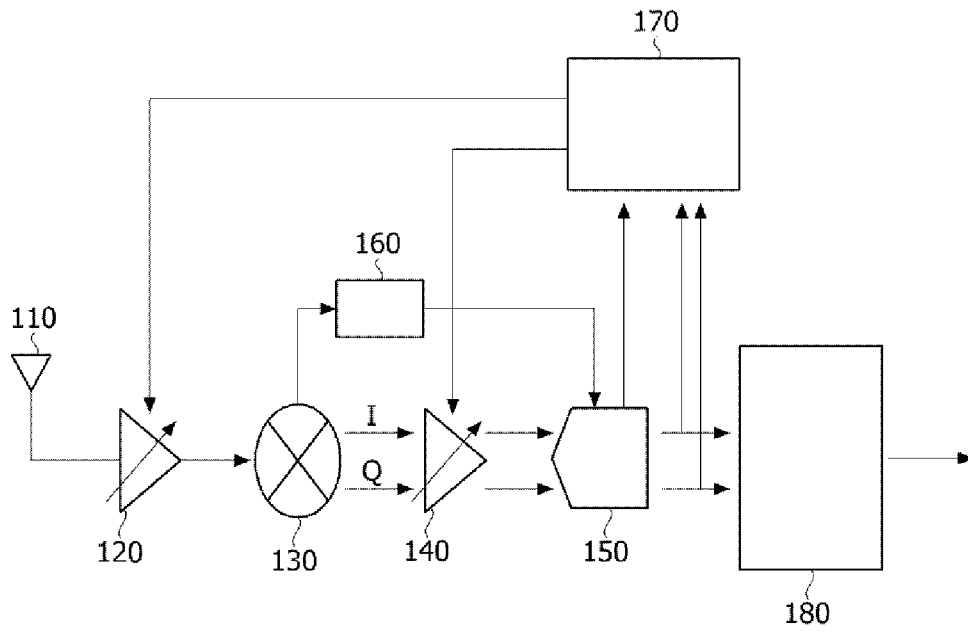
- [69] 이에, 실시 예의 이득 제어 방법은 이득 제어가 프리엠프에서 헤더를 통해 이루어져 보다 향상된 이득 제어 속도를 제공할 수 있다.
- [70] 또한, 헤더를 통해 이득 제어가 이루어져 아날로그와 달리 일정한 출력 진폭값이 요구되지 않아 용이하게 제어할 수 있다.
- [71] 본 실시예에서 사용되는 '~부'라는 용어는 소프트웨어 또는 FPGA(field-programmable gate array) 또는 ASIC과 같은 하드웨어 구성요소를 의미하며, '~부'는 어떤 역할들을 수행한다. 그렇지만 '~부'는 소프트웨어 또는 하드웨어에 한정되는 의미는 아니다. '~부'는 어드레싱할 수 있는 저장 매체에 있도록 구성될 수도 있고 하나 또는 그 이상의 프로세서들을 재생시키도록 구성될 수도 있다. 따라서, 일 예로서 '~부'는 소프트웨어 구성요소들, 객체지향 소프트웨어 구성요소들, 클래스 구성요소들 및 태스크 구성요소들과 같은 구성요소들과, 프로세스들, 함수들, 속성들, 프로시저들, 서브루틴들, 프로그램 코드의 세그먼트들, 드라이버들, 펌웨어, 마이크로코드, 회로, 데이터, 데이터베이스, 데이터 구조들, 테이블들, 어레이들, 및 변수들을 포함한다. 구성요소들과 '~부'들 안에서 제공되는 기능은 더 작은 수의 구성요소들 및 '~부'들로 결합되거나 추가적인 구성요소들과 '~부'들로 더 분리될 수 있다. 뿐만 아니라, 구성요소들 및 '~부'들은 디바이스 또는 보안 멀티미디어카드 내의 하나 또는 그 이상의 CPU들을 재생시키도록 구현될 수도 있다.
- [72] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

청구범위

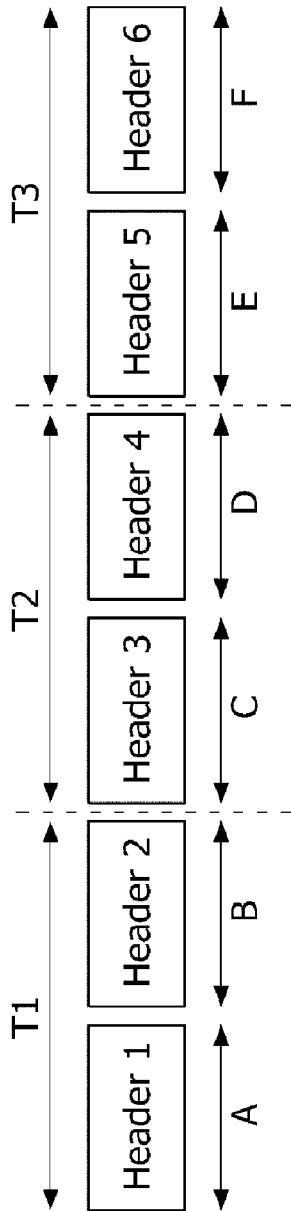
- [청구항 1] 입력된 신호를 증폭하여 제1 증폭 신호를 출력하는 잡음 증폭부;
 상기 제1 증폭 신호를 컨버전한 주파수 신호를 출력하는 믹서;
 상기 주파수 신호를 증폭하여 제2 증폭 신호를 출력하는 이득 증폭기;
 상기 주파수 신호의 세기 감도 및 상기 제2 증폭 신호를 변환하여 디지털
 신호를 출력하는 변환부; 및
 상기 디지털 신호의 프리앰블(preamble) 내 적어도 하나의 헤더에서 수신
 신호의 강도 및 상기 신호의 복조된 I/Q 신호 중 적어도 하나를 이용하여
 이득을 제어하는 컨트롤러;를 포함하는 이득 제어 장치.
- [청구항 2] 제1항에 있어서,
 상기 컨트롤러는
 상기 헤더에서 상기 수신 신호의 에너지 레벨을 기 설정된 제1 기준값과
 비교하여 이득 제어를 결정하는 이득 제어 장치.
- [청구항 3] 제2항에 있어서,
 상기 수신 신호는 디지털 신호인 이득 제어 장치.
- [청구항 4] 제1항에 있어서,
 상기 컨트롤러는,
 상기 헤더에서 상기 신호의 복조된 I/Q 신호의 에러 카운트와 제2
 기준값을 비교하여 이득을 제어하는 이득 제어 장치.
- [청구항 5] 제4항에 있어서,
 상기 컨트롤러는,
 상기 신호의 복조된 I/Q 신호의 에러 카운트가 제2 기준값보다 큰 경우
 이득을 증가시키는 이득 제어 장치.
- [청구항 6] 신호를 수신하는 단계; 및
 상기 수신된 신호의 디지털 신호 중 적어도 하나의 헤더에서 수신 신호의
 강도 및 복조된 I/Q 신호 중 적어도 하나를 이용하여 이득을 제어하는
 단계를 포함하는 이득 제어 방법.
- [청구항 7] 제6항에 있어서,
 이득을 제어하는 단계는,
 상기 헤더에서 상기 수신 신호의 에너지 레벨을 기 설정된 제1 기준값과
 비교하여 이득 제어를 결정하는 이득 제어 방법.
- [청구항 8] 제7항에 있어서,
 상기 수신 신호는 디지털 신호인 이득 제어 방법.
- [청구항 9] 제6항에 있어서,
 상기 헤더에서 상기 신호의 복조된 I/Q 신호의 에러 카운트와 제2
 기준값을 비교하여 이득을 제어하는 이득 제어 방법.
- [청구항 10] 제9항에 있어서,

상기 신호의 복조된 I/Q 신호의 에러 카운트가 제2 기준값보다 큰 경우 이득을 증가시키는 이득 제어 방법.

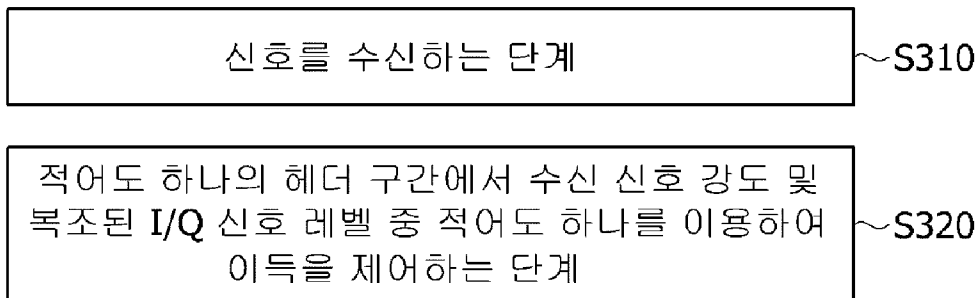
[도 1]



[도2]



[도3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2018/005070

A. CLASSIFICATION OF SUBJECT MATTER

H03G 3/30(2006.01)i, H04B 1/16(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03G 3/30; H04J 11/00; H03G 3/00; H04B 1/16; H04B 1/06; H04B 1/10; G11B 5/09

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: automatic gain control, preamble, amplification, header, digital

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2008-0050985 A (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 10 June 2008 See paragraphs [0013]-[0021]; claim 1; and figure 2.	1-10
Y	US 6516185 B1 (MACNALLY, Donald E.) 04 February 2003 See column 4, lines 50-64; claim 5; and figures 2-3.	1-10
Y	US 6636372 B1 (NGUYEN, Dat et al.) 21 October 2003 See column 4, lines 54-56; column 5, line 3-column 6, line 5; and figure 3.	4-5,9-10
A	KR 10-1118487 B1 (QUALCOMM INCORPORATED) 16 March 2012 See paragraphs [0032]-[0044]; and figure 2.	1-10
A	JP 2010-081015 A (PANASONIC ELECTRIC WORKS CO., LTD.) 08 April 2010 See paragraphs [0028]-[0050]; and figures 1-3.	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

20 AUGUST 2018 (20.08.2018)

Date of mailing of the international search report

20 AUGUST 2018 (20.08.2018)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2018/005070

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2008-0050985 A	10/06/2008	KR 10-0897414 B1	14/05/2009
US 6516185 B1	04/02/2003	AT 236474 T	15/04/2003
		DE 60001960 T2	13/11/2003
		EP 1201029 A1	02/05/2002
		EP 1201029 B1	02/04/2003
		WO 00-72441 A1	30/11/2000
US 6636372 B1	21/10/2003	CN 1355921 A	26/06/2002
		EP 1171881 A1	16/01/2002
		JP 2003-524854 A	19/08/2003
		KR 10-2002-0006706 A	24/01/2002
		WO 00-63909 A1	26/10/2000
KR 10-1118487 B1	16/03/2012	AU 2003-291507 A1	03/06/2004
		BR 0316067 A	20/12/2005
		IL 168215 D0	11/02/2009
		KR 10-2005-0075380 A	20/07/2005
		US 2004-0092238 A1	13/05/2004
		US 7430406 B2	30/09/2008
JP 2010-081015 A	08/04/2010	WO 2004-045071 A2	27/05/2004
		JP 5231915 B2	10/07/2013

A. 발명이 속하는 기술분류(국제특허분류(IPC))
H03G 3/30(2006.01)i, H04B 1/16(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)
H03G 3/30; H04J 11/00; H03G 3/00; H04B 1/16; H04B 1/06; H04B 1/10; G11B 5/09

조사된 기술분야에 속하는 최소문헌 이외의 문헌
한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))
eKOMPASS(특허청 내부 검색시스템) & 키워드: 자동 이득 제어, 프리엠블, 증폭, 헤더, 디지털

C. 관련 문헌

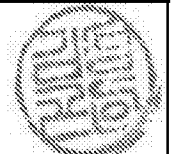
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2008-0050985 A (한국전자통신연구원) 2008.06.10 단락 [0013]-[0021]; 청구항 1; 및 도면 2 참조.	1-10
Y	US 6516185 B1 (DONALD E. MACNALLY) 2003.02.04 컬럼 4, 라인 50-64; 청구항 5; 및 도면 2-3 참조.	1-10
Y	US 6636372 B1 (DAT NGUYEN 등) 2003.10.21 컬럼 4, 라인 54-56; 컬럼 5, 라인 3 - 컬럼 6, 라인 5; 및 도면 3 참조.	4-5,9-10
A	KR 10-1118487 B1 (켈컴 인코퍼레이티드) 2012.03.16 단락 [0032]-[0044]; 및 도면 2 참조.	1-10
A	JP 2010-081015 A (PANASONIC ELECTRIC WORKS CO., LTD.) 2010.04.08 단락 [0028]-[0050]; 및 도면 1-3 참조.	1-10

추가 문헌이 C(계속)에 기재되어 있습니다. 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:
 “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌
 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌
 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌
 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌
 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌
 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌
 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.
 “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.
 “&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일 2018년 08월 20일 (20.08.2018)	국제조사보고서 발송일 2018년 08월 20일 (20.08.2018)
--	---

ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 김성곤 전화번호 +82-42-481-8746
---	------------------------------------



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2008-0050985 A	2008/06/10	KR 10-0897414 B1	2009/05/14
US 6516185 B1	2003/02/04	AT 236474 T DE 60001960 T2 EP 1201029 A1 EP 1201029 B1 WO 00-72441 A1	2003/04/15 2003/11/13 2002/05/02 2003/04/02 2000/11/30
US 6636372 B1	2003/10/21	CN 1355921 A EP 1171881 A1 JP 2003-524854 A KR 10-2002-0006706 A WO 00-63909 A1	2002/06/26 2002/01/16 2003/08/19 2002/01/24 2000/10/26
KR 10-1118487 B1	2012/03/16	AU 2003-291507 A1 BR 0316067 A IL 168215 D0 KR 10-2005-0075380 A US 2004-0092238 A1 US 7430406 B2 WO 2004-045071 A2	2004/06/03 2005/12/20 2009/02/11 2005/07/20 2004/05/13 2008/09/30 2004/05/27
JP 2010-081015 A	2010/04/08	JP 5231915 B2	2013/07/10