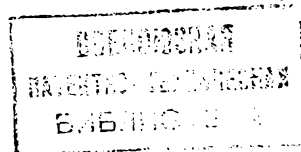




ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 4366391/24-24

(22) 19.01.88

(46) 15.08.89. Бюл. № 30

(72) А.И.Пахарин, А.В.Чернориз
и И.П.Осокин

(53) 681.327 (088.8)

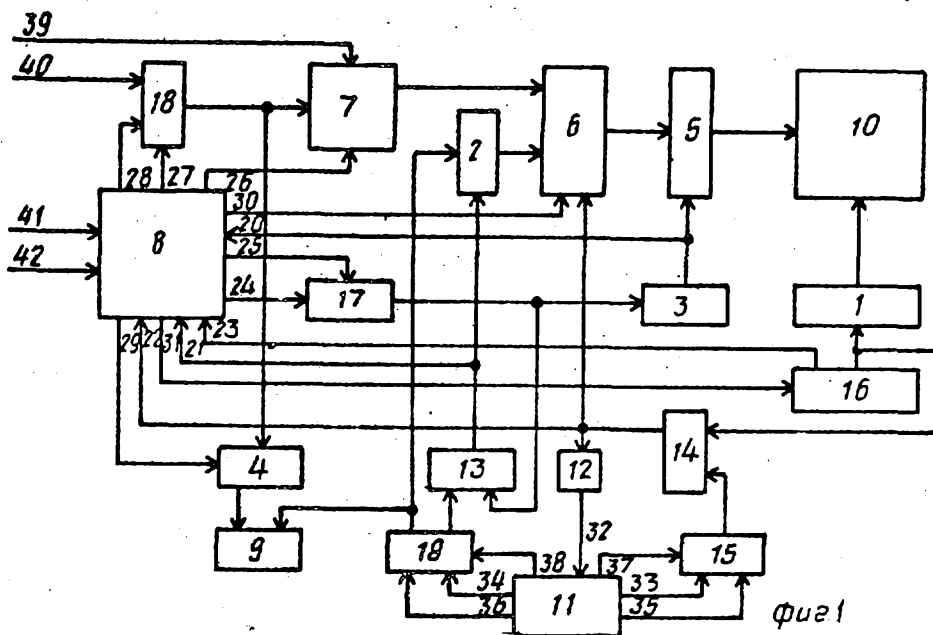
(56) Авторское свидетельство СССР
№ 1177843, кл. G 09 G 3/20, 1984.

Авторское свидетельство СССР
№ 516070, кл. G 09 G 3/20, 1975.

(54) УСТРОЙСТВО ДЛЯ ОТОБРАЖЕНИЯ ИН-
ФОРМАЦИИ

(57) Изобретение относится к автома-
тике и вычислительной технике и мо-
жет быть использовано в устройствах
отображения информации автоматизиро-
ванных информационных измерительных
системах. Цель изобретения - расши-
рение области применения устройства
путем одновременного отображения на

экране нескольких процессов. Постав-
ленная цель достигается тем, что в
устройство, содержащее блок памяти
7, блок управления 8, первый 15 и
второй 16 счетчики формирователя мар-
кера 11, делителя частоты 12, первый
1 и второй 2 дешифраторы, матричную
индикаторную панель 10, цифровой ин-
дикатор 9, первый регистр 4, комму-
татор 6, введены третий 17, четвер-
тый 18 и пятый 19 счетчики, третий
дешифратор 3, второй регистр 5, пер-
вый 13 и второй 14 блоки сравнения,
что обеспечивает возможность отобра-
жения массива данных, представленных
позиционным кодом, объемом, превыша-
ющим информационную емкость панели,
начиная с заданного элемента массива,
а также выделения маркером элемента
индикации. 4 ил.



Изобретение относится к устройствам для отображения информации и может быть использовано для вывода данных из автоматизированных информационно-измерительных систем на матричные индикаторные панели.

Цель изобретения - расширение области применения устройства путем отображения на экране панели нескольких процессов.

На фиг.1 приведена структурная схема предлагаемого устройства, на фиг.2 - функциональная схема формирователя маркера; на фиг.3 - функциональная схема блока управления, на фиг.4 - временная диаграмма работы устройства.

Устройство для отображения информации (фиг.1) содержит первый 1, второй 2 и третий 3 дешифраторы, первый 4 и второй 5 регистры, коммутатор 6, блок 7 памяти, блок 8 управления, цифровой индикатор 9, матричную индикаторную панель 10, формирователь 11 маркера, делитель 12 частоты, первый 13 и второй 14 блоки сравнения, первый 15, второй 16, третий 17, четвертый 18 и пятый 19 счетчики. Блок 8 управления имеет второй 20 и первый 21 входы сброса, вход 22 управления разверткой и вход 23 установки начала кадра, третий 24, второй 25, первый 26, пятый 27, четвертый 28, шестой 29, седьмой 30 и восьмой 31 выходы. Формирователь 11 маркера имеет вход 32 синхроимпульсов, первый 33, четвертый 34, второй 35, пятый 36, третий 37 и шестой 38 выходы. Устройство имеет информационные входы 39, адресные входы 40 адреса начала кадра, вход 41 управления записью и синхронизирующий вход 42.

Формирователь 11 маркера (фиг.2) содержит блок элементов И 43, блок 44 антизвонных триггеров, блок 45 кнопок.

Блок 8 управления (фиг.3) содержит мультиплексор 46, дифференцирующий элемент 47, генератор 48 импульсов, делитель 49 частоты, первый 50, второй 51 и третий 52 триггеры, первый 53, второй 54 и третий 55 элементы И, элемент И-ИЛИ 56.

Устройство работает следующим образом.

В блок 7 памяти (фиг.1) записывается информация, подлежащая отображению, которая поступает по входу 39

устройства. Состояние каждого элемента индикации задается битом, значение которого соответствует, например, следующему: "0" - не светит, "1" - светит. Блок памяти имеет n разрядов, что позволяет записать по одному его адресу информацию о состоянии n элементов индикации. Начальный адрес блока 7 памяти, с которого осуществляется запись или обновление информации, задается по входу 40 адреса начала кадра. Режим записи задается сигналом "1", по входу 41, поступающему на вход блока 8 управления (фиг.3).

Передний фронт этого сигнала выделяется дифференцирующим элементом 47 и выдается через элемент И-ИЛИ 56 на четвертый выход 28 блока 8 управления. По этому импульсу в четвертый счетчик 18, который является счетчиком адреса, заносится значение адреса начала кадра, задаваемого по входу 40 устройства. По синхронизирующему входу 42 устройства поступают импульсы, сопровождающие данные на входе 39. Эти импульсы через мультиплексор 46 блока 8 управления выдаются на вход записи блока 7 памяти и счетный вход четвертого счетчика 18. Это обеспечивает запись информации и установку следующего адреса. После записи всего обновляемого массива данных снимается сигнал режима записи на входе 41 и устройство переходит в режим отображения информации.

При отображении информации импульсы выхода делителя 49 частоты, на вход которого поступают импульсы от генератора 48 импульсов через элемент И 54 блока 8 управления поступают на счетный вход счетчика 16. В соответствии с кодом на выходах счетчика 16 через первый дешифратор 1 осуществляется последовательный выбор шин из соответствующей системы шин (например, столбцов) матричной индикаторной панели 10. Сигналы на другую систему шин (например, на строки), поступают через второй регистр 5. Информация в регистре 5 устанавливается по импульсу с выхода делителя 49 частоты для каждого нового состояния счетчика 16. Для этого по адресам, задаваемым счетчиком 18, осуществляется считывание из m последовательных ячеек блока 7 памяти, каждая из которых содержит информацию для n оче-

редных элементов индикации. Этот п бит информации, определяющий состояние элемента индикации, поступает параллельно через коммутатор 6 на информационные входы регистра 5.

С выхода коммутатора 6 данные для $K=n \cdot m$ элементов индикации одного столбца заносятся в регистр 5 задним фронтом m импульсов, поступающих с выхода дешифратора 3. Каждый из выходных импульсов дешифратора 3 соответствует одному состоянию счетчика 17, разрешение на счет которого задается выходным сигналом (выход 25) триггера 50 в блоке 8 управления, (снимается сигнал, удерживающий счетчик 17 в нуле, фиг.4). Триггер 50 устанавливается в начале каждого нового состояния счетчика 16 по выходному сигналу делителя 49 блока 8 управления и сбрасывается по окончании m -го импульса дешифратора 3 сигналом, поступающим на вход 20 блока 8 управления. Во время действия выходного сигнала триггера 50 на счетный вход счетчика 17 через элемент И 55 блока 8 управления поступают синхронимпульсы с генератора 48 импульсов, эти же синхронимпульсы через элемент И 53 и мультиплексор 46 блока 8 управления подаются на счетный вход счетчика 18. Значит одновременно с изменением состояния счетчика 17 наращивается состояние счетчика 18, задающего адрес для блока 7 памяти. После того, как записаны данные для всего столбца, содержащего $K = m \cdot n$ строк, подача синхронимпульсов прекращается, а записанная в регистр 5 информация отображается на матричной индикаторной панели 10.

Привязка отображенной информации к началу кадра осуществляется по сигналу перекося счетчика 16, следующего с частотой развертки кадра $f_k = (50-100)$ Гц, который поступает на вход 23 и далее через элемент И-ИЛИ 56 блока 8 управления (выход 28) заносит в счетчик 18 адрес начала кадра.

Позиция маркера на матричной индикаторной панели 10 задается в строке состоянием счетчика 15, а в столбце - состоянием счетчика 19. Управление счетчиками 15 и 19 осуществляет формирователь маркера, при этом на вход 32 формирователя маркера 11 подаются импульсы, задающие темп, перемещения мар-

кера, определяемый коэффициентом деления делителя 12 частоты. Коэффициент деления делителя 12 выбирают таким, чтобы обеспечить темп движения с частотой (1-3) Гц. На вход делителя 12 подаются импульсы с частотой смены кадра f_k . Эти импульсы формируются блоком 14 сравнения по равенству выходного кода счетчика 16, задающего развертку матричной индикаторной панели, и счетчика 15, задающего положение маркера в строке. Импульсы с выхода блока 14 сравнения устанавливают триггер 52 блока 8 управления, подключают к коммутатору 6 дешифратор 2 и разрешают работу триггера 51 блока 8 управления. Триггер 51 блока 8 управления устанавливается по заднему фронту первого импульса и сбрасывается по заднему фронту следующего импульса с m -го выхода дешифратора 3, приходящих во время действия сигнала на выходе блока 14 сравнения. Выходной сигнал триггера 51 отключает блок 7 памяти от входа коммутатора 6 и блокирует сигналы, поступающие на счетный вход счетчика 16 через элемент И 54 и на счетный вход счетчика 18 через элементы И 53 и мультиплексор 46 блока 8 управления. Счетчик 16 задерживает свое состояние, соответствующее состоянию счетчика 15, на один период, при этом счетчик 18 также не изменяет свое состояние. Выходные разряды счетчика 19, задающего положение маркера в столбце, разбиты следующим образом: младшие разряды, задающие позицию маркера в одной из n строк столбца, поступают на информационные входы дешифратора 2 и цифровой индикаторный модуль 9, старшие разряды, задающие позицию маркера в одной из групп по n строк, поступают на второй вход блока 13 сравнения. К первому входу блока 13 сравнения подключены выходы счетчика 17. Выходной сигнал блока 13 сравнения разрешает включение дешифратора 2 в той группе из n строк, которая задается старшими разрядами счетчика 19 и поступает на вход сброса триггера 52 блока 8 управления (вход 21), который сбрасывается по переднему фронту импульса на выходе 24. По заднему фронту выходного сигнала триггера 52 (выход 29) блока управления 8 в регистр 4 записывается номер ячее-

ки памяти, адрес которой соответствует выделяемому маркером элементу индикации. Номер ячейки отображается в цифровой форме на цифровом индикаторе 9 (старшие разряды), а номер элемента информации (номер в n разрядах ячейки памяти) задается состоянием счетчика 19 и отображается в младших разрядах цифрового индикатора 9. На матричной индикаторной панели 10 позиция маркера выделяется повышенной яркостью по сравнению с соседними (информационными) элементами. Это происходит за счет "удлинения" состояния счетчика 16 развертки матричной индикаторной панели 10 и записи в это время в регистр 5 для отображения сначала информации с маркером (подключение дешифратора 2 и блока 7 памяти к входу коммутатора 6), а затем только маркера (подключение дешифратора 2 и блокировки выхода блока 7 памяти на входе коммутатора 6).

В качестве элементов коммутатора 6 могут быть использованы элементы ИЛИ 2-2И-2.

Процесс отображения информации и маркера поясняет диаграмма на фиг.4. Формирователь 11 маркера (фиг.2) работает следующим образом. По нажатию одной из кнопок 45 устанавливается один из триггеров 44 и на соответствующий выход элементов И 43 выдаются импульсы, поступающие по входу 32. Нажатие кнопок соответствует выполнению следующих команд: "Маркер вправо" (импульсы выдаются через выход 33), "Маркер влево" (выход 35), "Маркер вниз" (выход 34), "Маркер вверх" (выход 36). Одновременное нажатие первых двух кнопок из блока 45 кнопок приводит к появлению "1" на выходе 37, что может соответствовать команде "Перевод в начало строки", а одновременное нажатие двух вторых кнопок из блока 45 кнопок приведет к появлению "1" на выходе 35, что соответствует команде "Переход в начало столбца".

Информация, выдаваемая на отображение, отличается при переходе на следующий столбец от истинной в интервале времени, не превышающем или равном значению:

$$T_3 = m/f,$$

где f — частота следования импуль-

сов генератора 46 импульсов блока 8 управления.

Это приводит к паразитной подсветке элементов индикации, которые не должны светиться, или к уменьшению яркости свечения элементов индикации, которые должны светиться, если в предыдущем столбце элемент индикации этой же строки светился или не светился соответственно. Отношение яркости светящегося элемента индикации (при отображении информации) в этом случае составит (с учетом пропорциональности яркости элемента индикации длительности его возбуждения)

$$\alpha \gg \frac{T_c - T_3}{T_3} = \frac{T_c}{T_3} - 1,$$

где $T_c = 1/f_c$ — период развертки столбцов.

В случае, если $T_c \gg T_3$, то это практически не сказывается на качестве восприятия отображаемой информации. Так при $f = 4$ МГц, $f_c = 6400$ Гц, $m = 16$ имеем, что $\alpha \gg 38$.

В то же время улучшаются условия, необходимые для надежного возбуждения индикаторных элементов.

Для маркера отношение его яркости светящегося элемента индикации, отображающего элемент информации (без учета паразитной подсветки) составит (при рассмотренной реализации блока 8 управления),

$$\alpha = \frac{2T_c}{T_c} = 2;$$

т.е. яркость маркера в два раза выше яркости светящегося элемента индикации, отображающего информацию.

Введение в устройство дешифратора, регистра, двух схем сравнения, трех счетчиков, устройства управления обеспечивает возможность отображения массива данных, представленных в точечно-позиционном коде, из блока памяти, имеющего большую информационную емкость, чем количество элементов индикации, а также обновление массива отображаемых данных или его части, начиная с заданного адреса начала кадра. Это позволяет использовать устройство для отображения нескольких кадров (страниц) данных, с выделением элемента изображения маркером и определением соответствия выделенного элемента информации в пределах

всего массива, т.е. независимо от отображаемого кадра, что расширяет область применения предлагаемого устройства.

Положению маркера однозначно соответствует адрес блока памяти, соответствующий группе из одновременно адресуемых элементов массива данных, и номер элемента в этой группе. Младшая часть адреса, определяющая номер группы в столбце, и номер элемента в этой группе соответствуют ординате, а старшая часть — абсциссе процесса.

Таким образом, предлагаемое устройство позволяет выводить на матричную индикаторную панель несколько процессов, информация о каждом из которых представлена в точечно-позиционном коде, и производит сдвиг изображения путем подачи на вход начала кадра устройства кода следующего столбца (сдвиг влево) или кода предыдущего столбца (сдвиг вправо), причем позиция маркера выделяет элемент информации с начала массива, т.е. с начала процесса. Таким же образом (заданием кода начала кадра) может быть получен сдвиг вверх (вниз).

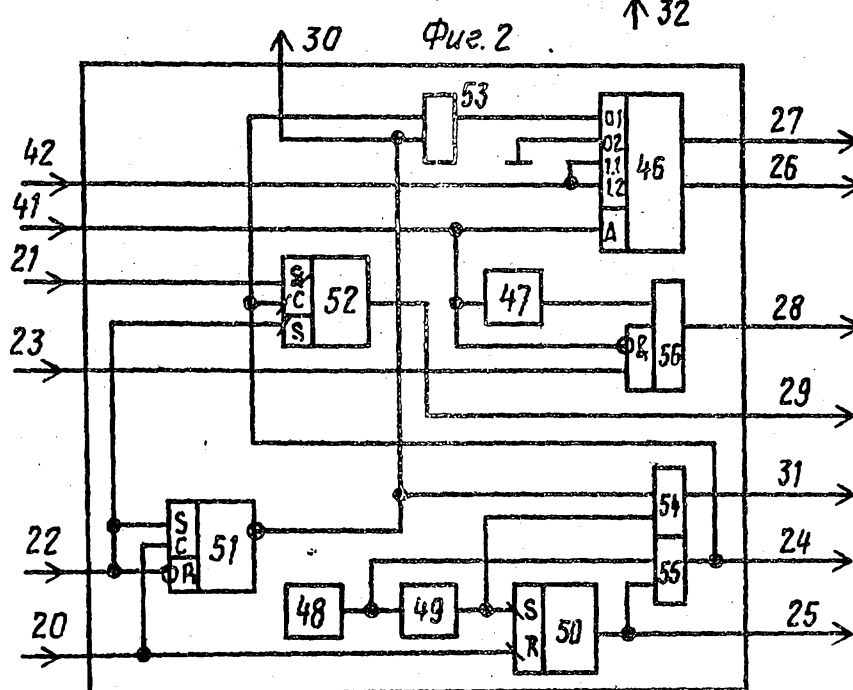
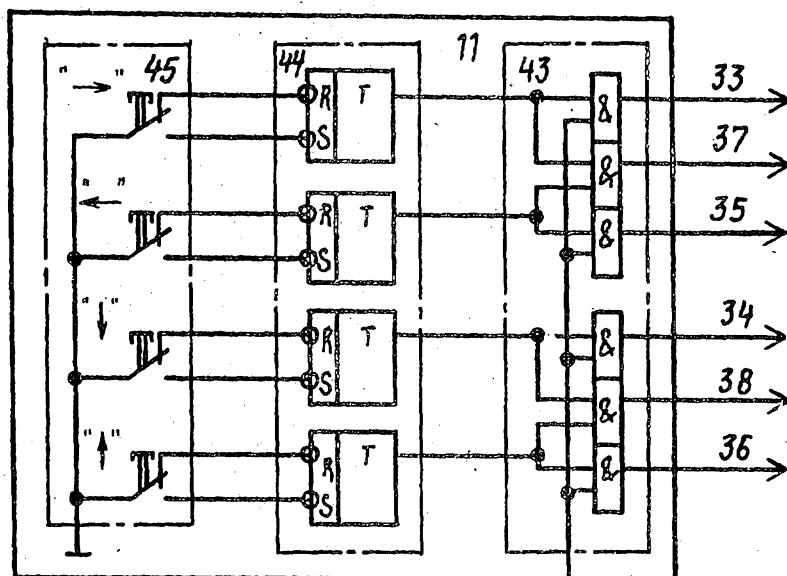
Ф о р м у л а и з о б р е т е н и я

Устройство для отображения информации, содержащее блок памяти, управляющий вход которого подключен к первому выходу блока управления, первый счетчик, суммирующий вход которого подключен к первому выходу формирователя маркера, вход которого подключен к выходу делителя частоты, второй счетчик, информационные выходы которого соединены с входами первого дешифратора, выходы которого соединены с вертикальными шинами матричной индикаторной панели, коммутатор, первый информационный вход которого подключен к выходу блока памяти, первый регистр, выходы которого соединены с информационными входами первой группы цифрового индикатора, второй дешифратор, отличающийся тем, что, с целью расширения области применения устройства путем отображения на экране панели нескольких процессов, в него введены третий, четвертый и пятый счетчики, второй регистр, первый и второй блоки сравнения, третий дешифратор, вхо-

ды которого соединены с информационными входами первой группы первого блока сравнения и с выходами третьего счетчика, вход разрешения счета и тактовый вход которого подключены соответственно к второму и третьему выходам блока управления, информационный и тактовый входы которого являются соответственно входом управления записью и синхронизирующими входами устройства, четвертый и пятый выходы блока управления подключены соответственно к входу управления записью и к тактовому входу четвертого счетчика, информационные входы которого являются адресными входами устройства, выходы четвертого счетчика соединены с адресными входами блока памяти и с информационными входами первого регистра, управляющий вход которого подключен к шестому выходу блока управления, информационные входы блока памяти являются информационными входами устройства, выходы третьего дешифратора соединены с управляющими входами второго регистра, выходы которого соединены с горизонтальными шинами матричной индикаторной панели, а информационные входы подключены к выходам коммутатора, первый управляющий вход которого соединен с седьмым выходом блока управления, а второй управляющий вход соединен с входом управления разверткой блока управления, с входом делителя частоты и с выходом второго блока сравнения, первые информационные входы которого подключены к информационным выходам второго счетчика, выход переполнения которого подключен к входу установки начала кадра блока управления, восьмой выход которого соединен с входом второго счетчика, информационные входы второй группы второго блока сравнения подключены к выходам первого счетчика, установочный и вычитающий входы которого соединены с вторым и третьим выходами формирователя маркера, четвертый, пятый и шестой выходы которого соединены соответственно с суммирующим, вычитающим и установочным входами пятого счетчика, выходы старших разрядов которого подключены к информационным входам второй группы первого блока сравнения, а выходы младших разрядов — к информационным входам второй группы циф-

рового индикатора и к информационным входам второго дешифратора, выходы которого подключены к информационным входам второй группы коммутатора, а управляющий вход второго дешифратора

соединен с выходом первого блока сравнения и с первым входом сброса блока управления, второй вход сброса которого подключен к выходу старшего разряда третьего дешифратора.



Фиг. 3

