

【特許請求の範囲】**【請求項 1】**

利得制御用の参照信号のレベルと所定のランプ状部分を含む比較信号の所定期間のレベルとの両レベルを比較するコンパレータと、

前記比較信号に同期した所定の矩形波信号によって立ち上がりの始端が規定され前記コンパレータの出力信号によって応答継続期間の終端が規定されるステップ応答波形信号を生成するステップ応答波形信号生成回路と、

前記ステップ応答波形信号の前記終端のレベルによってパルス幅が規定される可変パルス幅信号を生成する可変パルス幅信号生成回路と、

可変利得増幅の対象とする入力信号が供給される入力端と可変利得増幅した出力信号を出力する出力端との間に前記可変パルス幅信号に基づいてオン・オフが制御されるスイッチ回路が介挿され該スイッチ回路のオン・オフの態様によって前記入力信号に関する利得を制御する利得制御回路と、

前記利得制御回路の出力信号を平滑した可変利得増幅出力を得る平滑回路と、
を備えていることを特徴とする可変利得増幅回路。

【請求項 2】

前記ステップ応答波形信号生成回路は、抵抗素子とコンデンサとによる時定数回路を含み、前記時定数回路の過渡応答を利用して当該ステップ応答波形信号を生成することを特徴とする請求項 1 に記載の可変利得増幅回路。

【請求項 3】

所定の安定化電圧信号の供給を受ける抵抗素子を含んで構成され所定の参照電流を生成する電流リファレンス回路と、前記電流リファレンス回路によって生成された参照電流によって充電されるコンデンサの電圧に基づいて前記比較信号および前記矩形波信号を生成する電流制御発振回路と、を更に備えていることを特徴とする請求項 1 に記載の可変利得増幅回路。

【請求項 4】

前記比較信号として鋸歯状波信号を適用することを特徴とする請求項 1 に記載の可変利得増幅回路。

【請求項 5】

前記比較信号として三角波信号を適用することを特徴とする請求項 1 に記載の可変利得増幅回路。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、可変利得増幅回路に関し、例えば、自動利得制御回路における可変利得増幅部に適用して有効な可変利得増幅回路に関するものである。

【背景技術】**【0002】**

既に、種々の可変利得増幅回路が提案されている。一つの提案として、入力信号を能動フィルタ回路に断続的に供給するように構成し、該断続のデューティ比をパルス幅変調回路によって制御するようにしたプログラマブル・ゲイン・アンプが提案されている（例えば特許文献 1 参照）。

特許文献 1 の提案では、パルス幅変調回路によって規定されるデューティ比によって利得が調節され、能動フィルタ回路によって出力の平滑化がはかられる。

【0003】

一方、制御電圧に対する利得の変化が連続かつ対数線形であると同時に、雑音増加要因となる減衰器を使用しない構成の可変利得増幅器が提案されている（例えば特許文献 2 参照）。

特許文献 2 の提案では、入力信号に対して並列接続された複数のコンダクタ増幅器と、これらの増幅器に各々接続される指数乗算器と、指数乗算器の乗算係数を外部からの制御

10

20

30

40

50

信号に応じて変化させる制御部と、乗算後の電流出力を集約し電圧に変換する電流 - 電圧変換回路とで可変利得増幅器を構成している。指数乗算回路の乗算係数を制御電圧に従って変化させることによって、減衰器を用いず連続な可変利得特性が得られるとされている。

【特許文献 1】特開昭 63 - 110805 号公報（第 1 頁左下欄「特許請求の範囲」；第 2 頁右上欄「作用」等）

【特許文献 2】特開 2007 - 97005 号公報（段落 0010 ~ 段落 0012 等）

【発明の開示】

【発明が解決しようとする課題】

【0004】

10

特許文献 1 の技術では、上述のデューティ比を制御するための制御電圧に対して線形に利得を持つため、利得の低い領域では僅かな利得制御電圧の変化に対して大きく利得が変化することになる。

このため、自動利得制御に適用する場合などでは、全可変域に亘って精度を確保しつつ安定した利得制御を行うことが難しい。

一方、特許文献 2 の技術では、制御電圧に対する利得の変化が連続かつ対数線形であるため、利得の低い領域における利得制御も特許文献 1 の場合に比し確実に行うことが可能である。

【0005】

20

しかしながら、コンダクタ増幅器を用いることを必須とするものであるため、素子の特性のばらつきに起因する特性（例えば電流値）のずれが生じやすく、また、温度変化の影響を受けやすいといった課題を残す。また、ダイナミックレンジも不十分である。

本発明は上述のような状況に鑑みてなされたものであり、制御信号（制御電圧）に対する利得の変化が連続的かつ対数線形であるため、全可変域に亘って精度を確保しつつ安定した利得制御を行うことが容易であり、かつ、十分なダイナミックレンジが確保できる可変利得増幅回路を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するべく、本願では次に列記するような可変利得増幅回路を提案する。

本発明の請求項 1 の可変利得増幅回路は：

30

利得制御用の参照信号のレベルと所定のランプ状部分を含む比較信号の所定期間のレベルとの両レベルを比較するコンパレータと、

前記比較信号に同期した所定の矩形波信号によって立ち上がりの始端が規定され前記コンパレータの出力信号によって応答継続期間の終端が規定されるステップ応答波形信号を生成するステップ応答波形信号生成回路と、

前記ステップ応答波形信号の前記終端のレベルによってパルス幅が規定される可変パルス幅信号を生成する可変パルス幅信号生成回路と、

可変利得増幅の対象とする入力信号が供給される入力端と可変利得増幅した出力信号を出力する出力端との間に前記可変パルス幅信号に基づいてオン・オフが制御されるスイッチ回路が介挿され該スイッチ回路のオン・オフの態様によって前記入力信号に関する利得を制御する利得制御回路と、

40

前記利得制御回路の出力信号を平滑した可変利得増幅出力を得る平滑回路と、を備えていることを特徴とする。

【0007】

上記請求項 1 の可変利得増幅回路では、利得制御回路で用いる利得を制御するための可変パルス幅信号を、ステップ応答波形信号に基づいて生成しているため、利得制御用の参照信号の変化に対する利得の変化が連続的かつ対数線形の特性を呈する。このため、安定した利得制御を行うことが容易である。

また、利得制御回路において、スイッチ回路のオン・オフの態様によって利得を制御するようにしているため、入力信号に関するダイナミックレンジも十分である。

50

【 0 0 0 8 】

本発明の請求項 2 の可変利得増幅回路は：

上記請求項 1 の可変利得増幅回路において特に、前記ステップ応答波形信号生成回路は、抵抗素子とコンデンサとによる時定数回路を含み、前記時定数回路の過渡応答を利用して当該ステップ応答波形信号を生成することを特徴とする。

上記請求項 2 の可変利得増幅回路では、抵抗素子とコンデンサとによる時定数回路の過渡応答を利用して当該ステップ応答波形信号を生成しているため、簡単な構成で、全可変域に亘って精度を確保しつつ安定した利得制御を行うことが容易である。

【 0 0 0 9 】

本発明の請求項 3 の可変利得増幅回路は：

10

上記請求項 1 の可変利得増幅回路において特に、所定の安定化電圧信号の供給を受ける抵抗素子を含んで構成され所定の参照電流を生成する電流リファレンス回路と、前記電流リファレンス回路によって生成された参照電流によって充電されるコンデンサの電圧に基づいて前記比較信号および前記矩形波信号を生成する電流制御発振回路と、を更に備えていることを特徴とする。

上記請求項 3 の可変利得増幅回路では、一つの半導体基板上に上述の抵抗およびコンデンサとを搭載する場合、これら回路要素間の整合をとることが容易である。

【 0 0 1 0 】

本発明の請求項 4 の可変利得増幅回路は：

上記請求項 1 の可変利得増幅回路において特に、前記比較信号として鋸歯状波信号を適用することを特徴とする。

20

本発明の請求項 5 の可変利得増幅回路は：

上記請求項 1 の可変利得増幅回路において特に、前記比較信号として三角波信号を適用することを特徴とする。

【 発明の効果 】

【 0 0 1 1 】

本発明によれば、制御信号（制御電圧）に対する利得の変化が連続的かつ対数線形であるため、全可変域に亘って精度を確保しつつ安定した利得制御を行うことが容易であり、かつ、十分なダイナミックレンジが確保できる可変利得増幅回路を提供することができる。

30

【 発明を実施するための最良の形態 】

【 0 0 1 2 】

以下、本発明の実施の形態について図面を参照して説明する。

[第 1 実施形態]

図 1 は、本発明の可変利得増幅回路の第 1 の実施形態の構成を示す回路図である。

この実施形態の可変利得増幅回路 100 は、図 1 に示すように、コンパレータ 110 と、ステップ応答波形信号生成回路 120 と、可変パルス幅信号生成回路 130 と、利得制御回路 140 と、平滑回路 150 と、を備えている。

【 0 0 1 3 】

コンパレータ 110 は、その基準信号入力端に供給される利得制御用の参照信号 V_a のレベルと比較信号入力端に供給される所定のランプ状部分を含む比較信号 V_c の所定期間のレベルとの両レベルを比較して該比較の結果としての出力信号 D_1 を出力する。

40

ステップ応答波形信号生成回路 120 は、抵抗素子 R_1 とコンデンサ C_1 とによる時定数回路 121、正極側の電源電圧 V_h を時定数回路 121 に供給する回路中に介挿されたスイッチ SW_1 および SW_2 の直列接続回路、スイッチ SW_2 のオン・オフを制御する信号を供給するインバータ 122、および、時定数回路 121 の後段に接続されたサンプリング・ホールド回路（図中、 S/H と表記）123 を有する。

【 0 0 1 4 】

スイッチ SW_1 はコンパレータ 110 の出力 D_1 によってそのオン・オフが制御される。また、インバータ 122 は、上述の比較信号 V_c に同期した所定の矩形波信号 V_s の供

50

給を受け、その位相を反転した信号 V_{sr} を出力してスイッチ $SW2$ のオン・オフを制御する。

時定数回路 121 のコンデンサ $C1$ には上述の矩形波信号 V_s によってそのオン・オフが制御されるスイッチ $SW3$ が並列に接続されている。

サンプリング・ホールド回路 123 は、矩形波信号 V_s が L レベルである期間に一致したトラッキング期間において出力 S_r を実時間で捕捉し、続いて矩形波信号 V_s が H レベルである期間に一致したホールド期間において上述のトラッキング期間における最終の捕捉値を保持して出力する。以下の説明および図において、このサンプリング・ホールド回路 123 の出力を S_{rh} と表記する。

【0015】

以上のような構成を有するステップ応答波形信号生成回路 120 は、比較信号 V_c に同期した所定の矩形波信号 V_s によって立ち上がりの始端が規定されコンパレータ 110 の出力信号 $D1$ によって応答継続期間の終端が規定される時定数回路 121 (抵抗 $R1$ 、コンデンサ $C1$) のステップ応答波形信号 S_r を生成し、このステップ応答波形信号 S_r をサンプリング・ホールド回路 123 の出力端から出力する。尚、ステップ応答波形信号 S_r の形成については、後に図 2 を参照して更に詳述する。

【0016】

一方、可変パルス幅信号生成回路 130 は、コンパレータ 131 を含んで構成される。

コンパレータ 131 の参照信号入力端にはステップ応答波形信号 S_r (それがサンプリング・ホールド回路 123 によってホールドされた値 S_{rh}) が供給され、比較信号入力端には所定の鋸歯状波信号 P_s が供給される。

上述のように設けられたコンパレータ 131 は、その出力端に、ステップ応答波形信号 S_r の終端のレベルによってパルス幅が規定される可変パルス幅信号 P_w を生成する。

【0017】

また、利得制御回路 140 は、可変利得増幅の対象とする入力信号 V_{in} が供給される入力端 141 と可変利得増幅された出力信号 V_m を出力する出力端 142 との間にスイッチ $SW4$ と演算増幅器 143 とが直列に接続されて構成されている。

スイッチ $SW4$ は、可変パルス幅信号 P_w が制御信号として供給されてそのオン・オフが制御される。このスイッチ $SW4$ のオン・オフの態様によって入力信号 V_{in} に関する利得が制御される。

【0018】

図示の利得制御回路 140 では、演算増幅器 143 の前段側にスイッチ $SW4$ が設けられているが、演算増幅器 143 の後段側にスイッチ $SW4$ を設けるような構成を採ることも可能である。

平滑回路 150 は、利得制御回路 140 の後段に接続され、利得制御回路 140 の出力信号 V_m を平滑した可変利得増幅出力 V_{out} を得る。この平滑回路 150 は、例えばローパスフィルタ回路によって構成されるものであり、図 1 中 LPF と表記されている。

【0019】

次に、適宜図 2 を参照して図 1 の可変利得増幅回路 100 の動作について説明する。図 2 は、図 1 の可変利得増幅回路 100 の動作を表すタイミングチャートである。

図 2 では、時刻 t_0 から時刻 t_4 までの矩形波信号 V_s の 1 周期の期間 ($T1 + T2$) について図 1 中の各部の信号波形およびスイッチのオン・オフ ($ON \cdot OFF$) が表され、本可変利得増幅回路 100 の動作期間中、矩形波信号 V_s の毎周期において図示の動作が繰り返される。

【0020】

時刻 t_0 で矩形波信号 V_s が “ H ” から “ L ” に転じ、“ L ” の期間 (時刻 t_0 から時刻 t_2 までの期間) 中、スイッチ $SW3$ がオフに、スイッチ $SW2$ がオンに制御される。

このようにスイッチ時刻 t_0 から時刻 t_2 までの期間のうち、時刻 t_0 から時刻 t_1 までの期間では、コンパレータ 110 への参照信号 V_a のレベルよりも比較信号 V_c のレベルが低く、コンパレータ 110 の出力信号 $D1$ が “ H ” である。

10

20

30

40

50

上述のように信号 D 1 が “ H ” である期間、この信号 D 1 によってスイッチ S W 1 がオンに制御される。

即ち、信号 D 1 が “ H ” である時刻 t_0 から時刻 t_1 までの期間、正極側の電源電圧 V_h によって、スイッチ S W 1 およびスイッチ S W 2 を通して時定数回路 1 2 1 のコンデンサ C 1 が充電される。

【 0 0 2 1 】

この充電は抵抗素子 R 1 とコンデンサ C 1 とによる時定数をもって進み、時定数回路 1 2 1 の出力であるコンデンサ C 1 の正極側の電圧 S_r は図 2 中「 S_r 」と表記した波形のごとく、電源電圧 V_h に上記時定数で漸近するようなステップ応答特性を呈する。

時刻 t_1 に到ると、コンパレータ 1 1 0 の両入力信号レベルの大小関係が逆転するため、出力信号 D 1 が “ H ” から “ L ” に転じ、これにตอบสนองしてスイッチ S W 1 が時刻 t_1 でオフに制御される。

【 0 0 2 2 】

スイッチ S W 1 がオフになると、時定数回路 1 2 1 のコンデンサ C 1 への充電は停止して、時定数回路 1 2 1 の出力であるコンデンサ C 1 の正極側の電圧 S_r の上昇が停止し、一点鎖線で図示の漸近線には追従しなくなって定常値 (V_b) となる。

換言すれば、ステップ応答波形信号 S_r は、比較信号 V_c に同期した所定の矩形波信号 V_s によって立ち上がりの始端 (時刻 t_0 に一致) が規定され、コンパレータ 1 1 0 の出力信号 D 1 (その後縁) によって時定数回路 1 2 1 (そのコンデンサ C 1) への充電が断たれて応答継続期間の終端 (時刻 t_1 に一致) が規定される。

【 0 0 2 3 】

上述のように電圧 S_r が定常値 (V_b) となった状態は、スイッチ S W 3 がオフを維持する期間、即ち、矩形波信号 V_s が “ L ” を維持する期間中 (即ち、時刻 t_2 まで) コンデンサ C 1 において保たれる。尚、矩形波信号 V_s が “ L ” を維持する期間を経過し矩形波信号 V_s が “ H ” に転じてこのレベルが維持される期間 (即ち、時刻 t_2 から時刻 t_4 まで)、スイッチ S W 2 がオフとなって時定数回路 1 2 1 への給電が断たれる。

【 0 0 2 4 】

一方、同じ期間 (即ち、時刻 t_2 から時刻 t_4 まで) にスイッチ S W 3 がオンとなってコンデンサ C 1 の両端が短絡されその電圧は零にリセットされる。

サンプリング・ホールド回路 1 2 3 において、その入力電圧 S_r の値は、トラッキング期間 (時刻 t_0 から時刻 t_2 までの期間) 中、実時間で捕捉され、続くホールド期間において、該捕捉による最終時点 (時刻 t_2) での値 (即ち、 V_b) が維持される。即ち、サンプリング・ホールド回路 1 2 3 の出力 S_{rh} は、入力電圧 S_r が零にリセットされた後においても V_b に維持される。

【 0 0 2 5 】

サンプリング・ホールド回路 1 2 3 の出力 S_{rh} (電圧値 V_b) はコンパレータ 1 3 1 に参照信号として供給され、比較信号としての鋸歯状波信号 P_s がこの電圧値 V_b と比較される。この比較の結果としてのコンパレータ 1 3 1 の出力信号 P_w は、鋸歯状波信号 P_s のランプ状の部分の傾斜と電圧値 V_b との相対によって規定される幅を有するパルス状の信号波形を呈する。

図示の例では、出力信号 P_w は、時刻 t_3 から時刻 t_4 までの期間において “ H ” となる。このように信号 P_w が “ H ” である期間毎に利得制御回路 1 4 0 のスイッチ S W 4 がオンに、それ以外の期間はオフになるように制御が行われて、利得制御回路 1 4 0 の利得が制御される。

【 0 0 2 6 】

以上説明した図 2 の各信号波形を参照して理解される通り、利得制御回路 1 4 0 の利得は、直接にはスイッチ S W 4 のオン・オフを制御する信号 P_w のデューティ比に依存し、これは電圧値 V_b 、即ち、時定数回路 1 2 1 の出力電圧 S_r (サンプリング・ホールド回路 1 2 3 の出力 S_{rh}) に依存することになる。

そして、更に遡れば、この利得は、コンパレータ 1 1 0 における参照信号 V_a の値に依

10

20

30

40

50

存する。この実施形態では特に、参照信号 V_a の値によって直接的に信号 P_w のデューティ比を調節するのではなく、参照信号 V_a の値をこの値に対応する電圧 S_r (即ち、時定数回路 121 の出力電圧) として、指数関数に沿った変換を行った値によって該調節を行う。

【0027】

既述の通り、出力電圧 S_r は時定数回路 121 のステップ応答特性を利用して得られるものであり、指数関数に良く沿った特性を呈する。この場合、抵抗 R_1 とコンデンサ C_1 による時定数回路の 121 のアナログ的な過渡現象であるステップ応答特性を利用しているため、関数の特性が理論値に忠実に連続した指数関数に従った変換が行われ得る。

このため、利得の制御用の信号 (参照信号 V_a) の値と、デシベル表示による利得の変化とが線形になった (所謂、デシベルリニアな) 調整のし易い特性を得ることができる。

【0028】

図 1 および図 2 を参照して上述した実施の形態に関して、この特性を得る過程を更に数式を用いて説明する。

ステップ応答回路 120 の出力信号 V_b の時間的推移は次のように表される：

$$V_b = V_h * \{ 1 - e^{(-t_1 / \tau)} \} \dots \dots \dots (1)$$

ここに、 $\tau = R * C$ 、 $t_1 = (V_a / V_h) * T_1$ であり、従って、

$$V_b = V_h * [1 - e^{\{ (-V_a * T_1) / (V_h * R * C) \}}] \dots \dots \dots (2)$$

である。

但し、

R : 抵抗 R_1 の抵抗値

C : コンデンサ C_1 の容量値

T_1 : 鋸歯状波信号 V_c が GND から V_h まで遷移する時間

V_a : 任意の利得制御電圧 (参照信号の電圧値)

V_b : ステップ応答回路 120 の出力信号 (サンプリング・ホールド回路出力)

V_h : 直流定電圧

t_1 : V_a と鋸歯状波信号 V_c が同電圧になり、ステップ応答が終了する時刻

である。

【0029】

以上の式 (2) によって表されるステップ応答回路 120 の出力信号 (サンプリング・ホールド回路出力 S_{rh}) が可変パルス幅信号生成回路 130 (そのコンパレータ 131) において比較信号入力端に供給される鋸歯状波信号 P_s と比較され、既述のようにパルス幅が可変の可変パルス幅信号 P_w が生成され、この信号 P_w によって利得制御回路 140 のスイッチ SW_4 のオン・オフが制御されて利得制御が行われる。

【0030】

本実施形態の可変利得増幅回路 100 の利得を G_{OUT} とし、利得制御回路 140 における演算増幅器 143 の利得を G_{MAX} とすると：

$$G_{OUT} = G_{MAX} * (V_h - V_b) / (T_2 / T) \dots \dots \dots (3)$$

として表すことができる。ここに T は矩形波 V_s の周期であり $T_1 + T_2$ である。

式 (3) の両辺の対数をとると：

$$20 * \text{Log} (G_{OUT}) = 20 * \text{Log} \{ G_{MAX} * (V_h - V_b) / (T_2 / T) \} \dots (4)$$

式 (4) の右辺について展開すると：

$$\begin{aligned} & 20 * \text{Log} \{ G_{MAX} * (V_h - V_b) / (T_2 / T) \} \\ &= 20 * \text{Log} (G_{MAX} / (T_2 / T)) + 20 * \text{Log} (V_h - V_b) \dots \dots (5) \end{aligned}$$

式 (5) に式 (1) を適用すると：

$$\begin{aligned} &= 20 * \text{Log} (G_{MAX} / (T_2 / T)) + 20 * \text{Log} \{ V_h * e^{(-t / \tau)} \} \\ &= 20 * \text{Log} (G_{MAX} * V_h / (T_2 / T)) + 20 * (-t / \tau) * \text{Log} (e) \dots (6) \end{aligned}$$

)

ここで式 (6) において： $A = 20 * \text{Log} (G_{MAX} * V_h / (T_2 / T))$ とおき、

$t = (V_a / V_h) * T_1$ を代入すると：

10

20

30

40

50

$$= 20 * \{ -T1 / (Vh * \tau) \} * \text{Log}(e) * Va + A \dots (7)$$

と表される。従って、式(4)は：

$$20 * \text{Log}(GOUT) = 20 * \{ -T1 / (Vh * \tau) \} * \text{Log}(e) * Va + A \dots (8)$$

の式で表される。

【0031】

これは、対数で表記した利得と利得制御用の信号レベル(参照信号の値Va)とが線形の関係となることを意味しており、既述のとおり、利得制御用の信号Vaの値と、デシベル表示による利得とが線形になった(所謂、デシベルリニアな)調整のし易い特性が得られることが数式上からも判読される。

【0032】

[第2実施形態]

図3は、本発明の第2の実施形態としての可変利得増幅回路300の構成を示す回路図である。図3において既述の図1との対応部は同一の参照符号を附して示し、それら各部の説明は省略する。また、各部の信号波形およびスイッチのオン・オフについては図2と同様であり、動作の説明に関しては図2を参照して既述の事項を援用する。

図3の第2の実施形態では、図1の第1の実施形態における各回路要素を全て備え、更に、図1の第1の実施形態では外部から取得していた上述の鋸歯状波信号Ps、矩形波信号Vs、および、比較信号Vcを自ら生成する電流リファレンス回路および電流制御発振器400をも備えている。

【0033】

電流リファレンス回路および電流制御発振器400は、その入力端101に、図示省略されたバンドギャップリファレンス回路から外来ノイズに強く安定化された基準電源電圧が供給される。尚、電流リファレンス回路および電流制御発振器400の構成については、図4を参照して後述する。

図3を既述の図1と対照して容易に理解されたとおり、この第2の実施形態の可変利得増幅回路300においても、コンパレータ110の基準信号入力端に供給される利得制御用の参照信号Vaのレベルがステップ応答波形信号生成回路120によって対数関数に沿った変化(図2：Sr)を呈するように変換される。

【0034】

このステップ応答波形信号生成回路120(そのサンプリング・ホールド回路123)の出力信号(図2：Sr h)のレベルに応じて可変パルス幅信号生成回路130の出力である可変パルス幅信号Pwのパルス幅(図2：Pw)が調節される。

この可変パルス幅信号Pwのデューティ比に依存するようにして利得制御回路140の利得が制御される結果、可変利得増幅回路300の利得が制御される。

この場合、既述のステップ応答波形信号生成回路120の作用によって、利得の制御用の信号(参照信号Va)の値と、デシベル表示による利得の変化とが線形になった(所謂、デシベルリニアな)調整のし易い特性を得ることができる。

【0035】

図4は、図3の可変利得増幅回路300の電流リファレンス回路および電流制御発振器400の構成を表す回路図である。

図4の電流リファレンス回路および電流制御発振器400は、その入力端101に、図示省略されたバンドギャップリファレンス回路から基準電源電圧が供給される。一般に、バンドギャップリファレンス回路では、外来ノイズに強く安定化された基準電源電圧を生成し供給可能である。

しかしながら、図4の電流制御発振器400は、従って、図3の可変利得増幅回路300は、バンドギャップリファレンス回路から基準電源電圧が供給されることを必須とするものではなく、他の適宜の安定化電源から同種の電圧の供給を受けるように構成することも可能である。

この電流制御発振器400は、電流リファレンス回路410と電流制御発振器420と

10

20

30

40

50

を含んで構成される。

【 0 0 3 6 】

電流リファレンス回路 4 1 0 では、入力端 1 0 1 に供給される基準電源電圧が図示のように差動増幅器 4 1 1 を介して P 型 MOS トランジスタ Q 1 のゲートに供給され、抵抗 R 2 の値によって規定される電流がトランジスタ Q 1 に流れるように構成されている。

入力端 1 0 1 に供給される基準電源電圧がバンドギャップリファレンス回路（不図示）による基準電源から供給されるように構成する場合には、元になる電源電圧の変化や温度変化の影響を極めて受けにくいと、トランジスタ Q 1 に流れる電流値は、略、抵抗 R 2 の製造時のばらつきや温度特性にのみ依存するように調節される。

【 0 0 3 7 】

電流制御発振器 4 2 0 には、電流リファレンス回路 4 1 0 のトランジスタ Q 1 に流れる電流に関する電流ミラー回路を構成するように P 型 MOS トランジスタ Q 2 および P 型 MOS トランジスタ Q 3 が設けられている。

正極側の電源から P 型 MOS トランジスタ Q 2 に流れる電流は P 型 MOS トランジスタ Q 3 を通してコンデンサ C 2 に供給され、このコンデンサ C 2 を漸次充電する。このため、コンデンサ C 2 の正極側に鋸歯状波信号 P s が生起する。このコンデンサ C 2 の両端は N 型 MOS トランジスタ Q 4 によって結ばれ、この N 型 MOS トランジスタ Q 4 がオン状態になるとコンデンサ C 2 に充電された電荷は一掃（中和）されて鋸歯状波信号 P s は G N D の電位になる。

【 0 0 3 8 】

同様に、正極側の電源から P 型 MOS トランジスタ Q 5 を流れる電流は P 型 MOS トランジスタ Q 6 を通してコンデンサ C 3 に供給され、このコンデンサ C 3 を漸次充電する。このため、コンデンサ C 3 の正極側に鋸歯状波信号 V c が生起する。このコンデンサ C 3 の両端は N 型 MOS トランジスタ Q 7 によって結ばれ、この N 型 MOS トランジスタ Q 7 がオン状態になるとコンデンサ C 3 に充電された電荷は一掃（中和）されて鋸歯状波信号 V c は G N D の電位になる。

【 0 0 3 9 】

図示のように、コンデンサ C 2 の正極側の出力は一方の端子に電圧 V h が供給されたコンパレータ 4 2 1 の他方の端子に供給される。このコンパレータ 4 2 1 の出力は、2 つの NOR ゲート 4 3 1 および 4 3 2 によって構成された S - R 型フリップフロップ回路 4 3 0 の一方の NOR ゲート 4 3 2 側（例えばセット端子）に供給される。

同様に、コンデンサ C 3 の正極側の出力は一方の端子に電圧 V h が供給されたコンパレータ 4 2 2 の他方の端子に供給される。このコンパレータ 4 2 2 の出力は、S - R 型フリップフロップ回路 4 3 0 の他方の NOR ゲート 4 3 2 1 側（例えばリセット端子）に供給される。

【 0 0 4 0 】

S - R 型フリップフロップ回路 4 3 0 の一方の出力（例えばリセット出力）がインバータ 4 4 1 によって反転されて矩形波信号 V s が形成され、この信号 V s が外部に出力される。

一方、信号 V s は、P 型 MOS トランジスタ Q 6 および N 型 MOS トランジスタ Q 7 の各ゲートに供給されて、双方のトランジスタにおいて相互に位相が反転した形態でオン・オフのスイッチング動作が行われ、コンデンサ C 3 の正極側に、図 2 の V c に表された信号波形を生起する。

【 0 0 4 1 】

同様に、信号 V s がインバータ 4 4 2 によって反転された矩形波信号が、P 型 MOS トランジスタ Q 3 および N 型 MOS トランジスタ Q 5 の各ゲートに供給されて、双方のトランジスタにおいて相互に位相が反転した形態でオン・オフのスイッチング動作が行われ、コンデンサ C 2 の正極側に、図 2 の P s に表された信号波形を生起する。

このようにして電流リファレンス回路および電流制御発振器 4 0 0 から出力される各信号 P s、V s、および、V c が、図 3 中に同じシンボルで表された該当各部の信号として

10

20

30

40

50

供給され、図 1 を参照して既述のような動作と同様の動作が営まれる。

【 0 0 4 2 】

図 4 の電流リファレンス回路および電流制御発振器 4 0 0 の動作について更に数式を用いて説明する。

鋸歯状波信号 V_c が GND から V_h まで遷移する時間を T_1 とすると：

$$T_1 = V_h * (C_{30} / I_5) \dots \dots \dots (9)$$

この式 (9) に $I_5 = k * V_{bg} / R_{20}$ を代入して

$$T_1 = V_h * (R_{20} * C_{30}) / (k * V_{bg}) \dots \dots \dots (10)$$

なる式 (1 0) を得る。

但し、

I_5 : P 型 MOS トランジスタ Q_5 に流れる電流

C_{30} : コンデンサ C_3 の容量値

V_h : 直流定電圧

k : P 型 MOS トランジスタ Q_1 と P 型 MOS トランジスタ Q_5 の電流ミラー比

V_{bg} : バンドギャップリファレンス回路から供給される電圧

R_{20} : 抵抗 R_2 の抵抗値

である。

【 0 0 4 3 】

式 (1 0) より、鋸歯状波信号 V_c が GND から V_h まで遷移する時間を T_1 は、P 型 MOS トランジスタ Q_5 に流れる電流値 I_5 に反比例し、コンデンサ C_3 の容量値 C_{30} に比例することが判読される。

一方、ステップ応答回路 1 2 0 の出力信号 V_b の時間的推移は、先の式 (2) で表されるものであった。

この式 (2) に式 (1 0) を代入すると、その指数部は、

$$\begin{aligned} & (- V_a * V_h * R_{20} * C_{30}) / (V_h * R * C * k * V_{bg}) \\ & = (- V_a * R_{20} * C_{30}) / (R * C * k * V_{bg}) \end{aligned}$$

となり、この結果、

$$V_b = V_h * [1 - e^{\{ (- V_a * R_{20} * C_{30}) / (R * C * k * V_{bg}) \}}] \dots (11)$$

を得る。

【 0 0 4 4 】

この式 (1 1) の指数部に着目すると、分母は抵抗 R_1 の抵抗値 R とコンデンサ C_1 の容量値 C を含む関数であり、分子は抵抗 R_2 の抵抗値 R_{20} とコンデンサ C_3 の容量値 C_{30} を含む関数である。

電流リファレンス回路および電流制御発振器 4 0 0 の製造過程で、一つの半導体基板上にこれらの抵抗素子 R_1 、 R_2 、および、コンデンサ C_1 、 C_3 をそれらの抵抗値および容量値の温度依存性が相互に作動的に作用して相殺されるように整合性をとることによって、環境温度の変化によって特性の変化が起こり難い安定した特性が得られる。

【 0 0 4 5 】

また、上述のような整合性をとることによって、これらの抵抗素子および容量素子としての製造時の特性のばらつきの影響が効果的に抑制される。

因みに、通常の抵抗素子はその温度係数が正であり、これに対し、コンデンサの中には例えばポリプロピレン・フィルム・コンデンサのように容量の温度係数が負であるものがある。従って、これら両者を組み合わせ、式 (1 1) における指数部に関して、温度の変化に関し、両者の抵抗値および容量値の変化が丁度相殺し合って、結果的に指数部の値が定常 (に近い状態) を維持できるようにした回路が一つの実施例として考えられる。

【 0 0 4 6 】

以上のように、環境温度の変化や製造時の素子特性のばらつきの影響を受け難い電流リファレンス回路および電流制御発振器 4 0 0 から鋸歯状波信号 P_s の供給を受けて作動する可変パルス幅信号生成回路 1 3 0 も環境温度の変化や製造時の素子特性のばらつきの影響を受け難い。

10

20

30

40

50

従って、可変利得増幅回路 300 全体として、利得制御用の電圧 (V_a) に対する利得の応答特性は、環境温度の変化や製造時の素子特性のばらつきの影響を受け難いものとなり、動作の安定性に優れた可変利得増幅回路 300 が実現される。

【0047】

尚、図 1 ないし図 4 を参照して説明した実施形態では、信号 V_c および信号 P_s として鋸歯状波信号を適用しているが、これらの信号は鋸歯状波信号であることを必須とするものではなく、所定のランプ状部分を含む信号を適用することが可能である。

図 5 は、本発明の可変利得増幅回路の第 1 の実施形態および第 2 の実施形態の変形例として、図 2 の鋸歯状波信号 V_c および P_s に替えて三角波信号 V_{c1} および P_{s1} を適用した場合について説明するためのタイミングチャートである。

10

【0048】

図 5 の比較信号 V_{c1} は、図示のとおりその周期が矩形波信号 V_s の周期 ($T_1 + T_2$) に等しい三角波信号である。この三角波信号 V_{c1} の前半周期 T_1 の部分は図 2 の鋸歯状波信号 V_c の時刻 t_0 から時刻 t_2 までの期間 T_1 におけるランプ状部分と同様の变化特性を呈している。

従って、この三角波信号 V_{c1} の前半周期 T_1 の部分を図 2 の鋸歯状波信号 V_c の時刻 t_0 から時刻 t_2 までの期間 T_1 と同様に適用する。

【0049】

また、比較信号としての三角波信号 P_{s1} はその周期、位相、および、波高値とも三角波信号 V_{c1} と同様である。このため、時刻 t_2 のピークの前後の期間 (図示の時刻 t_{11} から時刻 t_{21} までの期間) において、サンプリング・ホールド回路 123 の出力 S_{rh} (電圧値 V_b) を上回る値をとる。

20

従って、コンパレータ 131 の出力信号 P_w は、時刻 t_{11} に “L” から “H” に転じてそのレベルを維持し、時刻 t_{21} に到ると “H” から “L” に復するような波形を呈する。

【0050】

このため、このような信号 P_w に応答するスイッチ SW_4 も、時刻 t_{11} でオフからオンに転じてオンを維持し、時刻 t_{21} に到るとオンからオフに復するように作動する。

図 2 の動作との比較においては、矩形波信号 V_s の 1 周期の期間において信号 P_w が “H” レベルをとるタイミングを若干異にするが、そのデューティ比は図 2 に基づいて説明した場合と略同様にして可変であり、従って、図 2 の場合と略同様にスイッチ SW_4 のオンオフを制御して可変利得増幅回路としての利得調節機能を実現することができる。

30

【産業上の利用可能性】

【0051】

本発明の可変利得増幅回路は、例えば、自動利得制御回路における可変利得増幅部に適用することができる。

【図面の簡単な説明】

【0052】

【図 1】本発明の可変利得増幅回路の第 1 の実施形態の構成を示す回路図である。

【図 2】図 1 の可変利得増幅回路の動作を表すタイミングチャートである。

【図 3】本発明の可変利得増幅回路の第 2 の実施形態の構成を示す回路図である。

40

【図 4】図 3 の電流リファレンス回路および可変利得増幅回路の電流制御発振器の構成を表す回路図である。

【図 5】本発明の可変利得増幅回路の第 1 の実施形態および第 2 の実施形態の変形例について説明するためのタイミングチャートである。

【符号の説明】

【0053】

100, 300 ... 可変利得増幅回路

110 ... コンパレータ

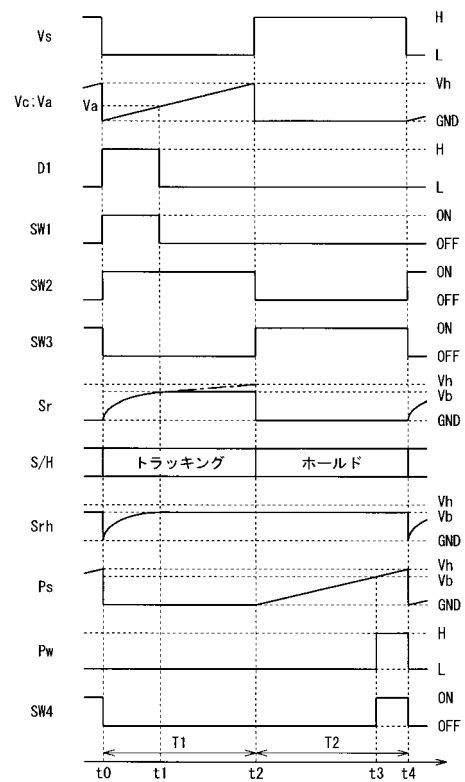
120 ... ステップ応答波形信号生成回路

130 ... 可変パルス幅信号生成回路

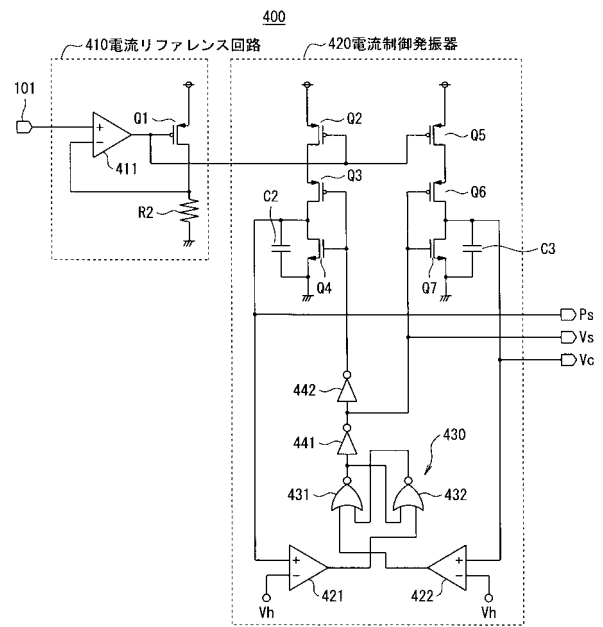
50

1 5 0 ... 平滑回路

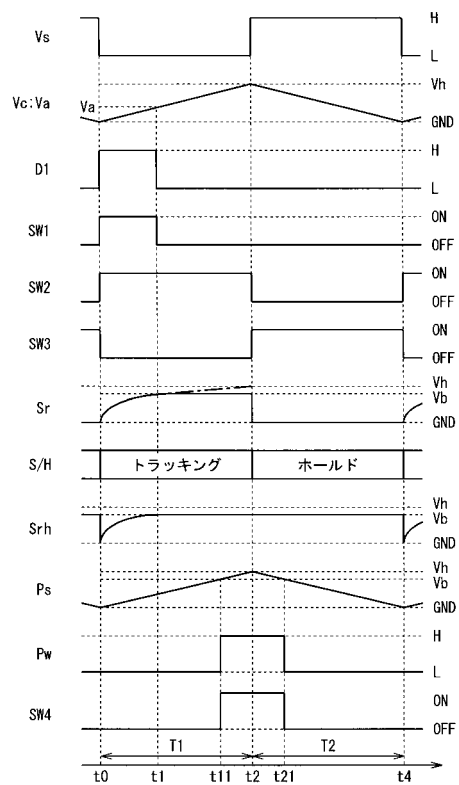
【 図 2 】



【 図 4 】



【 図 5 】



フロントページの続き

(72)発明者 成田 誠

神奈川県厚木市岡田 3 0 5 0 番地 旭化成エレクトロニクス株式会社内

Fターム(参考) 5J100 AA02 AA16 AA18 BA01 BA05 BB15 BC07 CA11 CA23 DA06

DA08 EA02

5J500 AA01 AA27 AA41 AA66 AC35 AF09 AH10 AH17 AH25 AH29

AH38 AK09 AK17 AK42 AT01 AT06 WU01 WU09