



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt



(10) DE 101 24 986 B4 2005.03.10

(12)

Patentschrift

(21) Aktenzeichen: 101 24 986.1

(51) Int Cl.⁷: G02F 1/1335

(22) Anmelddetag: 22.05.2001

G02F 1/1368

(43) Offenlegungstag: 25.07.2002

(45) Veröffentlichungstag
der Patenterteilung: 10.03.2005

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden.

(30) Unionspriorität:

00-28396	25.05.2000	KR
00-28397	25.05.2000	KR
00-35105	24.06.2000	KR

(72) Erfinder:

Lim, Byoung Ho, Kumi, KR; Yoo, Soon Sung, Kumi, KR; Kwak, Dong Yeung, Taegu, KR; Lee, Jae Gu, Taegu, KR

(71) Patentinhaber:

LG. Philips LCD Co., Ltd., Seoul/Soul, KR

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

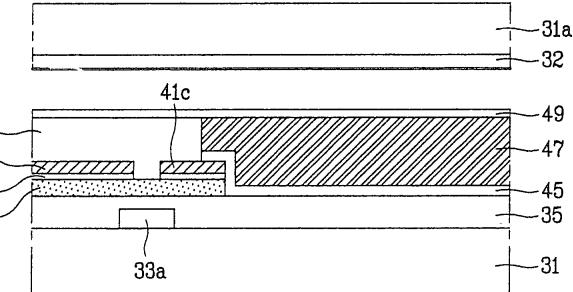
US 60 02 462

JP 2000-122096 A [Abstract], In: Pat. Abstr. of Japan [DEPATIS DOKIDX];

(74) Vertreter:
Viering, Jentschura & Partner, 80538 München

(54) Bezeichnung: **Flüssigkristall-Anzeigevorrichtung und Herstellungsverfahren dafür**

(57) Hauptanspruch: Eine Flüssigkristallanzeige-Vorrichtung (LCD), die aufweist:
ein erstes und ein zweites Substrat;
einen Dünnschichttransistor (TFT), der in einem vorbestimmten Bereich auf dem ersten Substrat ausgebildet ist;
eine Pixelelektrode, die in einem Pixelbereich auf dem ersten Substrat ausgebildet ist;
eine Farbfilter-Schicht, die direkt auf der Pixelelektrode ausgebildet ist;
eine schwarze Lochmaske, die in einem von der Pixelelektrode unterschiedlichen Bereich ausgebildet ist, und die derart eingerichtet ist, dass sie Licht abschirmt und als Passivierungsschicht verwendet ist; und
eine Flüssigkristall-Schicht, die zwischen dem ersten und dem zweiten Substrat ausgebildet ist.



Beschreibung

Querverweise auf verwandte Anmeldungen

[0001] Diese Anmeldung beansprucht die Priorität von: koreanische Patentanmeldung Nr. 2000-28396, eingereicht am 25. Mai 2000; koreanische Patentanmeldung Nr. 2000-28397, eingereicht am 25. Mai 2000; und koreanische Patentanmeldung Nr. 2000-35105, eingereicht am 24. Juni 2000, die hiermit alle als Ganzes für alle Zwecke mittels Bezugnahme aufgenommen sind, als ob sie vollständig hierin beschrieben wären.

Hintergrund der Erfindung

Gebiet der Erfindung

[0002] Die Erfindung betrifft eine Anzeigevorrichtung und insbesondere eine Flüssigkristallanzeige-Vorrichtung (LCD) sowie ein Verfahren zum Herstellen derselben.

Stand der Technik

Beschreibung des Stands der Technik

[0003] Ultradünne Flachpaneel-Anzeigevorrichtungen mit einem Anzeigeschirm, der eine Dicke von einigen Zentimetern oder weniger aufweist, und insbesondere Flachpaneel-LCD-Vorrichtungen werden häufig in Monitoren von Notebooks, bei Raumfahrzeugen und bei Luftfahrzeugen verwendet.

[0004] Solche LCD-Vorrichtungen haben einen geringen Energieverbrauch und sind bequem zu tragen. In diesem Zusammenhang erfahren LCD-Vorrichtungen viel Beachtung als eine fortschrittliche Anzeigevorrichtung, die eine Kathodenstrahlröhre (CRT) ersetzen können.

[0005] Eine LCD-Vorrichtung weist ein Dünn-schichttransistor-Substrat (TFT, "thin film transistor"), ein Farbfilter-Substrat und eine Flüssigkristall-Schicht auf, die abgedichtet zwischen dem TFT-Substrat und dem Farbfilter-Substrat angeordnet ist. Die LCD ist eine Vorrichtung, die kein Licht emittiert, mittels dem ein Bildeffekt basierend auf den elektro-optischen Eigenschaften der Flüssigkristall-Schicht erhalten werden kann.

[0006] Mit anderen Worten werden ein TFT-Array und Pixelelektroden auf dem TFT-Substrat ausgebildet, wohingegen eine schwarze Lochmaske, eine Farbfilter-Schicht und eine gemeinsame Elektrode auf dem Farbfilter-Substrat ausgebildet werden. Das TFT-Substrat und das Farbfilter-Substrat werden aneinander mittels eines Dichtungsmaterials wie beispielsweise Epoxydharz befestigt.

[0007] Ein Treiberschaltkreis wird mit dem TFT-Substrat mittels einer Anordnung von elektrisch leitfähigen Kopplungsmitteln auf einem elektrisch isolierenden Sockel (tape carrier package) gekoppelt. Der Treiberschaltkreis erzeugt unterschiedliche Steuer-Signale und elektrische Signal-Spannungen, um Bilder darzustellen.

[0008] Die Entwicklung und die Anwendung von TFT-LCD-Industrien hat sich in dem Maße beschleunigt, wie die Dimensionen und die Auflösung von LCD-Vorrichtungen sich erhöht haben. Um die Produktivität zu erhöhen und um geringe Kosten sicherzustellen, sind kontinuierlich viele Anstrengungen im Hinblick auf vereinfachte Verfahrensschritte und eine Verbesserung der Ausbeute unternommen worden.

[0009] Ein Verfahren zum Herstellen einer LCD-Vorrichtung gemäß einem Beispiel aus dem Stand der Technik wird im Weiteren unter Bezugnahme auf die Zeichnungen beschrieben.

[0010] **Fig. 1a** bis **1f** sind Querschnittsansichten, die Verfahrensschritte zum Herstellen eines unteren Substrats einer LCD-Vorrichtung gemäß einem Beispiel aus dem Stand der Technik veranschaulichen, und **Fig. 2a** bis **2e** sind Querschnittsansichten, die Verfahrensschritte zum Herstellen eines oberen Substrats einer LCD-Vorrichtung gemäß einem Beispiel aus dem Stand der Technik veranschaulichen.

[0011] Ein Verfahren zum Herstellen eines unteren Substrats einer LCD-Vorrichtung wird im Weiteren bezugnehmend auf **Fig. 1a** bis **1f** beschrieben.

[0012] Wie in **Fig. 1a** gezeigt, wird eine Metall-Schicht aus einem Material für eine Gate-Elektrode, beispielsweise Al, Ta, Cr und eine Al-Legierung, auf einem ersten isolierenden Substrat **1** ausgebildet. Eine Gate-Elektrode **2** wird mittels eines Strukturierungs-Verfahrens unter Verwendung einer ersten Maske (nicht gezeigt) ausgebildet.

[0013] Wie in **Fig. 1b** gezeigt, wird eine gate-isolierende Schicht **3**, vorzugsweise aus SiN_x , auf dem ersten isolierenden Substrat **1** und auf der Gate-Elektrode **2** unter Verwendung des Abscheideverfahrens aus der Gasphase (CVD) ausgebildet. Eine Halbleiterschicht **4** wird dann auf der gate-isolierenden Schicht **3** und oberhalb der Gate-Elektrode **2** ausgebildet.

[0014] Wie in **Fig. 1c** gezeigt, wird die Halbleiterschicht **4** unter Verwendung einer zweiten Maske (nicht gezeigt) strukturiert, um eine aktive Struktur **4a** auszubilden. Eine Metall-Schicht **5**, beispielsweise aus Al, Cr, Mo bzw. aus einer Al-Legierung, wird mittels eines Sputter-Verfahrens ausgebildet und dann selektiv entfernt, um eine Source-Elektrode **6a** und eine Drain-Elektrode **6b**, wie in **Fig. 1d** gezeigt, aus-

zubilden. Die Source-Elektrode **6a** und die Drain-Elektrode **6b** werden mittels eines Ätz-Verfahrens unter Verwendung einer dritten Maske (nicht gezeigt) ausgebildet. Eine Passivierungsschicht **7** wird auf der gesamten Oberfläche ausgebildet, auch auf den Source- bzw. Drain-Elektroden **6a** und **6b**.

[0015] Wie in **Fig. 1e** gezeigt, wird ein Kontaktloch **8** unter Verwendung einer vierten Maske (nicht gezeigt) ausgebildet, um einen Abschnitt der Drain-Elektrode **6b** freizulegen. Wie in **Fig. 1f** gezeigt, wird eine Indium-Zinn-Oxid-Schicht (ITO) für eine Pixelelektrode auf der gesamten Oberfläche derart ausgebildet, dass die Schicht mit der Drain-Elektrode **6b** durch des Kontaktlochs **8** elektrisch gekoppelt ist. Die ITO-Schicht wird mittels eines Ätz-Verfahrens unter Verwendung einer fünften Maske (nicht gezeigt) strukturiert, um eine Pixelelektrode **9** auszubilden.

[0016] Im Weiteren wird ein Verfahren zum Herstellen eines oberen Substrats einer LCD-Vorrichtung bezugnehmend auf **Fig. 2a** bis **2e** beschrieben.

[0017] Wie in **Fig. 2a** gezeigt, wird ein lichtabschirmendes Material auf einem zweiten isolierenden Substrat **1a** ausgebildet und mittels eines Fotolithographie-Verfahrens unter Verwendung einer ersten Maske (nicht gezeigt) strukturiert, um eine schwarze Lochmaske **12** auszubilden. Die schwarze Lochmaske **12** wird auf dem zweiten elektrisch isolierenden Substrat **1a** in einer Matrix-Anordnung ausgebildet. Die schwarze Lochmaske **12** weist eine Doppelschichtstruktur aus CrO_x und Cr oder eine Dreifachschichtstruktur aus CrO_x , CrN_x und Cr auf.

[0018] Wie in **Fig. 2b** gezeigt, wird eine erste Farbfilter-Schicht **14a** mit roten (R), grünen (G) und blauen (B) Farbfiltern auf der schwarzen Lochmaske **12** mittels eines Fotolithographie-Verfahrens unter Verwendung einer zweiten Maske (nicht gezeigt) ausgebildet.

[0019] Wie in **Fig. 2c** und **2d** gezeigt, werden aufeinanderfolgend ein zweiter Farbfilter **14b** und ein dritter Farbfilter **14c** selektiv auf die gleiche Weise ausgebildet wie der erste Farbfilter **14a**. **Fig. 2c** ist eine Querschnittsansicht, die den zweiten Farbfilter **14b** zeigt, und **Fig. 2d** ist eine Querschnittsansicht, die den dritten Farbfilter **14c** zeigt. Obwohl nicht gezeigt, sind separate Masken (dritte Maske bzw. vierte Maske) erforderlich, wenn der zweite Farbfilter **14b** bzw. der dritte Farbfilter **14c** ausgebildet werden.

[0020] Nachdem die schwarze Lochmaske **12** und die R, G und B Farbfilter **14a**, **14b** und **14c** auf dem zweiten isolierenden Substrat **1a** ausgebildet werden, wird nachfolgend, wie in **Fig. 2e** gezeigt, eine ITO-Schicht auf der gesamten Oberfläche mittels eines Sputter-Verfahrens ausgebildet und wird unter

Verwendung einer fünften Maske (nicht gezeigt) strukturiert, um eine gemeinsame Elektrode **16** auszubilden.

[0021] Wenn das obere Substrat und das untere Substrat gemäß der obigen Beschreibung hergestellt sind, werden die beiden Substrate aneinander befestigt und wird Flüssigkristall-Material zwischen die Substrate durch ein Flüssigkristall-Injektionsloch injiziert. Damit ist das Verfahren zum Herstellen einer LCD-Vorrichtung gemäß dem Beispiel aus dem Stand der Technik vollendet.

[0022] Allerdings weist das Herstellungsverfahren einer Flüssigkristallanzeige gemäß dem Beispiel aus dem Stand der Technik einige Probleme auf.

[0023] Da insgesamt zehn Masken zum Herstellen des oberen und des unteren Substrats erforderlich sind, steigen die Herstellungskosten und die Herstellungszeit steigt aufgrund der hohen Anzahl der Fotolithographie-Verfahren, dadurch erhöht sich die Durchlaufzeit (TAT).

[0024] US 6,002,462 offenbart eine Flüssigkristallanzeige mit einem Dünnschichttransistor, mit dessen Drain-Bereich eine Pixelelektrode gekoppelt ist. Auf der Pixelelektrode ist eine Farbfilterschicht gebildet. Seitlich der Farbfilterschicht ist eine Lichtabschirmschicht angeordnet.

Zusammenfassung der Erfindung

[0025] Folglich betrifft die vorliegende Erfindung eine LCD-Vorrichtung und ein Verfahren zum Herstellen derselben, die einem oder mehreren der Probleme aufgrund der Beschränkungen und Nachteile des Stands der Technik wesentlich abhilft.

Aufgabenstellung

[0026] Ein Ziel der Erfindung ist es, eine LCD-Vorrichtung und ein Verfahren zum Herstellen derselben bereitzustellen, bei dem die Herstellungskosten und die TAT verringert sind und die Produktivität verbessert ist, indem die Anzahl der für die Verfahrensschritte benötigten Masken minimiert ist.

[0027] Ein anderes Ziel der vorliegenden Erfindung ist es, eine LCD-Vorrichtung und ein Verfahren zum Herstellen derselben bereitzustellen, bei dem eine Farbfilterschicht auf einer Pixel-Elektrode in einem Zustand ausgebildet wird, in dem ein TFT nicht betrieben ist.

[0028] Zusätzliche Merkmale und Vorteile der Erfindung werden in der folgenden Beschreibung beschrieben, und werden teilweise von der Beschreibung offensichtlich sein, oder können in der Anwendung der Erfindung erlernt werden. Die Ziele und an-

dere Vorteile der Erfindung werden mittels des Schemas realisiert und erreicht, das besonders in der schriftlichen Beschreibung und den Ansprüchen davon sowie in den beigefügten Zeichnungen erklärt ist.

[0029] Zum Erreichen dieser und anderer Vorteile und gemäß dem Zweck der vorliegenden Erfindung, wie dargestellt und ausführlich beschrieben, weist eine erfindungsgemäße LCD-Vorrichtung ein erstes und ein zweites Substrat auf, einen in einem vorbestimmten Bereich auf dem ersten Substrat ausgebildeten TFT, eine in einem Pixelbereich auf dem ersten Substrat ausgebildete Pixelelektrode, eine auf der Pixelelektrode ausgebildete Farbfilter-Schicht, eine in einem Bereich unterschiedlich von der Pixelelektrode ausgebildete schwarze Lochmaske und eine zwischen dem ersten und dem zweiten Substrat ausgebildete Flüssigkristall-Schicht.

[0030] Um ferner diese und andere Vorteile zu erreichen und gemäß dem Zweck der vorliegenden Erfindung enthält ein Verfahren zum Herstellen einer LCD-Vorrichtung mit einem mittels Gate- und Daten-Leitungen definierten Pixelbereich das Ausbilden eines TFT auf einem ersten Substrat, das Ausbilden einer schwarzen Lochmaske in einem von dem Pixelbereich unterschiedlichen Bereich, das Ausbilden einer Pixelelektrode in dem Pixelbereich und das Ausbilden einer Farbfilter-Schicht auf der Pixelelektrode. Bei dem Ausbilden der Source- bzw. Drain-Elektroden des TFT wird ein zwischen diesen angeordneter Bereich einer n^+ Schicht entfernt. Wenn die n^+ Schicht entfernt ist, wird auch die gate-isolierende Schicht in einem Anschluss-Bereich mittels eines Ätz-Verfahrens entfernt, um einen Gate-Anschluss zu entfernen.

[0031] Gemäß einem anderen Aspekt der Erfindung werden beim Ausbilden eines TFT eine Metall-Schicht für Source und Drain, eine n^+ Schicht für einen ohmschen Kontakt und eine Halbleiterschicht aus einem a-Si strukturiert, und die strukturierte Metall-Schicht wird selektiv entfernt, um die Source- bzw. Drain-Elektroden auszubilden, und gleichzeitig einen Bereich der n^+ Schicht zwischen den Source- bzw. Drain-Elektroden zu entfernen. Wenn die n^+ Schicht entfernt ist, kann auch eine gate-isolierende Schicht in dem Anschluss-Bereich entfernt werden, um einen Gate-Anschluss freizulegen.

[0032] Wenn die Metall-Schicht strukturiert wird, wird auch eine Kopplungsstruktur zum elektrischen Koppeln der Daten-Leitung mit der Drain-Elektrode ausgebildet, um eine Energiequelle an die Pixelelektrode anzulegen.

[0033] Folglich ist die Anzahl der Masken, die zum Ausbilden einer Mehrzahl von Strukturen auf dem Substrat erforderlich sind, zum Zwecke der Verringerung der Herstellungskosten minimiert, und ein Farb-

filter-Material kann mittels Anlegens einer elektrischen Spannung an die Daten-Leitung in einen Zustand, in dem der TFT nicht betrieben ist, galvanisch abgeschieden werden.

[0034] Sowohl die vorangehende allgemeine Beschreibung als auch die folgende detaillierte Beschreibung sollen beispielhaft und erklärend sein und beabsichtigen, eine weitere Erklärung der Erfindung wie beansprucht bereitzustellen.

Ausführungsbeispiel

Kurze Beschreibung der Zeichnungen

[0035] Die Erfindung wird im Detail unter Bezugnahme auf die folgenden Zeichnungen beschrieben, in welchen entsprechende Bezugsziffern sich auf entsprechende Elemente beziehen, wobei:

[0036] **Fig. 1a** bis **1f** Querschnittsansichten sind, die ein Herstellungsverfahren eines unteren Substrats einer LCD-Vorrichtung gemäß einem Beispiel aus dem Stand der Technik veranschaulichen,

[0037] **Fig. 2a** bis **2e** Querschnittsansichten sind, die ein Verfahren zum Herstellen eines oberen Substrats einer LCD-Vorrichtung gemäß einem Beispiel aus dem Stand der Technik veranschaulichen,

[0038] **Fig. 3** eine Querschnittsansicht ist, die ein unteres Substrat einer LCD-Vorrichtung gemäß dem ersten Ausführungsbeispiel der Erfindung veranschaulicht,

[0039] **Fig. 4a** bis **4g** Querschnittsansichten sind, die ein Verfahren zum Herstellen eines unteren Substrats einer LCD-Vorrichtung gemäß dem ersten Ausführungsbeispiel der Erfindung veranschaulichen,

[0040] **Fig. 5a** bis **5g** Draufsichten sind, die ein Verfahren zum Herstellen eines unteren Substrats einer LCD-Vorrichtung gemäß dem ersten Ausführungsbeispiel der Erfindung veranschaulichen,

[0041] **Fig. 6a** bis **6g** Querschnittsansichten sind, die ein Verfahren zum Herstellen eines unteren Substrats einer LCD-Vorrichtung gemäß dem zweiten Ausführungsbeispiel der Erfindung veranschaulichen,

[0042] **Fig. 7a** bis **7g** Querschnittsansichten sind, die entlang von Schnittebenen senkrecht zu den Zeichenebenen von **Fig. 6a** bis **6g** aufgenommen sind, und die ein Verfahren zum Herstellen eines unteren Substrats einer LCD-Vorrichtung gemäß dem zweiten Ausführungsbeispiel der Erfindung veranschaulichen,

[0043] **Fig. 8a** bis **8e** Draufsichten sind, die ein Ver-

fahren zum Herstellen eines unteren Substrats einer LCD-Vorrichtung gemäß dem dritten Ausführungsbeispiel der Erfindung veranschaulichen.

Detaillierte Beschreibung der bevorzugten Ausführungsbeispiele

[0044] Nun wird auf detailliert auf die bevorzugten Ausführungsbeispiele der vorliegenden Erfindung Bezug genommen, von denen Beispiele in den beigefügten Zeichnungen veranschaulicht sind.

Erstes Ausführungsbeispiel

[0045] **Fig. 3** ist eine Querschnittsansicht, die ein unteres Substrat einer LCD-Vorrichtung, gemäß einem ersten Ausführungsbeispiel der Erfindung darstellt, und **Fig. 4a** bis **4g** sind Querschnittsansichten, die ein Verfahren zum Herstellen eines unteren Substrats für eine LCD-Vorrichtung gemäß dem ersten Ausführungsbeispiel der Erfindung veranschaulichen.

[0046] Wie in **Fig. 3** gezeigt, weist die LCD-Vorrichtung gemäß dem ersten Ausführungsbeispiel der Erfindung ein erstes und ein zweites Substrat **31** und **31a**, einen auf dem ersten Substrat **31** ausgebildeten TFT, eine auf dem ersten Substrat **31** ausgebildete Pixelelektrode **45**, eine auf der Pixelelektrode **45** ausgebildete Farbfilter-Schicht **47**, eine in einem Bereich unterschiedlich von der Pixelelektrode **45** ausgebildete schwarze Lochmaske **43**, eine auf dem zweiten Substrat **31a** ausgebildete gemeinsame Elektrode **32** und eine zwischen dem ersten und dem zweiten Substrat **31** und **31a** ausgebildete Flüssigkristall-Schicht (nicht gezeigt) auf.

[0047] Der TFT weist auf: eine auf dem ersten Substrat **31** strukturierte Gate-Elektrode **33a**; eine auf der gesamten Oberfläche des ersten Substrats **31** und auf der Gate-Elektrode **33a** ausgebildete gate-isolierende Schicht **35**; eine aus amorphem Silizium (a-Si) hergestellte, strukturierte Halbleiterschicht **37**, die auf der gate-isolierenden Schicht **35** ausgebildet ist; Source- bzw. Drain-Elektroden **41b** und **41c**, die auf der a-Si-Schicht **37** ausgebildet sind; und eine n^+ Schicht **39** als ohmscher Kontakt, die zwischen den Source- bzw. Drain-Elektroden **41b** und **41c** und der a-Si-Schicht **37** ausgebildet ist.

[0048] Die Source- bzw. Drain-Elektroden **41b** und **41c** und die n^+ Schicht **39** sind auf der a-Si-Schicht **37** geätzt. Die Pixelelektrode **45** ist direkt mit der Drain-Elektrode **41c** gekoppelt, so dass die Pixelelektrode **45** auf der gateisolierenden Schicht **35** ausgebildet ist.

[0049] Vorzugsweise wird Benzocyclobuten (BCB) als Material für die schwarze Lochmaske **43** verwendet. Alternativ kann ein metallischer Film beispiels-

weise aus Cr oder einem organischen Material auf Kohlenstoffbasis als Material für die schwarze Lochmaske **43** verwendet werden. Alternativ kann ein doppelagiger Film aus einer Cr-Verbindung und aus Cr oder ein dreilagiger Film aus einer Cr-Verbindung und aus Cr mit einer dazwischen angeordneten weiteren Cr-Verbindung als Material für die schwarze Lochmaske **43** zum Zwecke einer geringen Reflexion verwendet werden.

[0050] Da die schwarze Lochmaske **43** Licht abschirmt und ferner die Funktion einer Passivierungsschicht wahrnimmt, ist eine separate Passivierungsschicht entbehrlich.

[0051] Ferner wird eine Schutzschicht **49** auf der Farbfilterschicht **47** und auf der schwarzen Lochmaske **43** unter Verwendung eines Verfahrens zum Ausbilden einer Schutzschicht ausgebildet.

[0052] Im Weiteren wird bezugnehmend auf **Fig. 4a** bis **4g** ein Verfahren zum Herstellen der zuvor beschriebenen LCD-Vorrichtung gemäß dem ersten Ausführungsbeispiel der Erfindung beschrieben.

[0053] Wie in **Fig. 4a** gezeigt, wird eine Metall-Schicht beispielsweise aus Al, Cr, Mo, Ta und einer Al-Legierung auf dem ersten isolierenden Substrat **31** mittels eines Sputter-Verfahrens ausgebildet und dann unter Verwendung einer ersten Maske (nicht gezeigt) strukturiert, um eine Gate-Leitung (nicht gezeigt) und um die Gate-Elektrode **33a** auszubilden.

[0054] Wie in **Fig. 4b** gezeigt, wird danach eine gate-isolierende Schicht **35** vorzugsweise aus SiN_x oder SiO_x auf der gesamten Oberfläche des ersten Substrats **31** inklusive der Gate-Elektrode **33a** mittels eines CVD-Verfahrens ausgebildet. Die Halbleiterschicht **37** aus a-Si, die n^+ Schicht **39** als ohmscher Kontakt und die Metall-Schicht **41** für die Daten-Leitung und für die Source- bzw. Drain-Elektroden werden sequentiell auf der gate-isolierenden Schicht **35** abgeschieden.

[0055] Wie in **Fig. 4c** gezeigt, wird die Metall-Schicht **41** mittels eines Ätz-Verfahrens unter Verwendung einer zweiten Maske (nicht gezeigt) selektiv entfernt, so dass eine Daten-Leitung (nicht gezeigt) ausgebildet wird, welche die Gate-Leitung kreuzt. Die Source-Elektrode **41b** wird derart ausgebildet, dass sie sich ausgehend von der Daten-Leitung aus der Daten-Leitung heraus erstreckt, und die Drain-Elektrode **41c** wird in einem Abstand von der Source-Elektrode **41b** ausgebildet.

[0056] Nachfolgend wird, wie in **Fig. 4d** gezeigt, die n^+ Schicht **39** in einem Bereich zwischen der Source-Elektrode **41b** und der Drain-Elektrode **41c** mittels eines Trockenätz-Verfahrens entfernt. Dadurch wird

das in einem späteren Verfahrens-Abschnitt realisierte Freilegen des Gate-Anschlusses vereinfacht, da später eine Schicht aus einem lichtabschirmenden Material ausgebildet und diese dann mittels eines Ätzverfahrens zum Ausbilden eines Kontakts des Gate-Anschlusses geätzt wird.

[0057] Wie in **Fig. 4e** gezeigt, wird nachfolgend die Schicht aus dem lichtabschirmenden Material auf der gesamten Oberfläche des Substrats **31** ausgebildet, auch auf den Source- bzw. Drain-Elektroden **41b** und **41c**. Die Schicht aus dem lichtabschirmenden Material wird mittels eines Fotolithografie-Verfahrens unter Verwendung einer dritten Maske (nicht gezeigt) selektiv entfernt, um die schwarze Lochmaske **43** in einem von dem Pixelbereich unterschiedlichen Bereich auszubilden. Gleichzeitig wird die a-Si-Schicht **37**, die auf der gateisolierenden Schicht **35** des Pixelbereichs ausgebildet ist, entfernt.

[0058] Da die schwarze Lochmaske **43** als Passivierungsschicht dient, ist keine zusätzliche Passivierungsschicht erforderlich. Demzufolge kann das Verfahren zum Ausbilden einer Passivierungsschicht weggelassen werden.

[0059] Als Material für die schwarze Lochmaske **43** wird vorzugsweise BCB verwendet. Stattdessen kann ein dünner Metallfilm beispielsweise aus Cr oder aus einem organischen Material auf Kohlenstoffbasis als Material für die schwarze Lochmaske **43** verwendet werden. Alternativ kann eine doppellagige Schicht aus einer Cr-Verbindung und aus Cr oder eine dreilagige Schicht aus einer Cr-Verbindung und aus Cr mit einer dazwischen angeordneten weiteren Cr-Verbindung als Material für die schwarze Lochmaske **43** verwendet werden.

[0060] Wie in **Fig. 4f** gezeigt, wird eine Schicht aus einem optisch durchlässigen, elektrisch leitfähigen Material (beispielsweise ITO) auf der gesamten Oberfläche des Substrats **31** inklusive der schwarzen Lochmaske **43** mittels eines Sputter-Verfahrens ausgebildet. Die ITO-Schicht wird dann mittels eines Fotolithografie-Verfahrens unter Verwendung einer vierten Maske (nicht gezeigt) selektiv entfernt, um die Pixelelektrode **45** auszubilden, die mit der Drain-Elektrode **41c** unmittelbar gekoppelt ist.

[0061] Nachfolgend wird, wie in **Fig. 4g** gezeigt, ein Farbfilter-Material auf der Pixelelektrode **45** galvanisch abgeschieden, um die Farbfilter-Schicht **47** auszubilden. Die Schutzschicht **49** wird dann auf der Farbfilter-Schicht **47** und der schwarzen Lochmaske **43** unter Verwendung eines Verfahrens zum Ausbilden einer Schutzschicht ausgebildet.

[0062] Obwohl nicht gezeigt, wird nachfolgend die Schicht aus dem lichtabschirmenden Material oberhalb des Gate-Anschlusses unter Verwendung einer

den Anschluss freilegenden Maske (fünfte Maske) selektiv entfernt, um den Gate-Anschluss freizulegen. Danach ist das Verfahren zum Herstellen des unteren Substrats abgeschlossen.

[0063] Ferner wird, obwohl nicht gezeigt, eine gemeinsame Elektrode auf dem zweiten Substrat (oberes Substrat) ausgebildet, und das erste Substrat und das zweite Substrat werden aneinander befestigt, so dass zwischen dem ersten Substrat und dem zweiten Substrat Flüssigkristall-Material injiziert werden kann. Das Verfahren zum Herstellen einer LCD-Vorrichtung gemäß dem ersten Ausführungsbeispiel der Erfindung ist damit vollendet.

[0064] Wie oben bezugnehmend auf die Beschreibung des ersten Ausführungsbeispiels der Erfindung erläutert, kann die für das Herstellungsverfahren erforderliche Anzahl von Masken deutlich reduziert werden, da insgesamt nur sechs Masken erforderlich sind, um das erste und das zweite Substrat herzustellen.

Zweites Ausführungsbeispiel

[0065] **Fig. 5a** bis **5g** sind Draufsichten, die ein Verfahren zum Herstellen einer LCD-Vorrichtung gemäß dem zweiten Ausführungsbeispiel der Erfindung veranschaulichen.

[0066] In dem zweiten Ausführungsbeispiel der vorliegenden Erfindung beziehen sich entsprechende Bezugszeichen auf entsprechende Elemente des ersten Ausführungsbeispiels.

[0067] Wie in **Fig. 5a** gezeigt, werden eine Gate-Leitung **33** und eine Gate-Elektrode **33a** auf einem ersten Substrat **31** ausgebildet. Dann wird eine gate-isolierende Schicht **35**, eine Halbleiterschicht **37** aus a-Si, eine n^+ Schicht **39** als ohmscher Kontakt und eine Metall-Schicht **41** sequentiell auf der gesamten Oberfläche des ersten Substrats **31** inklusive der Gate-Leitung **33** und der Gate-Elektrode **33a** abgeschieden. Bezugnehmend auf **Fig. 5b** ist dort die Metall-Schicht **41** als oberste Lage der Schichtanordnung gezeigt.

[0068] Wie in **Fig. 5c** gezeigt, wird eine Daten-Leitung **41a** derartig ausgebildet, dass die Daten-Leitung **41a** die Gate-Leitung **33** kreuzt, und ein Fortsatz **41d** der Daten-Leitung **41a** wird ausgebildet, der sich ausgehend von der Gate-Elektrode **33a** aus dieser heraus erstreckt. Ein Abschnitt des Fortsatzes **41d** wird selektiv entfernt, um die Source- bzw. die Drain-Elektroden **41b** und **41c** auszubilden, wie in **Fig. 5d** gezeigt. Die n^+ Schicht **39** zwischen den Source- bzw. Drain-Elektroden **41b** und **41c** wird selektiv entfernt. Wenn die n^+ Schicht **39** entfernt wird, wird auch die gate-isolierende Schicht **35** oberhalb des Gate-Anschlusses (nicht gezeigt) entfernt, um

den Gate-Anschluss freizulegen.

[0069] Wie in **Fig. 5e** gezeigt, wird nachfolgend eine Pixelelektrode **45** derart ausgebildet, dass die Pixelelektrode **45** mit der Drain-Elektrode **41c** direkt elektrisch gekoppelt ist. Wie in **Fig. 5f** gezeigt, wird eine schwarze Lochmaske **43** aus einem lichtabschirmenden Material in einem von dem Bereich der Pixelelektrode **45** unterschiedlichen Bereich ausgebildet.

[0070] Wie in **Fig. 5g** gezeigt, wird eine Farbfilter-Schicht **47** auf der Pixelelektrode **45** mittels eines galvanischen Abscheid-Verfahrens ausgebildet. Eine Schutzschicht (nicht gezeigt) wird dann auf der Farbfilter-Schicht **47** und der schwarzen Lochmaske **43** ausgebildet. Schließlich wird das lichtabschirmende Material oberhalb des Gate-Anschlusses entfernt, um eine Kontaktierung des Gate-Anschlusses zu ermöglichen. Damit ist das Verfahren zum Herstellen eines unteren Substrats für eine LCD-Vorrichtung gemäß dem zweiten Ausführungsbeispiel der Erfindung vollendet.

[0071] Obwohl nicht gezeigt, wird eine gemeinsame Elektrode auf dem zweiten Substrat (oberes Substrat) ausgebildet, und das erste Substrat und das zweite Substrat werden aneinander befestigt, so dass Flüssigkristall-Material zwischen das erste Substrat und das zweite Substrat injiziert werden kann. Das Verfahren zum Herstellen der LCD-Vorrichtung gemäß dem zweiten Ausführungsbeispiel der Erfindung ist damit vollendet.

[0072] Wie oben beschrieben, werden gemäß dem zweiten Ausführungsbeispiel der Erfindung die schwarze Lochmaske **43** und die Farbfilter-Schicht **47** auf dem Substrat ausgebildet, auf dem ein TFT und die Pixelelektrode **45** angeordnet sind. Wenn die Metall-Schicht **41** geätzt wird, um die Source- bzw. Drain-Elektroden **41b** und **41c** auszubilden, wird die n^+ Schicht von einem Kanalbereich entfernt und es wird die gate-isolierende Schicht auf dem Gate-Anschluss simultan entfernt, um die Anzahl von Masken zu minimieren und um die Verfahrensschritte zu vereinfachen.

[0073] Ein Verfahren zum Herstellen einer LCD-Vorrichtung gemäß dem Ausführungsbeispiel der Erfindung wird ausführlicher unter Bezugnahme auf **Fig. 6a** bis **6g** und **7a** bis **7g** beschrieben.

[0074] **Fig. 6a** bis **6g** sind Querschnittsansichten, die entlang der Schnittlinie A-A' von **Fig. 5g** aufgenommen sind und **Fig. 7a** bis **7g** sind Querschnittsansichten, die entlang der Schnittlinie B-B' von **Fig. 5g** aufgenommen sind.

[0075] Wie in **Fig. 6a** und **7a** gezeigt, wird eine Metall-Schicht für eine Gate-Elektrode, beispielsweise aus Al, Cr, Mo, Ta, und Al-Legierung, auf dem ersten

Substrat **31** mittels eines Sputter-Verfahrens ausgebildet und dann unter Verwendung einer ersten Maske (nicht gezeigt) strukturiert, um eine Gate-Leitung (nicht gezeigt) und eine Gate-Elektrode **33a** auszubilden.

[0076] Danach wird, wie in **Fig. 6b** und **7b** gezeigt, eine gateisolierende Schicht **35** aus SiN_x oder SiO_x auf der gesamten Oberfläche des ersten Substrats **31** inklusive der Gate-Elektrode **33a** mittels eines CVD-Verfahrens ausgebildet. Eine Halbleiterschicht **37** aus a-Si, eine n^+ Schicht **39** als ohmscher Kontakt und eine Metall-Schicht **41** für eine Daten-Leitung und Source- bzw. Drain-Elektroden werden sequenziell auf der gateisolierenden Schicht **35** abgeschieden.

[0077] Wie in **Fig. 6c** und **7c** gezeigt, wird die Metall-Schicht **41**, die n^+ Schicht **39** und die a-Si-Schicht **37** mittels eines Ätz-Verfahrens unter Verwendung einer zweiten Maske (nicht gezeigt) entfernt, so dass eine Daten-Leitung **41a** und ein Fortsatz **41d** ausgebildet werden. Der Fortsatz **41d** erstreckt sich oberhalb der Gate-Elektrode **33a** und wird in einem späteren Verfahren in Source- bzw. Drain-Elektroden **41b** und **41c** aufgeteilt.

[0078] Wie in **Fig. 6d** und **7d** gezeigt, wird nachfolgend ein Fotolack **71** auf der gesamten Oberfläche inklusive des Fortsatzes **41d** ausgebildet, und dann mittels eines Belichtungs- und Entwicklungs-Verfahrens unter Verwendung einer dritten Maske (nicht gezeigt) strukturiert. Der Fortsatz **41d** wird mittels eines Ätz-Verfahrens unter Verwendung des strukturierten Fotolacks **71** selektiv entfernt, so dass die Source- bzw. Drain-Elektroden **41b** und **41c** ausgebildet werden.

[0079] Simultan wird die n^+ Schicht **39** zwischen den Source- bzw. Drain-Elektroden **41b** und **41c** geätzt. Obwohl nicht gezeigt, wird auch die gate-isolierende Schicht **35** oberhalb des Gate-Anschlusses geätzt, um den Gate-Anschluss freizulegen. Folglich ist festzustellen, dass gemäß dem zweiten Ausführungsbeispiel der Erfindung das Ausbilden der Source- bzw. Drain-Elektroden **41b** und **41c**, das Ätzen der n^+ Schicht **39** und das Freilegen des Gate-Anschlusses unter Verwendung einer einzigen Maske durchgeführt wird.

[0080] Mit anderen Worten wird, wenn die n^+ Schicht **39** geätzt wird, auch die gate-isolierende Schicht **35** oberhalb des Gate-Anschlusses unter Verwendung der Selektivität des Ätzens geätzt. Daher wird, in einem späteren Verfahren, ein Verfahren zum Freilegen des Gate-Anschlusses vereinfacht, da eine Schicht aus dem lichtabschirmenden Material für die schwarze Lochmaske ausgebildet und dann in einem Ätz-Verfahrens zum Kontaktieren des Gate-Anschlusses geätzt wird.

[0081] Wie in **Fig. 6e** und **7e** gezeigt, wird danach der Fotolack **71** entfernt, und es wird die Pixelelektrode **45** ausgebildet, die mit der Drain-Elektrode **41c** direkt gekoppelt ist. Das heißt, dass nachdem eine ITO-Schicht für eine Pixelelektrode **45** auf der gesamten Oberfläche inklusive der Source- bzw. Drain-Elektroden **41b** und **41c** ausgebildet worden ist, die ITO-Schicht unter Verwendung einer vierten Maske (nicht gezeigt) strukturiert wird, um die Pixelelektrode **45** auszubilden.

[0082] Wie in **Fig. 6f** und **7f** gezeigt, wird das lichtabschirmende Material auf der gesamten Oberfläche inklusive der Pixelelektrode **45** ausgebildet. Das lichtabsorbierende Material wird mittels eines Ätz-Verfahrens unter Verwendung einer fünften Maske (nicht gezeigt) selektiv entfernt, um die schwarze Lochmaske **43** in einem von dem Bereich der Pixelelektrode **45** unterschiedlichen Bereich auszubilden.

[0083] Vorzugsweise wird BCB als Material für die schwarze Lochmaske **43** verwendet. Stattdessen kann ein Metallfilm beispielsweise aus Cr oder aus einem organischen Material auf Kohlenstoffbasis als Material für die schwarze Lochmaske **43** verwendet werden. Alternativ kann ein doppellagiger Film aus einer Cr-Verbindung und aus Cr oder eine dreilagige Schicht aus einer Cr-Verbindung und Cr mit einer dazwischen angeordneten weiteren Cr-Verbindung als Material für die schwarze Lochmaske **43** zum Zwecke einer geringen Reflexion verwendet werden. Es sei darauf hingewiesen, dass, da die schwarze Lochmaske **43** als Passivierungsschicht dient, keine zusätzliche Passivierungsschicht erforderlich ist.

[0084] Nachfolgend wird, wie in **Fig. 6g** und **7g** gezeigt, ein Farbfilter-Material galvanisch auf der Pixelelektrode **45** abgeschieden, um die Farbfilter-Schicht **47** auszubilden. Eine Schutzschicht wird dann auf der Farbfilter-Schicht **47** und auf der schwarzen Lochmaske **43** unter Verwendung eines Verfahrens zum Ausbilden einer Schutzschicht ausgebildet.

[0085] Obwohl nicht gezeigt, wird danach das lichtabschirmende Material unter Verwendung einer sechsten Maske entfernt, um den Gate-Anschluss freizulegen. Damit ist das Verfahren zum Herstellen eines unteren Substrats gemäß dem zweiten Ausführungsbeispiel der Erfindung vollendet.

Drittes Ausführungsbeispiel

[0086] **Fig. 8a** bis **8e** sind Anordnungen, die ein Verfahren zum Herstellen einer LCD gemäß dem dritten Ausführungsbeispiel der Erfindung veranschaulichen.

[0087] Wie in **Fig. 8a** gezeigt, wird eine Metall-Schicht für eine Gate-Elektrode, beispielsweise aus Al, Cr, Mo, Ta und Al-Legierung, auf einem ersten

Substrat **31** mittels eines Sputter-Verfahrens ausgebildet und dann unter Verwendung einer ersten Maske (nicht gezeigt) strukturiert, um eine Gate-Leitung **33** und eine Gate-Elektrode **33a** auszubilden.

[0088] Danach wird eine gate-isolierende Schicht **35** aus SiN_x oder SiO_x auf der gesamten Oberfläche des ersten Substrats **31** inklusive der Gate-Leitung **33** und der Gate-Elektrode **33a** mittels eines CVD-Verfahrens ausgebildet. Eine Halbleiterschicht **37** aus a-Si, eine n^+ Schicht **39** als ohmscher Kontakt und eine Metall-Schicht **41** für eine Daten-Leitung und Source- bzw. Drain-Elektroden werden sequenziell auf der gate-isolierenden Schicht **35** abgeschieden.

[0089] Wie in **Fig. 8b** gezeigt, wird die Metall-Schicht **41** mittels eines Ätz-Verfahrens unter Verwendung einer zweiten Maske (nicht gezeigt) selektiv entfernt, so dass eine Daten-Leitung **41a**, eine Source-Elektrode **41b**, eine Drain-Elektrode **41c** und eine Kopplungsstruktur **91** ausgebildet werden. Die Daten-Leitung **41a** wird so ausgebildet, dass sie die Gate-Leitung kreuzt. Die Source-Elektrode **41** erstreckt sich aus der Daten-Leitung **41a** heraus. Die Drain-Elektrode **41c** ist der Source-Elektrode **41b** gegenüberliegend angeordnet. Die Kopplungsstruktur **91** koppelt die Drain-Elektrode **41c** mit der Daten-Leitung **41a**. Simultan wird die n^+ Schicht **39** zwischen den Source- bzw. Drain-Elektroden **41b** und **41c** entfernt, und simultan wird die gateisolierende Schicht **35** in einem Anschluss-Bereich entfernt, um einen Gate-Anschluss freizulegen (nicht gezeigt).

[0090] Das heißt, dass wenn die n^+ Schicht **39** geätzt wird, auch die gate-isolierende Schicht **35** oberhalb des Gate-Anschlusses unter Berücksichtigung der Ätz-Selektivität geätzt wird. Daher wird in dem weiteren Verfahren das Verfahren zum Freilegen des Gate-Anschlusses vereinfacht, da die Schicht aus dem lichtabschirmenden Material ausgebildet und dann mittels eines Ätz-Verfahrens geätzt wird, um einen Kontakt des Gate-Anschlusses auszubilden.

[0091] Die Kopplungsstruktur **91** koppelt die Daten-Leitung **41a** mit der Drain-Elektrode **41c** entlang eines oberhalb der Gate-Leitung **33** angeordneten Bereichs. Wenn in einem späteren Verfahren ein Farbfilter-Material galvanisch abgeschieden wird, um eine Farbfilter-Schicht auszubilden, dient die Kopplungsstruktur **91** dazu, das Farbfilter-Material mittels einer nur an der Daten-Leitung angelegten elektrischen Spannung galvanisch abzuscheiden, in einem Zustand, in dem der TFT nicht betrieben ist. Die Kopplungsstruktur **91** bildet mit der Daten-Leitung **41a** und der Drain-Elektrode **41c** eine zusammenhängende Struktur aus. Alternativ kann die Kopplungsstruktur **91** mittels eines separaten Verfahrens ausgebildet werden.

[0092] Nachfolgend wird, wie in **Fig. 8c** gezeigt, eine optisch durchlässige, elektrisch leitfähige Schicht (beispielsweise ITO) als optisch transparente Elektrode auf der gesamten Oberfläche inklusive der Source- bzw. Drain-Elektroden **41b** und **41c** ausgebildet und dann unter Verwendung einer dritten Maske (nicht gezeigt) strukturiert, um eine Pixelelektrode **45** auszubilden.

[0093] Wie in **Fig. 8d** gezeigt, wird ein lichtabschirmendes Material auf der gesamten Oberfläche inklusive der Pixelelektrode **45** ausgebildet und dann strukturiert, so dass lichtabschirmendes Material auf einem von der Pixelelektrode **45** unterschiedlichen Bereich zurück bleibt, so dass eine schwarze Lochmaske **43** ausgebildet wird. Gleichzeitig wird die lichtabschirmende Material strukturiert, um die Kopplungsstruktur **91** freizulegen. Diese Kopplungsstruktur **91** ermöglicht es, dass das Farbfilter-Material auf der Pixelelektrode **45** bei einer nur an die Daten-Leitung angelegten elektrischen Spannung galvanisch abgeschieden wird, ohne den TFT zu betreiben, indem die Daten-Leitung **41a** mit der Drain-Elektrode **41c** entlang eines oberhalb von der Gate-Elektrode **33** verlaufenden Bereichs gekoppelt ist. Wenn das Farbfilter-Material galvanisch abgeschieden ist, wird die Kopplungsstruktur entfernt, um die Daten-Leitung **41a** und die Drain-Elektrode **41c** elektrisch zu entkoppeln.

[0094] Gemäß dem dritten Ausführungsbeispiel der Erfindung wird die Kopplungsstruktur **91** freigelegt, wenn das lichtabschirmende Material strukturiert wird. Allerdings kann, nachdem das Farbfilter-Material galvanisch abgeschieden ist, das lichtabschirmende Material auf der Kopplungsstruktur **91** entfernt werden, wenn ein nicht benötigter Abschnitt der Farbfilter-Schicht entfernt wird, so dass die Kopplungsstruktur **91** freigelegt ist.

[0095] Da die schwarze Lochmaske **43** als Passivierungsschicht dient, ist keine zusätzliche Passivierungsschicht erforderlich. Demzufolge kann das Verfahren zum Ausbilden einer Passivierungsschicht erfindungsgemäß weggelassen lassen.

[0096] Vorzugsweise wird BCB als Material für die schwarze Lochmaske **43** verwendet. Stattdessen kann ein dünner Metallfilm beispielsweise aus Cr oder einem organischen Material auf Kohlenstoffbasis als Material für die schwarze Lochmaske **43** verwendet werden. Alternativ kann eine doppelagige Schicht aus einer Cr-Verbindung und Cr oder eine dreilagige Schicht aus einer Cr-Verbindung und Cr mit einer dazwischen angeordneten weiteren Cr-Verbindung als Material für die schwarze Lochmaske **43** zum Zwecke einer geringen Reflektion verwendet werden.

[0097] Wie in **Fig. 8e** gezeigt, wird nachfolgend das

Farbfilter-Material auf der Pixelelektrode **45** galvanisch abgeschieden, um die Farbfilter-Schicht **47** auszubilden. Wenn gleichzeitig in einem Zustand, in dem der TFT nicht betrieben ist, eine elektrische Spannung an die Daten-Leitung **41a** angelegt wird, wird die elektrische Spannung über die Kopplungsstruktur **91** an die Pixelelektrode **47** übermittelt, so dass das Farbfilter-Material galvanisch abgeschieden werden kann.

[0098] Wenn das Farbfilter-Material auf der Pixelelektrode **45** galvanisch abgeschieden wird, wird auch Farbfilter-Material auf der Kopplungsstruktur **91** abgeschieden. Das auf der Kopplungsstruktur **91** galvanisch abgeschiedene Farbfilter-Material wird in einem Verfahren zum Entfernen von auf einem unnötigen Abschnitt galvanisch abgeschiedenem Farbfilter-Material entfernt, nachdem die Farbfilter-Schicht ausgebildet ist.

[0099] Eine Schutzschicht (nicht gezeigt) wird dann auf der Farbfilter-Schicht **47** und auf der schwarzen Lochmaske **43** unter Verwendung eines Verfahrens zum Ausbilden einer Schutzschicht ausgebildet. Obwohl nicht gezeigt, wird danach das lichtabschirmende Material unter Verwendung einer Anschluss freilegenden Maske zum Freilegen des Gate-Anschlusses selektiv entfernt. Damit ist das Verfahren zum Herstellen eines unteren Substrats vervollständigt.

[0100] Obwohl nicht gezeigt, wird eine gemeinsame Elektrode auf dem zweiten Substrat (oberes Substrat) ausgebildet, und das erste Substrat und das zweite Substrat werden aneinander befestigt, um zwischen ihnen Flüssigkristall-Material zu injizieren. Das Verfahren zum Herstellen einer LCD gemäß dem dritten Ausführungsbeispiel der Erfindung ist damit vervollständigt.

[0101] Wie oben beschrieben, kann die Anzahl der Masken gemäß dem dritten Ausführungsbeispiel der Erfindung erheblich reduziert werden. Da das Farbfilter-Material in einem Zustand abgesetzt werden kann, in dem der TFT nicht betrieben wird, ist es auch vermeidbar, dass Eigenschaften des TFT verändert werden.

[0102] Wie oben angesprochen, weisen die LCD-Vorrichtung und das Verfahren zum Herstellen derselben die folgenden Vorteile auf.

[0103] Erstens kann, da alle zum Herstellen einer LCD erforderlichen Strukturierungen auf einem Substrat ausgebildet werden und da eine Mehrzahl von Strukturierungen unter Verwendung einer Maske ausgebildet werden, die Anzahl von Masken minimiert werden, dadurch werden die Herstellungskosten reduziert.

[0104] Zweitens ist es möglich, da die gate-isolie-

rende Schicht oberhalb des Gate-Anschluss geätzt wird, wenn die n⁺ Schicht geätzt wird, ein einfaches Verfahren zum Kontaktieren des Gate-Anschlusses anzuwenden.

[0105] Schließlich ist keine separate Passivierungsschicht erforderlich, da die schwarze Lochmaske als Passivierungsschicht verwendet wird. Demzufolge ist es möglich, die Verfahrensschritte zu vereinfachen, dadurch wird die Durchlaufzeit (TAT) reduziert.

[0106] Die obigen Ausführungsbeispiele sind bloß beispielhaft und sind nicht so auszulegen, dass sie die vorliegende Erfindung begrenzen. Die vorliegende Lehre kann leicht auf andere Arten von Vorrichtungen angewendet werden. Die Beschreibung der vorliegenden Erfindung beabsichtigt zu veranschaulichen, und nicht den Schutzbereich der Ansprüche zu begrenzen. Viele Alternativen, Modifikationen, und Variationen werden für Fachleute offensichtlich sein.

Patentansprüche

1. Eine Flüssigkristallanzeige-Vorrichtung (LCD), die aufweist:
 ein erstes und ein zweites Substrat;
 einen Dünnschichttransistor (TFT), der in einem vorbestimmten Bereich auf dem ersten Substrat ausgebildet ist;
 eine Pixelelektrode, die in einem Pixelbereich auf dem ersten Substrat ausgebildet ist;
 eine Farbfilter-Schicht, die direkt auf der Pixelelektrode ausgebildet ist;
 eine schwarze Lochmaske, die in einem von der Pixelelektrode unterschiedlichen Bereich ausgebildet ist, und die derart eingerichtet ist, dass sie Licht abschirmt und als Passivierungsschicht verwendet ist; und
 eine Flüssigkristall-Schicht, die zwischen dem ersten und dem zweiten Substrat ausgebildet ist.

2. Die LCD-Vorrichtung nach Anspruch 1, die ferner eine gemeinsame Elektrode aufweist, die auf dem zweiten Substrat ausgebildet ist.

3. Die LCD-Vorrichtung nach Anspruch 1, wobei die schwarze Lochmaske aus Benzocyclobuten (BCB) ist.

4. Die LCD-Vorrichtung nach Anspruch 1, wobei der TFT in einem Kreuzungsbereich zwischen einer Gate-Leitung und einer Daten-Leitung auf dem ersten Substrat ausgebildet ist.

5. Ein Verfahren zum Herstellen einer Flüssigkristallanzeige-Vorrichtung (LCD) mit einem Pixelbereich, der mittels Gate- und Daten-Leitungen definiert ist, wobei das Verfahren aufweist:
 Ausbilden eines Dünnschichttransistors (TFT) auf einem ersten Substrat;

Ausbilden, nach dem Ausbilden des Dünnschichttransistors, einer schwarzen Lochmaske in einem von dem Pixelbereich unterschiedlichen Bereich, die derart eingerichtet wird, dass sie Licht abschirmt und als Passivierungsschicht verwendet wird;
 Ausbilden, nach dem Ausbilden der schwarzen Lochmaske, einer Pixelelektrode in dem Pixelbereich; und
 Ausbilden einer Farbfilter-Schicht direkt auf der Pixelelektrode.

6. Das Verfahren nach Anspruch 5, das ferner aufweist:

Ausbilden einer gemeinsame Elektrode auf einem zweiten Substrat, das dem ersten Substrat gegenüberliegt; und
 Ausbilden einer Flüssigkristall-Schicht zwischen dem ersten und dem zweiten Substrat.

7. Das Verfahren nach Anspruch 5, wobei das Ausbilden des TFT aufweist:

Ausbilden einer Gate-Elektrode auf dem ersten Substrat;
 sequenzielles Abscheiden einer gate-isolierenden Schicht, einer a-Si-Schicht, einer n⁺ Schicht und einer Metall-Schicht auf der gesamten Oberfläche inklusive der Gate-Elektrode;
 Strukturieren der Metall-Schicht und der n⁺ Schicht; selektives Entfernen der strukturierten Metall-Schicht, um Source- bzw. Drain-Elektroden auszubilden; und
 Entfernen der n⁺ Schicht zwischen den Source- bzw. Drain-Elektroden und der gate-isolierenden Schicht in einem Anschluss-Bereich.

8. Das Verfahren nach Anspruch 7, wobei die a-Si-Schicht von dem Pixelbereich entfernt wird, während die schwarze Lochmaske ausgebildet wird.

9. Das Verfahren nach Anspruch 5, wobei die schwarze Lochmaske aus Benzocyclobuten (BCB) ist.

10. Das Verfahren nach Anspruch 5, das ferner aufweist:

Entfernen der schwarzen Lochmaske in einem Anschluss-Bereich, nachdem die Farbfilter-Schicht ausgebildet worden ist, und
 Ausbilden einer Schutzschicht auf der Farbfilter-Schicht und der schwarzen Lochmaske.

11. Ein Verfahren zum Herstellen einer Flüssigkristallanzeige-Vorrichtung (LCD) mit einem Pixelbereich, der mittels Gate- und Daten-Leitungen definiert ist, wobei das Verfahren aufweist:

Ausbilden eines Dünnschichttransistors (TFT) auf einem ersten Substrat;
 Ausbilden, nach dem Ausbilden des Dünnschichttransistors, einer Pixelelektrode in dem Pixelbereich; Ausbilden, nach dem Ausbilden der Pixelelektrode, einer schwarzen Lochmaske in einem von der Pixel-

elektrode unterschiedlichen Bereich, die derart eingerichtet wird, dass sie Licht abschirmt und als Passivierungsschicht verwendet wird; und Ausbilden einer Farbfilter-Schicht direkt auf der Pixel-elektrode.

12. Das Verfahren nach Anspruch 11, wobei das Ausbilden des TFT die Schritte aufweist:
Ausbilden einer Gate-Elektrode auf dem ersten Substrat;
Abscheiden einer gate-isolierenden Schicht, einer a-Si-Schicht, einer n⁺ Schicht und einer Metall-Schicht auf der gesamten Oberfläche inklusive der Gate-Elektrode;
Strukturieren der Metall-Schicht, der n⁺ Schicht und der a-Si-Schicht;
selektives Entfernen der strukturierten Metall-Schicht, um Source- bzw. Drain-Elektroden auszubilden; und
Entfernen der n⁺ Schicht zwischen den Source- bzw. Drain-Elektroden und der gate-isolierenden Schicht in dem Anschluss-Bereich.

13. Das Verfahren nach Anspruch 11, das ferner die Schritte aufweist:
Ausbilden einer gemeinsamen Elektrode auf einem zweiten Substrat, das dem ersten Substrat gegenüberliegt; und
Ausbilden einer Flüssigkristall-Schicht zwischen dem ersten und dem zweiten Substrat.

14. Das Verfahren nach Anspruch 11, wobei die schwarze Lochmaske aus Benzocyclobuten (BCB) ist.

15. Das Verfahren nach Anspruch 11, das ferner aufweist:
Entfernen der schwarzen Lochmaske in einem Anschluss-Bereich, nachdem die Farbfilter-Schicht ausgebildet worden ist; und
Ausbilden einer Schutzschicht auf der Farbfilter-Schicht und der schwarzen Lochmaske.

16. Ein Verfahren zum Herstellen einer Flüssigkristallanzeige-Vorrichtung (LCD) mit einem Pixelbereich, der mittels Gate- und Daten-Leitungen definiert ist, wobei das Verfahren aufweist:
Ausbilden eines Dünnschichttransistors (TFT) und einer Kopplungsstruktur auf einem ersten Substrat, wobei die Kopplungsstruktur eine Drain-Elektrode des TFT mit einer der Daten-Leitungen koppelt;
Ausbilden, nach dem Ausbilden des Dünnschichttransistors, einer Pixelelektrode, die mit der Drain-Elektrode gekoppelt wird;
Ausbilden, nach dem Ausbilden der Pixelelektrode, einer schwarzen Lochmaske in einem von dem Pixelbereich unterschiedlichen Bereich, die derart eingerichtet wird, dass sie Licht abschirmt und als Passivierungsschicht verwendet wird;
Ausbilden einer Farbfilter-Schicht direkt auf der Pixel-

elektrode; und
Ausbilden, nach dem Ausbilden der Farbfilter-Schicht, einer Flüssigkristall-Schicht zwischen dem ersten Substrat und einem zweiten Substrat, das dem ersten Substrat gegenüberliegt.

17. Das Verfahren nach Anspruch 16, wobei das Ausbilden des TFT und der Kopplungsstruktur aufweist:
Ausbilden einer Gate-Elektrode auf dem ersten Substrat;
Abscheiden einer gate-isolierenden Schicht, einer a-Si-Schicht, einer n⁺ Schicht und einer Metall-Schicht auf der gesamten Oberfläche inklusive der Gate-Elektrode;
Strukturieren der Metall-Schicht und der n⁺ Schicht; selektives Entfernen der strukturierten Metall-Schicht, um Source- bzw. Drain-Elektroden auszubilden; und
Entfernen der n⁺ Schicht zwischen den Source- bzw. Drain-Elektroden und der gate-isolierenden Schicht in einem Anschluss-Bereich.

18. Das Verfahren nach Anspruch 17, wobei die Kopplungsstruktur ausgebildet wird, um die Daten-Leitung mit der Drain-Elektrode gemäß dem Bypass-Prinzip zu koppeln, wenn die Metall-Schicht und die n⁺ Schicht geätzt werden.

19. Das Verfahren nach Anspruch 16, wobei das Ausbilden der Farbfilter-Schicht das galvanische Abscheiden eines Farbfilter-Materials auf der Pixelelektrode aufweist, in einem Zustand, in dem eine elektrische Spannung an die Daten-Leitung angelegt wird.

20. Das Verfahren nach Anspruch 19, das ferner aufweist:
Entfernen der schwarzen Lochmaske in einem Anschluss-Bereich; und
Ausbilden einer Schutzschicht auf der schwarzen Lochmaske und der Farbfilter-Schicht.

21. Das Verfahren nach Anspruch 16, wobei die schwarze Lochmaske derart strukturiert wird, dass die Kopplungsstruktur freigelegt wird.

22. Das Verfahren nach Anspruch 21, wobei die Kopplungsstruktur nach dem Ausbilden der Farbfilter-Schicht entfernt wird.

23. Das Verfahren nach Anspruch 16, wobei der erste Schritt aufweist:
Ausbilden einer Gate-Elektrode auf dem ersten Substrat;
Abscheiden einer gate-isolierenden Schicht, einer a-Si-Schicht, einer n⁺ Schicht und einer Metall-Schicht auf der gesamten Oberfläche inklusive der Gate-Elektrode;
Strukturieren der Metall-Schicht, der n⁺ Schicht und der a-Si-Schicht;

selektives Entfernen der strukturierten Metall-Schicht, um Source- bzw. Drain-Elektroden auszubilden; und

Entfernen der n⁺ Schicht zwischen den Source- bzw. Drain-Elektroden und der gate-isolierenden Schicht in einem Anschluss-Bereich.

24. Das Verfahren nach Anspruch 23, wobei die Kopplungsstruktur ausgebildet wird, während die Metall-Schicht, die n⁺ Schicht und die a-Si-Schicht geätzt werden.

Es folgen 20 Blatt Zeichnungen

FIG.1A

Stand der Technik

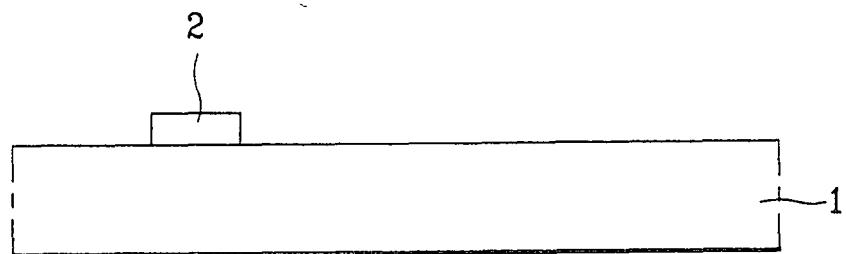


FIG.1B

Stand der Technik

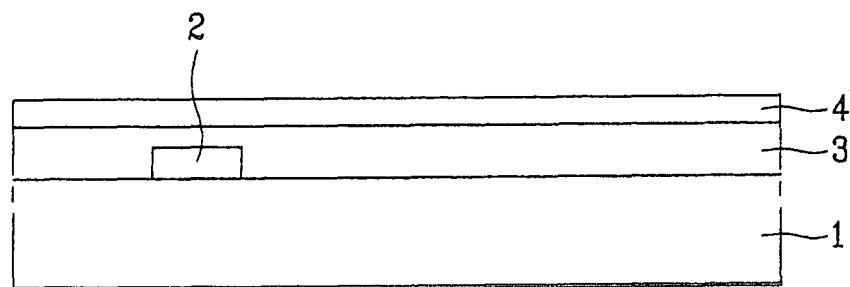


FIG.1C

Stand der Technik

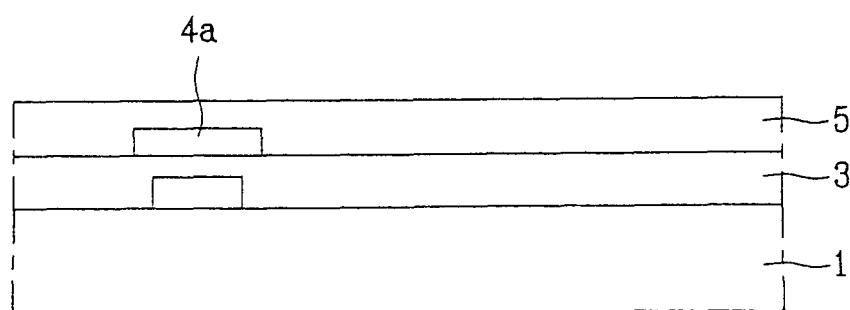


FIG.1D

Stand der Technik

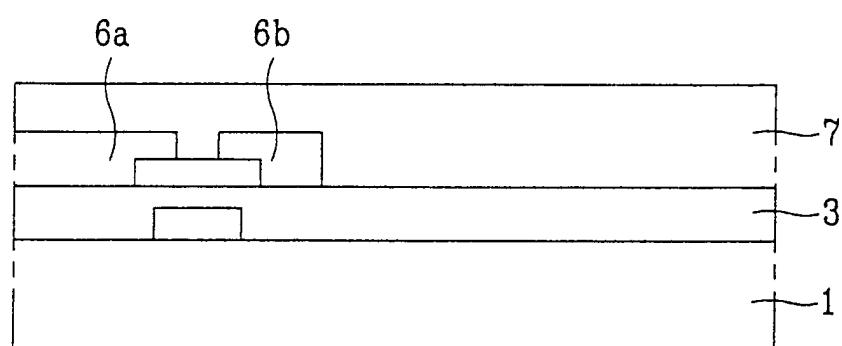


FIG.1E

Stand der Technik

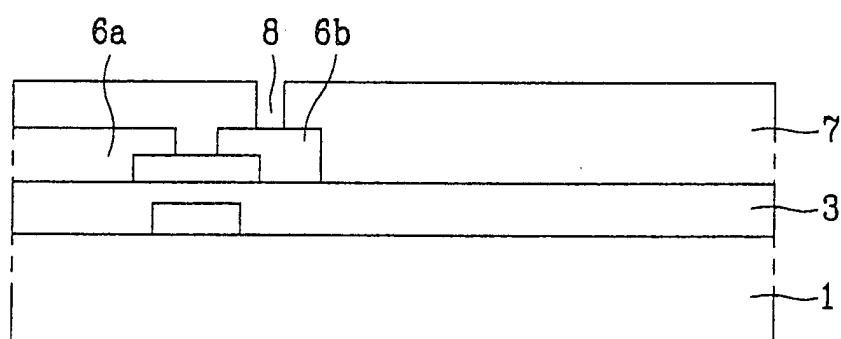


FIG.1F

Stand der Technik

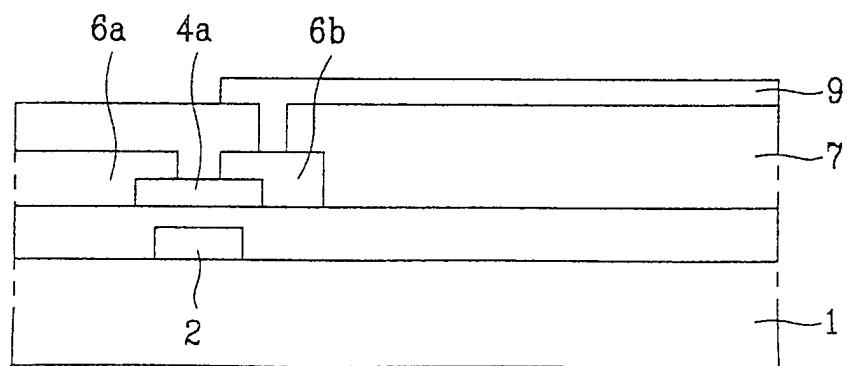


FIG.2A

Stand der Technik

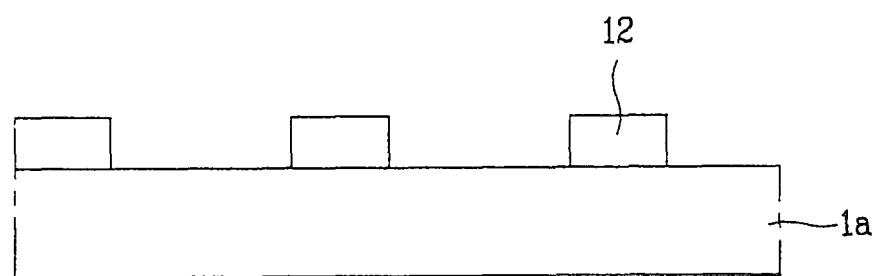


FIG.2B

Stand der Technik

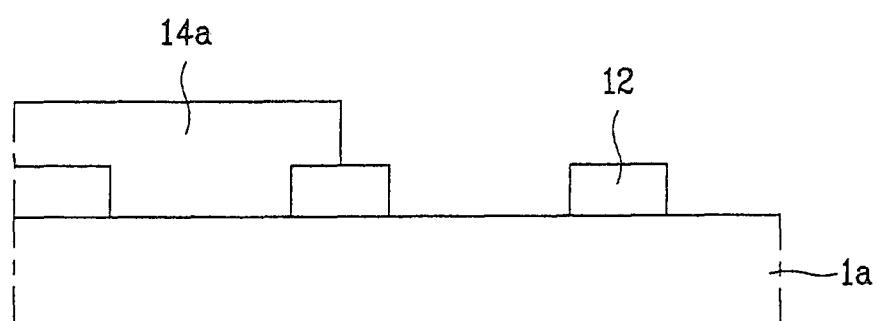


FIG.2C

Stand der Technik

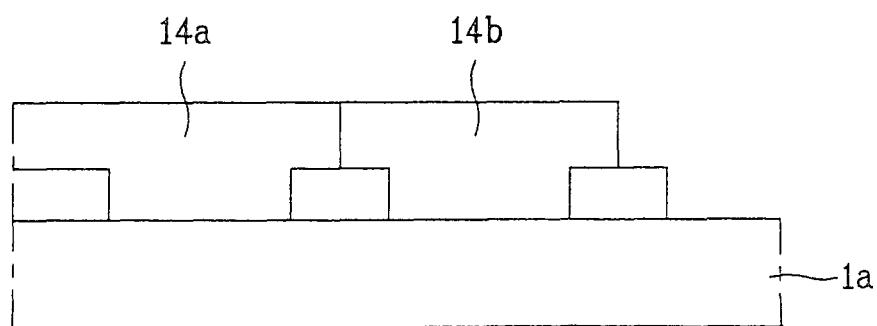


FIG.2D

Stand der Technik

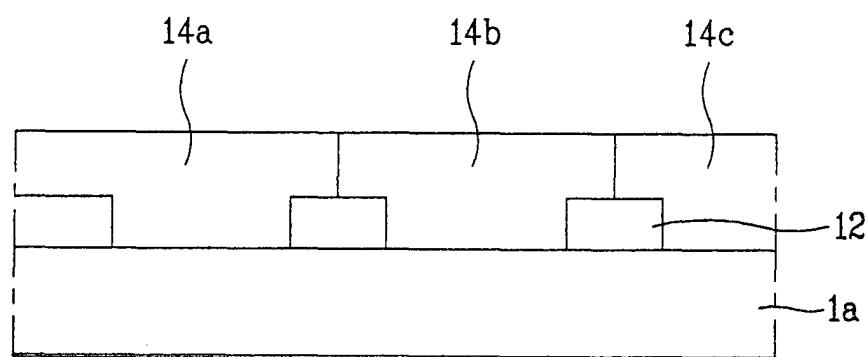


FIG.2E

Stand der Technik

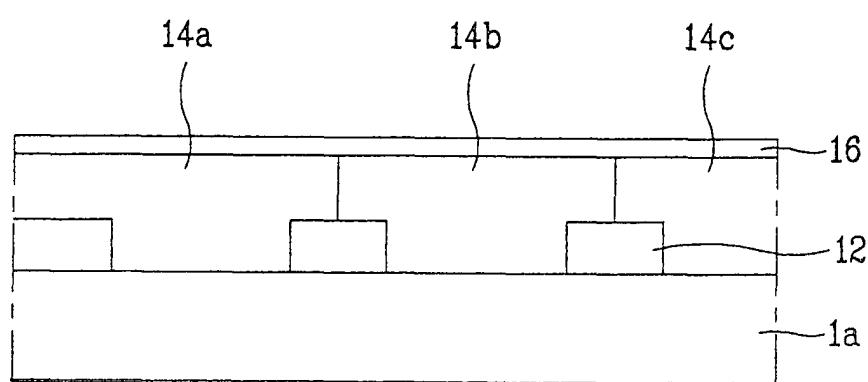


FIG.3

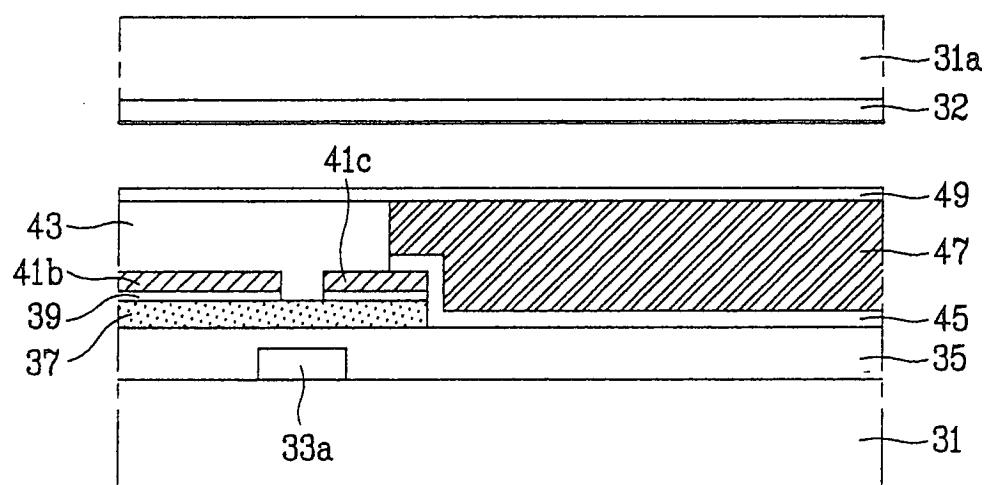


FIG. 4A

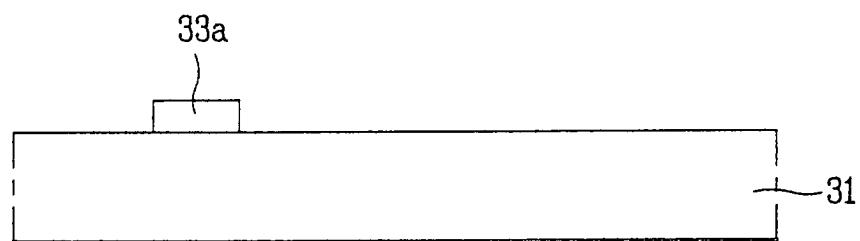


FIG. 4B

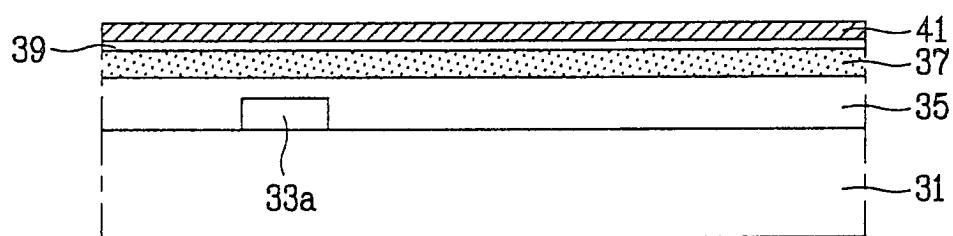


FIG. 4C

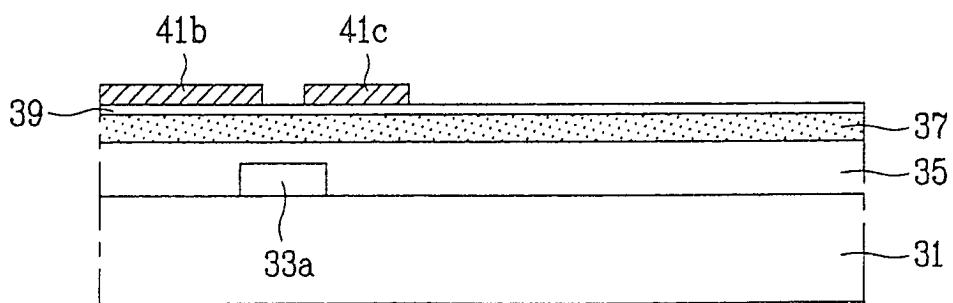


FIG.4D

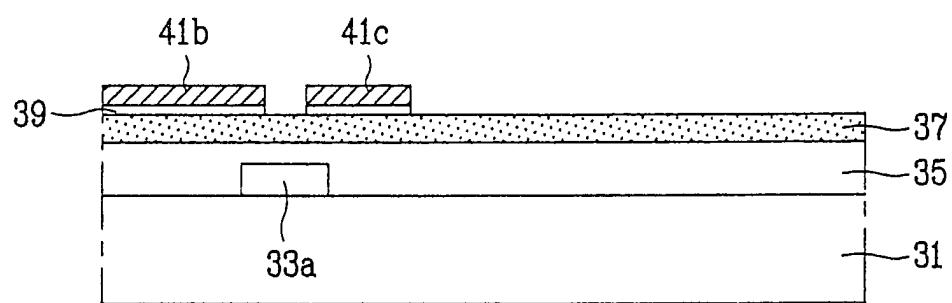


FIG.4E

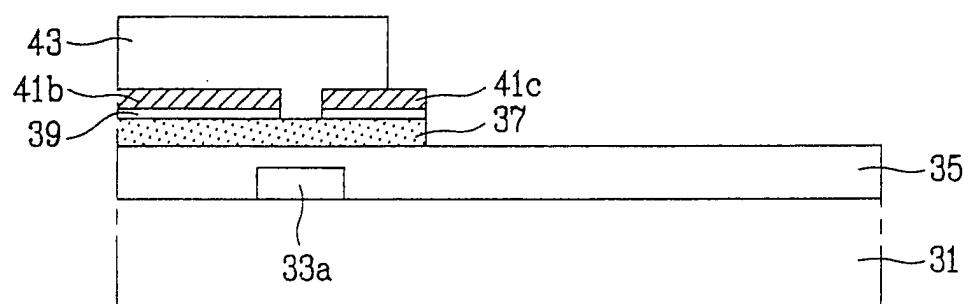


FIG.4F

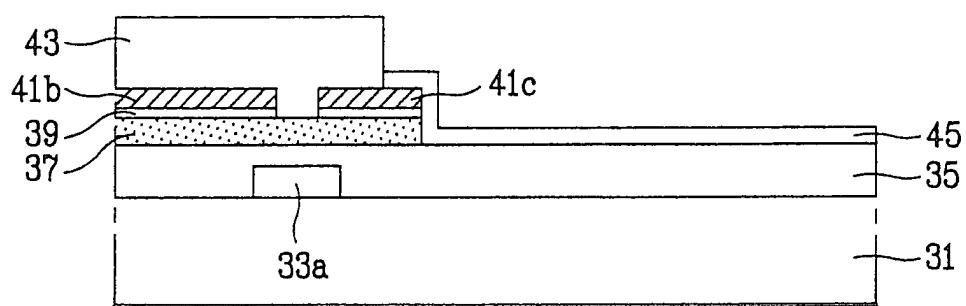


FIG.4G

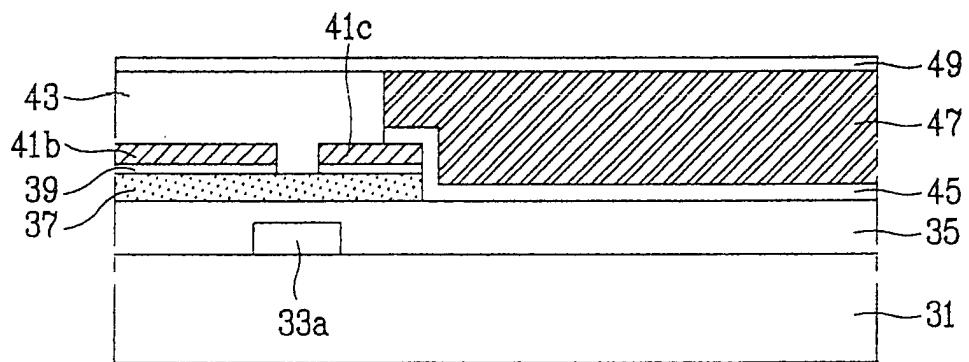


FIG.5A

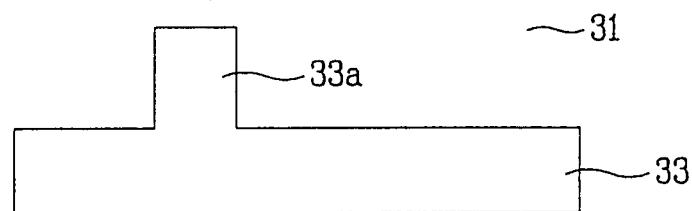


FIG.5B

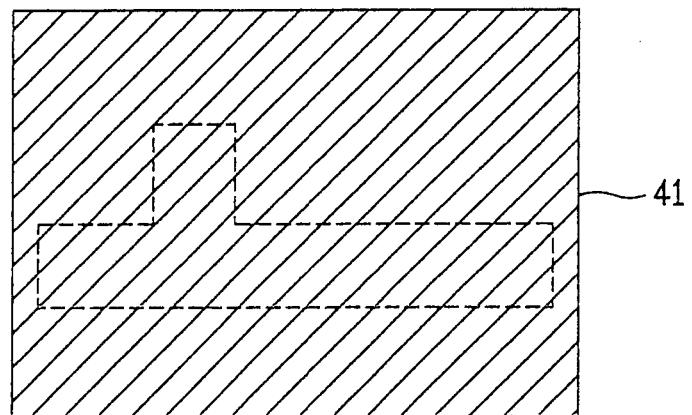


FIG.5C

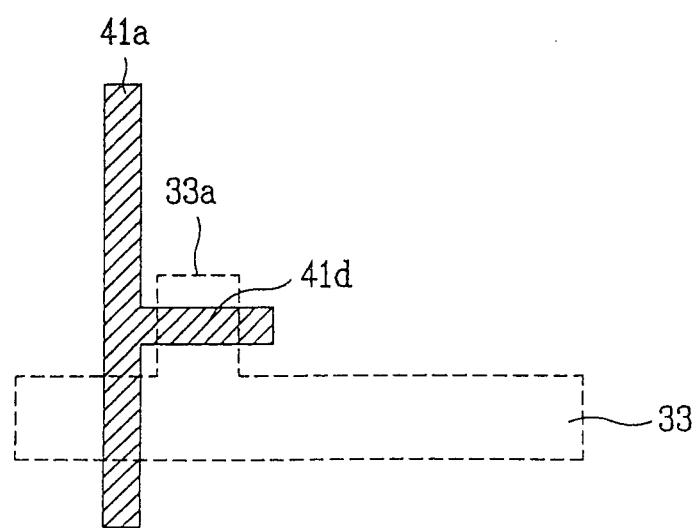


FIG.5D

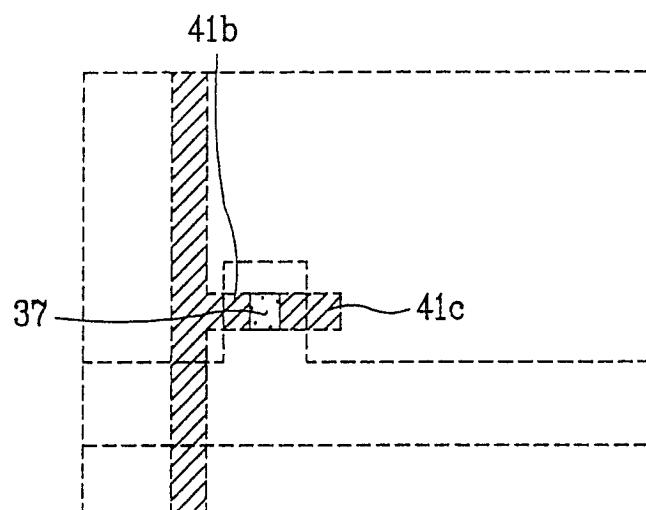


FIG.5E

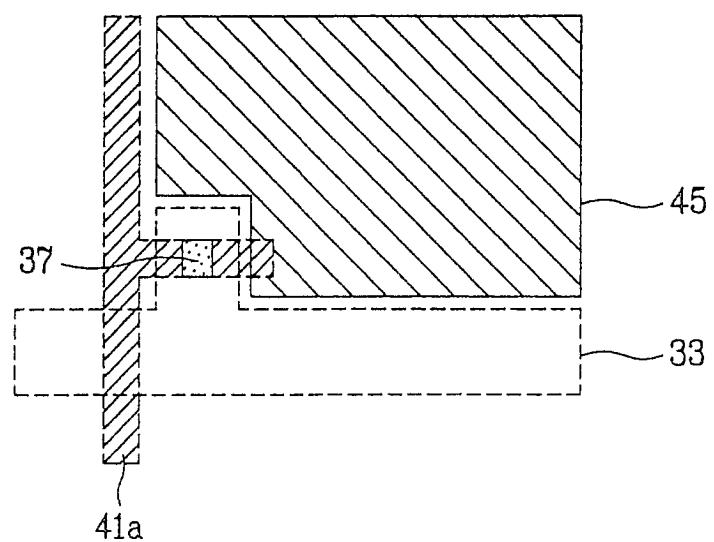


FIG.5F

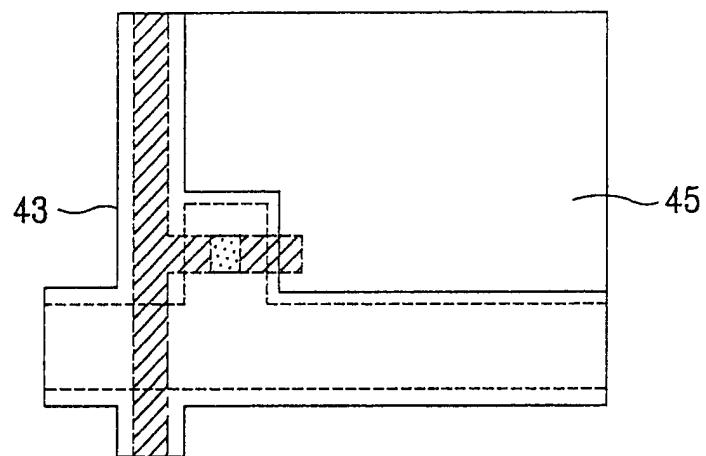


FIG.5G

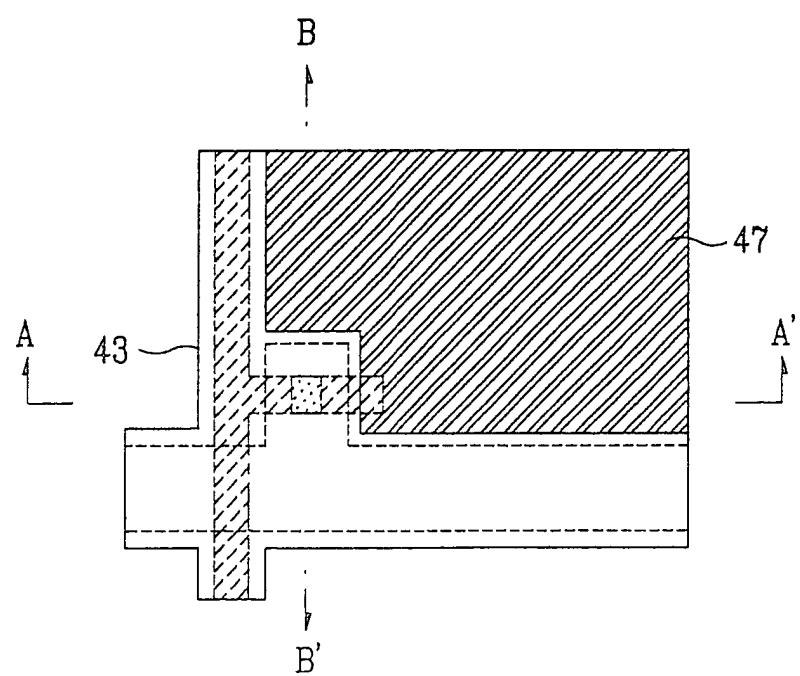


FIG. 6A

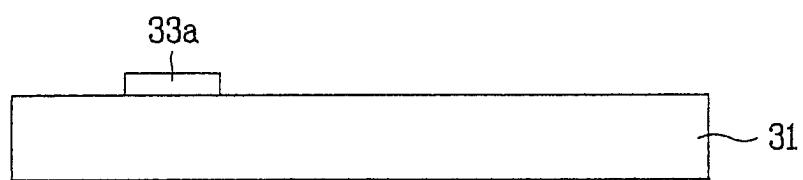


FIG. 6B

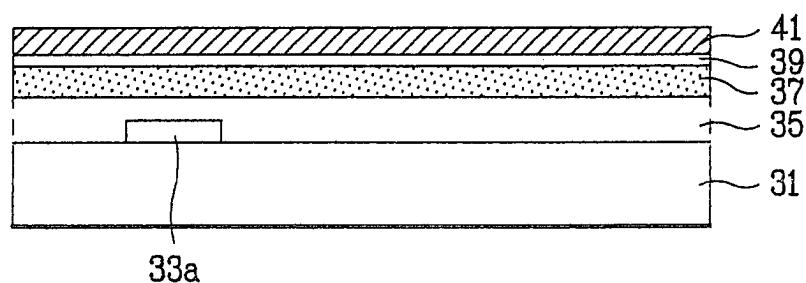


FIG. 6C

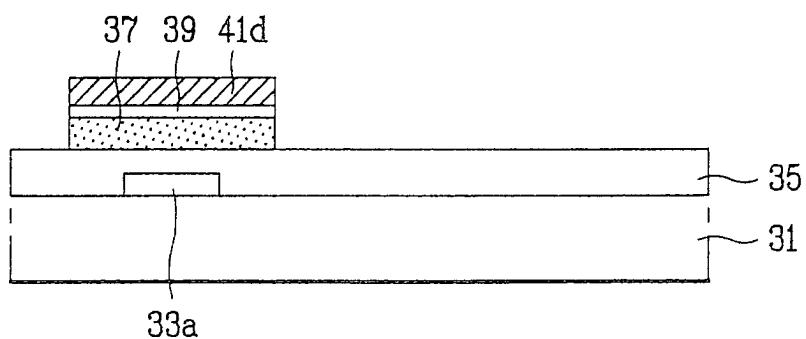


FIG.6D

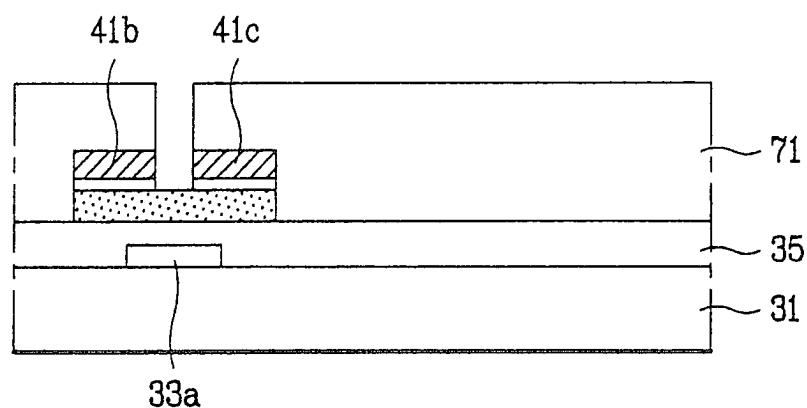


FIG.6E

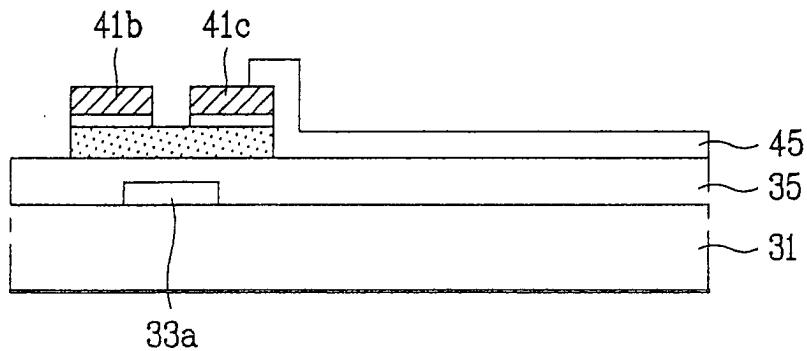


FIG.6F

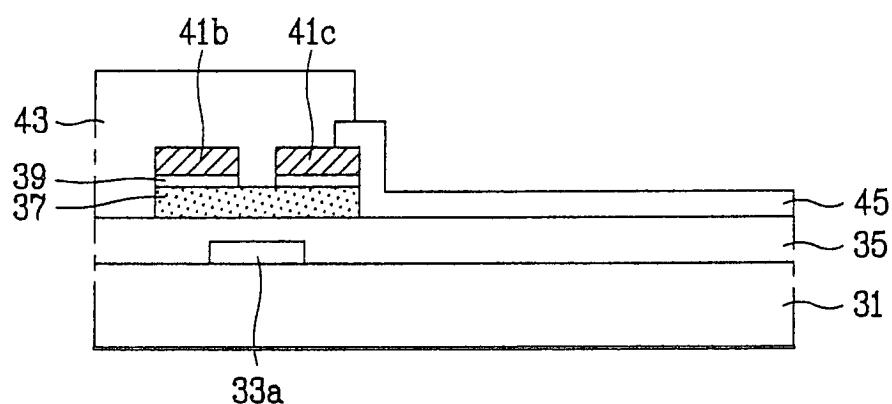


FIG.6G

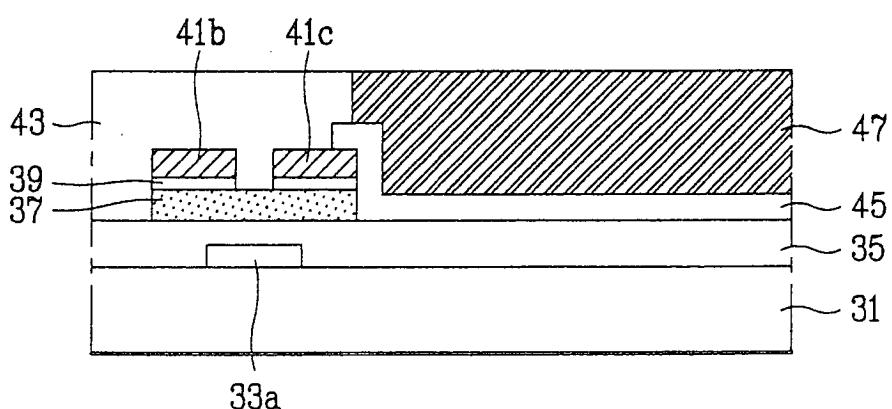


FIG. 7A

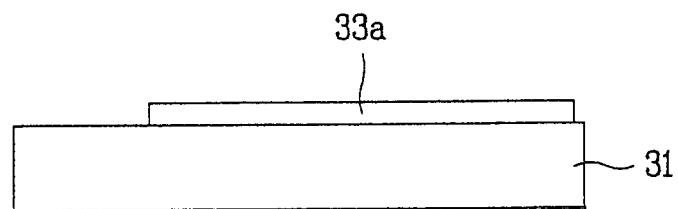


FIG. 7B

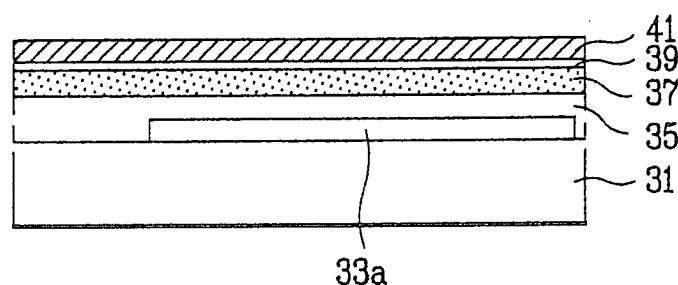


FIG. 7C

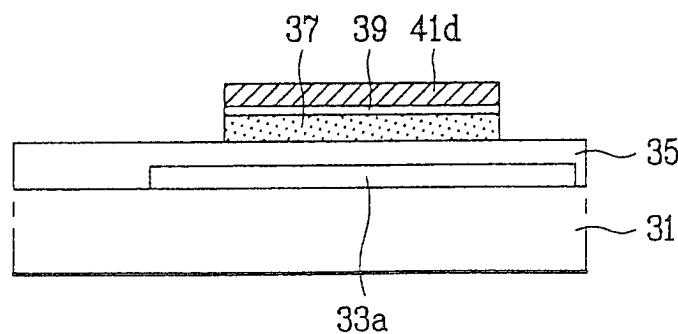


FIG.7D

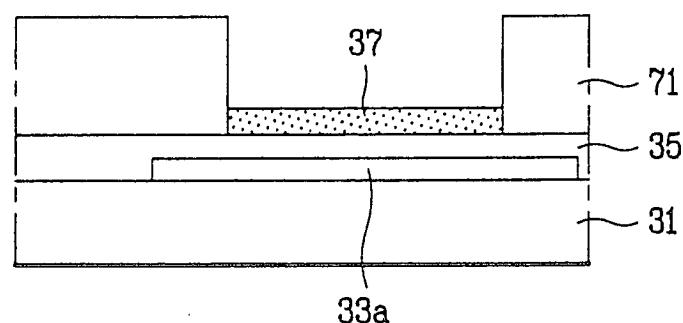


FIG.7E

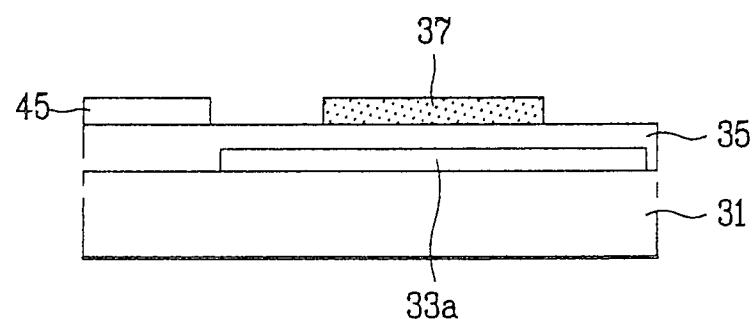


FIG. 7F

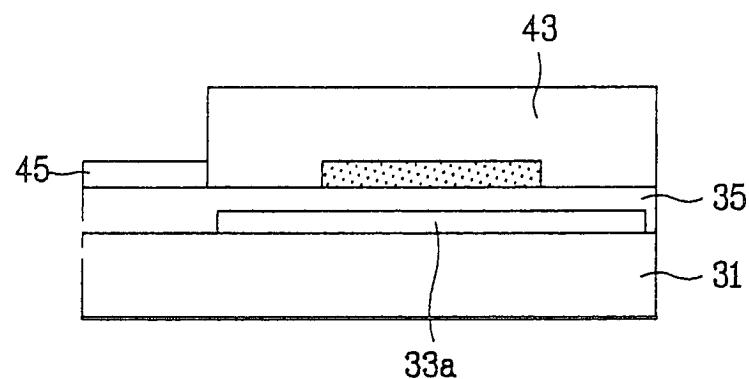


FIG. 7G

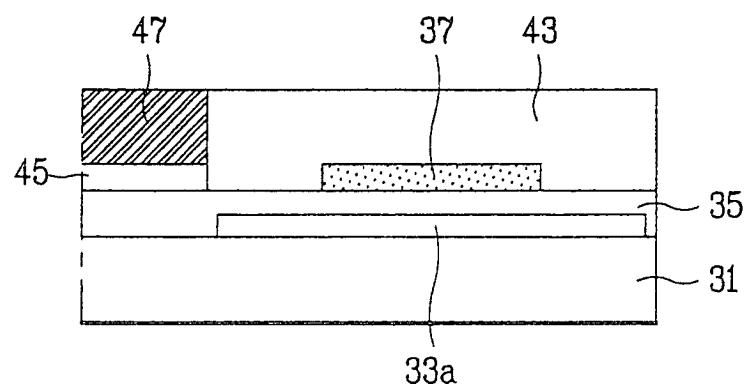


FIG. 8A

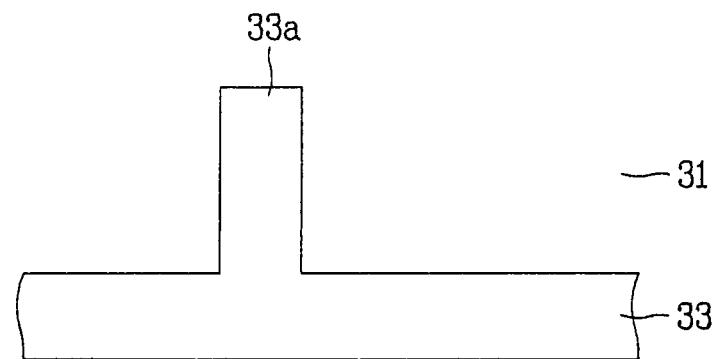


FIG. 8B

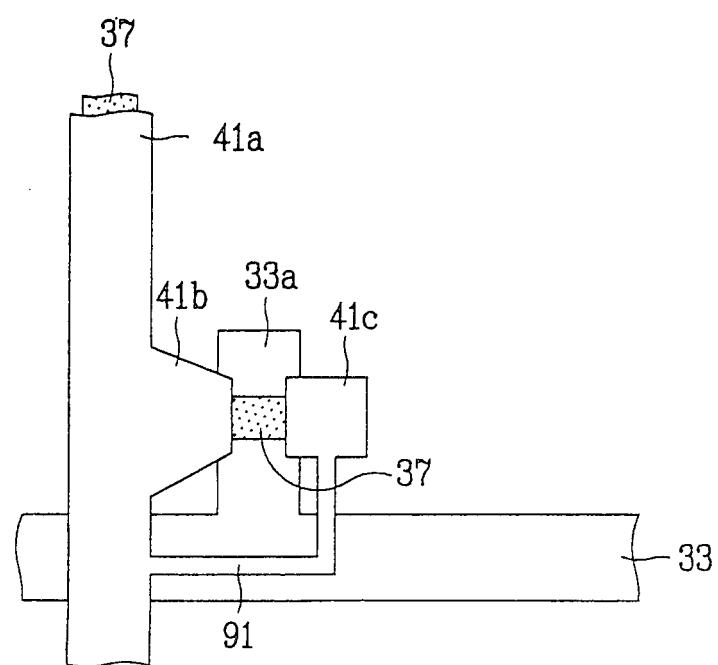


FIG.8C

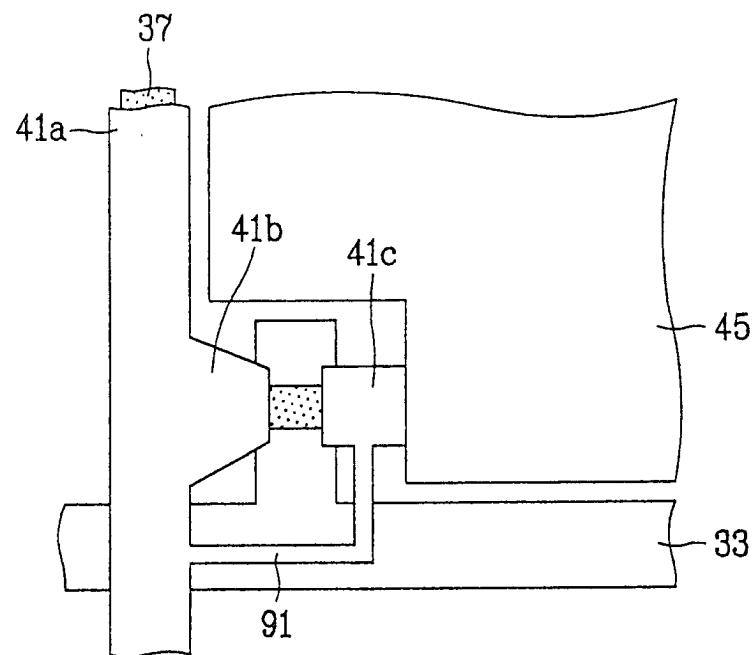


FIG.8D

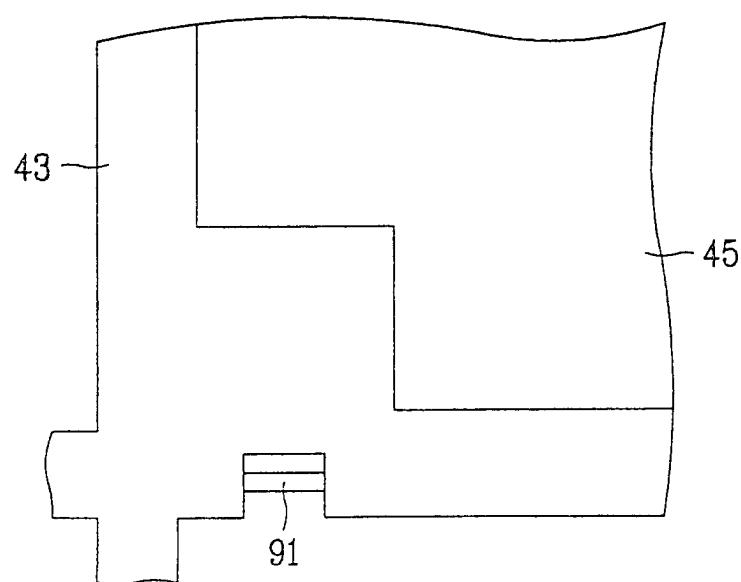


FIG.8E

