【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和6年4月15日(2024.4.15)

【国際公開番号】WO2023/002767
【出願番号】特願2023-536643(P2023-536643)
【国際特許分類】
H01L 29/78(2006.01)
H01L 29/12(2006.01)
H01L 29/861(2006.01)
H01L 21/329(2006.01)
H01L 21/76(2006.01)
H01L 21/8234(2006.01)
H01L 27/06(2006.01)
H01L 21/822(2006.01)
【FI】
H01L 29/78 657A
H01L 29/78 652T
H01L 29/78 656A
H01L 29/78 657F
H01L 29/78 657G
H01L 29/78 656F
H01L 29/78 652S
H01L 29/78 652F
H01L 29/78 652N
H01L 29/78 652K
H01L 29/78 653C
H01L 29/78 652M
H01L 29/78 652B
H01L 29/91 C
H01L 29/91 F
H01L 29/91 K
H01L 29/90 D
H01L 29/90 Z
H01L 29/78 652R
H01L 29/78 652Q
H01L 27/06 102A
H01L 27/06 311B
H01L 27/04 H

【手続補正書】
【提出日】令和5年11月6日(2023.11.6)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
主面を有するチップと、

前記主面に設けられたダイオード領域と、
前記ダイオード領域において前記主面に間隔を空けて形成された複数のトレンチ構造であって、絶縁体を挟んでトレンチ内に上下方向に埋設された上電極および下電極を含む電極構造をそれぞれ有する複数の前記トレンチ構造と、
複数の前記トレンチ構造の間の領域において前記主面の表層部に形成されたｐｎ接合部を有するダイオードと、を含む、半導体装置。
【請求項２】
前記ダイオード領域において前記主面の表層部に形成された第１導電型のボディ領域をさらに含み、
複数の前記トレンチ構造は、前記ボディ領域を貫通するように前記主面に形成され、
前記ダイオードは、前記ボディ領域に形成された第１導電型の第１極性領域、および、前記第１極性領域と前記ｐｎ接合部を形成するように前記ボディ領域に形成された第２導電型の第２極性領域を含む、請求項１に記載の半導体装置。
【請求項３】
前記第１極性領域は、前記ボディ領域よりも高い不純物濃度を有する高濃度領域、および、前記高濃度領域よりも低い不純物濃度を有する低濃度領域を含み、
前記第２極性領域は、前記第１極性領域の前記低濃度領域と前記ｐｎ接合部を形成している、請求項２に記載の半導体装置。
【請求項４】
前記低濃度領域は、前記ボディ領域の一部からなる、請求項３に記載の半導体装置。
【請求項５】
複数の前記トレンチ構造の前記上電極は、前記ボディ領域の底部に対して前記主面側に埋設され、
複数の前記トレンチ構造の前記下電極は、前記ボディ領域の底部に対して前記トレンチの底壁側に埋設されている、請求項２に記載の半導体装置。
【請求項６】
前記第１極性領域は、複数の前記トレンチ構造の前記上電極および前記下電極のいずれか一方または双方と同電位に固定されている、請求項２に記載の半導体装置。
【請求項７】
前記絶縁体は、第１厚さで前記トレンチの上壁面を被覆する上絶縁膜、および、前記第１厚さを超える第２厚さで前記トレンチの下壁面を被覆する下絶縁膜を含み、
前記上電極は、前記上絶縁膜を挟んで前記トレンチの前記上壁面側に埋設され、
前記下電極は、前記下絶縁膜を挟んで前記トレンチの前記下壁面側に埋設されている、請求項１～６のいずれか一項に記載の半導体装置。
【請求項８】
前記ダイオード領域を他の領域から電気的に分離するように前記主面に形成された分離構造をさらに含む、請求項１～６のいずれか一項に記載の半導体装置。
【請求項９】
前記分離構造は、分離絶縁体を挟んで分離トレンチ内に埋設された分離電極を含む、請求項８に記載の半導体装置。
【請求項１０】
前記ダイオード領域は、検温領域であり、
前記ダイオードは、感温ダイオードである、請求項１～６のいずれか一項に記載の半導体装置。
【請求項１１】
前記感温ダイオードは、温度変化に対して順方向電圧が線形的に変化する温度特性を有している、請求項１０に記載の半導体装置。
【請求項１２】
前記主面に設けられたデバイス領域と、
前記デバイス領域に形成された機能デバイスと、をさらに含み、

前記検温領域は、平面視において前記デバイス領域に隣り合って設けられ、
前記感温ダイオードは、前記デバイス領域の温度を検出する、請求項１０に記載の半導体装置。
【請求項１３】
前記検温領域は、平面視において前記デバイス領域によって取り囲まれた領域に設けられている、請求項１２に記載の半導体装置。
【請求項１４】
前記機能デバイスは、ゲート絶縁体を挟んでゲートトレンチ内に上下方向に埋設された上ゲート電極および下ゲート電極を含む電極構造を有するトレンチゲート構造を含む、請求項１２に記載の半導体装置。
【請求項１５】
前記機能デバイスは、前記主面に個別制御可能にそれぞれ形成された複数の系統トランジスタを含み、複数の前記系統トランジスタの選択制御によって単一の出力信号を生成する複数系統のゲート分割トランジスタを含む、請求項１２に記載の半導体装置。
【請求項１６】
前記主面に設けられたデバイス領域と、
前記デバイス領域に形成された機能デバイスと、をさらに含み、
前記ダイオード領域は、保護領域であり、
前記ダイオードは、静電破壊保護ダイオードである、請求項１～６のいずれか一項に記載の半導体装置。
【請求項１７】
前記機能デバイスに電気的に接続されるように前記主面の上に配置された端子電極をさらに含み、
前記静電破壊保護ダイオードは、前記端子電極に電気的に接続されている、請求項１６に記載の半導体装置。
【請求項１８】
前記主面に設けられた制御領域と、
前記制御領域に形成された制御回路と、をさらに含む、請求項１～６のいずれか一項に記載の半導体装置。
【請求項１９】
請求項１～６のいずれか一項に記載の半導体装置と、
前記半導体装置に電気的に接続され、前記半導体装置を制御する制御装置と、を含む、半導体モジュール。
【請求項２０】
主面を有するチップと、
前記主面に設けられた検温領域と、
前記主面において前記検温領域とは異なる領域に設けられた保護領域と、
前記検温領域において前記主面に間隔を空けて形成された複数の第１トレンチ構造であって、第１絶縁体を挟んで第１トレンチ内に上下方向に埋設された第１上電極および第１下電極を含む電極構造をそれぞれ有する複数の前記第１トレンチ構造と、
複数の前記第１トレンチ構造の間の領域において前記主面の表層部に形成された第１ｐｎ接合部を有する感温ダイオードと、
前記保護領域において前記主面に間隔を空けて形成された複数の第２トレンチ構造であって、第２絶縁体を挟んで第２トレンチ内に上下方向に埋設された第２上電極および第２下電極を含む電極構造をそれぞれ有する複数の前記第２トレンチ構造と、
複数の前記第２トレンチ構造の間の領域において前記主面の表層部に形成された第２ｐｎ接合部を有する静電破壊保護ダイオードと、を含む、半導体装置。
【請求項２１】
前記主面に設けられた制御領域と、
前記制御領域に形成された制御回路と、をさらに含む、請求項２０に記載の半導体装置

。

【請求項２２】

請求項２０に記載の半導体装置と、

前記半導体装置に電気的に接続され、前記半導体装置を制御する制御装置と、を含む、半導体モジュール。