



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I732076 B

(45) 公告日：中華民國 110 (2021) 年 07 月 01 日

(21) 申請案號：106143355

(22) 申請日：中華民國 106 (2017) 年 12 月 11 日

(51) Int. Cl. : **H01L23/28 (2006.01)****H01L23/488 (2006.01)****B81B7/02 (2006.01)**

(30) 優先權：2016/12/27 法國

1663418

(71) 申請人：法商封裝公司 (法國) PACKAGING SIP (FR)

法國

(72) 發明人：佛 克里斯汀 VAL, CHRISTIAN (FR) ; 佛 亞歷山卓 VAL, ALEXANDRE (FR)

(74) 代理人：林志剛

(56) 參考文獻：

US 5291066

US 2003/0057544A1

US 2012/0241938A1

US 2014/0145325A1

審查人員：王世賢

申請專利範圍項數：6 項 圖式數：8 共 21 頁

(54) 名稱

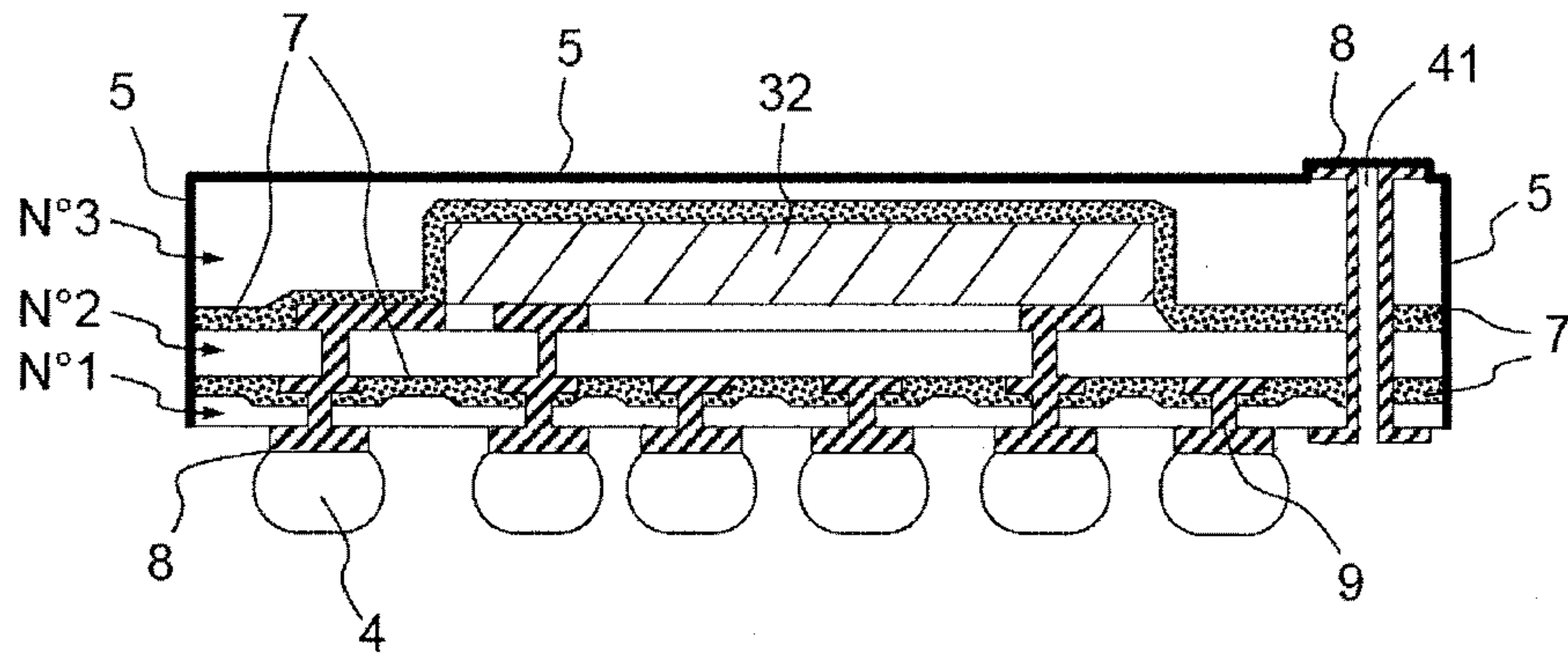
密封式電子模組

(57) 摘要

本發明係有關於包括一或多個電子組件(32)之電子模組，該些電子組件(32)電性連接至多層 PCB 電路(2)，該多層 PCB 電路(2)包含在一面上包含用於電子模組之外部電性連接的電性連接球(4)。PCB 電路包含密封式保護電絕緣無機內層(7)，並且該模塊包括具有電性絕緣或導電無機密封式保護層(5)的六個面，該無機密封式保護層(5)在除了由 PCB 電路形成的面之外的五個面上。

The invention relates to an electronic module including one or more electronic components (32) that are electrically connected to a multilayer PCB circuit (2) that comprises, on one face, electrical connection balls (4) for the external electrical connection of the electronic module. The PCB circuit comprises a hermetically protective electrically insulating inorganic inner layer (7), and in that the module comprises six faces with an electrically insulating or conductive inorganic hermetic protection layer (5) on the five faces other than that formed by the PCB circuit.

指定代表圖：



符號簡單說明：

4:連接球

5:保護金屬沉積物

7:密封層

8:導體

9:通孔

32:晶片

41:金屬化貫穿孔

n°1、n°2、n°3:層

圖 8

## 【發明摘要】

### 【中文發明名稱】

密封式電子模組

### 【英文發明名稱】

HERMETIC ELECTRONIC MODULES

### 【中文】

本發明係有關於包括一或多個電子組件(32)之電子模組，該些電子組件(32)電性連接至多層PCB電路(2)，該多層PCB電路(2)包含在一面上包含用於電子模組之外部電性連接的電性連接球(4)。PCB電路包含密封式保護電絕緣無機內層(7)，並且該模塊包括具有電性絕緣或導電無機密封式保護層(5)的六個面，該無機密封式保護層(5)在除了由PCB電路形成的面之外的五個面上。

### 【英文】

The invention relates to an electronic module including one or more electronic components (32) that are electrically connected to a multilayer PCB circuit (2) that comprises, on one face, electrical connection balls (4) for the external electrical connection of the electronic module. The PCB circuit comprises a hermetically protective electrically insulating inorganic inner layer (7), and in that the module comprises six faces with an electrically insulating or conductive inorganic hermetic protection layer (5) on the five faces other than that formed by the PCB circuit.

第 106143355 號

民國 110 年 3 月 5 日修正

【指定代表圖】第(8)圖。

【代表圖之符號簡單說明】

4：連接球

5：保護金屬沉積物

7：密封層

8：導體

9：通孔

32：晶片

41：金屬化貫穿孔

n°1、n°2、n°3：層

【特徵化學式】無

第 106143355 號

民國 110 年 3 月 5 日修正

## 【發明說明書】

### 【中文發明名稱】

密封式電子模組

### 【英文發明名稱】

HERMETIC ELECTRONIC MODULES

### 【技術領域】

[0001] 本發明之領域為密封式電子模組之晶圓級製造。

### 【先前技術】

[0002] 一種電子模組，包含一或多個電子組件，這些電子組件與多層PCB(印刷電路板)互連電路相關聯，所述多層PCB(印刷電路板)互連電路本身包括旨在接收用於電子模組的外部電性連接的焊料球的焊墊。

[0003] 這些組件可藉由置放在PCB之內部層上而被集成在PCB之內，這被稱為具有嵌入式晶粒的PCB。它們也可以在與包括焊球之面的相對面上接合和線連接到多層PCB電路之後被封裝在環氧樹脂中；這被稱為球柵陣列封裝。

[0004] 電子組件可以是諸如晶片的主動組件和/或諸如電容器、電感器等的被動組件和/或MEMS(微機電系

統)。

[0005] 所獲得的電子模塊可以是獨立的，或者本身可以與其他電子模組一起被添加到包括導電焊墊的印刷電路，並且進行模組之PCB電路之球的再熔化步驟以將這些球連接到印刷電路之焊墊。

[0006] 圖 1 顯示旨在被添加到印刷電路之球柵陣列(BGA)封裝 1 的截面；在 PCB 電路 2 的焊墊 3 上僅示出兩個球 4。電子組件 32(在這種情況下為晶片)藉由黏著劑接合或預形成 35 的手段附接到 PCB 電路 2。晶片和 PCB 電路之間的電性互連由焊接到晶片之焊墊 33 和 PCB 電路的焊墊 34 的導線 31 形成。晶片 32 及其連接 31 被模製在樹脂 10 內。

[0007] 已知模製的電子組件的樹脂是水密的而不是氣密的(密封式)，因為沒有有機材料是氣密的。這意味著濕氣(氣體)將擴散到其內部，其結果對於世界各地的塑料封裝之使用者而言是眾所周知的：

[0008] -在添加到印刷電路之表面之前，濕氣滲透到封裝內部，在球的重新熔化的步驟期間(其發生在最高溫度為 260°C)，在封裝內產生內部蒸氣壓。在圖 2 中示出了這種現象，其中可以看到非密封式的球柵陣列封裝 1(該組件未示出以為了不使圖式過載)暴露於大氣中，藉由擴散 P1 接收氣態 H<sub>2</sub>O。由此產生的壓力 P2 在幾秒鐘將從大氣壓力增加到大約兩倍 ( $273+260/273=1.95\text{Kg/cm}^2$ )；這種壓力會產生內部應力，其能量藉由在封裝中形成內部裂縫而消散。

[0009] -因為在酸性( $\text{Cl}$ 、 $\text{SO}_4$ 等)或鹼性( $\text{Na}$ 、 $\text{K}$ 等)離子的存在下發生水蒸氣的滲透所形成的酸或鹼可能侵蝕晶片之金屬部分，特別是形成互連焊墊的鋁，其中鋁是兩性金屬。

[0010] 因此，國際標準化組織 JEDEC 已經判定這些封裝的多個品質等級，僅僅基於安裝在印刷電路上之前的吸濕性標準。共有七個濕氣靈敏度層級 (MSL)。層級 6 涉及對濕氣最敏感的封裝：在安裝前六個小時的持續期間之後，此種沒有保護封裝的封裝必須再次脫氣。層級 0 是最好的 (→封裝可能儲存一個不確定的持續期間)，但幾乎沒有塑料封裝達到這個層級的效能。

[0011] 以前的工作是為了克服有機材料本質上非密封的事實而進行的。為了避免短路，它們是基於由非有機以及非導電性的材料製成的擴散阻障的沉積。

[0012] 可以使用任何非有機和非導電材料 (諸如，氧化物 ( $\text{Al}_2\text{O}_3$  等)、氮化物 ( $\text{Si}_3\text{N}_4$  等)、碳化物等)，只要它們可以在低溫下沉積 (例如，低於  $100^\circ\text{C}$ )，並且具有足夠的可變形性 (延展性)，以便在多次熱循環後不會裂開。也可提及氧化矽 ( $\text{SiO}_2$ ) 以及更明確地是非化學計量的氧化物 (諸如  $\text{SiO}_x$ ，其中  $x$  小於 2)。這個無機層可以藉由電漿增強式化學氣相沈積 (PE-CVD) 來沉積，但是溫度通常可以達到  $200^\circ\text{C}$ ，這對於塑料封裝而言太高。最幸運的是，一種被稱為大氣電漿技術的技術使得在  $100^\circ\text{C}$  以下進行這種沉積物操作成為可能，這對於這種類型的封裝來說是更可接受

的。

[0013] 已經提交了一項專利：

- N°: 90 10631於1990年8月24日提交的「用於電子組件之密封式封裝的方法和裝置」。

-於1994年10月25日提交的「用於電子電路之密封式保護的方法和裝置」。

- N°: 01 14543於2001年11月09日提交的「用於必須防止所有應力的組件之密封式封裝的裝置」。

[0014] 如圖3所示，某些BGA封裝製造商使用在電子模組之5個面上的保護金屬沉積物5。當然，具有連接球4之第六面不會接收這個沉積物，以避免連接球的短路。具有接收這類型金屬而因此無機、保護的封裝在其五個保護面上是密封式的，但不是在第六面上；因此濕氣經由未被保護的第六面(PCB面)穿透，如圖4a所示。氣態H<sub>2</sub>O的擴散P1由於保護而較慢，並且內部壓力P3需要更長的時間才能達到，但是由於壓力P3主要施加在該第六面上，因此H<sub>2</sub>O滲透到模組中而在PCB的層面上的影響更顯著，因此第六面的滲漏率顯著高於其他五個面。圖4b顯示具有連接球之PCB面之可能變形6(在虛線中顯示)的圖。

[0015] 一種確保球柵陣列封裝之密封性的解決方案是在封裝的六個面上沉積密封層。保護六個面是比較困難的，因為其含有外部連接：球、焊墊等等(QFN封裝)。這個解決方案由在該第六面沉積密封層，而在該絕緣層之沉積期間避免了球。這是不容易的，原因如下：

A)需要遮罩或區域剝離操作。

B)在遮罩的情況下，圍繞球的無機層可能不會與球形成完美的密封，特別是在焊接時重熔之後。間隙可能存在，並且對組件的密封性有負面影響。

C)這種額外的沉積操作所需的設備(諸如，電漿炬)使封裝密封，在其自動化保護生產線上通常不被電子模組製造商使用。

### 【發明內容】

[0016] 本專利申請的目的是克服這個第六面之非密封式所帶來的問題。

[0017] 已經藉由考慮包括添加到PCB之電子組件的電子模組來提出這個問題，但是當然包括具有嵌入式晶粒之PCB的電子模組也遇到密封問題。

[0018] 解決方案在於藉由修改PCB來使得電子模組的所有六個面密封，包括用於外部連接的面。在其製造期間，密封式保護無機層被沉積在多層PCB內部：「密封」層級被插入到多層PCB內，以形成防止濕氣擴散到PCB內部的阻障。這個層級最好插入在盡可能靠近外部連接層級，以保護PCB之最大數目的層不受濕氣影響。

[0019] 其他五個面之保護是藉由以下方式實現：

- 在電性、磁性等屏蔽的情況下沉積金屬層；或
- 用例如SiO<sub>x</sub>或任何其他氧化物(Al<sub>2</sub>O<sub>3</sub>等)、氮化物(Si<sub>3</sub>N<sub>4</sub>等)或碳化物等沉積電絕緣層。

[0020] 更明確地，本發明之主體為包括一或多個電子組件之電子模組，該些電子組件電性連接至多層PCB電路，該多層PCB電路包含在一面上包含用於電子模組之外部電性連接的電性連接球。主要特徵在於PCB電路包含密封式保護電絕緣無機內層，並且該模塊包括具有電性絕緣或導電無機密封式保護層的六個面，該無機密封式保護層完全覆蓋除了由PCB電路形成的面之外的五個面。

[0021] 一或多個電子組件為例如封裝在與具有連接球之面相對的PCB之一面上。它們可以分佈在多個層級上，以便在PCB上形成堆疊，從而獲得3D電子模組。

[0022] PCB可以本身包括一或多個電子組件，其合併在PCB之中。

[0023] 電子組件可為主動組件和/或被動組件和/或MEMS。

### 【圖式簡單說明】

[0024] 本發明之其它特徵和優點在閱讀下面作為非限制性範例給出的詳細描述並參照附圖後將變得顯而易見，其中：

[0025] 上述圖1根據現有技術概略地顯示球柵陣列封裝之範例的橫截面圖；

[0026] 上述圖2示出濕氣滲透至封裝內部以及由此產生的內部壓力之橫截面圖；

[0027] 上述圖3根據現有技術概略地顯示在五個面上

密封的球柵陣列封裝之範例的橫截面圖；

[0028] 上述圖4a示出濕氣滲透至諸如圖3所示之封裝的內部和由此產生的內部壓力，而圖4b示出由該內部壓力引起的變形；

[0029] 圖5根據本發明概略地顯示球柵陣列封裝之範例的橫截面圖；

[0030] 圖6概略地顯示圖5之球柵陣列封裝之PCB電路部分之範例的放大圖；

[0031] 圖7概略地顯示圖5之球柵陣列封裝之PCB電路部分之另一範例的放大圖；

[0032] 圖8根據本發明概略地顯示具有嵌入式晶粒之PCB電路之範例的橫截面圖。

[0033] 不同圖式中，相同的元件具有相同的元件編號。

[0034] 在說明書的其餘部分中，表述「上」、「下」、「前」、「後」和「側」是參照所敘述的圖式之取向使用的。只要模組可以根據其它方位定位，方向性術語以示例方式指示而不是限制性的。

## 【實施方式】

[0035] PCB電路由一個可能有二到40層或層級的多層組成。對於具有添加到PCB中的組件的電子模組，通常在四到八個層級之間；對於具有嵌入式晶粒的PCB來說，多層通常包括六到40層級。

[0036] 根據本發明並且如圖5所示，「密封式」層級7被插入到多層2的內部，並且較佳地盡可能接近外部連接層級，以盡可能最大程度防止濕氣擴散到PCB內部。為了在晶圓級(在密封式電子模組之晶圓級製造的上下文中)上產生這個「密封式」層級，塗佈有無機材料的層可以以各種方式製造：

-考慮到選擇該技術時的大氣電漿沉積的低成本，製造薄的(介於幾微米至幾百微米厚之間)填充矽土之環氧樹脂板，然後在板的一面之上或兩個相對面之上沉積包含厚度介於0.1到1微米之間的無機塗佈層(諸如， $\text{SiO}_x$ )(以便完全覆蓋它們，如圖所示)；可選擇地，因此製成密封的該板接著可以在兩側塗佈有黏著劑層，特別是當它薄時。因此得到插入密封層(或層級)。

-使用已經在其一或兩個表面上包括導電元件之填充矽土的環氧樹脂板，其厚度通常在0.1釐米至0.8釐米之間，並且在一面或兩面上直接沉積 $\text{SiO}_x$ 無機材料層(0.1至1微米)，以完全覆蓋它們，如圖所示。

[0037] 雖然敘述了使用塗佈 $\text{SiO}_x$ ，但也可以使用其他塗佈，諸如任何其它的氧化物( $\text{Al}_2\text{O}_3$ 等)、氮化物( $\text{Si}_3\text{N}_4$ 等)或碳化物等。

[0038] 在多層PCB情況下，各種PCB層(包括這密封層7)可為習知之藉由如圖6所示之疊層(藉由黏著劑49的手段)接合。在第一情況下(製造板)，這意味著增加一個惰性層級到PCB，而在第二情況下(使用包括導電元件的板)，

使用現有的非惰性層級，其上沉積該密封層。第二方案在工業上是有利的並且是便宜的。在圖6之範例中， $\text{SiO}_x$ 之無機層7係在藉由黏著劑49之手段接合層級2之前沉積在層級1(其包括在他兩個面上的導體3和8)之整個表面之上；考慮到沉積物的低成本， $\text{SiO}_x$ 的無機層7也沉積在層級2的面之上，在該層級2上可以看到導電軌線8'的一部分；這提供了通過層級2之擴散氣態 $\text{H}_2\text{O}$ 的雙重保護。

[0039] 如圖7所示，各種層也可以形成為一個在另一個之上，在製程中稱為「建立」製程。導電性元件(諸如焊墊8或軌線)以一般的方式形成在每個層(或層級1、2、3)上。在圖7之範例中，層從層級n形成，最後形成的層是承載其焊墊3的層級1及用於外部連接的焊球4。這些導電元件8、3形成在如圖所示之每一層的單一面上，隨後層之樹脂10包覆成形這些導電元件(層2的樹脂包覆成形層3之導電元件8，層1的樹脂包覆成形層2之導電元件8)。根據本發明，在層級1的形成之前，密封層7係沉積在承載導電元件8的層級2的面上。無機沉積物7係沉積在層級2的整個表面之上並且覆蓋層級2的焊墊8，從而使後者密封。

[0040] 當層組裝(藉由接合或藉由建立它們或藉由任何其他製程的手段)時，產生金屬化通孔9，其使得可以透過一層級的有機介電質部分10將某些導電元件8、3與另一層級的那些連接，如在圖6中可以看到，或者如圖7之範例中所示的多個層級。通孔穿過一層級的有機介電質部分10，並終止在焊墊8或要到達的層級的軌線上。

[0041] 位於多層中間的這些層級中的一些被稱為「核心 PCB」層級可能含有導電供電平面。

[0042] 有兩種不同產生這些通孔的技術，其中例如藉由雷射光束之手段來蝕刻或藉由鑽石鑽頭之手段來機械鑽孔。如圖 7 所示，藉由雷射光束蝕刻的通孔通常是略微圓錐形的，而當它們藉由機械鑽頭鑽孔時，如圖 6 所示它們是圓柱形的。

[0043] 當如圖 7 所示產生通孔時，薄的無機塗佈 7 可能被局部破壞。然而，由於通孔 9 之金屬是密封式，密封性不會受到危害。

[0044] 在產生通孔的這個步驟之後，它們的化學和電化學金屬化如常進行。

[0045] 電子組件被接合並且線連接到如上所述之具有密封層級的 PCB 上，然後模製在樹脂內。封裝的電子組件可以分佈在多個層級上，以便在 PCB 上形成堆疊，從而獲得 3D 電子模組。

[0046] 接著將組件垂直切割 (= 沿著 Z)，以形成單獨的 BGA 封裝。到目前為止敘述的步驟已經有利地在晶片級上進行。傳統上，在這些封裝之垂直面上形成電性互連軌線：由此獲得電子模組。

[0047] 在具有嵌入式晶粒的 PCB 的情況下，前者被垂直切割以形成電子模組。圖 8 顯示具有嵌入式晶粒 32 之 PCB 的範例。其包括三層 ( $n^{\circ}1$ 、 $n^{\circ}2$ 、 $n^{\circ}3$ )，在其第二層上置放組件 32。形成兩層的無機塗佈 7，一層位於層 1 和 2 之

間，另一層位於具有組件的層上。形成金屬化貫穿孔41，其穿過PCB的整個厚度。

[0048] 電子模組可以組合上述兩種情況，即，其包括具有密封層級的嵌入式晶粒的PCB以及置放在具有外部連接之面的相對面上之一或多個接合的、線連接的以及模製的組件。

[0049] 在每個模組的四個垂直表面和上表面(即沒有焊球的表面)上沉積導電或電絕緣密封無機塗佈層5，從而獲得密封式電子模組。從圖5和圖8可以看出，這個密封層完全覆蓋了這五個面；這五個面之間沒有密封性中斷。這在對於不再藉由擴散P1吸收濕氣的球柵陣列封裝之圖5中示出以及在對於具有嵌入式晶粒的PCB之圖8中示出。因此保證了五個面的密封性。模組也可以藉由插入至PCB的密封層防止濕氣的擴散，這些濕氣只能經由第六面擴散。

### 【符號說明】

#### [0050]

- 1：球柵陣列(BGA)封裝
- 2：PCB電路
- 3、33、34：焊墊
- 4：連接球
- 5：保護金屬沉積物
- 6：可能變形
- 7：密封層

8：導體

8'：導電軌線

9：通孔

10：樹脂

31：連接

32：晶片

35：預形成

41：金屬化貫穿孔

49：黏著劑

n°1、n°2、n°3：層

P1：擴散

P2、P3：壓力

## 【發明申請專利範圍】

### 【第1項】

一種電子模組，其包括一或多個電子組件(32)，該些電子組件電性連接至多層PCB電路(2)，該多層PCB電路(2)的一面上包含電性連接球(4)，該些電性連接球(4)用於該電子模組之外部電性連接，其特徵在於該PCB電路包含密封式保護電絕緣無機內層(7)，並且在該模組中包含六個面，除了由該PCB電路形成的之外的該五個面由電性絕緣或導電的無機密封式保護層(5)完全覆蓋，

其中該密封式保護電絕緣無機內層係與該電性絕緣或導電的無機密封式保護層直接接觸，從而在所述一或多個電子組件周圍形成連續的密封接合。

### 【第2項】

如申請專利範圍第1項所述之電子模組，其中該一或多個電子組件(32)被封裝在該PCB電路(2)之相對於具有該連接球之該面的一面上。

### 【第3項】

如申請專利範圍第2項所述之電子模組，其中該些封裝的電子組件分佈在多個層級上，以便在該PCB電路上形成堆疊，從而獲得3D電子模組。

### 【第4項】

如申請專利範圍第1項所述之電子模組，其中該PCB電路包括合併在該PCB電路內的一或多個電子組件。

### 【第5項】

第 106143355 號

民國 110 年 3 月 5 日修正

如申請專利範圍第1項所述之電子模組，其中該PCB  
電路包含另一密封式保護電絕緣無機內層(7)。

**【第6項】**

如申請專利範圍第1項所述之電子模組，其中該電子  
組件(32)為主動組件和/或被動組件和/或MEMS。

【發明圖式】

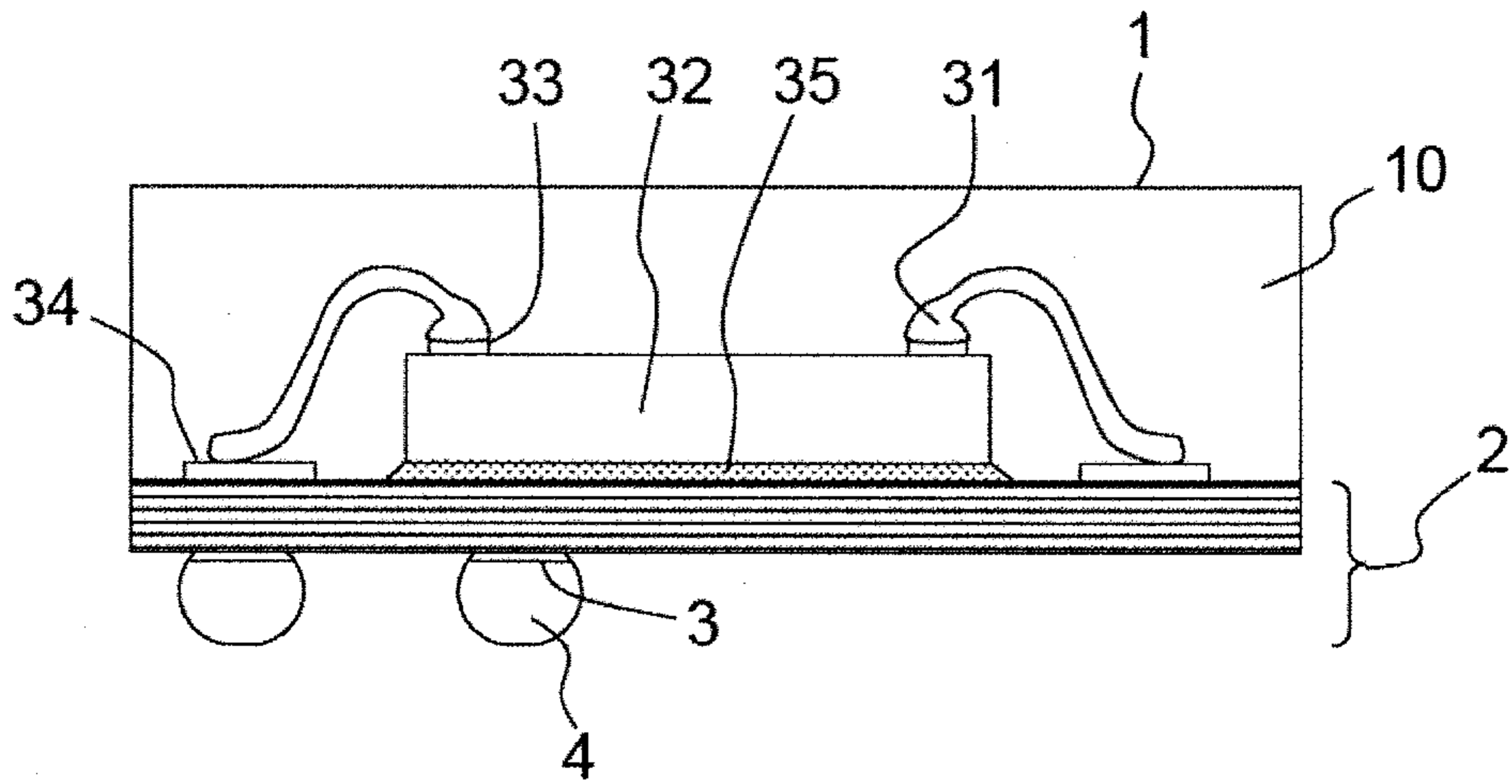


圖 1

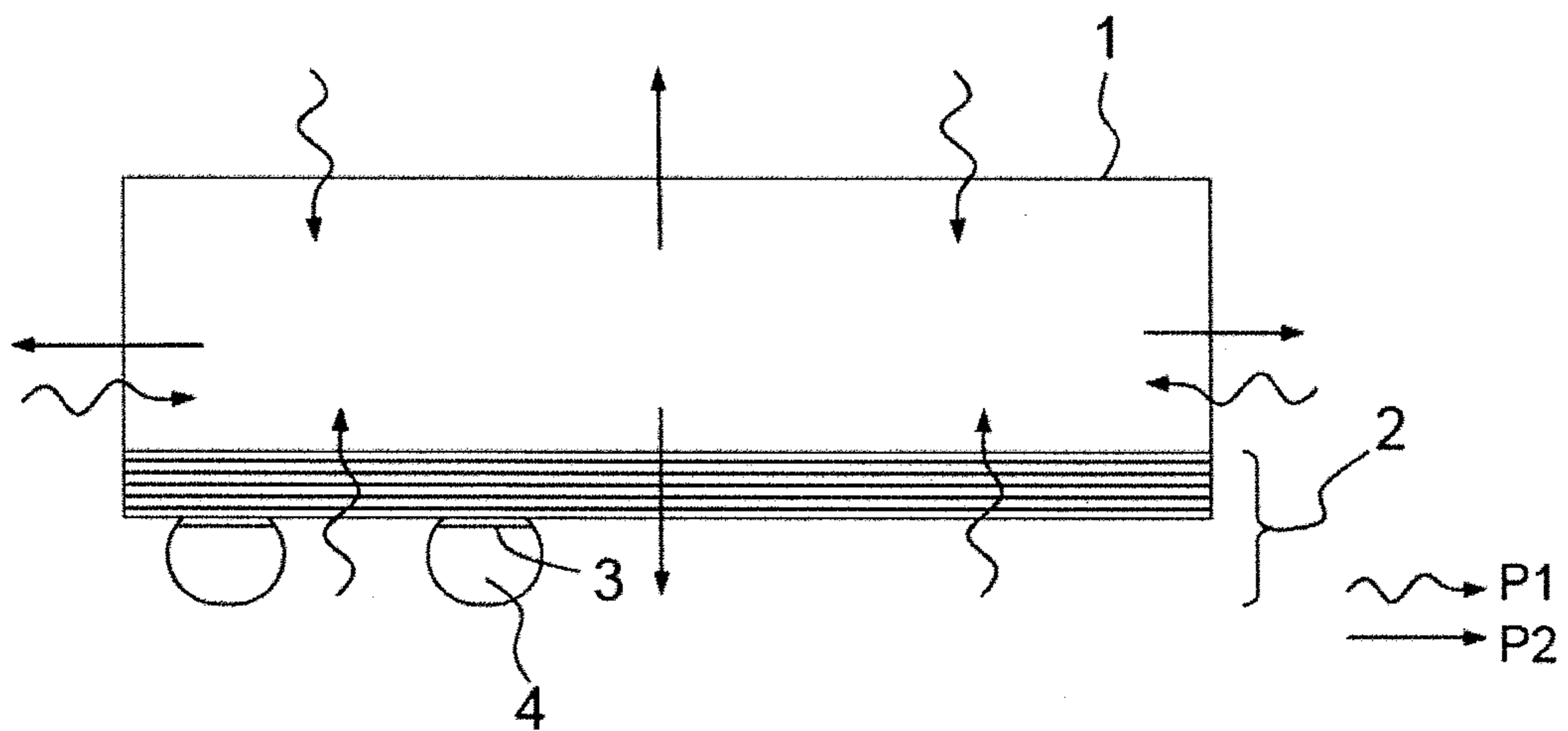


圖 2

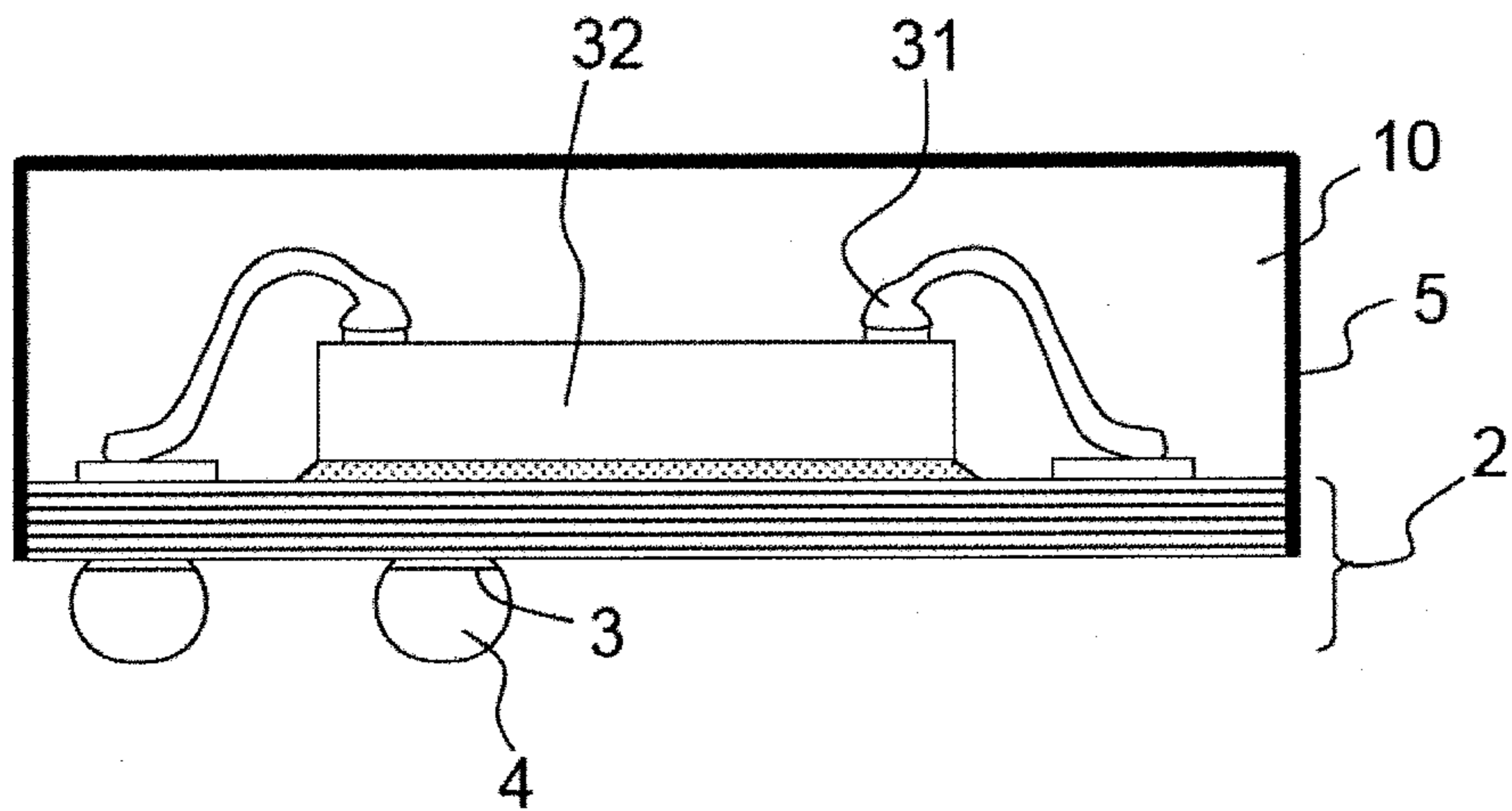


圖 3

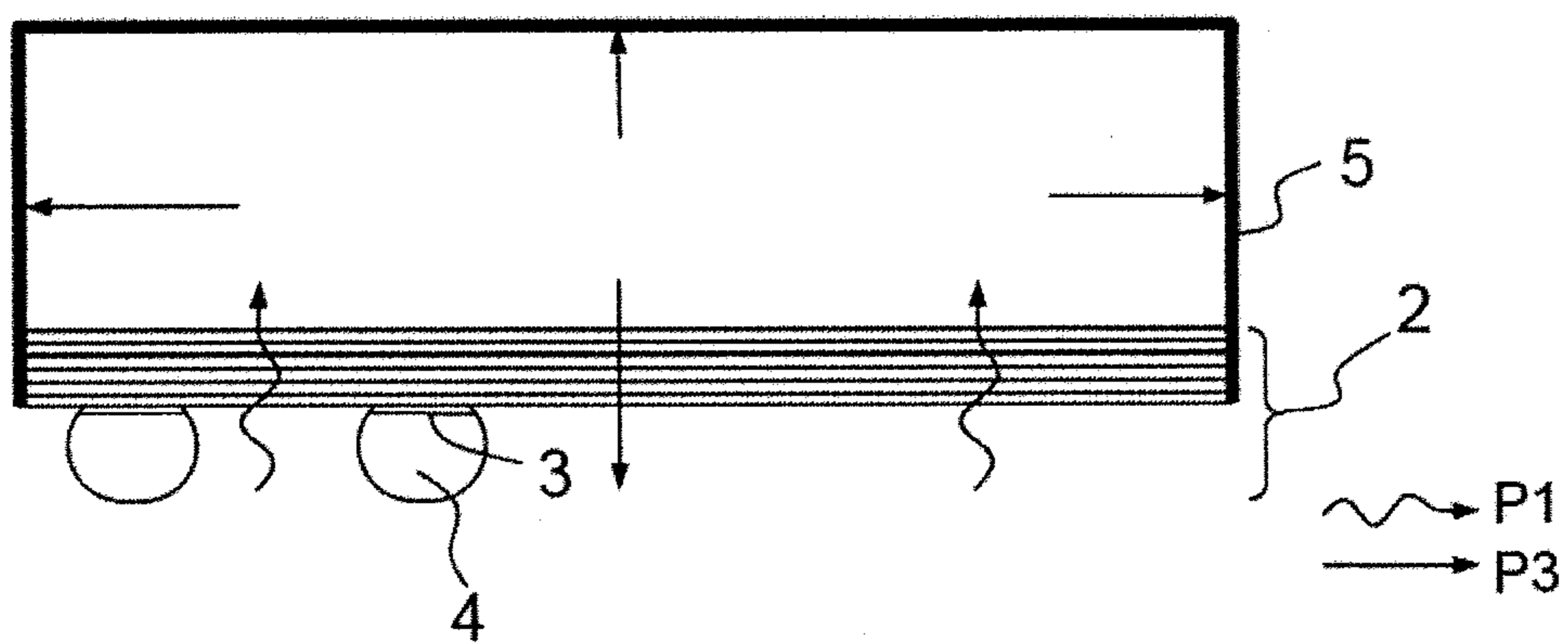


圖 4a

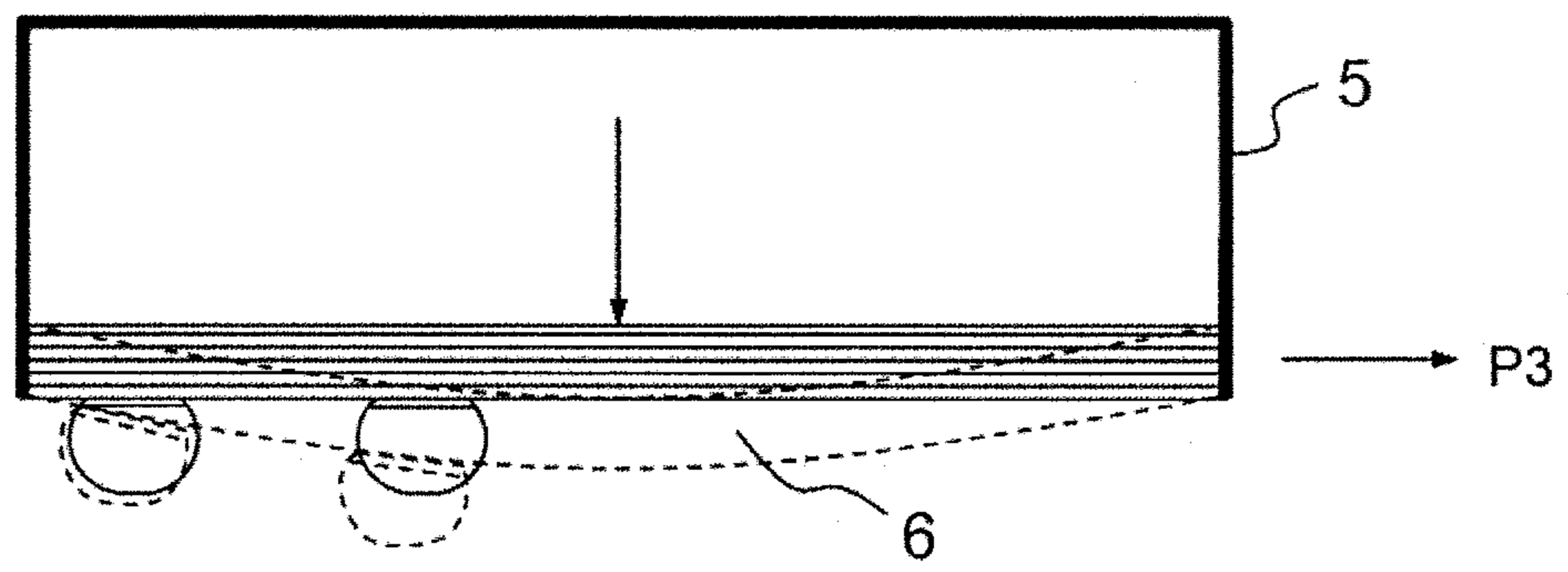


圖 4b

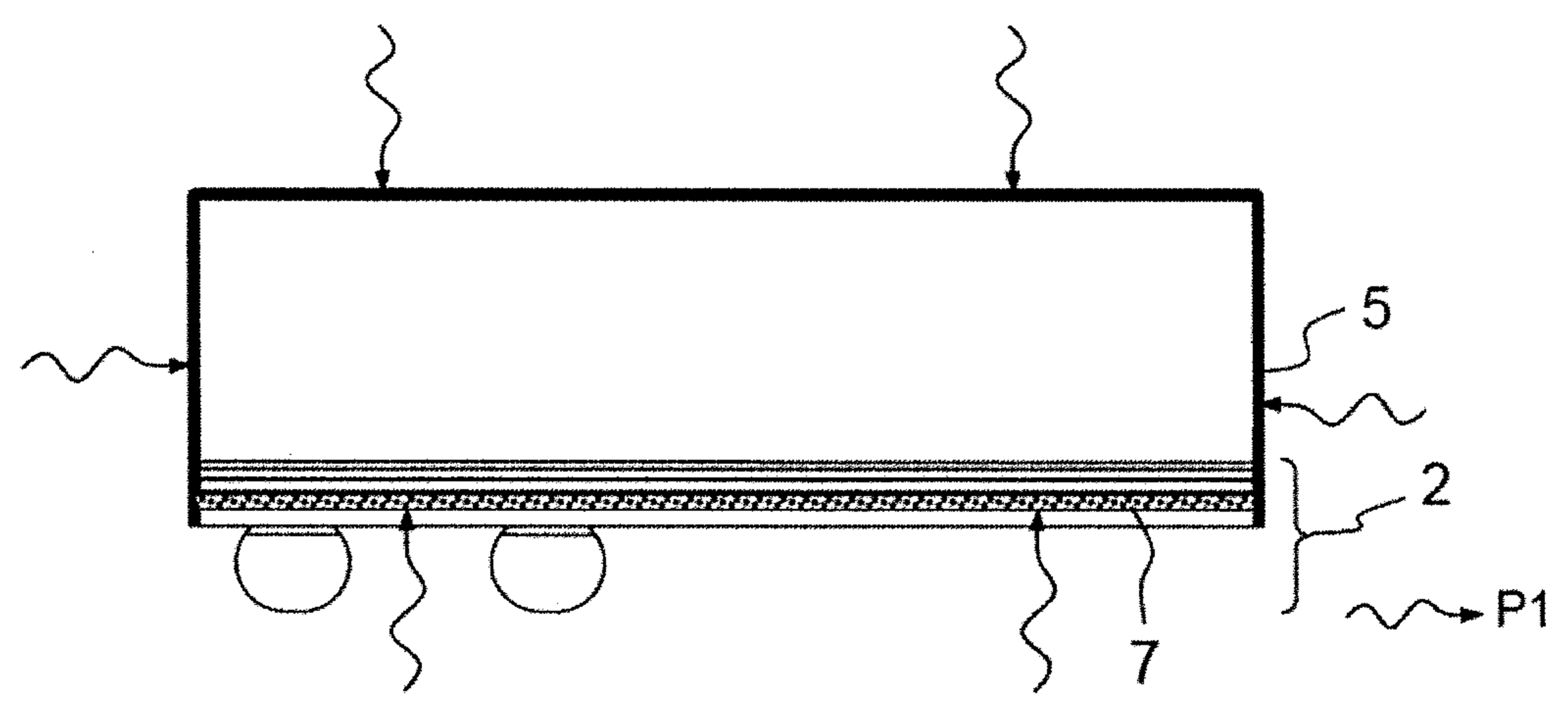


圖 5

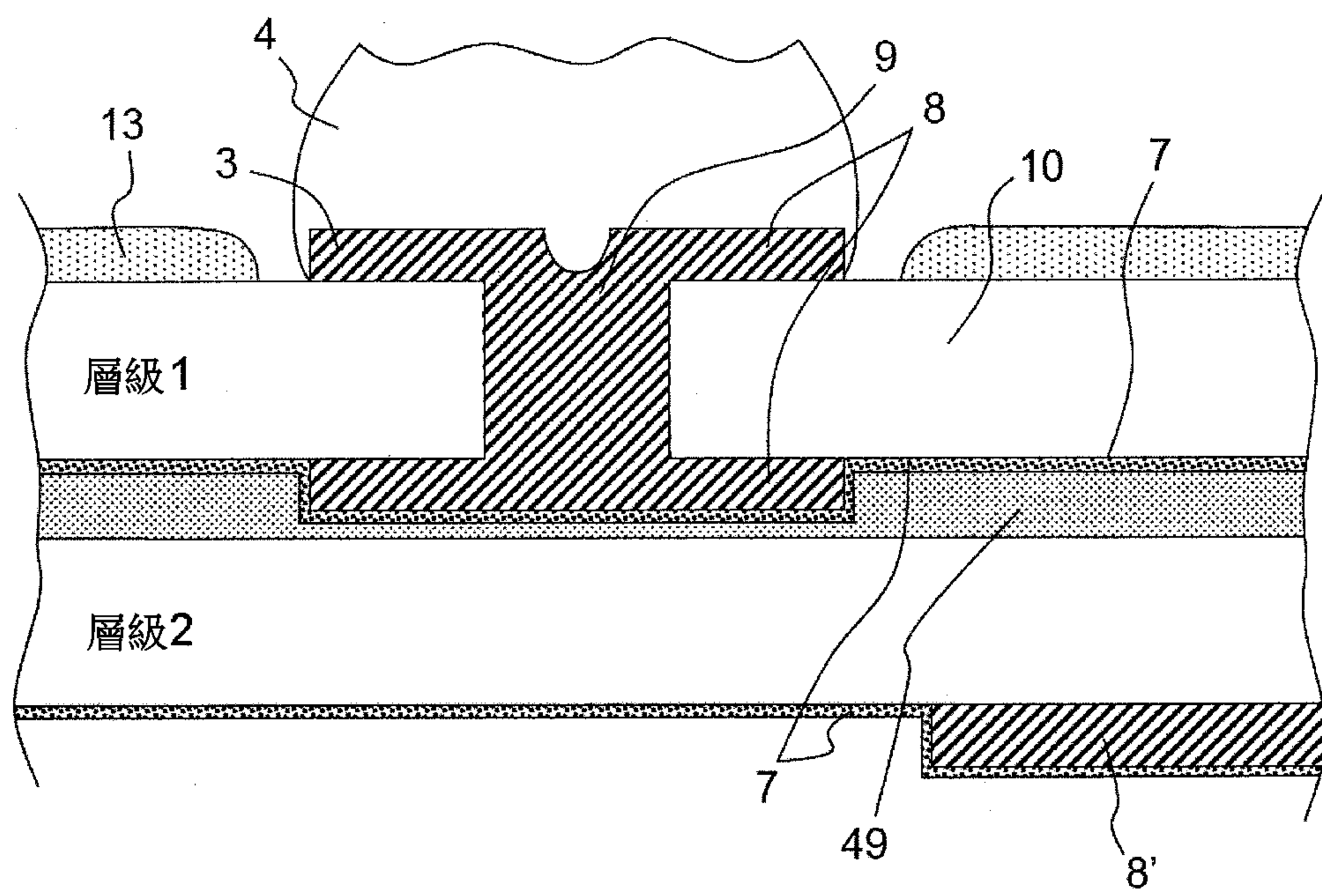


圖 6

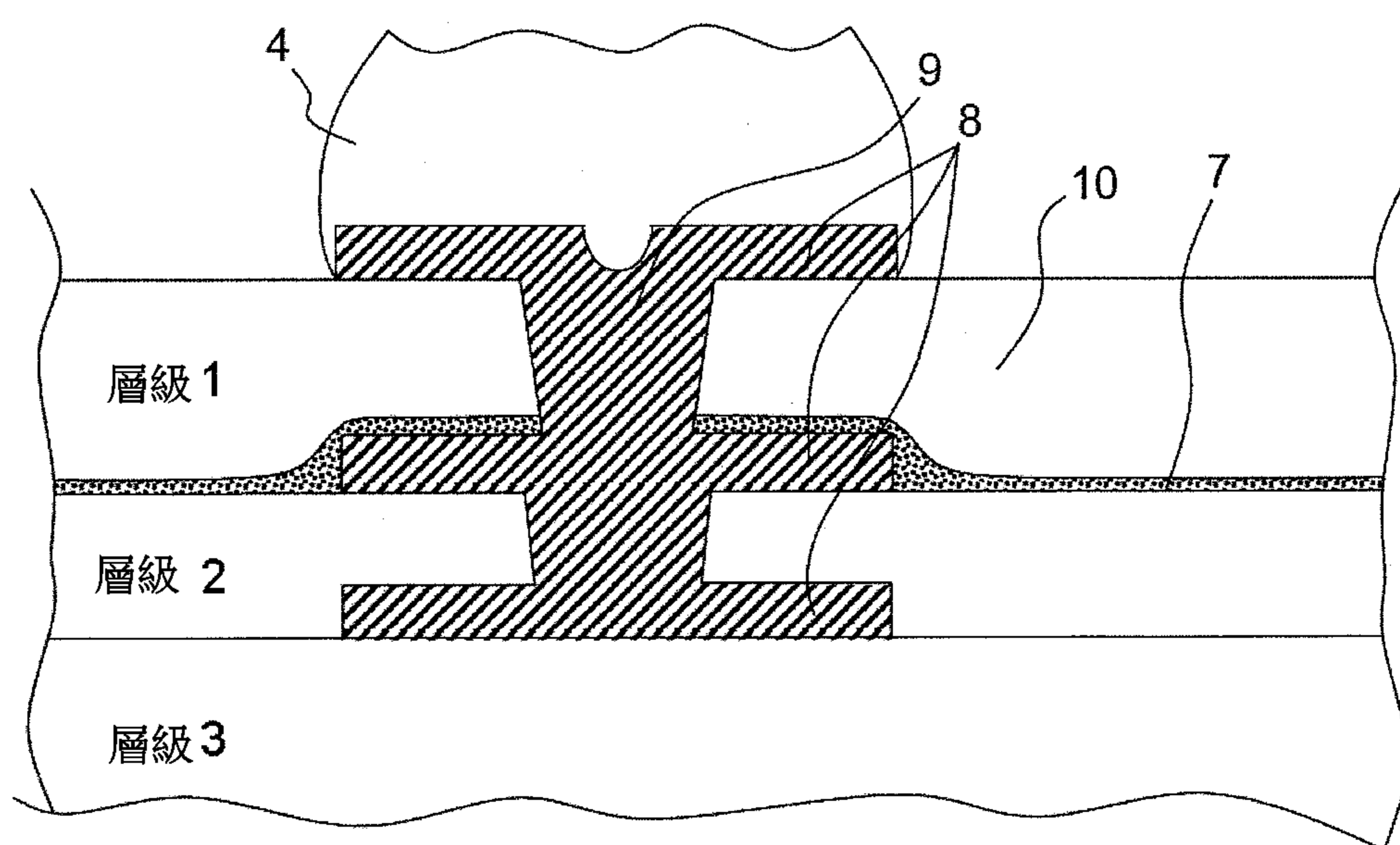


圖 7

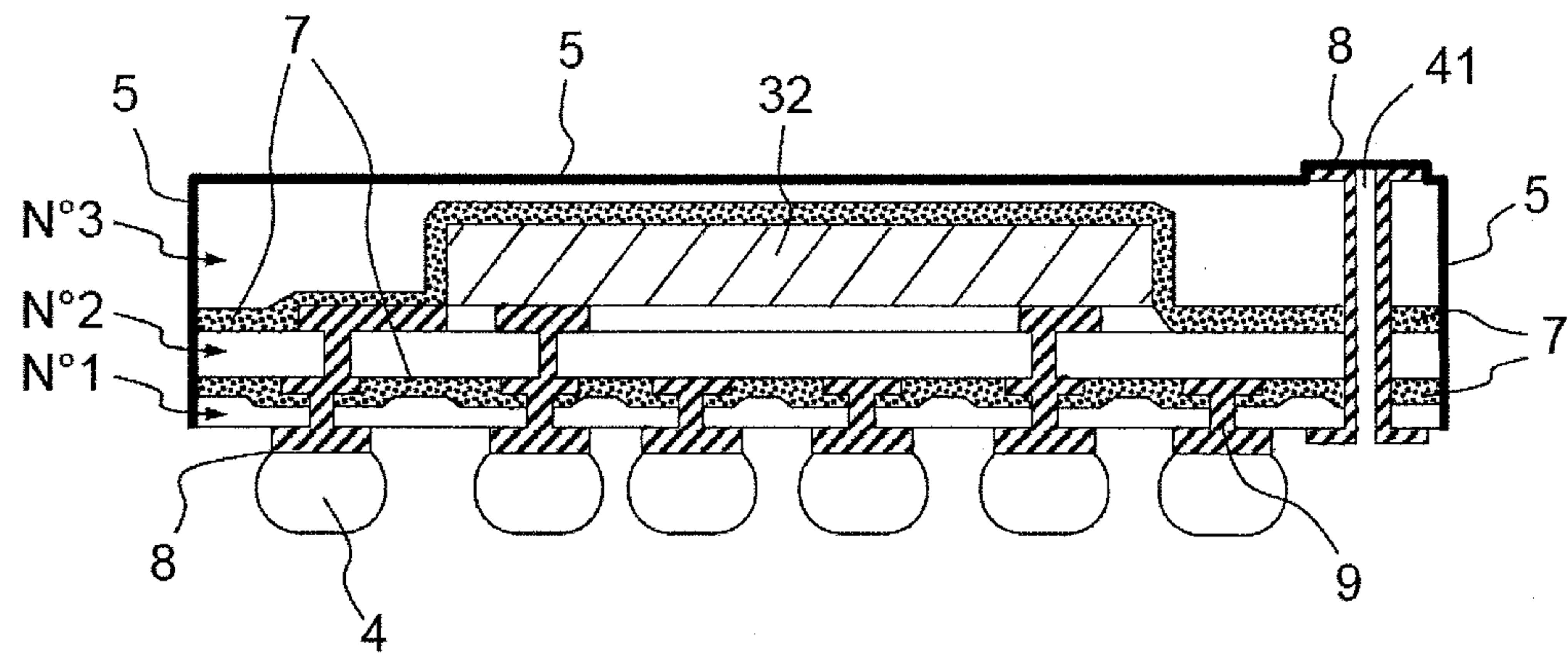


圖 8