



(19) 대한민국특허청(KR)  
 (12) 등록특허공보(B1)

(45) 공고일자 2013년02월08일  
 (11) 등록번호 10-1231830  
 (24) 등록일자 2013년02월04일

- (51) 국제특허분류(Int. Cl.)  
*G01R 15/20* (2006.01) *H01L 43/06* (2006.01)
- (21) 출원번호 10-2007-7028301  
 (22) 출원일자(국제) 2006년05월23일  
 심사청구일자 2011년02월18일
- (85) 번역문제출일자 2007년12월04일  
 (65) 공개번호 10-2008-0012938  
 (43) 공개일자 2008년02월12일  
 (86) 국제출원번호 PCT/US2006/019953  
 (87) 국제공개번호 WO 2006/130393  
 국제공개일자 2006년12월07일
- (30) 우선권주장  
 11/140,250 2005년05월27일 미국(US)  
 (뒷면에 계속)
- (56) 선행기술조사문현  
 US20050045359 A1\*  
 EP01107328 A3\*  
 EP00944839 B1  
 EP00867725 A1  
 \*는 심사관에 의하여 인용된 문현

- (73) 특허권자  
 알레그로 마이크로시스템스 인코포레이티드  
 미합중국 01615-0036 메사츄세츠 워세스터 115  
 노스이스트 컷오프  
 (72) 발명자  
 테일러, 윌리엄 F.  
 미국 03031 뉴햄프셔주 앤히스트 하이랜드 드라이  
 브 1  
 두그, 마이클 씨.  
 미국 03104 뉴햄프셔주 맨체스터 노스 아담스 스  
 트리트 115  
 (뒷면에 계속)
- (74) 대리인  
 박영우

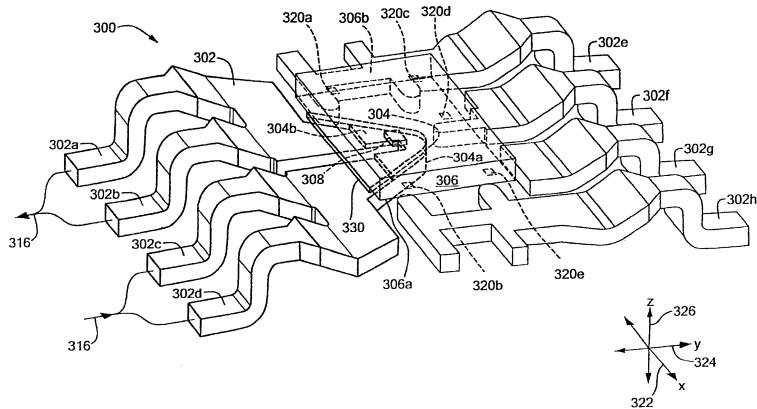
전체 청구항 수 : 총 42 항

심사관 : 오경환

## (54) 발명의 명칭 전류 센서

**(57) 요약**

집적 회로 전류 센서는 전류 컨덕터부로 제공하기 위해 결합된 적어도 두 개의 리드들을 갖는 리드 프레임, 적어도 하나의 자기장 센싱 소자가 배치되는 제1 면을 갖는 기판을 포함한다. 기판의 제1 면은 전류 컨덕터부와 인접하게 배치되고, 제2 면은 전류 컨덕터부와 이격되게 배치된다. 예를 들어, 기판의 제1 면은 전류 컨덕터부의 상부에 형성되고 기판의 제2 면은 제1 면의 상부에 형성된다. 기판은 플립 칩 배열의 집적 회로의 내부에서 뒤집어진 방향으로 배치된다.

**대 표 도 - 도10**

(72) 발명자

샤르마, 니르말

미국 01545 매사추세츠주 슈루즈베리 싱클레이어 로드 19

가봉, 제이

미국 01520 매사추세츠주 홀든 베일리 로드 160

망타니, 비제이

미국 03062 뉴햄프셔주 나슈아 테라마 레인 7

디킨슨, 리처드

미국 02127 매사추세츠주 사우스 보스톤 유닛 3 웨스트 5번스트리트 177

프리드리히, 안드레아스 피.

프랑스 에빠니 에프-74330 엠파스 테 오 드 기용  
50

---

(30) 우선권주장

11/144,970 2005년06월03일 미국(US)

11/336,602 2006년01월20일 미국(US)

11/383,021 2006년05월12일 미국(US)

11/401,160 2006년04월10일 미국(US)

**특허청구의 범위**

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

**청구항 17**

삭제

**청구항 18**

삭제

**청구항 19**

삭제

**청구항 20**

삭제

**청구항 21**

삭제

**청구항 22**

삭제

**청구항 23**

삭제

**청구항 24**

복수 개의 리드들 및 상기 리드들 중 적어도 두 개를 포함하는 전류 컨덕터를 갖는 리드 프레임;

상기 전류 컨덕터와 인접하는 제1 면과 상기 제1 면과 대향하며 상기 전류 컨덕터와 이격되는 제2 면을 갖는 기판;

상기 기판의 제1 면에 적어도 하나가 배치된 자기장 변환기;

상기 기판과 상기 리드 프레임의 전류 컨덕터 사이에 배치된 절연층을 포함하고,

상기 절연층은 삽입(interposing) 절연층, 상기 리드 프레임과 연관된 리드 프레임 절연층 및 상기 기판과 연관된 기판 절연층 중 적어도 하나를 포함하며,

상기 삽입 절연층은 세라믹 층을 포함하고, 상기 리드 프레임 절연층은 리드 프레임 스프레이 절연층, 리드 프레임 적층 절연층, 리드 프레임 테이핑 절연층 및 리드 프레임 산화물 절연층 중 적어도 하나를 포함하며, 상기 기판 절연층은 기판 적층 절연층, 기판 테이핑 절연층 및 기판 산화물 절연층 중 적어도 하나를 포함하는 것을 특징으로 하는 집적 회로.

**청구항 25**

제24항에 있어서, 상기 기판의 제1 면과 인접하게 배치되고, 상기 자기장 변환기와 인접하게 배치되며, 상기 전류 컨덕터와 연결된 제2 전류 컨덕터를 더 포함하는 것을 특징으로 하는 집적 회로.

**청구항 26**

복수 개의 리드들을 갖는 리드 프레임;

상기 리드들 중 적어도 두 개의 리드들을 포함하는 전류 컨덕터;

상기 전류 컨덕터와 인접하는 제1 면과 상기 제1 면과 대향하며 상기 전류 컨덕터와 이격되는 제2 면을 갖는 기판;

상기 전류 컨덕터와 인접하게 적어도 하나가 배치된 자기장 센싱 소자;

상기 기판의 제1 면상에 배치되고, 상기 자기장 센싱 소자와 연결되며, 상기 전류 컨덕터를 통하여 흐르는 전류를 나타내는 출력 신호를 제공하기 위한 전류 센싱 회로부; 및

상기 기판의 제1 면에 배치되고, 전류와 관련된 전압 강하를 센싱하며, 상기 전압 강하에 반응하여 센싱된 전류가 설정된 전류 이상인 상태를 나타내는 출력 신호를 제공하기 위한 과전류 회로부를 포함하는 집적 회로.

### 청구항 27

제26항에 있어서, 상기 기판의 제1 면은 상기 과전류 회로부에 연결된 적어도 두 개의 도전성(conductive) 영역들을 포함하며, 상기 전류 컨덕터는 상기 도전성 영역들과 접하기 위한 적어도 두 개의 특징부들을 포함하는 것을 특징으로 하는 집적 회로.

### 청구항 28

제26항에 있어서, 상기 기판의 제1 면은 상기 과전류 회로부에 연결된 적어도 두개의 도전성(conductive) 영역들을 포함하며, 상기 집적 회로는 상기 도전성 영역들과 상기 전류 컨덕터 사이를 연결하기 위한 적어도 두 개의 와이어 본드들을 더 포함하는 것을 특징으로 하는 집적 회로.

### 청구항 29

제26항에 있어서, 상기 전류 컨덕터와 인접하게 배치된 제2 기판을 더 포함하고, 상기 자기장 센싱 소자는 상기 제2 기판 상에 배치되는 것을 특징으로 하는 집적 회로.

### 청구항 30

제26항에 있어서, 상기 과전류 회로부는 상기 전류 컨덕터와 연결되고, 상기 전압 강하는 상기 전류 컨덕터를 통하여 흐르는 전류와 연관되며, 상기 출력 신호는 상기 전류 컨덕터를 통하여 흐르는 전류가 설정된 전류 이상인 상태를 나타내는 것을 특징으로 하는 집적 회로.

### 청구항 31

제26항에 있어서, 상기 과전류 회로부에 의해 생성된 상기 출력 신호는 제1 상태 및 제2 상태를 갖는 디지털 출력 신호이고, 상기 제1 상태 및 제2 상태 중 어느 하나는 상기 전류가 상기 설정된 전류 이상인 것을 나타내며, 상기 제1 상태 및 제2 상태 중 다른 하나는 상기 전류가 상기 설정된 전류 이하인 것을 나타내는 것을 특징으로 하는 집적 회로.

### 청구항 32

제26항에 있어서, 상기 전류 컨덕터는 제1 전류 컨덕터이고,

상기 기판의 제1 면에 배치되고, 상기 자기장 센싱 소자에 인접하게 배치되며, 상기 제1 전류 컨덕터와 연결된 제2 전류 컨덕터를 더 포함하고,

상기 제1 전류 컨덕터를 통하여 흐르는 전류의 적어도 일부는 상기 제2 전류 컨덕터를 통하여 흐르는 것을 특징으로 하는 집적 회로.

### 청구항 33

제26항에 있어서, 복수개의 리드들이 회로 보드의 최상부 표면에 실장되는 경우, 상기 기판은 상기 전류 컨덕터의 상부에 배치된 제1 면 및 상기 제1 면의 상부에 배치된 제2 면을 포함하는 것을 특징으로 하는 집적 회로.

### 청구항 34

복수 개의 리드들을 갖는 리드 프레임;

상기 리드들 중 적어도 두 개의 리드들을 포함하는 제1 전류 컨덕터;

상기 리드들 중 적어도 두 개의 리드들의 결합으로 이루어진 분류 컨덕터;

상기 제1 전류 컨덕터와 인접하게 배치된 제1 면 및 상기 제1 전류 컨덕터와 이격되어 배치되고 상기 제1 면과 대향하는 제2 면을 포함하는 기판; 및

상기 기판의 제1 면에 적어도 하나가 배치된 자기장 변환기를 포함하는 전류 센서.

#### 청구항 35

제34항에 있어서, 상기 제1 전류 컨덕터 및 상기 분류 컨덕터는 전류의 각 부분들을 통과하도록 형성되고, 상기 분류 컨덕터는 상기 전류 중 선택된 부분이 통과되도록 선택된 저항을 제공하는 크기 및 형상을 가지는 것을 특징으로 하는 전류 센서.

#### 청구항 36

제34항에 있어서, 상기 리드들은 각기 상기 리드들 각각이 상기 리드의 길이를 통하여 상기 기판의 제2 면보다 상기 기판의 제1 면에 더 인접하게 배치되도록 선택된 방향으로 구부러진 것을 특징으로 하는 전류 센서.

#### 청구항 37

제34항에 있어서, 상기 제1 전류 컨덕터는 복수 개의 리드들 중 적어도 두 개의 리드들의 다른 결합에 의하여 형성되며, 상기 자기장 변환기는 상기 제1 전류 컨덕터와 인접하게 배치되는 것을 특징으로 하는 전류 센서.

#### 청구항 38

제34항에 있어서, 상기 기판의 제1 면에 배치되고, 상기 자기장 변환기와 인접하게 배치되어 상기 제1 전류 컨덕터와 연결된 제2 전류 컨덕터를 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 39

제34항에 있어서, 상기 기판의 제1 면과 상기 제1 전류 컨덕터 사이에 배치된 절연층을 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 40

제34항에 있어서, 상기 분류 컨덕터와 상기 자기장 변환기 사이에 배치된 자속 쇠드를 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 41

제34항에 있어서, 상기 분류 컨덕터의 상부에 배치된 자속 접속부를 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 42

제34항에 있어서, 상기 제1 전류 컨덕터의 적어도 일부가 "T" 형의 단면을 갖는 것을 특징으로 하는 전류 센서.

#### 청구항 43

제34항에 있어서, 상기 제1 전류 컨덕터의 적어도 일부가 상기 리드 프레임부의 두께보다 작은 크기를 갖는 직사각형의 단면을 갖는 것을 특징으로 하는 전류 센서.

#### 청구항 44

제34항에 있어서, 상기 기판 상에 적어도 하나가 배치된 증폭기를 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 45

복수 개의 리드들을 갖는 리드 프레임;

상기 리드들 중 적어도 두 개의 리드들을 포함하는 제1 전류 컨덕터;

상기 제1 전류 컨덕터와 인접하게 배치된 제1 면 및 상기 제1 전류 컨덕터와 이격되게 배치되고 상기 제1 면과 대향하는 제2 면을 포함하는 기판;

상기 기판의 제1 면에 적어도 하나가 배치된 자기장 변환기; 및

상기 자기장 변환기와 인접하게 배치되고, 상기 기판의 제1 면과 상기 제1 전류 컨덕터 사이에 배치되며, 그 내

부로 유도된 역류 전류를 감소시키기 위하여 선택된 적어도 하나의 특징부를 갖는 전자기 쉴드를 포함하는 전류 센서.

#### 청구항 46

제45항에 있어서, 상기 전자기 쉴드는 평면 형상을 가지고, 상기 전자기 쉴드 내에서 폐쇄 루프 전류 경로의 경로 길이를 감소시키기 위하여 선택된 형상을 갖는 것을 특징으로 하는 전류 센서.

#### 청구항 47

제45항에 있어서, 상기 전자기 쉴드는 슬릿을 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 48

제45항에 있어서, 상기 전자기 쉴드는 중앙부 및 상기 중앙부와 연결된 복수 개의 오버랩 되지 않는 부재들을 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 49

제45항에 있어서, 상기 전자기 쉴드는 서로 얹힌 복수 개의 부재들을 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 50

제45항에 있어서, 상기 자기장 변환기와 연관된 상기 특징부의 위치는 상기 역류 전류가 상기 자기장 변환기에 미치는 영향을 감소시키도록 선택되는 것을 특징으로 하는 전류 센서.

#### 청구항 51

제45항에 있어서, 상기 리드들은 각기 상기 리드들 각각이 상기 리드의 길이를 통하여 상기 기판의 제2 면보다 상기 기판의 제1 면에 더 인접하게 배치되도록 선택된 방향으로 구부러진 것을 특징으로 하는 전류 센서.

#### 청구항 52

제45항에 있어서, 상기 제1 전류 컨덕터는 복수 개의 리드들 중 적어도 두 개의 리드들의 다른 결합으로 이루어지며, 상기 자기장 변환기는 상기 제1 전류 컨덕터와 인접하게 배치되는 것을 특징으로 하는 전류 센서.

#### 청구항 53

제45항에 있어서, 상기 기판의 제1 면에 배치되고, 상기 자기장 변환기와 인접하게 배치되어 상기 제1 전류 컨덕터와 연결된 제2 전류 컨덕터를 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 54

제45항에 있어서, 상기 기판의 제1 면과 상기 제1 전류 컨덕터 사이에 배치된 절연층을 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 55

제45항에 있어서, 상기 제1 전류 컨덕터의 적어도 일부가 "T" 형의 단면을 갖는 것을 특징으로 하는 전류 센서.

#### 청구항 56

제45항에 있어서, 상기 제1 전류 컨덕터의 적어도 일부가 상기 리드 프레임부의 두께보다 작은 크기를 갖는 직사각형의 단면을 갖는 것을 특징으로 하는 전류 센서.

#### 청구항 57

제45항에 있어서, 상기 기판 상에 적어도 하나가 배치된 증폭기를 더 포함하는 것을 특징으로 하는 전류 센서.

#### 청구항 58

제45항에 있어서, 상기 리드들 중 적어도 두 개의 리드들의 결합으로 이루어진 분류 컨덕터를 더 포함하는 것을

특징으로 하는 전류 센서.

### 청구항 59

제58항에 있어서, 상기 제1 전류 컨덕터 및 상기 분류 컨덕터는 전류의 각 부분들을 통과하도록 형성되고, 상기 분류 컨덕터는 상기 전류 중 선택된 부분이 통과되도록 선택된 저항을 제공하기 위한 크기 및 형상을 가지는 것을 특징으로 하는 전류 센서.

### 청구항 60

복수 개의 리드들을 포함하는 리드 프레임;

제1 면 및 상기 제1 면의 대향면인 제2 면을 갖는 기판;

상기 기판의 제1 면의 상부에 적어도 하나가 배치된 자기장 변환기; 및

상기 자기장 변환기에 인접하게 배치되고, 그 내부로 유도된 역류 전류를 감소시키기 위하여 선택된 적어도 하나의 특징부를 갖는 전자기 쿠드를 포함하는 전류 센서.

### 청구항 61

제60항에 있어서, 상기 전자기 쿠드는 평면 형상을 가지고, 상기 전자기 쿠드 내에서 폐쇄 루프 전류 경로의 경로 길이를 감소시키기 위하여 선택된 형상을 갖는 것을 특징으로 하는 전류 센서.

### 청구항 62

제60항에 있어서, 상기 전자기 쿠드는 슬릿을 포함하는 것을 특징으로 하는 전류 센서.

### 청구항 63

제60항에 있어서, 상기 전자기 쿠드는 중앙부 및 상기 중앙부와 연결된 복수 개의 오버랩 되지 않는 부재들을 포함하는 것을 특징으로 하는 전류 센서.

### 청구항 64

제60항에 있어서, 상기 전자기 쿠드는 서로 얹힌 복수 개의 부재들을 포함하는 것을 특징으로 하는 전류 센서.

### 청구항 65

제60항에 있어서, 상기 자기장 변환기와 연관된 상기 특징부의 위치는 상기 역류 전류가 상기 자기장 변환기에 미치는 영향을 감소시키도록 선택되는 것을 특징으로 하는 전류 센서.

## 명세서

### 기술 분야

[0001]

본 발명은 전류 센서에 관한 것으로, 보다 상세하게는 집적 회로 패키지의 내부에 소형화된 전류 센서에 관한 것이다.

### 배경 기술

[0002]

일반적으로, 종래의 전류 센서는 전류 컨덕터와 인접하게 배치된 자기장 변환기를 사용한다. 상기 자기장 변환기는 예를 들어, 홀 효과 소자 또는 자기 저항 변환기 등을 포함한다. 자기장 변환기는 전류 컨덕터를 통하여 흐르는 전류에 의해 유도된 자기장에 비례하는 출력 신호를 생성한다.

[0003]

예를 들어, 전형적인 홀 효과 전류 센서들은 토로이드(toroid; 도넛 구조)에서 개구부의 내부에 위치한 홀 효과 소자를 갖는 갭 토로이드 차속 접속기(gapped toroid magnetic flux concentrator)를 포함한다. 상기 홀 효과 소자 및 상기 토로이드는 인쇄 회로 기판 상에 실장될 수 있는 하우징 내부에서 결합된다. 와이어와 같은 별도의 전류 컨덕터가 상기 토로이드의 중앙 개구부를 통하여 통과된다. 이러한 소자들은 높이와 회로 보드 영역의 관점에서 너무 크다는 문제점이 있다.

[0004]

이와 달리, 다른 홀 효과 소자들은 회로 보드와 같은 유전 물질 상에 실장된 홀 효과 소자들을 포함한다. 종래

의 전류 센서는 유럽등록특허 제0867725호에 개시되어 있다. 또 다른 홀 효과 소자들은 실리콘 기판과 같은 기판 상에 실장된 홀 효과 소자들을 포함한다. 상기 홀 효과 소자는 유럽 등록특허 제111693호에 개시되어 있다.

[0005] 다양한 파라미터들이 일정한 민감도 및 선형성을 갖는 전류 센서들의 동작을 다른 전류 센서들과 차별화시킨다. 상기 민감도는 센싱된 전류에 반응하여 홀 효과 변환기로부터 발생된 출력 전압의 변화 크기와 관련된다. 상기 선형성은 상기 센싱된 전류에 직접 비례하여 변하는 홀 효과 변환기로부터 발생된 출력 전압의 크기와 관련된다.

[0006] 전류 센서의 민감도는 다양한 인자들과 관련되어 있다. 중요한 인자들 중 하나는 전류 컨덕터에 인접한 영역에서 생성되고 상기 홀 효과 소자에 의해 센싱되는 자기장의 자속 농도(자속 밀도)이다. 이와 같은 이유로, 일부 전류 센서들은 자속 접속기를 사용한다. 전류 센서가 자속 접속기를 포함하지 않는 경우, 중요한 인자들 또 다른 하나는 홀 효과 소자와 전류 컨덕터 사이의 물리적인 이격 거리이다.

### 발명의 상세한 설명

[0007] 본 발명의 실시예들에 따른 접적 회로 전류 센서는 리드 프레임, 기판을 포함한다. 상기 리드 프레임은 전류 컨덕터에 제공하기 위하여 결합된 적어도 두 개의 리드들을 구비한다. 상기 기판은 그 내부에 적어도 하나의 자기장 변환기가 배치된 제1 면을 구비한다. 상기 제1 면은 상기 전류 컨덕터와 인접하게 형성된다. 또한, 상기 기판은 상기 전류 컨덕터와 이격되게 형성된 제2 면을 포함한다. 본 발명의 실시예들에 있어서, 상기 기판의 제1 면은 상기 전류 컨덕터의 상부에 형성되고, 상기 기판의 제2 면은 상기 제1 면의 상부에 형성된다. 본 발명의 실시예들에 있어서, 상기 기판은 전통적인 방향과 비교하여 접적 회로 내부에서 뒤집어진 방향으로 배치된다.

[0008] 이와 같은 배열로 인하여, 전류 센서는 전류 컨덕터와 인접하게 배치된 적어도 하나의 자기장 변환기에 제공된다. 이에 상기 전류 센서는 향상된 민감도를 가질 수 있다. 또한, 상기 전류 센서는 작은 크기의 접적 회로 패키지에 제공될 수 있다.

[0009] 본 발명의 다른 실시예들에 있어서, 접적 회로를 제조하기 위한 방법이 개시된다. 상기 제조 방법에 있어서, 전류 컨덕터에 제공하기 위하여 함께 결합된 적어도 두 개의 리드들을 포함하는 복수개의 리드들을 갖는 리드 프레임을 형성한다. 또한, 설정된 형상의 단면을 갖는 전류 컨덕터를 형성하기 위하여 전류 컨덕터를 식각한다. 예를 들어, 상기 설정된 형상은 "T"자의 형상이 될 수 있다. 이와 달리, 상기 설정된 형상은 상기 리드 프레임부의 두께보다 작은 크기를 갖는 직사각형이 될 수 있다.

[0010] 이와 같은 배열로 인하여, 전류 컨덕터는 전류 컨덕터의 표면 상에 더 많은 자속 밀도를 집중시키는 데 제공될 수 있다. 그러므로, 상기 전류 컨덕터 근처에 실장된 자기장 변환기가 증가된 자기장을 접할 수 있으며, 이에 전류 센서는 향상된 민감도를 가질 수 있다.

[0011] 본 발명의 또 다른 실시예들에 있어서, 접적 회로는 리드 프레임, 제1 전류 컨덕터를 포함한다. 상기 리드 프레임은 복수개의 리드들을 구비한다. 상기 제1 전류 컨덕터는 상기 리드들 중 적어도 두 개를 포함한다. 또한, 상기 접적 회로는 제1 면과 상기 제1 면과 대향하는 제2 면을 구비하는 기판을 포함한다. 예를 들어, 상기 제1 면은 상기 전류 컨덕터와 인접하게 배치되고, 상기 제2 면은 상기 전류 컨덕터와 이격되게 배치된다. 적어도 하나 이상의 자기장 변환기가 상기 기판의 제1 면 상에 배치된다. 또한, 상기 접적 회로는 제2 전류 컨덕터를 더 포함한다. 상기 제2 전류 컨덕터는 상기 기판의 제1 면 상에 실장되고, 상기 자기장 변환기와 인접하게 배치되며, 상기 제1 전류 컨덕터와 연결된다.

[0012] 본 발명의 또 다른 실시예들에 있어서, 접적 회로는 리드 프레임을 포함한다. 상기 리드 프레임은 복수개의 리드들 및 상기 리드들 중 적어도 두 개를 포함하는 전류 컨덕터를 갖는다. 또한, 상기 접적 회로는 제1 면과 상기 제1 면과 대향하는 제2 면을 구비한 기판을 포함한다. 예를 들어, 상기 제1 면은 상기 전류 컨덕터와 인접하게 배치되고, 상기 제2 면은 상기 전류 컨덕터와 이격되게 배치된다. 상기 리드들 각각은 각각의 길이를 가진다. 그리고, 상기 리드들 각각은 상기 리드들 각각이 상기 리드의 길이를 통하여 상기 기판의 제2 면보다 상기 기판의 제1 면에 더 인접하게 배치되도록 선택된 방향으로 구부러진다. 또한, 상기 접적 회로는 절연층 및 적어도 하나의 자기장 변환기를 더 포함한다. 상기 절연층은 상기 기판과 상기 리드 프레임의 전류 컨덕터 사이에 배치된다. 상기 자기장 변환기는 상기 기판의 제1 면 상에 배치된다.

[0013] 본 발명의 또 다른 실시예들에 있어서, 접적 회로는 리드 프레임부를 포함한다. 상기 리드 프레임부는 복수개의 리드들 및 상기 리드들 중 적어도 두 개를 포함하는 제1 전류 컨덕터를 갖는다. 또한, 상기 접적 회로는 제1 면과 상기 제1 면과 대향하는 제2 면을 구비하는 기판을 포함한다. 예를 들어, 상기 제1 면은 상기 제1 전류 컨

덕터와 인접하게 배치되고, 상기 제2 면은 상기 제1 전류 컨덕터와 이격되어 배치된다. 상기 접적 회로는 상기 기판의 제1 면 상에 적어도 하나가 배치된 자기장 변환기를 더 포함한다. 또한, 상기 접적 회로는 제2 전류 컨덕터를 더 포함한다. 상기 제2 전류 컨덕터는 상기 기판의 제1 면에 인접하게 실장되고, 상기 자기장 변환기와 인접하게 배치된다. 또한, 상기 제2 전류 컨덕터는 상기 제1 전류 컨덕터와 연결된다. 또한, 상기 접적 회로는 절연층을 더 포함한다. 상기 절연층은 상기 기판의 제1 면과 상기 제2 전류 컨덕터 사이에 배치된다.

[0014] 본 발명의 또 다른 실시예들에 있어서, 접적 회로는 리드 프레임을 포함한다. 상기 리드 프레임은 복수 개의 리드들 및 상기 리드들 중 적어도 두 개를 포함하는 전류 컨덕터를 갖는다. 또한, 상기 접적 회로는 제1 면과 상기 제1 면의 대향면인 제2 면을 구비한 기판을 더 포함한다. 예를 들어, 상기 제1 면은 상기 전류 컨덕터와 인접하게 배치되고, 상기 제2 면은 상기 전류 컨덕터와 이격되어 배치된다. 상기 접적 회로는 자기장 변환기 및 절연층을 더 포함한다. 상기 자기장 변환기는 상기 기판의 제1 면 상에 적어도 하나가 배치된다. 또한, 상기 절연층은 상기 기판과 상기 리드 프레임의 전류 컨덕터 사이에 배치된다. 예를 들어, 상기 절연층은 삽입(interposing) 절연층, 상기 리드 프레임과 연관된 리드 프레임 절연층 및 상기 기판과 연관된 기판 절연층 중 적어도 하나를 포함한다. 구체적으로, 상기 삽입 절연층은 세라믹 층을 포함하고, 상기 리드 프레임 절연층은 리드 프레임 스프레이 절연층, 리드 프레임 적층 절연층 및 리드 프레임 산화물 절연층 중 적어도 하나를 포함하며, 상기 기판 절연층은 기판 적층 절연층 및 기판 산화물 절연층 중 적어도 하나를 포함한다.

[0015] 본 발명의 또 다른 실시예들에 있어서, 접적 회로는 리드 프레임을 포함한다. 상기 리드 프레임은 복수개의 리드들 및 상기 리드들 중 적어도 두 개를 포함하는 전류 컨덕터를 갖는다. 또한, 상기 접적 회로는 제1 면과 상기 제1 면과 대향하는 제2 면을 구비한 기판을 더 포함한다. 예를 들어, 상기 제1 면은 상기 전류 컨덕터와 인접하게 배치되고, 상기 제2 면은 상기 전류 컨덕터와 이격되어 배치된다. 상기 접적 회로는 전류 컨덕터와 인접하게 배치된 적어도 하나의 자기장 센싱 소자를 포함한다. 또한, 상기 접적 회로는 전류 센싱 회로부를 더 포함한다. 상기 전류 센싱 회로부는 상기 기판의 제1 면상에 배치되고, 상기 자기장 센싱 소자와 연결된다. 또한, 상기 전류 센싱 회로부는 상기 전류 컨덕터를 통하여 흐르는 전류를 나타내는 출력 신호를 제공한다. 상기 접적 회로는 상기 기판의 제1 면 상에 배치된 과전류 회로부를 더 포함한다. 상기 과전류 회로부는 전류와 관련된 전압 강하를 센싱하며, 상기 전압 강하에 반응하여 출력 신호를 제공할 수 있다. 여기서, 상기 출력 신호는 상기 센싱된 전류가 설정된 전류 이상인 상태를 나타낸다.

[0016] 본 발명의 또 다른 실시예들에 있어서, 접적 회로는 리드 프레임을 포함한다. 상기 리드 프레임은 복수 개의 리드들 및 상기 리드들 중 적어도 두 개를 포함하는 제1 전류 컨덕터를 갖는다. 또한, 상기 접적 회로는 상기 리드들 중 적어도 두 개의 리드들의 결합으로 이루어진 분류 컨덕터를 포함한다. 또한, 상기 접적 회로는 제1 면과 상기 제1 면에 대향하는 제2 면을 구비하는 기판을 더 포함한다. 예를 들어, 상기 제1 면은 상기 제1 전류 컨덕터와 인접하게 배치되고, 상기 제2 면은 상기 제1 전류 컨덕터와 이격되어 배치된다. 상기 접적 회로는 상기 기판의 제1 면 상에 적어도 하나가 배치된 자기장 변환기를 포함한다.

[0017] 본 발명의 실시예들에 따른 전류 센서는 복수개의 리드들을 갖는 리드 프레임을 포함한다. 제1 전류 컨덕터는 상기 리드들 중 적어도 두 개의 리드들을 포함한다. 상기 전류 센서는 제1 면과 상기 제1 면과 대향하는 제2 면을 구비한 기판을 더 포함한다. 예를 들어, 상기 제1 면은 상기 제1 전류 컨덕터와 인접하게 배치되고, 상기 제2 면은 상기 제1 전류 컨덕터와 이격되어 배치된다. 또한, 상기 전류 센서는 자기장 변환기 및 전자기 쉴드를 포함한다. 상기 자기장 변환기는 상기 기판의 제1 면 상에 적어도 하나가 배치된다. 상기 전자기 쉴드는 상기 자기장 변환기와 인접하게 배치되고, 상기 기판의 제1 면과 상기 제1 전류 컨덕터 사이에 배치된다. 상기 전자기 쉴드는 그 내부로 유도된 역류 전류를 감소시키기 위하여 선택된 적어도 하나의 특징부를 갖는다.

[0018] 본 발명의 다른 실시예들에 있어서, 전류 센서는 복수개의 리드들을 포함하는 리드 프레임을 포함한다. 또한, 상기 전류 센서는 제1 면 및 상기 제1 면에 대행하는 제2 면을 갖는 기판을 포함한다. 자기장 변환기가 상기 기판의 제1 면의 상부에 적어도 하나가 배치된다. 또한, 상기 전류 센서는 상기 자기장 변환기에 인접하게 배치된 전자기 쉴드를 더 포함한다. 상기 전자기 쉴드는 그 내부로 유도된 역류 전류를 감소시키기 위하여 선택된 적어도 하나의 특징부를 갖는다.

## 실시예

[0046] 도 1을 참조하면, 본 발명의 다른 실시예들에 따른 전류 센서(10)는 복수 개의 리드들(12a, 12b, 12c, 12d, 12e, 12f, 12g, 12h)을 갖는 리드 프레임(12)을 포함한다. 제1 및 제2 리드(12a, 12b)는 각기 제3 및 제4 리드(12c, 12d)와 연결되어 전류 패스 또는 제1 폭(w1)의 좁은 영역을 갖는 전류 도체(14)를 형성한다. 전류 센서(10)는 제1 면(16a) 및 제1 면(16a)의 대향면인 제2 면(16b)을 갖는 기판(16)을 포함한다. 또한, 기판(16)은

자기장 변환기(18)를 포함한다. 예를 들면, 자기장 변환기(18)는 홀 효과(Hall effect) 소자(18)가 될 수 있다. 홀 효과 소자(18)는 제1 면(16a)의 아래면 또는 윗면에 배치될 수 있다. 예를 들어, 기판(16)은 실리콘 등과 같은 반도체 물질로 이루어질 수 있다. 이와 달리, 기판(16)은 절연 물질로 이루어질 수도 있다.

[0047] 기판(16)은 리드 프레임(12) 상에 배치된다. 이에 기판(16)의 제1 면(16a)이 전류 컨덕터(14)와 인접하고 기판(16)의 제2 면(16b)이 전류 컨덕터(14)와 이격되도록 배치된다. 예를 들어, 홀 효과 소자(18)가 전류 컨덕터(14)와 인접하도록 배치되도록 기판(16)이 리드 프레임(12) 상에 배치된다. 본 발명의 실시예들에 있어서, 기판(16)은 기판이 접적 회로 패키지의 내부에 실장된 종래의 방향(orientation)에 대해서 뒤집어진 방향을 갖는다.

[0048] 기판(16)은 제1 면(16a) 상에 형성된 본딩 패드들(20a, 20b, 20c)을 포함한다. 예를 들어, 본딩 패드들(20a, 20b, 20c)은 각기 본딩 와이어들(22a, 22b, 22c)과 연결된다. 또한, 본딩 와이어들(22a, 22b, 22c)은 리드 프레임(12)의 리드들(12e, 12f, 12h)과 연결된다.

[0049] 절연부(24)는 기판(16)을 리드 프레임(12)으로부터 이격시킨다. 예를 들어, 절연부(24)는 다양한 방법에 의해 형성될 수 있다. 본 발명의 실시예들에 있어서, 절연부(24)의 제1 부분은 기판(16)의 제1 면(16a) 상에 직접 실장되고 비씨비(BCB; benzocyclobutene) 수지 재질로 이루어지며 약  $4\mu\text{m}$  정도의 두께를 가지는 막을 포함할 수 있다. 또한, 절연부(24)의 제2 부분은 리드 프레임(12) 상에 배치되어 언더 필(underfill) 물질로 이루어진 막을 포함할 수 있다. 예를 들어, 상기 제2 부분은 미국 뉴저지주에 위치한 Cookson Electronics Equipment사에서 제조한 "Staychip NUF-2071 E"로 이루어질 수 있다.

[0050] 전류 컨덕터(14)가 전기적 전류 흐름을 관통하는 전체 전류 경로의 일부분에 불과하다는 사실을 이해할 수 있을 것이다. 예를 들어, 화살표(26)가 가리키는 방향에 따라 전류는 제3 및 제4 리드(12c, 12d)로 흘러 들어가고, 전류 컨덕터(14)를 통과하며, 제1 및 제2 리드(12a, 12b)로부터 흘러나온다. 이 때, 제3 및 제4 리드(12c, 12d)는 전기적으로 서로 병렬로 결합되어 있다. 또한, 제1 및 제2 리드(12a, 12b)도 전기적으로 서로 병렬로 결합되어 있다.

[0051] 이와 같은 배열에 의하여, 홀 효과 소자(18)는 전류 컨덕터(14)와 인접하게 배치되고, 화살표(26)의 방향을 따라 전류 컨덕터(14)를 관통하는 전류에 의해 발생된 자기장은 홀 효과 소자(18)의 최대 반응 축과 실질적으로 동일한 방향으로 배열되도록 전류 컨덕터(14)에 대하여 설정된 위치에 배치된다. 이에 홀 효과 소자(18)는 자기장과 비례하고, 결과적으로 전류 컨덕터(14)를 관통하는 전류에 비례하는 출력 전압을 생성시킨다. 상기 언급한 홀 효과 소자(18)는 z축(24)과 실질적으로 동일한 방향인 최대 반응 축을 갖는다. 전류에 반응하여 생성된 자기장이 전류 컨덕터(14)를 둘러싸면서 형성되기 때문에, 홀 효과 소자(18)는 y축(32)을 따라 일부가 상쇄되어 전류 컨덕터(14)의 축부에 배치된다. 도시된 바와 같이, 전류 컨덕터(14)의 축부는 자기장이 z축(34)을 따라 실질적으로 점이 찍히듯 지적되는 곳이다. 상기 위치가 홀 효과 소자(18)로부터 더 큰 출력 전압을 생성시키고, 그 결과 민감도(sensitivity)를 향상시킨다. 그러나, 홀 효과 소자 또는 자기 저항 소자와 같은 다른 타입의 자기장 센서들이 다른 방향을 따라 배열된 최대 반응축을 가지는 경우, 상기 홀 효과 소자 또는 자기장 센서들은 전류 컨덕터(14), 예를 들어, x축(34)의 방향을 따른 전류 컨덕터(14)의 상부에 대하여 다른 위치에 배치될 수 있다.

[0052] 본 발명의 실시예들에 있어서, 하나의 홀 효과 소자(18)가 기판(16)의 제1 면(16a) 상에 배치되어 있으나, 도 3 및 도 5에 도시된 바와 같이 본 발명의 다른 실시예들에 따르면, 하나 이상의 홀 효과 소자들이 사용될 수 있다. 또한, 중폭기와 같은 부가 회로가 기판(16)의 제1 면(16a) 및/또는 제2 면(16b)의 밀단에 배치되거나 기판(16)의 제1 면(16a) 및/또는 제2 면(16b) 상에 배치되거나, 또는 기판(16)의 제1 면(16a) 및/또는 제2 면(16b)에 의해 지지되도록 배치될 수 있다. 이러한 회로 구성의 예는 도 4를 참조하여 설명한다.

[0053] 본 발명의 실시예들에 있어서, 홀 효과 소자(18)와 전류 컨덕터(14)는 홀 효과 소자(18)를 기판(16)의 제1 면(16a) 상에 제공함으로써 서로 근접된다. 즉, 홀 효과 소자(18)는 제2 면(16b)보다 전류 컨덕터(14)에 인접하게 배치된다. 본 발명의 다른 실시예들에 따르면, 이와 같은 근접성은 홀 효과 소자(18)를 기판(16)의 제2 면(16b) 상에 제공하고, 도 7 및 도 8에 도시된 바와 같이, 제2 면(16b)과 실질적으로 동일한 배열이 되도록 전류 컨덕터(14)를 형성함으로써 구현될 수 있다.

[0054] 도 2를 참조하면, 그래프(50)는 홀 효과 소자(18)가 형성된 평면인 x축(30)과 y축(32)을 따라 홀 효과 소자(18)를 가로질러 x축(34)의 방향으로의 자속 밀도를 도시하여 설명한다. 여기서, 전류 컨덕터(14)를 관통하는 전류는 약 10A 정도가 될 수 있다. 홀 효과 소자(18)의 중앙부(도시되지 않음)는 가로 좌표(52)의  $300\mu\text{m}$  정도에 대응된다.

- [0055] 제1 자속 곡선(56)은 x축(30) 방향의 각 위치에 대하여 z축(34)으로의 자속의 변화에 대응된다. 제2 자속 곡선(58)은 y축(32) 방향의 각 위치에 대하여 z축(34)으로의 자속의 변화에 대응된다.
- [0056] 제1 및 제2 자속 곡선(56, 58)들은 300 $\mu\text{m}$  정도에 위치한 홀 효과 소자(18)의 상기 중앙부의 인근에서 평탄한 특성을 가진다. 이에 따라, z축(34) 방향의 자기장에 반응하는 홀 효과 소자(18)의 출력은 x축(30)에 따른 홀 효과 소자(18)의 위치와 y축(32)에 따른 홀 효과 소자(18)의 위치에 대하여 상대적으로 영향을 받지 않게 된다.
- [0057] 본 발명의 실시예들에 있어서, 홀 효과 소자(18)는 200 $\mu\text{m}$  정도에서 x축(30) 및 y축(32)에 따른 크기들을 가지므로, 홀 효과 소자(18)는 가로 좌표(52)의 200 $\mu\text{m}$  정도와 400 $\mu\text{m}$ 의 사이 영역에서 늡는다. 그러나, x축(30)에 따르거나 y축(32)에 따라 50 $\mu\text{m}$  정도마다 홀 효과 소자(18)의 위치 변화는 홀 효과 소자(18)에 의해 생성된 자기장에서 거의 변화를 주지 않는다. 따라서 x축(30) 및 y축(32)에서 홀 효과 소자(18)의 위치는 전류 센서(10)의 민감도에 실질적인 영향을 주지 않을 정도의 위치 오차를 만들면서 변화될 수 있다.
- [0058] x축(30) 방향의 홀 효과 소자(18)의 크기에 대한 x축(30) 방향의 전류 컨덕터(14)의 제1 폭(w1)은 홀 효과 소자(18)의 x축(30) 방향의 위치에 따라 z축(34)에서 자속 밀도의 균일성에 실질적으로 영향을 준다. 구체적으로, x축(30)을 따라 홀 효과 소자(18)의 폭에 대하여 전류 컨덕터(14)가 길어지는 경우, 예를 들어, 제1 폭(w1)이 커지는 경우, 제1 곡선(56)에서 실질적으로 평탄한 부분이 더 증가할 수 있다.
- [0059] 제 폭(w1)은 다양한 인자들에 따라 결정 또는 선택될 수 있다. 상기 인자들은 전류 센서(10)의 원하는 민감도 및 전류 경로(14)와 홀 효과 소자(18)의 상대적인 위치의 변화로부터 야기되는 성능 변화의 감소 등에 한정되지 않는다. 일반적으로, 홀 효과 소자(18)의 폭과 비교되는 제1 폭(w1)을 선택이 전류 센서(10)의 가장 큰 민감도를 제공하게 될 것이다. 그러나, 홀 효과 소자(18)의 폭보다 더 큰 제1 폭(w1)을 선택하는 것이 x축(30)을 따르는 홀 효과 소자의 위치의 허용 오차로부터 야기되는 성능 변화를 가장 감소시킬 수 있다.
- [0060] 도 3을 참조하면, 본 발명의 다른 실시예들에 따른 전류 센서(70)는 복수 개의 리드들(72a, 72b, 72c, 72d, 72e, 72f, 72h)을 갖는 리드 프레임(72)과 제2 폭(w2)을 갖는 전류 컨덕터(74)를 포함한다. 전류 센서(70)는 제1 면(76a) 및 제1 면(76a)의 대향면인 제2 면(76b)을 갖는 기판(76)을 포함한다. 기판(76)은 제1 면(76a)의 밀단에 배치되거나, 또는 제1 면(76a) 상에 배치되거나 제1 면(76a)에 의해 지지되는 제1 홀 효과 소자(78a) 및 제2 홀 효과 소자(78b)를 포함한다. 기판(76)은 홀 효과 소자(78)가 전류 컨덕터(74)와 인접하도록 배치되도록 리드 프레임(72) 상에 배치된다. 본 발명의 실시예들에 있어서, 기판(76)은 접적 회로 패키지의 내부에 실장되는 종래의 방향에 대해서 뒤집어진 방향을 갖는다. 즉, 기판(76)의 제1 면(76a)이 아래 방향을 향하도록 배치된다. 절연부(도시되지 않음)가 기판(76)을 리드 프레임(72)으로부터 이격시킨다. 상기 절연부는 도 1에 도시한 절연부(24)와 실질적으로 동일하거나 유사하다.
- [0061] 이러한 배열로 인하여, 홀 효과 소자들(78a, 78b)은 전류 컨덕터(74)와 인접하게 배치되고, 전류 컨덕터(74)에 대하여 설정된 위치에 배치된다. 이에 화살표(86)의 방향을 따라 전류 컨덕터(74)를 관통하는 전류에 의해 발생된 자기장은 홀 효과 소자들(78a, 78b)의 최대 반응 축과 실질적으로 동일한 방향으로 배열된다. 여기서, 홀 효과 소자들(78a, 78b) 각각은 z축(94)과 동일한 방향인 최대 반응 축을 가진다. 이에 따라, 홀 효과 소자들(78a, 78b)은 전류 컨덕터(74)의 반대편에 배치되므로, 즉 y축(92)을 기준으로 약간 상쇄되도록 배치된다. 도시된 바와 같이, 자기장이 z축(94)을 따라 실질적으로 점이 찍히듯 지적되는 곳이다. 본 발명의 실시예들에 있어서, 홀 효과 소자들(78a, 78b)은 전류 컨덕터(74)에 대하여 실질적으로 동일하거나 서로 반대되는 양에 의해 y축(92)을 따라 서로 상쇄된다. 그러나, 홀 효과 소자들 또는 자기 저항 소자와 같은 다른 타입의 자기장 센서들이 다른 방향을 따라 배열된 최대 반응축을 가지는 경우, 상기 홀 효과 소자 또는 자기장 센서들은 전류 컨덕터(74)의 상부와 같이, 전류 컨덕터(74)에 대하여 다른 위치에 배치될 수 있다.
- [0062] 동작 중에, 전류는 제3 및 제4 리드(72c, 72d)로 흘러 들어가고, 전류 컨덕터(74)를 통과하며, 제1 및 제2 리드(72a, 72b)로부터 흘러나온다. 이 때, 제3 및 제4 리드(72c, 72d)는 전기적으로 서로 병렬로 결합되어 있다. 또한, 제1 및 제2 리드(72a, 72b)도 전기적으로 서로 병렬로 연결되어 있다. 전류 컨덕터(74)를 관통하는 전류는 홀 효과 소자들(78a, 78b)에 의해 생성될 수 있는 자기장을 생성한다. 앞에서 언급한 바와 같이, 홀 효과 소자들(78a, 78b)은 전류 컨덕터(74)와 아주 인접하게 배치되거나 전류 컨덕터(74)에 대하여 설정된 위치에 배치된다. 따라서, 전류에 의해 생성된 자기장은 홀 효과 소자들(78a, 78b)의 최대 반응 축과 실질적으로 동일한 방향으로 생성된다. 상기 위치가 홀 효과 소자들(78a, 78b)로부터 더 큰 출력 전압을 생성시키고, 그 결과 민감도(sensitivity)를 향상시킬 수 있다.
- [0063] 제1 및 제2 홀 효과 소자(78a, 78b)에 의한 자기장들은 z축(94)을 따라 각각 배열되어 서로 반대 방향으로 향한

다. 따라서 홀 효과 소자들(78a, 78b)의 출력들이 같은 방향의 극성을 가진다면, 두 홀 효과 소자들(78a, 78b)로부터의 출력들은 다른 극성을 가질 수 있다. 또한, 홀 효과 소자들(78a, 78b) 중 어느 하나로부터의 출력이 반전된다면, 예를 들어 반전 증폭기 등에 의해 반전된다면, 홀 효과 소자들(78a, 78b) 중 다른 하나로부터의 출력과 그 차이만큼 더해질 수 있다.

[0064] 앞에서 언급한 바와 같이, 두 홀 효과 소자들(78a, 78b)로부터의 출력들이 서로 차이만큼 더해지는 경우, 홀 효과 소자들(78a, 78b)은 동일한 전류에 대해서 하나의 홀 효과 소자로부터의 출력 전압의 두 배만큼의 출력 전압을 생성시킬 수 있다. 그러므로, 전류 센서(70)는 도 1의 전류 센서(10)보다 두 배 정도의 민감도를 가질 수 있다.

[0065] 한편, 전류 센서(70)는 y축(92)의 방향으로 두 홀 효과 소자들(78a, 78b)의 위치 변화에 상대적으로 영향을 받지 않는다. 이는 두 홀 효과 소자들(78a, 78b)이 y축(92) 방향을 따라 이동하는 경우, 두 홀 효과 소자들(78a, 78b) 중 어느 하나의 출력 전압이 증가하는 데 반하여 두 홀 효과 소자들(78a, 78b) 중 다른 하나의 출력 전압이 감소하기 때문이다. 그러므로, 두 출력 차이의 합은 상대적으로 변하지 않게 되는 것이다.

[0066] 도시된 바와 같이, 리드 프레임(72)이 회로 기판에 실장되는 면에 적합한 평탄한 리드들(72a, 72b, 72c, 72d, 72e, 72f, 72g, 72h)을 갖는 데 반하여, 도 1에 도시된 리드 프레임(12)과 같이 구부러진 리드들을 갖는 리드 프레임이 사용될 수도 있다. 또한, 본 발명의 실시예들에 있어서, 두 개의 홀 효과 소자들(78a, 78b)이 사용된 데 반하여, 둘 이상 또는 둘 이하의 홀 효과 소자들이 사용될 수도 있다.

[0067] 도 4를 참조하면, 도 3에 도시된 차동 신호의 합산을 수행하기에 적합한 합산 회로가 두 홀 효과 소자들(102a, 102b)과 연결된다. 예를 들어, 홀 효과 소자들(102a, 102b)은 도 3에 도시된 홀 효과 소자들(78a, 78b)과 실질적으로 동일하거나 유사하다. 여기서, 홀 효과 소자들(102a, 102b) 각각은 홀 효과 소자들(102a, 102b)에서 벡터들에 의해 지시된 바와 같이, 다른 홀 효과 소자에 대해서 약 90정도 회전되도록 배치된다. 이에 따라, 서로 반대되는 자기장들(112a, 112b)에 반응하여, 홀 효과 소자들(102a, 102b)은 같은 극성을 갖는 출력 전압들(103a, 103b)을 생성한다. 제1 출력 전압(103a)은 비 반전 구성으로 배열된 제1 증폭기(104a)와 연결되고, 제2 출력 전압(103b)은 반전 구성으로 배열된 제2 증폭기(104b)와 연결된다. 이에 따라, 증폭기 출력 전압들(106a, 106b)은 자기장들(112a, 112b)에 반응하여 서로 반대의 전압 방향으로 변한다. 증폭기 출력 전압들(106a, 106b)은 증폭기(108)와 각각 연결되어 차등 합산을 발생시키거나, 출력 전압들(106a, 106b)의 차이만큼을 발생시킨다. 따라서, 출력 전압들(106a, 106b)은 각각 합산되어 증폭기(108)의 출력에 더 큰 출력 전압(110)을 제공한다.

[0068] 합산 회로(100)는 도 3의 전류 센서(70)에 사용될 수 있으며, 이 경우 홀 효과 소자들(102a, 102b)은 도 3의 홀 효과 소자들(72a, 72b)과 대응된다. 본 발명의 실시예들에 있어서, 합산 회로(100)는 기판(76)의 제1 면(76a)의 아래면 또는 윗면에 배치된다. 본 발명의 다른 실시예들에 있어서, 합산 회로(100)는 기판(76)의 제2 면(76b)의 아래면 또는 윗면에 배치될 수 있다. 반면에, 홀 효과 소자들(78a, 78b)은 제1 면(76a) 상에 배치되어 비아-홀(via-hole) 등을 통하여 다른 회로 구성들과 연결될 수 있다.

[0069] 도 5에 있어서, 도 1에 도시된 구성들과 동일한 구성들은 동일한 참조 부호를 사용한다. 도 5를 참조하면, 본 발명의 실시예들에 있어서, 전류 센서(120)는 제1 면(126a) 및 제1 면(126a)의 대향면인 제2 면(126b)을 갖는 기판(126)을 포함한다. 예를 들어, 네 개의 홀 효과 소자들(128a, 128b, 128c, 128d)이 기판(126)의 제1 면(126a)의 아래면 또는 윗면에 배치된다. 도시된 바와 같이, 기판(126)은 리드 프레임(12)에 대하여 제1 및 제2 홀 효과 소자(128a, 128b)가 y축(142)을 따라 전류 컨덕터(14)의 일 측에 배치되고, 제3 및 제4 홀 효과 소자(128c, 128d)가 y축(142)을 따라 전류 컨덕터(14)의 타 측에 배치되도록 위치한다. 본 발명의 실시예들에 있어서, 제1 및 제2 홀 효과 소자(128a, 128b)는 전류 컨덕터(14)로부터 y축(142)을 따라 상쇄된 양과 동일하고 서로 반대되는 양에 의해 전류 컨덕터(14)로부터 y축(142)을 따라 상쇄된다.

[0070] 이와 같은 배열에 의하여, 홀 효과 소자들(128a, 128b, 128c, 128d)은 전류 컨덕터(14)와 인접하게 배치되고, 전류 컨덕터(14)에 대하여 설정된 위치에 배치된다. 이에 화살표(86)의 방향을 따라 전류 컨덕터(14)를 관통하는 전류에 의해 발생된 자기장은 홀 효과 소자들(128a, 128b, 128c, 128d)의 최대 반응 축과 실질적으로 동일한 방향으로 배열된다. 여기서, 홀 효과 소자들(128a, 128b, 128c, 128d) 각각은 z축(144)과 실질적으로 동일한 방향인 최대 반응 축을 갖는다. 본 발명의 실시예들에 있어서, 제1 및 제2 홀 효과 소자(128a, 128b)는 제3 및 제4 홀 효과 소자(128c, 128d)에 대해서 y축(142)을 따라 일부가 상쇄되도록 전류 컨덕터(14)의 반대편에 배치된다. 도시된 바와 같이, 제1 및 제2 홀 효과 소자(128a, 128b)가 배치된 전류 컨덕터(14)의 측부는 자기장이 z축(144)을 따라 실질적으로 점이 찍히듯 지적되는 곳이다. 그러나, 다른 방향을 따라 배열된 최대 반응축을 가지

는 홀 효과 소자들 또는 자기 저항 소자와 같은 다른 타입의 자기장 센서들은 전류 컨덕터(14), 예를 들어 x축(144)의 방향을 따라 전류 컨덕터(14)의 상부에 대하여 다른 위치에 배치될 수 있다. 또한, 제1 및 제2 홀 효과 소자(128a, 128b)가 z축(144) 방향으로 자기장에 노출되고, 제3 및 제4 홀 효과 소자(128c, 128d)가 z축(144) 방향과 반대 방향이 자기장에 노출될 수 있다.

[0071] 네 개의 홀 효과 소자들(128a, 128b, 128c, 128d)은 다른 효과 및 목적을 달성하기 위하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자(이하, "당업자"라고 한다)가 이해할 수 있을 정도로 합산 회로로서 배열된 전기 회로와 연결될 수 있다. 예를 들어, 상기 합산 회로는 도 4에 도시된 두 개의 합산 회로들(100)이 될 수 있다. 본 발명의 실시예들에 있어서, 상기 합산 회로는 홀 효과 소자들(128a, 128b, 128c, 128d) 중 어느 두 개를 제1 합산 회로와 연결시킬 수 있으며, 홀 효과 소자들(128a, 128b, 128c, 128d) 중 다른 두 개를 제2 합산 회로와 연결시킬 수 있다. 다른 증폭기와 함께, 상기 제1 합산 회로의 출력은 제1 합산 회로의 출력과 합산될 수 있다. 이와 같이, 홀 효과 소자들(128a, 128b, 128c, 128d)은 동일한 전류에 대해서 도 1에 도시된 홀 효과 소자(18)와 같이 하나의 홀 효과 소자로부터 발생된 출력 전압에 비해 네 배만큼 큰 출력 전압을 생성시킬 수 있다. 그러므로, 전류 센서(120)는 도 1의 전류 센서(10)보다 약 네 배의 민감도를 가질 수 있다.

[0072] 또한, 전류 센서(120)는 y축(92)의 방향으로 홀 효과 소자들(128a, 128b, 128c, 128d)의 위치 변화에 상대적으로 영향을 받지 않는다. 이는 홀 효과 소자들(128a, 128b, 128c, 128d)이 y축(92) 방향을 따라 이동하는 경우, 홀 효과 소자들(128a, 128b, 128c, 128d) 중 어느 두 개의 홀 효과 소자들의 출력 전압이 증가하는 데 반하여 홀 효과 소자들(128a, 128b, 128c, 128d) 중 다른 두 개의 홀 효과 소자들의 출력 전압이 감소하기 때문이다. 이에 따라, 회로 출력이 합산 회로로서 결합되는 경우, 회로 출력은 홀 효과 소자들의 y축 방향의 위치에 따라 거의 변하지 않게 되는 것이다.

[0073] 도 6a를 참조하면, 본 발명의 또 다른 실시예들에 따른 전류 센서(150)는, 복수 개의 리드들(152a, 152b, 152c, 152d, 152e, 152f, 152g, 152h)을 갖는 리드 프레임(152)과 전류 컨덕터(154)를 포함한다. 전류 센서(150)는 제1 면(166a) 및 제1 면(166a)과 대향하는 제2 면(166b)을 갖는 기판(166)을 포함한다. 또한, 기판(166)은 제1 면(166a)의 아래면 또는 윗면에 배치되는 홀 효과 소자(158)를 포함한다. 기판(166)은 홀 효과 소자(158)가 전류 컨덕터(154)와 인접하게 배치되도록 리드 프레임(152) 상에 배치된다. 기판(166)은 기판이 접착 회로 페키지의 내부에 실장된 종래의 방향(orientation)과 비교하여 뒤집어진 방향을 갖는다. 즉, 기판(166)의 제1 면(166a)이 아래 방향을 향한다. 예를 들어, 기판(166)은 제1 면(166a) 상에 배치된 솔더 볼들(160a, 160b, 160c)을 갖는 플립 칩이 될 수 있다. 도시된 바와 같이, 솔더 볼들(160a, 160b, 160c)은 리드들(152e, 152f, 152g, 152h)과 직접 연결된다. 절연부(164)가 기판(166)을 리드 프레임(152)으로부터 이격시킨다. 절연부(164)는 도 1에 도시된 절연부(24)와 실질적으로 동일하거나 유사할 수 있다.

[0074] 이와 같은 배열에 의하여, 홀 효과 소자(158)는 전류 컨덕터(154)와 인접하게 배치되고, 전류 컨덕터(154)에 대하여 설정된 위치에 배치된다. 이에 화살표(168)의 방향을 따라 전류 컨덕터(154)를 관통하는 전류에 의해 발생된 자기장은 홀 효과 소자(158)의 최대 반응 축과 실질적으로 동일한 방향으로 배열된다. 예를 들어, 홀 효과 소자(158)는 z축(174)과 실질적으로 동일한 방향인 최대 반응 축을 갖는다. 따라서 홀 효과 소자(158)는 y축(172)을 따라 일부가 상쇄되는 전류 컨덕터(154)의 측부에 배치된다. 도시된 바와 같이, 상기 위치는 자기장이 z축(174)을 따라 실질적으로 점이 짹히듯 지적되는 곳이다. 그러나, 다른 방향을 따라 배열된 최대 반응축을 가지는 홀 효과 소자들 또는 자기 저항 소자와 같은 다른 타입의 자기장 센서들은 전류 컨덕터(154), 예를 들어 z축(174)의 방향을 따라 전류 컨덕터(154)의 상부에 대하여 다른 위치에 배치될 수 있다.

[0075] 전류 센서(150)의 동작은 도 1에 도시된 전류 센서(10)의 동작과 실질적으로 동일하거나 유사하다. 전류 컨덕터(154)와 인접하게 배치된 홀 효과 소자(158)가 홀 효과 소자(158)로부터 더 큰 출력 전압을 생성시키고, 그 결과 민감도(sensitivity)가 향상된다.

[0076] 본 발명의 실시예들에 있어서, 단지 하나의 홀 효과 소자(158)가 기판(166)의 제1 면(166a) 상에 배치되는 것으로 도시되어 있으나, 하나 이상의 홀 효과 소자들이 사용될 수 있을 것이다. 증폭기와 같은 다른 회로부가 기판(166)의 제1 면(166a) 및/또는 제2 면(166b)의 아래면에 배치되고, 제1 면(166a) 및/또는 제2 면(166b)과 연결되거나 제1 면(166a) 및/또는 제2 면(166b)에 의해 지지될 수 있다.

[0077] 세 개의 솔더 볼들(160a, 160b, 160c)이 도시되어 있으나, 기판(166)이 안정되도록 더미 솔더 볼들을 포함하는 더 많은 솔더 볼들이 사용될 수 있다. 또한, 솔더 볼들(160a, 160b, 160c)은 금 범프들, 공용 또는 고 리드 솔더 범프들, 납이 제거된 솔더 범프들, 못 형상의 금 범프들, 중합 도전 범프들, 이방성 도전 범프들, 도전성 필름 등에 한정되지 않는다.

- [0078] 도 6b에 있어서, 도 6a에 도시된 구성들과 동일한 구성들은 동일한 참조 부호를 사용한다. 도 6b를 참조하면, 본 발명의 실시예들에 따른 전류 센서(180)는, 자속 접속부(182)와 자속 접속층(184)을 포함한다. 자속 접속부(182)는 홀 효과 소자(158)와 근접하게 배치되고, 기판(166)의 제1 면(166a)과 인접한 하부에 배치된다. 자속 접속층(184)은 기판(166)의 제2 면(166b)의 상부 또는 인접한 상부에 배치된다.
- [0079] 동작 중에, 자속 접속부(182)와 자속 접속층(184) 각각은 전류 센서(180)가 도 6a에 도시된 전류 센서(150)보다 더 큰 민감도를 갖도록 전류 컨덕터(154)를 관통하여 흐르는 전류에 의해 생성된 자속을 접속시킨다.
- [0080] 또한, 자속 접속부(182)와 자속 접속층(184) 각각은 페라이트, 퍼밀로이 등에 한정되지 않는 다양한 물질로 이루어질 수 있다. 예를 들어, 타타늄, 크롬 등으로 이루어진 접착층(도시되지 않음)이 당업자가 이해할 수 있는 범위에서 추가될 수 있다.
- [0081] 본 발명의 실시예들에 따른 자속 접속부(182)는 큐빅 형상을 가지나, 다른 실시예들에 있어서, 자속 접속부는 다면체 형상, 타원형, 구형 등의 다른 형상을 가질 수 있다. 본 발명의 실시예들에 있어서, 자속 접속부(182)와 자속 접속층(184) 모두 도시되어 있으나, 다른 실시예들에 있어서, 자속 접속부(182)와 자속 접속층(184) 중 어느 하나만 제공될 수 있다. 또한, 자속 접속부(182)와 자속 접속층(184)이 하나의 자기장 변환기와 관련있는 것으로 도시되어 있으나, 도 1, 도 3 및 도 5에 도시된 구성들과 같이 하나 이상의 자기장 변환기(158)를 갖는 구성들에 적용될 수 있을 것이다.
- [0082] 도 7을 참조하면, 본 발명의 실시예들에 따른 전류 센서(200)는 복수 개의 리드들(202a, 202b, 202c, 202d, 202e, 202f, 202g, 202h)을 갖는 리드 프레임(202)을 포함한다. 또한, 전류 센서(200)는 제1 면(206a) 및 제1 면(206a)에 대향하는 제2 면(206b)을 갖는 기판(206)을 포함한다. 기판(206)은 제1 면(206a)의 아래면 또는 윗면에 배치되는 홀 효과 소자(208)를 포함한다. 전류 컨덕터(204a)를 갖는 도전성 칩(204)이 복수 개의 리드들(202a, 202b, 202c, 202d)과 연결된다. 도전성 칩(204)의 특징들은 도 8에 도시되어 있다. 도전성 칩(204)이 기판(206)의 제1 면(206a)의 상부를 지나가도록 도전성 칩(204)은 구부러진 형상을 가질 수 있다. 기판(206)은 홀 효과 소자(208)가 전류 컨덕터(204a)와 인접하게 배치되도록 리드 프레임(202) 상에 배치된다. 기판(206)은 제1 면(206a)이 위 방향을 향한 종래의 실장 방향을 갖는다. 기판(206)은 제1 면(296a) 상에 형성된 본딩 패드들(212a, 212b, 212c)을 포함한다. 예를 들어, 본딩 패드들(212a, 212b, 212c)은 본딩 와이어들(210a, 210b, 210c)과 연결된다. 또한, 본딩 와이어들(210a, 210b, 210c)은 리드 프레임(202)의 리드들(202e, 202f, 202h)과 연결된다. 절연부(214)가 기판(206)을 도전성 칩(204)으로부터 이격시키기 위하여 제공된다. 절연부(214)는 도 1에 도시된 절연부(24)와 실질적으로 동일하거나 유사할 수 있다.
- [0083] 이와 같은 배열에 의하여, 홀 효과 소자(208)는 기판(206)의 제1 면(206a)의 상부를 지나는 전류 컨덕터(204a)와 인접하게 배치된다. 또한, 홀 효과 소자(208)는 전류 컨덕터(204a)에 대하여 설정된 위치에 배치된다. 이에 화살표(216)의 방향을 따라 전류 컨덕터(204a)를 관통하는 전류에 의해 발생된 자기장은 홀 효과 소자(208)의 최대 반응 축과 실질적으로 동일한 방향으로 배열된다. 예를 들어, 홀 효과 소자(208)는 z축(224)과 실질적으로 동일한 방향인 최대 반응 축을 갖는다. 따라서 홀 효과 소자(208)는 y축(222)을 따라 일부가 상쇄되는 전류 컨덕터(204a)의 측부에 배치된다. 도시된 바와 같이, 상기 위치는 자기장이 z축(224)을 따라 실질적으로 점이 찍히듯 지적되는 곳이다. 그러나, 다른 방향을 따라 배열된 최대 반응축을 가지는 홀 효과 소자들 또는 자기 저항 소자와 같은 다른 타입의 자기장 센서들은 z축(224)의 방향을 따라 전류 컨덕터(204a)의 상부 또는 하부 방향으로 배열된 전류 컨덕터(204a)에 대하여 다른 위치에 배치될 수 있다.
- [0084] 동작 중에, 전류는 서로 나란하게 연결된 리드들(202c, 202d)로 흘러 들어가고, 도전성 칩(204) 및 전류 컨덕터(204a)를 관통하며, 서로 나란하게 연결된 리드들(202a, 202b)을 통하여 흘러나온다. 전류 컨덕터(204a)를 관통하여 흐르는 전류는 홀 효과 소자(208)가 센싱하는 자기장을 생성한다. 홀 효과 소자(208)는 자기장에 비례하여 출력 전압을 발생시키고, 이에 출력 전압은 전류 컨덕터(204a)를 관통하여 흐르는 전류에 비례한다. 앞에서 언급한 바와 같이, 홀 효과 소자(208)는 전류 컨덕터(204a)와 아주 근접하게 위치하고, 전류에 의해 생성된 자기장이 홀 효과 소자(208)의 최대 반응 축과 실질적으로 동일한 방향으로 배열된 전류 컨덕터(204a)에 대하여 설정된 위치에 배치된다. 이 위치는 홀 효과 소자(208)로부터 더 큰 출력 전압을 생성시키고, 그 결과 민감도(sensitivity)를 향상시킨다.
- [0085] 본 발명의 실시예들에 있어서, 단지 하나의 홀 효과 소자(208)가 기판(206)의 제2 면(206b) 상에 배치되는 것으로 도시되어 있으나, 하나 이상의 홀 효과 소자들이 사용될 수 있을 것이다. 구체적으로, 두 개의 홀 효과 소자들을 포함하는 실시예들의 경우는 도 3에 도시된 전류 센서(70)와 유사할 수 있으며, 네 개의 홀 효과 소자들을 포함하는 실시예들의 경우는 도 5에 도시된 전류 센서(120)와 유사할 수 있다. 또한, 증폭기와 같은 부가적인

회로부가 기판(206)의 제1 면(206a) 및/또는 제2 면(206b)의 하단에 배치되거나 연결될 수 있다.

[0086] 도전성 칩(204)이 다양한 방법에 의하여 다양한 물질로 형성될 수 있다. 예를 들면, 도전성 칩(204)은 구리 시트로부터 스템핑되어 형성될 수 있다. 또한, 도전성 칩(204)은 구리 박막과 같은 박막으로부터 형성될 수 있다. 한편, 도전성 칩(204)은 식각 공정에 의하여 형성될 수 있다. 도전성 칩(204)은 전류 컨덕터(204a)가 홀 효과 소자(208)에 아주 근접하게 가져가는 동안, 기판(206)의 전통적인 방향으로 실장되도록 한다.

[0087] 도전성 칩(204)의 두께는 도전성 칩(204)을 가로지르는 전류의 양에 따라 결정될 수 있다. 그러므로, 전류 센서가 비교적 높은 전류를 센싱해야 하는 경우, 도전성 칩(204)은 상대적으로 두껍다. 이에 반하여, 전류 센서가 비교적 낮은 전류를 센싱해야 하는 경우, 도전성 칩(204)은 상대적으로 얇다. 이와 달리, 전류 센서가 비교적 높은 전류를 센싱해야 하는 경우, 하나 이상의 도전성 칩(204)이 다른 도전성 칩들과 접하여 적층되어 형성됨으로써, 하나의 도전성 칩(204)보다 더 두꺼운 유효 두께를 제공하고, 더 많은 전류를 흐르게 할 수 있다.

[0088] 도 7의 본 발명의 실시예들에 있어서, 홀 효과 소자(208)와 전류 컨덕터(204a) 사이의 근접은 기판(206)의 제1 기판(206a)에 홀 효과 소자(208)를 제공함으로써 달성할 수 있다. 그 위치는 제2 면(206b)보다 전류 컨덕터(204a)에 더 근접하게 된다. 본 발명의 다른 실시예들에 있어서, 이 근접성은 홀 효과 소자(208)를 제2 면(206b)에 제공하고 제2 면(206b)과 실질적으로 동일하도록 전류 컨덕터(204a)를 형성함으로써 달성할 수 있다.

[0089] 도 8에 있어서, 도 7에 도시된 구성들과 동일한 참조 부호를 사용하며, 도전성 칩(204)이 리드들(202a, 202b, 202c)에 연결되기 전의 상태를 나타낸다. 도전성 칩(204)은 전류 컨덕터(204a), 변화(전이) 영역(204b), 벤드 영역(204c) 및 본딩 영역(204d)을 포함한다. 본딩 영역(204d)은 복수 개의 리드들(202a, 202b, 202c, 202d)과 연결된 두 부분들(204e, 204f)을 포함한다. 변화 영역(204b)은 기판(206)과 접하는 것을 방지하기 위하여 전류 컨덕터(204a)에 대하여 상부에 배치될 수 있다.

[0090] 본 발명의 실시예들에 따른 홀 효과 소자들이 도시되고 설명되었지만, 다른 종류의 자기장 센서들이 사용될 수 있다. 예를 들어, 자기 저항 소자들이 홀 효과 소자들을 대신하여 사용될 수 있다. 그러나, 일반적인 자기 저항 소자는 일반적인 홀 효과 소자의 최대 반응 측과 수직하는 최대 반응 축을 갖는다. 당업자는 본 발명의 홀 효과 소자들로써 동일한 결과를 달성하기 위하여 본 발명의 실시예들에 따른 전류 컨덕터에 대하여 하나 이상의 자기 저항 소자들을 위치시키는 방법을 이해할 수 있을 것이다.

[0091] 본 발명의 실시예들에 있어서, 절연층(220)이 도전성 칩(204)과 기판(206)의 제1 면(206a) 사이에 배치된다. 절연층(220)은 실리콘 이산화탄소, 폴리머 등에 한정되지 않는 다양한 물질로 형성될 수 있다. 본 발명의 실시예들에 있어서, 전자기 쉴드(222)가 도전성 칩(204)과 기판(206)의 제1 면(206a) 사이에 배치될 수 있다. 전자기 쉴드(222)는 홀 효과 소자(208)와 인접하면서 절연층(220)의 상부 또는 하부에 배치될 수 있다. 본 발명의 다른 실시예들에 따르면, 도 23에 도시된 바와 같이, 전자기 쉴드(222)의 상하에 각각 배치된 두 개의 절연층들이 사용될 수 있다.

[0092] 전자기 쉴드(222)는 홀 효과 소자(208) 상부의 전자기장의 영향을 감소시킬 수 있다. 상기 전자기장은 전류 센서(200)를 부정확하게 만들며, 예를 들어, 전류 센서(200)가 전류에 의해 생성된 자기장 이외의 전기적 영향에 더 민감하게 만들 수 있다. 이에 전자기 쉴드(222)는 홀 효과 소자(208)가 전자기장이 아닌 자기장에만 민감하게 만들 수 있다. 전자기 쉴드(222)는 도 19 내지 도 22와 관련하여 더 상세하게 설명하기로 한다.

[0093] 전자기 쉴드(222)가 도 7 및 도 8의 전류 센서(200)와 관련하여 도시되어 있지만, 플립 칩 배열들 및 비 플립 칩 배열들을 포함하는 전류 센서들이 홀 효과 소자와 인접하게 배치된 전자기 쉴드(222)와 동일하거나 유사한 전자기 쉴드를 포함할 수 있다.

[0094] 도 9a를 참조하면, 리드 프레임(250)이 도 3의 리드 프레임(72)과 도 6a의 리드 프레임(252)과 유사한 형상을 갖는다. 리드 프레임(250)은 리드 프레임(250)의 다른 부분보다 더 얇은 복수개의 얇은 부분들(252a 내지 252n)을 포함한다. 상기 얇은 부분들은 화학 식각 공정 및 스템핑 공정에 한정되지 않는 다양한 공정들에 의해 제공될 수 있다.

[0095] 전류 컨덕터(254)는 표면(254a)과 리드 프레임(252)의 얇은 부분들(252b 내지 252n)의 다른 부분들의 두께와 동일하거나 유사한 제1 두께(t1)를 갖는다. 리드 프레임(252)의 다른 부분들은 제2 두께(t2)를 갖는다. 본 발명의 실시예들에 있어서, 전류 전달부(254)의 제1 두께(t1)는 다른 얇은 부분(252b 내지 252n)의 두께와 동일하다. 예를 들어, 제1 두께(t1)는 제2 두께(t2)의 절반이 될 수 있다. 예를 들어, 전류 컨덕터(254)는 제1 두께(t1)를 가지며 실질적으로 직사각형의 절단면을 갖는다.

- [0096] 전류 컨덕터(254)를 관통하는 전류에 대해서, 도 3의 전류 컨덕터(74)보다 더 얇게 형성된 전류 컨덕터(254)는 비슷한 전류에 대해서 표면(74a) 근처에서 도 3의 전류 컨덕터(74)가 가지는 것보다 표면(254a) 근처에서 더 높은 전류 밀도를 갖는다. 즉, 전류는 두꺼운 전류 컨덕터에서보다 표면(254a)에 더 인접하도록 압축된다. 그 결과, 전류에 의해 생성된 자기장이 표면(254a)에 근접하여 더 높은 자속 밀도를 갖는다.
- [0097] 리드 프레임(250)이 도 3의 리드 프레임(72) 대신에 사용되는 경우, 홀 효과 소자들(78a, 78b)은 더 큰 자기장을 경험하게 되며 더 민감한 전류 센서를 만들 수 있게 된다.
- [0098] 리드 프레임(252)의 얇은 부분들(252b 내지 252n)은 다른 장점들을 제공할 수 있다. 예를 들어, 리드 프레임(250)이 몸체를 둘러싸는 플라스틱으로 몰딩되는 경우, 얇은 부분들(252b 내지 252n)은 리드 프레임(250)을 몰딩된 몸체로 더 강하게 묶어두는 역할을 한다.
- [0099] 제1 두께(t1)는 전류 컨덕터(254)를 관통하는 최대 전류에 한정되지 않는 다양한 인자들에 의해 결정될 수 있다.
- [0100] 얇은 부분들이 동일한 장점 및 효과들을 달성하기 위하여 도 3의 실시예들과 다른 실시예에서 다른 리드 프레임들에도 적용될 수 있다.
- [0101] 도 9b를 참조하면, 도 9a의 전류 컨덕터(254)를 대체하기 위한 또 다른 전류 컨덕터(270)는 도 9a의 9A-9A선을 따라 절단하는 경우 그 절단면이 "T"자의 형상을 가진다. 이러한 "T"자 형상은 표면(270a), 제3 두께(t3) 및 제4 두께(t4)를 갖는다. 제3 두께(t3)는 도 9a의 제1 두께(t1)와 동일하거나 유사하며, 제4 두께(t4)는 도 9a의 제2 두께(t2)와 동일하거나 유사하다. 본 발명의 실시예들에 있어서, 제3 두께(t3)는 제4 두께(t4)의 절반이 될 수 있다.
- [0102] 도 9a를 참조하여 언급한 이유와 같은 이유로, 전류 컨덕터(270)를 관통하는 전류에 반응하여 생성되는 자기장은 전류 컨덕터(270)가 동일한 제4 두께(t4)를 갖는 경우보다 표면(270a)과 인접한 영역에서 더 크다.
- [0103] 도 9a의 전류 컨덕터(254)와 전류 컨덕터(270)가 직사각형의 절단면 및 "T" 형의 절단면을 각기 가지지만, 상기 장점들 및 효과들을 달성하기 위하여 다른 형상들을 갖는 절단면이 제공될 수 있을 것이다.
- [0104] 도 10을 참조하면, 본 발명의 실시예들에 따른 전류 센서(300)는 복수 개의 리드들(302a, 302b, 302c, 302d, 302e, 302f, 302g, 302h)을 갖는 리드 프레임(302)(이하, "리드 프레임부"라고 한다) 및 제1 전류 컨덕터(304a)와 제2 전류 컨덕터(304b)의 결합에 의한 전류 컨덕터(304)를 포함한다. 전류 센서(300)는 제1 면(306a) 및 제1 면(306a)과 대향하는 제2 면(306b)을 갖는 기판(306)을 포함한다. 기판(306)은 제1 면(306a)의 아래면에 배치되거나 또는 제1 면(306a)의 윗면에 배치되거나 또는 제1 면(306a)에 의해 지지되는 홀 효과 소자(308)를 포함한다. 기판(306)은 홀 효과 소자(308)가 전류 컨덕터(304)와 인접하게 배치되도록 리드 프레임(302) 상에 배치된다. 본 발명의 실시예들에 있어서, 기판(306)은 기판이 접적 회로 패키지의 내부에 실장된 종래의 방향(orientation)에 대해서 뒤집어진 방향을 갖는다. 즉, 기판(306)은 제1 면(306a)이 아래 방향을 향하도록 배치된다. 예를 들어, 기판(306)은 제1 면(306a) 상에 배치된 솔더 볼들(320a, 320b, 320c, 320d, 320e)을 갖는 플립 칩이 될 수 있다. 도시된 바와 같이, 솔더 볼들(320a, 320b, 320c, 320d, 320e)은 리드들(302e, 302f, 302g, 302h)과 직접 연결된다. 절연층(330)이 기판(306)을 리드 프레임(302)으로부터 이격시킨다. 절연층(330)은 도 1에 도시된 절연부(24)와 실질적으로 동일하거나 유사할 수 있다.
- [0105] 본 발명의 실시예들에 있어서, 제2 전류 컨덕터(304b)가 기판(306)의 제1 면(306a)에 직접 배치되고, 절연부(330)가 사용되지 않는다. 제2 전류 컨덕터(304b)는 스퍼터링 공정 및 전기 도금법 등에 한정되지 않는 종래의 접적 회로 배치 기술에 의해 배치된다. 본 발명의 다른 실시예들에 따르면, 제2 전류 컨덕터(304b)는 기판(306)의 제1 면(306a)과 인접하지 않도록 이격된 도전성 구조를 가진다. 또한, 절연층(330)이 제2 전류 컨덕터(304b)와 기판(306)의 제1 면(306a) 사이에 배치된다.
- [0106] 도시된 바와 같이, 홀 효과 소자(308), 절연층(330), 제2 전류 컨덕터(304b) 및 제1 전류 컨덕터가 기판(306)의 하부에 배치되는 것을 이해할 수 있을 것이다.
- [0107] 이와 같은 배열에 의하여, 홀 효과 소자(308)는 전류 컨덕터(304)와 인접하게 배치된다. 또한, 홀 효과 소자(308)는 전류 컨덕터(304)를 관통하는 전기 전류(316)에 의하여 생성된 자기장이 홀 효과 소자(308)의 최대 반응 축과 실질적으로 동일한 방향으로 배열되도록 전류 컨덕터(304)에 대하여 설정된 위치에 배치된다. 예를 들어, 홀 효과 소자(308)는 z축(326)과 실질적으로 동일한 방향인 최대 반응 축을 갖는다. 이에 따라, 홀 효과 소자(308)는 y축(324)을 따라 일부가 상쇄되는 전류 컨덕터(304)의 측부에 배치된다. 도시된 바와 같이, 상기 위

치는 자기장이 z축(326)을 따라 실질적으로 점이 짹히듯 지적되는 곳이다. 그러나, 다른 방향을 따라 배열된 최대 반응축을 가지는 홀 효과 소자들 또는 자기 저항 소자와 같은 다른 타입의 자기장 센서들은 z축(326)의 방향을 따라 전류 컨덕터(304)의 상부와 같이 전류 컨덕터(204a)에 대하여 다른 위치에 배치될 수 있다.

[0108] 절연층(330)은 삽입(interposing) 절연층 또는 기판(306)과 연관된 기판 절연층 등이 될 수 있다. 예를 들면, 절연층(330)이 삽입 절연층인 경우, 절연층(330)은 세라믹 삽입 절연층이 될 수 있다.

[0109] 또한, 절연층(330)이 기판(306)과 연관된 기판 절연층인 경우, 절연층(330)은 테이핑(taping) 공정으로 형성된 기판 테이핑 절연층이 될 수 있다. 예를 들어, 기판 테이핑 절연층은 캡톤(Kapton) 테이프와 같은 폴리머 테이프에 한정되지 않는 기판에 적용된 테이프로 이루어 질 수 있다.

[0110] 한편, 절연층(330)이 기판(306)과 연관된 기판 절연층인 경우, 절연층(330)은 적층 공정에 의해 형성된 기판 적층 절연층이 될 수 있다. 절연층(330)을 형성하기 위한 상기 적층 공정은 스크린 인쇄 공정, 스플 적층 공정, 스퍼터링 공정, 플라즈마 강화 화학 기상 증착(plasma enhanced chemical vapor deposition: PECVD) 공정, 저 압 화학 기상 증착(low pressure chemical vapor deposition: LPCVD) 등의 다양한 공정들을 포함할 수 있다. 상기 스크린 인쇄 공정에 의하여 폴리머 또는 세라믹 물질 등과 같은 다양한 물질로 이루어진 기판 절연층이 생성된다. 상기 스플 적층 공정에 의하여 폴리머, 예를 들어, 상표명이 "Pyralin®"인 폴리이미드, 또는 상표명이 "Cyclotene®"인 BCB(benzocyclobutene resin) 재질 등과 같은 다양한 물질로 이루어진 기판 절연층이 생성된다. 상기 스퍼터링 공정에 의하여 질화물, 산화물 등과 같은 다양한 물질로 이루어진 기판 절연층이 생성된다. 상기 플라즈마 강화 화학 기상 증착 공정에 의하여 질화물, 산화물 등과 같은 다양한 물질로 이루어진 기판 절연층이 생성된다. 상기 저 압 화학 기상 증착 공정에 의하여 질화물, 산화물 등과 같은 다양한 물질로 이루어진 기판 절연층이 생성된다.

[0111] 또한, 절연층(330)이 기판(306)과 연관된 기판 절연층인 경우, 절연층(330)은 산화막 생성 공정으로 이루어진 기판 산화 절연층이 될 수 있다. 상기 기판 산화 절연층은 실리콘 이산화물 등과 같은 물질로 이루어질 수 있다.

[0112] 동작 중에, 전류는 서로 나란하게 연결된 리드들(302c, 302d)로 흘러 들어가고, 전류 컨덕터(304)를 관통하며, 서로 나란하게 연결된 리드들(302a, 302b)을 통하여 흘러나온다. 전류 컨덕터(304)를 관통하여 흐르는 전류는 홀 효과 소자(308)가 센싱하는 자기장을 생성한다. 앞에서 언급한 바와 같이, 홀 효과 소자(308)는 전류 컨덕터(304)와 아주 근접하게 위치하고, 전류에 의해 생성된 자기장이 홀 효과 소자(308)의 최대 반응 축과 실질적으로 동일한 방향으로 배열된 전류 컨덕터(304)에 대하여 설정된 위치에 배치된다. 이 위치는 홀 효과 소자(308)로부터 더 큰 출력 전압을 생성시키고, 그 결과 전류 센서(300)의 민감도(sensitivity)를 향상시킬 수 있다.

[0113] 이와 같은 배열에 의하여, 전류 컨덕터(304)를 관통하는 전류(316)는 제1 및 제2 전류 컨덕터들(304a, 304b) 사이에서 각각 분기됨을 알 수 있을 것이다.

[0114] 한편, 리드 프레임(302)이 회로 보드에 실장되는 표면에 적합한 구부러진 리드들(302a, 302b, 302c, 302d, 302e, 302f, 302g, 302h)을 갖는 데 반하여, 직선 형상을 갖는 쓰루-홀(through-hole) 리드들에 한정되지 않는 다양한 형상의 리드를 갖는 리드 프레임이 사용될 수 있음을 알 수 있다.

[0115] 본 발명의 실시예들에 있어서, 단지 하나의 홀 효과 소자(308)가 기판(306)의 제1 면(306a)에 배치되어 있으나, 하나 이상의 홀 효과 소자들이 사용될 수 있음을 알 수 있다. 또한, 증폭기와 같은 다른 회로부들이 기판(306)의 제1 면(306a) 및/또는 제2 면(306b)의 아래면에 배치되고, 제1 면(306a) 및/또는 제2 면(306b)과 연결되거나, 제1 면(306a) 및/또는 제2 면(306b)에 의해 지지되도록 배치될 수 있음을 알 수 있다.

[0116] 나아가, 다섯 개의 솔더 볼들(320a, 320b, 320c, 320d, 320e)이 도시되어 있으나, 기판(306)이 안정되도록 더 미 솔더 볼들을 포함하는 더 많은 솔더 볼들이 사용될 수 있다. 또한, 솔더 볼들(320a, 320b, 320c, 320d, 320e)이 도시되어 있으나, 금 범프들, 공용 또는 고 리드 솔더 범프들, 납이 제거된 솔더 범프들, 못 형상의 금 범프들, 중합 도전 범프들, 이방성 도전 범프들, 도전성 필름, 와이어 본드들 등에 한정되지 않는 다른 연결 방법들이 사용될 수 있다.

[0117] 본 발명의 다른 실시예들에 있어서, 기판(306)이 플립 칩 배열로 도시된 것인 데 반하여, 기판(306)이 집적 회로가 회로 보드의 최상부 표면에 실장되는 경우 제1 면(306a)이 제2 면(306b)의 상부에 위치하도록 기판(306)은 전통적인 방법에 의해 실장될 수 있다. 이러한 배열로 인하여, 제1 전류 컨덕터(304a) 및 제2 전류 컨덕터(304b) 각각은 기판(306)의 제1 면(306a) 상에 배치된다.

- [0118] 도 11에 있어서, 도 10에 도시된 구성들과 동일한 구성들은 동일한 참조 부호를 사용한다. 도 11을 참조하면, 본 발명의 실시예들에 따른 전류 센서(350)는 도 10의 전류 컨덕터(304)와 상이한 전류 컨덕터(354)를 제공함으로써 도 10의 전류 센서(300)와 다르다. 전류 컨덕터(354)는 제1 전류 컨덕터(354a) 및 제2 전류 컨덕터(354b)를 포함한다. 제1 전류 컨덕터(354a)를 갖는 리드 프레임(352)은 도 10에 도시된 제1 전류 컨덕터(304a)를 갖는 리드 프레임(302)과 달리, 연속적인 전류 경로를 형성하지 않는다. 이와 같은 배열로 인하여, 전류 컨덕터(354)를 관통하는 모든 전류(316)가 제2 전류 컨덕터(304b)를 통해 흐른다. 따라서 전류(316)는 도 10의 전류 센서(300)보다 훨씬 효과 소자(308)에 더 근접하여 흐른다. 이에 따라, 전류 센서(350)가 더 높은 민감도를 가질 수 있다.
- [0119] 도 10과 관련하여 언급한 바와 같이, 기판(306)이 플립 칩 배열로 도시된 것인 데 반하여, 본 발명의 다른 실시예들에 있어서, 기판(306)은 집적 회로(300)가 회로 보드의 최상부 표면에 실장되는 경우 제1 면(306a)이 제2 면(306b)의 상부에 위치하도록 기판(306)은 전통적인 방법에 의해 실장 될 수 있다. 이러한 배열로 인하여, 제1 전류 컨덕터(354a) 및 제2 전류 컨덕터(354b) 각각은 기판(306)의 제1 면(306a) 상에 배치된다.
- [0120] 도 12에 있어서, 도 10에 도시된 구성들과 동일한 구성들은 동일한 참조 부호를 사용한다. 도 12를 참조하면, 본 발명의 실시예들에 따른 전류 센서(400)는 전류 컨덕터(304)가 하나의 전류 컨덕터(304a)를 가짐으로써 도 10의 전류 센서(300)와 다르다. 즉, 전류 센서(400)는 도 10에 도시된 제2 전류 컨덕터(304b)를 포함하지 않는다. 제1 전류 컨덕터(304a)를 갖는 리드 프레임(302)은 연속적인 전류 경로를 갖는다. 이와 같은 배열로 인하여, 모든 전류(316)가 전류 컨덕터(304a)를 통하여 흐르는 것을 알 수 있다.
- [0121] 절연층(402)이 전류 컨덕터(304a)와 기판(306)의 제1 면(306a)의 사이에 배치된다. 본 발명의 실시예들에 있어서, 절연층(402)은 도 10과 관련하여 언급한 세라믹층과 같은 삽입 절연층을 포함한다. 본 발명의 다른 실시예들에 있어서, 절연층(402)은 기판과 연관된 기판 절연층을 포함한다. 본 발명의 또 다른 실시예들에 있어서, 절연층(402)은 리드 프레임(302)과 연관된 리드 프레임 절연층을 포함한다. 절연층(402)이 리드 프레임과 연관되는 경우, 절연층(402)은 y축(324)을 따라 기판(306)의 상부에서 연장될 수 있다. 이 배열은 기판(306)의 가장 자리가 리드 프레임(302)과 거의 접하지 않기 때문에 더욱 향상된 신뢰성을 제공한다.
- [0122] 삽입 절연층들 및 기판 절연층들은 도 10과 관련하여 앞에서 언급하였으므로 생략한다.
- [0123] 본 발명의 실시예들에 있어서, 절연층(402)이 리드 프레임(302)과 연관된 리드 프레임 절연층인 경우, 절연층(402)은 테이핑 공정으로 인하여 형성된 리드 프레임 테이핑 절연층이 될 수 있다. 상기 리드 프레임 테이핑 절연층은 "캡톤(Kapton)®" 테이프와 같은 폴리머 테이프 등과 같은 기판에 적용되는 테이프로 이루어 질 수 있다.
- [0124] 본 발명의 다른 실시예들에 있어서, 절연층(402)이 리드 프레임(302)과 연관된 리드 프레임 절연층인 경우, 절연층(402)은 스프레이 공정으로 인하여 형성된 리드 프레임 스프레이 절연층이 될 수 있다. 상기 리드 프레임 스프레이 절연층은 예를 들어, 상표명 "Pyralin®"과 같은 폴리이미드, 또는 상표명이 "Cyclotene®"과 같은 BCB(benzocyclobutene resin) 재질, 상표명이 "3M Scotch® Insulating Spray 1601 and Loctite®, ShadowCure® 3900"과 같은 스프레이 유전체 또는 스프레이 세라믹 코팅 등과 같은 다양한 물질로 이루어진 리드 프레임 스프레이 절연층이 생성된다.
- [0125] 본 발명의 또 다른 실시예들에 있어서, 절연층(402)이 리드 프레임(302)과 연관된 리드 프레임 절연층인 경우, 절연층(402)은 적층 공정으로 형성된 리드 프레임 적층 절연층이 될 수 있다. 예를 들면, 상기 리드 프레임 적층 절연층은 스크린 인쇄 공정에 한정되지 않는 다양한 공정들에 의해 형성될 수 있다. 상기 스크린 인쇄 공정에 의하여 폴리머 또는 세라믹에 한정되지 않는 다양한 물질들로 이루어진 리드 프레임 적층 절연층이 형성된다. 또한, 상기 리드 프레임 적층 절연층은 진공 적층 공정에 의해 형성된다. 이러한 실시예들에 있어서, 상기 리드 프레임 적층 절연층은 parylene과 같은 폴리머로 형성될 수 있다.
- [0126] 본 발명의 또 다른 실시예들에 있어서, 절연층(402)이 리드 프레임(302)과 연관된 리드 프레임 절연층인 경우, 절연층(402)은 산화물 생성 공정에 의해 형성된 리드 프레임 산화물 절연층이 될 수 있다. 상기 리드 프레임 산화물 절연층은 리드 프레임(302) 상에 형성된 스퍼터된(sputtered) 산화물 층으로 이루어질 수 있다.
- [0127] 도 13a를 참조하면, 본 발명의 실시예들에 따른 전류 센서(450)는 복수 개의 리드들(452a, 452b, 452c, 452d, 452e, 452f, 452g, 452h)을 갖는 리드 프레임(452)(이하, "리드 프레임부"라고 한다) 및 전류 컨덕터(454)를 포함한다. 리드 프레임(452)은 도 12에 도시된 리드 프레임(302)과 유사하다. 또한, 전류 센서(450)는 제1 면

(456a) 및 제1 면(456a)에 대향하는 제2 면(456b)을 갖는 기판(456)을 포함한다. 기판(456)은 제1 면(456a)의 아래면 배치되거나, 또는 제1 면(456a) 상에 배치되거나 제1 면(456a)에 의해 지지되는 훌 효과 소자(458)를 포함한다. 기판(456)은 훌 효과 소자(458)가 전류 컨덕터(454)와 인접하게 배치되도록 리드 프레임(452) 상에 배치된다. 본 발명의 실시예들에 있어서, 기판(456)은 기판이 침직 회로 패키지의 내부에 실장된 종래의 방향(orientation)에 대해서 뒤집어진 방향을 갖는다. 즉, 기판(456)의 제1 면(456a)이 아래를 향한다. 기판(456)은 기판(456)의 제1 면(456a) 상에 배치된 솔더 볼들(460a, 460b, 460c, 460d, 460e)을 갖는 플립 칩으로 배열된다. 솔더 볼들(460a, 460b, 460c, 460d, 460e)은 리드들(452e, 452f, 452g, 452h)과 직접 연결된다. 절연층(470)은 기판(456)을 리드 프레임(452)과 이격시킨다. 절연층(470)은 도 1에 도시된 절연부(24)와 실질적으로 동일하거나 유사하다. 절연층(470)은 절연 물질이 결여된 영역들(470a, 470b)을 포함한다. 이 영역들(470a, 470b)에 대해서는 도 13b를 통하여 보다 상세하게 설명한다.

[0128] 전류 컨덕터(454)는 두 개의 특징부들(454a, 454b)(이하, "범프"라고 한다)을 포함한다. 범프들(454a, 454b)은 x축(476) 방향을 따라 전류 컨덕터(454)로부터 상부 방향으로 연장되도록 형성된다. 범프들(454a, 454b)은 전류 컨덕터(454)와 기판(456)의 제1 면(456a) 사이의 전기적 접촉을 제공하기 위한 크기 및 형상을 갖는다. 구체적으로, 두 범프들(454a, 454b)은 기판(456)의 제1 면(456a) 상의 금속 특징부들(도시되지 않음)과 전기적 연결을 제공한다. 또한, 두 범프들(454a, 454b)은 기판(456)의 제1 면(456a) 상의 회로부들(도시되지 않음)과 전기적 연결을 제공한다. 전기적 연결과 연결된 회로부들에 대해서는 도 15를 참조하여 상세하게 설명한다.

[0129] 제1 전류 컨덕터(454)를 갖는 리드 프레임(452)은 연속적인 전류 경로를 형성한다. 이와 같은 배열로 인하여, 대부분의 전류(466)가 전류 컨덕터(454)를 통하여 흐르는 것을 알 수 있다. 반면에, 일부 전류(466)는 범프들(454a, 454b)을 통하여 기판(45)상의 상기 언급한 회로부들로 흘러 들어간다. 그러나, 상기 회로부들은 아주 작은 양의 전류(466)를 끌어당기는 것으로 설계될 수 있다. 따라서 거의 대부분의 전류(466)가 전류 컨덕터(454)를 통하여 흐른다.

[0130] 본 발명의 실시예들에 있어서, 절연층(470)은 세라믹 층과 같은 삽입 절연층이 될 수 있다. 본 발명의 다른 실시예들에 있어서, 절연층(470)은 기판과 연관된 기판 절연층이 될 수 있다. 본 발명의 또 다른 실시예들에 있어서, 절연층(470)은 리드 프레임(452)과 연관된 리드 프레임 절연층이 될 수 있다.

[0131] 삽입 절연층, 기판 절연층 및 리드 프레임 절연층에 대해서는 도 10과 관련하여 전술한 바와 실질적으로 동일하다.

[0132] 범프들(454a, 454b)이 전류 컨덕터(454)를 과전류 상태를 측정하기 위한 회로부와의 연결에 대해서는 도 13b 및 도 15를 통하여 상세하게 설명한다. 여기서, 상기 회로부는 설정된 전류 레벨 또는 임계 전류보다 더 큰 전류가 전류 컨덕터(452a)를 통하여 흐르는 것을 측정하기 위한 것이다. 이 때문에, 상기 회로부는 제1 범프(454a)와 제2 범프(454b) 사이의 전압차를 측정할 수 있다. 예를 들어, 상기 전압차는 설정된 전압 강하 또는 문턱(임계) 전압보다 더 큰 값을 가진다.

[0133] 본 발명의 실시예들에 있어서, 하나의 전류 컨덕터(454)가 도시되어 있으나, 제2 전류 컨덕터가 사용될 수 있음을 알 수 있을 것이다. 상기 제2 전류 컨덕터는 도 10에 도시된 제2 전류 컨덕터(304b)와 동일하거나 유사할 수 있다. 마찬가지로, 상기 제2 전류 컨덕터는 기판(456)의 제1 면(456a) 상 또는 절연부(470) 상에 배치될 수 있다.

[0134] 도 13b에 있어서, 도 13a에 도시된 구성들과 동일한 구성들은 동일한 참조 부호를 사용한다. 도 13b를 참조하면, 전류 컨덕터(454)는 전류 컨덕터(454)를 절연층(470)의 일 영역(470a)을 통해 기판(456)의 제1 면(456a)에 연결시키기 위한 범프(454a)를 포함한다.

[0135] 훌 효과 소자(458)가 기판(456)의 제1 면(456a)에 또는 제1 면(456a) 상에 배치된다. 범프(454a)와 전기적으로 연결된 다른 회로부(480)가 기판(456)의 제1 면(456a)에 또는 제1 면(456a) 상에 배치될 수 있다. 회로부(480)의 예들은 도 15와 관련하여 설명한다.

[0136] 본 발명의 실시예들에 있어서, 범프(454a)에 또 다른 배열을 지시하는 가상선으로 도시된 와이어 본드(478)가 전류 컨덕터(454)를 절연층(470)의 일 영역(470a)을 통해 기판(456)의 제1 면(456a)에 연결시킬 수 있다. 제2 와이어 본드(도시되지 않음)가 도 13a의 다른 범프(454b) 대신에 사용될 수 있음을 알 수 있을 것이다. 와이어 본드(478)가 전류 컨덕터(454) 바로 위의 기판(456)에서 끝나는 것처럼 보이지만, 그 끝은 전류 컨덕터(454)의 일 측이 될 수 있다.

[0137] 도 14a를 참조하면, 본 발명의 실시예들에 따른 전류 센서(500)는 복수 개의 리드들(502a, 502b, 502c, 502d,

502e, 502f, 502g, 502h)을 갖는 리드 프레임(502)을 포함한다. 단지 일부의 리드들(502c, 502d)만이 명확하게 도시되어 있지만, 나머지 리드들(502a, 502b, 502e, 502f, 502g, 502h)도 전통적인 리드들의 배치에 따라 배열된다는 것을 이해할 수 있을 것이다. 전류 센서(500)는 제1 면(506a) 및 제1 면(506a)에 대향하는 제2 면(506b)을 갖는 기판(506)을 포함한다. 기판(506)은 제1 면(506a)의 아래면 또는 윗면에 배치되는 홀 효과 소자(508)를 포함한다. 또한, 전류 컨덕터(504)를 갖는 도전성 칩(503)이 리드들(502a, 502b, 502c, 502d)과 연결된다. 전류 컨덕터(504)는 두 개의 범프들(504a, 504b)을 포함한다.

[0138] 도전성 칩(503)은 기판(506)의 제1 면(506a)의 상부를 지날 수 있도록 구부러진 형상을 갖는다. 기판(506)은 홀 효과 소자(508)가 전류 컨덕터(504)와 근접하게 배치되도록 리드 프레임(502) 상에 배치된다. 본 발명의 실시예들에 있어서, 기판(506)이 제1 면(506a)이 위로 향한 전통적인 실장 방향을 갖는다. 절연부(514)(이하, "절연층"이라 한다)는 기판(506)을 도전성 칩(503)으로부터 절연시킨다. 절연부(514)는 절연 물질로 이루어지지 않은 두 영역들(514a, 514b)을 포함한다. 절연부(514)는 도 1에 도시된 절연부(24)와 실질적으로 유사하다.

[0139] 접적 회로(500)가 결합되는 경우, 범프들(504a, 504b)이 절연 물질로 이루어지지 않은 절연층(514)의 영역들(514a, 514b)을 따라 배열되고 이 영역들(514a, 514b)로 연장된다. 범프들(504a, 504b)은 전류 컨덕터(504)와 기판(506)의 제1 면(506a) 사이의 전기적 연결을 제공하기 위한 크기 및 형상을 갖는다. 구체적으로, 두 범프들(504a, 504b)은 기판(506)의 제1 면(506a) 상의 금속 특징부들(도시되지 않음)과 전기적 연결을 제공한다. 또한, 두 범프들(504a, 504b)은 기판(506)의 제1 면(506a) 상의 회로부들(도시되지 않음)과 전기적 연결을 제공한다. 전기적 연결과 연결된 회로부들에 대해서는 도 15를 참조하여 상세하게 설명한다.

[0140] 도전성 칩(503)이 범프들(504a, 504b)을 갖는 전류 컨덕터(504)를 포함하는 것으로 도시되어 있으나, 다른 배열에서 두 개의 특징부들 또는 범프들을 갖는 직선 형상의 전류 컨덕터와 같은 다른 전류 컨덕터들이 사용될 수 있다.

[0141] 또한, 하나의 전류 컨덕터(504)가 도시되어 있으나, 제2 전류 컨덕터가 사용될 수 있음을 이해할 수 있을 것이다. 여기서, 상기 제2 전류 컨덕터는 도 10에 도시된 제2 전류 컨덕터(304b)와 동일하거나 유사할 수 있다. 마찬가지로, 상기 제2 전류 컨덕터는 기판(506)의 제1 면(506a) 상 또는 절연부(514) 상에 배치될 수 있다.

[0142] 도 14b에 있어서, 도 14a에 도시된 구성들과 동일한 구성들은 동일한 참조 부호를 사용하기로 한다. 도 14b를 참조하면, 전류 컨덕터(504)는 전류 컨덕터(504)를 절연층(514)의 일 영역(514a)을 통해 기판(506)에 연결시키기 위한 범프(504a)를 포함한다.

[0143] 홀 효과 소자(508)가 기판(506)의 제1 면(506a)에 또는 제1 면(506a) 상에 배치된다. 범프(504a)와 전기적으로 연결된 다른 회로부(530)가 기판(506)의 제1 면(506a)에 또는 제1 면(506a) 상에 배치될 수 있다. 회로부(530)의 예들은 도 15와 관련하여 설명하기로 한다.

[0144] 본 발명의 실시예들에 있어서, 범프(504a)에 또 다른 배열을 지시하는 가상선으로 도시된 와이어 본드(532)가 전류 컨덕터(504)를 절연층(514)의 일 영역(514a)을 통해 기판(506)의 제1 면(506a)에 연결시킬 수 있다. 제2 와이어 본드(도시되지 않음)가 도 14a의 다른 범프(504b) 대신에 사용될 수 있음을 알 수 있을 것이다. 와이어 본드(532)가 전류 컨덕터(504) 아래의 기판(560)에서 끝나는 것처럼 보이지만, 그 끝은 전류 컨덕터(504)의 일 측이 될 수 있다.

[0145] 도 15를 참조하면, 본 발명의 실시예들에 따른 회로부(550)는 도 13b의 전류 센서(450)에 사용된 회로부(480) 또는 도 14b의 전류 센서(500)에 사용된 회로부(530)와 동일하거나 유사하다. 회로부(550)는 홀 효과 소자(552)와 연결된다. 홀 효과 소자(552)는 도 13a 및 도 13b의 홀 효과 소자(458), 또는 도 14a 및 도 14b의 홀 효과 소자(508)와 실질적으로 동일하거나 유사하다.

[0146] 홀 효과 소자(552)는 다이나믹 오프셋 캔슬레이션 회로(553)를 포함하는 전류 센싱 회로(554)와 연결된다. 다이나믹 오프셋 캔슬레이션 회로(553)는 홀 효과 소자(552)와 관련된 직류(DC) 전압 오차를 조정하기 위한 직류 오프셋을 제공한다.

[0147] 다이나믹 오프셋 캔슬레이션 회로(553)는 오프셋 조정된 홀 출력 신호를 증폭시키기 위한 증폭기(556)와 연결된다. 증폭기(556)는 필터(558)와 연결된다. 예를 들어, 필터(558)는 로우 패스 필터, 하이 패스 필터, 밴드 패스 필터, 노치 필터 등을 포함한다. 필터(558)는 설정된 반응 시간, 홀 소자(552)와 관련된 소음의 주파수 스펙트럼, 다이나믹 오프셋 캔슬레이션 회로(553) 및 증폭기(556)를 포함하는 인자들의 변화에 따라 선택된다. 본 발명의 실시예들에 있어서, 필터(558)는 로 패스 필터가 될 수 있다. 필터(558)는 다른 전자부(도시되지 않음)에 전송하기 위한 노드(572)에 전류 센서 출력 신호(571)를 제공하는 출력 구동부(560)와 연결된다. 앞에서 충분히

언급한 바와 같이, 전류 센서 출력 신호는 컨덕터(컨덕터)를 통하여 흐르는 전류의 크기를 나타낸다. 트림(trim) 제어 회로(564)는 노드(570)와 연결된다. 노드(570)는 다양한 전류 센서 파라미터들을 정리하는 트림 신호를 수신한다. 이로 인하여, 트림(trim) 제어 회로(564) 노드(570)에 인가되는 일정 신호에 의해 동작하는 하나 이상의 카운터들을 포함한다.

[0148] 트림(trim) 제어 회로(564)는 무동작 출력 전압(Qvo) 회로(562)와 연결된다. 상기 무동작 출력 전압은 홀 효과 소자(552)에 의해 생성된 전류가 0인 경우, 출력 신호(571)의 전압이다. 실질적으로, 단극의 공급 전압에서 상기 출력 전압(Qvo)은 구동 전압(Vcc)의 절반 값을 갖는다. 상기 출력 전압(Qvo)은 적당한 트림 신호를 노드(570)를 통해 트림 제어 회로(564)의 제1 트림 제어 신호 카운터에 인가함으로써 조절될 수 있다. 차례로, 상기 출력 전압(Qvo)이 무동작 출력 전압(Qvo) 회로(562)의 디지털-아날로그 변환기(DAC)를 제어할 수 있다.

[0149] 또한, 트림 제어 회로(564)는 민감도 조정 회로(566)와 연결된다. 민감도 조정 회로(566)는 전류 센서(550)의 민감도를 조절하기 위한 증폭기(556)의 이득을 조절한다. 상기 민감도는 적당한 트림 신호를 노드(570)를 통해 트림 제어 회로(564)의 제2 트림 제어 신호 카운터에 인가함으로써 조절될 수 있다. 차례로, 민감도가 민감도 조정 회로(566)의 디지털-아날로그 변환기(DAC)를 제어한다.

[0150] 트림 제어 회로(564)는 민감도 온도 보상 회로(568)와 연결된다. 민감도 온도 보상 회로(568)는 온도로 인한 이득 변화를 보상하기 위하여 증폭기(556)의 이득을 조절한다. 민감도 온도 보상 회로(568)는 적당한 트림 신호를 노드(570)를 통해 트림 제어 회로(564)의 제3 트림 제어 신호 카운터에 인가함으로써 조절될 수 있다. 차례로, 민감도 온도 보상 회로(568)는 민감도 조정 회로(566)의 디지털-아날로그 변환기(DAC)를 제어한다.

[0151] 전류 컨덕터(604)는 홀 효과 소자(552)와 명백하게 이격된 것을 도시되어 있으나, 홀 효과 소자(552)는 전류 컨덕터(604)와 인접하게 배치된다. 전류 컨덕터(604)는 도 13a 및 도 13b에 도시된 전류 컨덕터(454) 또는 접적 회로 리드들과 결합을 통해 형성된 도 14a 및 도 14b에 도시된 전류 컨덕터(504)와 동일하거나 유사하다. 동작 중에, 전류(584)는 전류 센서(550)의 노드(574)로 흘러 들어가고, 전류 컨덕터(604)를 통하여 흐르며, 노드(576)를 통하여 흘러나온다. 여기서, 전류(584)는 접적 회로(550)의 외부에 배치된 스위치(580)와 부하(586)를 통해 흐른다. 예를 들어, 스위치(580)는 릴레이 또는 전계 효과 트랜지스터(FET)가 될 수 있다.

[0152] 전류(584)는 원하지 않는 고전류(584)를 발생시키거나 접적 회로(550) 또는 다른 연관된 회로부에 손상을 입히는 단락 회로와 같은 과전류 상태의 감지에 의하여 차단된다. 이 때문에, 과전류 회로(590)가 과전류 상태를 감지한다.

[0153] 과전류 회로(590)는 전류 센서 출력 신호(571)를 수신하기 위하여 연결되고 또한 전압 기준부(592)와 연결된 비교기(591)를 포함한다. 비교기(591)의 출력(593)은 로직 게이트(594)와 연결된다. 로직 게이트(594)는 회로부(550)의 노드(578)에 제어 신호(597)를 발생시키는 게이트 구동부와 연결된다. 노드(578)는 스위치(580)의 제어 노드와 연결된다. 또한, 노드(578)는 홀 효과 소자(552)에 의한 과전류 상태의 감지에 반응하여 전류(584)를 차단시키는 스위치(580)를 개방시킨다.

[0154] 또한, 로직 게이트(594)는 또한, 접적 회로(550)의 노드(588)에 장애 출력 신호(599)를 발생시키는 장애 회로(598)와 연결된다. 장애 출력 신호(599)는 전류(584)가 설정된 전류 이상이 되는 과전류 상태를 가리킨다.

[0155] 증폭기(591) 및 전압 기준부(592)는 홀 효과 소자(552)에 의해 생성된 신호들에 반응하는 전류 센서 출력 신호(571)에 반응하는 것을 알 수 있을 것이다. 또한, 홀 효과 소자(552)가 비교적 늦은 반응 시간을 갖는 것도 알 것이다. 따라서 스위치(580)가 홀 효과 소자(552)에 의해 생성된 신호들에 대해서만 반응하는 방법에 의해 제어된다면, 일부 빠른 과전류 상태들이 스위치(580)가 개방되기 전에 접적 회로(550) 또는 부하(586)에 손상을 입힐 수 있다. 이하에 설명된 회로부는 과전류 상태에 대해 더 빠른 반응 시간을 제공할 수 있다.

[0156] 비교기(600)와 전압 기준부(602)가 접적 회로(550)의 전류 컨덕터(604)와 연결된다. 앞에서 언급한 바와 같이, 전류 컨덕터(604)는 도 13a 및 도 13b에 도시된 전류 컨덕터(454) 또는 접적 회로 리드들과 결합을 통해 형성된 도 14a 및 도 14b에 도시된 전류 컨덕터(504)와 동일하거나 유사하다. 전류 컨덕터(604)에서 전압 기준부(602) 및 비교기(600)로의 연결은 도 13a 및 도 13b의 범프들(454a, 454b), 또는 도 14a 및 도 14b의 범프들(504a, 504b)에 한정되지 않는 다양한 방법에 의하여 제공될 수 있다.

[0157] 동작 중에, 전류 컨덕터(604)는 일정한 저항을 가지므로, 인가된 전류(584)에 대하여 전류 컨덕터(604)에 일정 전압이 발생한다. 전류(584)가 충분히 큰 경우, 비교기(600)의 출력 신호(601)는 상태를 변화시켜 제어 신호(597)를 변화 상태로 만들고, 스위치(580)를 개방시키며, 전류를 차단한다. 이와 같은 방법으로 스위치(580)를 개방시키는 것은 스위치(580)가 홀 효과 소자(592)에 의해 생성된 신호들에 반응하는 비교기(591)에 의해서만

개방되는 경우보다 더 신속하게 대응할 수 있다.

[0158] 도 15에 도시된 회로부(550)가 도 13a 및 도 13b의 전류 센서(450) 또는 도 14a 및 도 14b의 전류 센서(500)들과 연결되고 접적되는 회로부의 일 실시예에 해당되는 것을 알 수 있을 것이다.

[0159] 본 발명의 다른 실시예들에 있어서, 스위치(580)는 전류 센서 회로부(550)의 내부에 접적될 수 있다.

[0160] 도 16을 참조하면, 본 발명의 실시예들에 따른 전류 센서(650)는 도 14a에 도시된 전류 센서(500)와 유사하나, 전류 센서(650)는 아래에서 상세하게 설명할 제2 기판(655)을 포함한다. 전류 센서(650)는 복수 개의 리드들(652a, 652b, 652c, 652d, 652e, 652f, 652g, 652h)을 갖는 리드 프레임(652)을 포함한다. 또한, 전류 센서(650)는 제1 면(656a) 및 제1 면(656a)과 대향하는 제2 면(656b)을 갖는 기판(656)을 포함한다. 전류 컨덕터(655)를 갖는 도전성 칩(654)이 복수 개의 리드들(652a, 652b, 652c, 652d)과 연결된다. 도전성 칩(204)의 특징들은 도 8에 도시되어 있다. 도전성 칩(654)은 두 개의 범프들(655a, 655b)을 포함한다. 그 상부에 배치된 자기장 센싱 소자, 예를 들어, 자기 저항 소자(도시되지 않음)를 갖는 제2 기판(666)이 전류 컨덕터(655) 상부에 배치될 수 있다. 제2 기판(666) 상의 상기 자기장 센싱 소자는 와이어 본드들(668a, 668b) 또는 와이어 본드들(668a, 668b)과 유사한 부재에 의하여 기판(656)의 제1 면(656a)과 연결될 수 있다.

[0161] 도전성 칩(654)은 도전성 칩(654)이 기판(656)의 제1 면(656a)의 상부를 지나갈 수 있도록 휘어진 형상을 갖는다. 본 발명의 실시예들에 있어서, 기판(656)은 제1 면(656a)이 위로 향하는 전통의 실장 방향을 갖는다. 절연부(664)(이하, "절연층"이라고도 한다)는 기판(656)을 도전성 칩(654)으로부터 절연시킬 수 있다. 절연부(664)는 절연 물질로 이루어지지 않은 두 개의 영역(664a, 664b)을 포함한다. 절연부(664)는 도 1에 도시된 절연부(24)와 실질적으로 유사하다.

[0162] 결합된 형상에서 도시된 바와 같이, 범프들(655a, 655b)이 절연 물질로 이루어지지 않은 절연층(664)의 두 영역(664a, 664b)과 나란히 배열되거나 두 영역(664a, 664b)으로 연장된다. 범프들(655a, 655b)은 전류 컨덕터(655)와 기판(656)의 제1 면(656a) 사이의 전기적 접촉을 제공하기 위한 크기 및 형상을 갖는다. 구체적으로, 범프들(655a, 655b)은 기판(656)의 제1 면(656a) 상의 금속 특징부들(도시되지 않음)과 전기적 연결을 제공한다. 또한, 범프들(655a, 655b)은 기판(656)의 제1 면(656a) 상의 회로부들(도시되지 않음)과 전기적 연결을 제공한다. 전기적 연결과 연결된 회로부들에 대해서는 도 15를 참조하여 자세하게 설명하였다.

[0163] 범프들(655a, 655b)을 갖는 전류 컨덕터(655)를 포함하는 도전성 칩(654)을 도시하였지만, 본 발명의 다른 실시예들에 있어서, 두 개의 특징부들 또는 범프들을 갖는 다른 전류 컨덕터, 예를 들어 직선 형상의 전류 컨덕터가 사용될 수 있다.

[0164] 하나의 전류 컨덕터(655)가 도시되어 있으나, 제2 전류 컨덕터가 사용될 수 있음을 이해할 수 있을 것이다. 상기 제2 전류 컨덕터는 도 10에 도시된 제2 전류 컨덕터(304b)와 동일하거나 유사할 수 있다. 마찬가지로, 상기 제2 전류 컨덕터는 기판(656)의 제1 면(656a) 또는 절연부(664) 상에 배치될 수 있다.

[0165] 전류 센서(650)는 두 개의 기판들(656, 666)을 포함한다. 여기서, 전류 센서(650)는 두 개의 기판을 제공할 수 있는 배열에 관해서만 보여주고 있지만, 자기장 센싱 소자에 근접한 전류 전달 컨덕터(655)를 제공하거나 도 15와 관련되어 설명한 과전류 회로를 포함할 수도 있다. 다른 두 기판의 배열들은 2006년 1월 20일자로 출원되고, Michael C. Doogue, Vijay Mangatani, and William P. Taylor가 발명하였으며, 대리인 참조 번호가 ALLEG-162PUS이며, 발명의 명칭이 "접적 센서의 배열"인 미국 특허출원 제11/335,944호에 첨부 도면과 함께 개시되어 있다. 상기 출원에 언급된 배열들은 전류 전달 컨덕터 및/또는 과전류 회로와 결합되는 것이다.

[0166] 도 13a 및 도 13b의 전류 센서(450), 도 14a 및 도 14b의 전류 센서(500) 및 도 16의 전류 센서(650)는 각각의 전류 컨덕터들(454, 504, 604, 655)과 도 15의 회로부(590)에 나타낸 연관된 과전류 회로부 사이에서 연결된 것으로 도시되어 있다. 그러나, 본 발명의 다른 실시예들에 있어서, 전류 센서들(450, 500, 550, 650)과 유사한 다른 전류 센서들이 전류 컨덕터들(454, 504, 604, 655)과 연관된 과전류 회로부 사이에서 연결되어 있지 않을 수 있다. 즉, 범프들과 와이어 본드들이 존재하지 않을 수 있다. 다시 말하면, 도 15의 전류 센서(550)를 참조하면, 도 15의 전류 컨덕터(604)가 도 15의 노드들(574, 576)을 연결시키지 않을 수 있다. 본 발명의 실시예들에 있어서, 도 15의 과전류 회로부(590)는 노드들(574, 576)을 연결시키고, 노드들(574, 576)은 전류 센서(550)와 이격된 또는 외부의 다른 회로 소자에 연결된다. 예를 들어, 노드들(574, 576)이 도 15의 전류 컨덕터(604)를 통하여 흐르는 전류와 동일한 전류를 전달하는 회로 보드의 회로선에 연결될 수 있다. 이 배열들에서, 과전류 회로부(590)는 회로선을 통하여 흐르는 전류로부터의 전압 강하를 센싱하여 동일한 효과를 구현할 수 있다. 여기서, 과전류 회로부(590)는 앞에서 언급한 바와 같이 유사한 기능들을 제공한다.

- [0167] 도 17에 있어서, 도 10에 도시된 구성들과 동일한 구성들은 동일한 참조 부호를 사용한다. 도 17을 참조하면, 전류 센서(700)는 복수 개의 리드들(702a, 702b, 702c, 702d, 702e, 702f, 702g, 702h)을 갖는 리드 프레임(702)(이하, "리드 프레임부"라고도 한다) 및 분류 컨덕터(706)를 포함한다. 도 10의 전류 센서(300)와 마찬가지로, 전류 센서(700)는 제1 전류 컨덕터(304a)와 제2 전류 컨덕터(304b)의 결합에 의한 전류 컨덕터(304)를 포함한다. 따라서, 리드 프레임(702)은 제1 및 제2 리드들(702a, 702b)이 제3 및 제4 리드들(702c, 702d)에 두 번 결합된 형상을 갖는다. 첫 번째 결합은 전류 컨덕터(304)에 의해 이루어지고, 두 번째 결합은 분류 컨덕터(706)를 통하여 이루어진다.
- [0168] 본 발명의 실시예들에 있어서, 전류 센서(700)는 제1 자속 접속부(708)와 제2 자속 접속부(710)를 포함한다. 예를 들어, 제1 자속 접속부(708)는 분류 컨덕터(706) 상에 배치된다. 자기 쉴드, 자속 쉴드, 쉴드부라고 하는 제2 자속 접속부(710)는 분류 컨덕터(706)와 홀 효과 소자(308) 사이에 배치된다. 제1 및 제2 자속 접속부들(708, 710) 각각은 페라이트, 퍼멀로이, 니켈-철 합금 등과 같은 다양한 연성의 자기 물질로 이루어질 수 있다. 자속 접속부들(708, 710)은 다양한 방법으로 배치될 수 있다. 예를 들어, 자속 접속부들(708, 710)은 적층 공정에 의하여 리드 프레임(706) 상에 배치될 수 있다.
- [0169] 제1 자속 접속부(708)는 전기 도금을 통하여 리드 프레임(702) 상에 직접 형성될 수 있으며, 분류 컨덕터(706)에 적용되는 캡톤(kapton) 테이프를 사용하여 형성될 수 있다. 여기서, 캡톤 테이프는 라미네이션(lamination) 또는 테이프 공정을 통하여 형성될 수 있는 연성의 자기 물질을 가질 수 있다. 쉴드부(710)는 리드 프레임(702)에 위치할 수 있으며, 패키지 조립 시 접착제를 사용하여 고정될 수 있다.
- [0170] 동작 중에, 전류 컨덕터(304)는 일부 전류(316)의 전류 경로를 제공한다. 또한, 분류 컨덕터(706)는 나머지 다른 전류(316)의 또 다른 전류 경로를 제공한다. 전류 센서(700)가 전류 컨덕터(304)를 통하여 흐르는 전류(316)의 일부와 관련하여 전류(316)의 민감도를 가진다. 그 결과, 전류 센서(700)는 분류 컨덕터(706)를 포함하지 않은 도 10의 전류 센서(300)보다 전류(316)에 대해서 낮은 민감도를 가질 수 있다. 그러므로, 전류 센서(700)는 홀 효과 소자(308), 예를 들어, 도 15의 회로(554)에 연결된 포화 회로부 없이 더 넓은 범위의 전류들에 대하여 동작할 수 있다. 전류들의 더 큰 범위는 분류 컨덕터(706)에 의한 홀 효과 소자(308)에 영향을 미칠 뿐만 아니라, 도 10의 리드 프레임(302) 보다 더 낮은 전체 저항 전류 경로를 가지기 때문에 과열 없이 더 많은 양의 전류에 견딜 수 있다.
- [0171] 전류 컨덕터(304)를 통하여 흐르는 전류(316) 및 분류 컨덕터(706)를 통하여 흐르는 전류(316)의 상기 부분들이 앞에서 언급한 결과를 낳지만, 분류 컨덕터(706)를 통하여 흐르는 일부 전류(316)들이 홀 효과 소자(308) 근처에서 전류 컨덕터(304)를 통하여 흐르는 전류(316)의 부분들에 의해 발생한 자기장을 교란시킬 수 있는 자기장을 발생시킬 수 있음을 알 수 있다. 본 발명의 실시예들에 있어서, 전술한 교란 자기장은 바람직하지 못한 결과를 낳을 수 있다. 이에 제1 및 제2 자속 접속부들(708, 710) 각각은 분류 컨덕터(706)를 통하여 흐르는 일부 전류(316)에 의해서 발생한 자기장을 접속시키거나 차단시킨다. 따라서, 제1 및 제2 자속 접속부들(708, 710)은 자속을 홀 효과 소자(308)들로부터 이격시킬 수 있다.
- [0172] 분류 컨덕터(706)와 홀 효과 소자(308) 사이의 이격 거리는 분류 컨덕터(706)를 통하여 흐르는 일부 전류(316)들에 의해 발생된 자기장으로부터 홀 효과 소자(308)에 영향을 최소화하거나 제어할 수 있는 방향으로 선택될 수 있다. 더 큰 이격 거리가 그 영향을 감소시킬 수 있음을 이해할 수 있을 것이다.
- [0173] 분류 컨덕터(706)의 저항에 다소 영향을 미치는 분류 컨덕터(706)의 크기는 전류 컨덕터(304)를 통하여 흐르는 일부 전류(316)와 관련하여 분류 컨덕터(706)를 통하여 흐르는 일부 전류(316)에 영향을 미칠 수 있다. 이에 분류 컨덕터(706)의 크기 및 형상은 선택된 저항에 따라 선택될 수 있다. 따라서, 분류 컨덕터(706)의 크기는 전류 센서(700)의 전체 민감도에 영향을 미칠 수 있다.
- [0174] 도 18을 참조하면, 도 8에 도시된 구성 요소들과 유사한 구성들을 갖는 전류 센서(750)는 리드 프레임(752)의 리드들(752a, 752b, 752c, 752d)과 연결된 전류 컨덕터(756)를 갖는 도전성 칩(754)을 포함한다. 여기서, 일부 리드들(752a, 752b)이 도시되어 있지 않지만, 도 7의 일부 리드들(202a, 202b)과 같은 방법으로 배열된다. 또한, 도전성 칩(754)은 앞에서 언급한 도 17의 분류 컨덕터(706)와 유사한 형상들 및 동작 특성들을 갖는 분류 컨덕터(758)를 포함한다. 접적 회로(750)는 앞에서 언급한 도 17의 제1 및 제2 자속 접속부들(758, 760)과 유사한 형상들 및 동작 특성들을 갖는 제1 자속 접속부(764) 및 제2 자속 접속부(766)를 갖는다.
- [0175] 도 7 및 도 8과 관련하여 언급한 배열과 마찬가지로, 도전성 칩(754)은 기판(760)의 제1 면(760a) 상에 배치되거나 지나가도록 선택된 형상을 갖는다. 자기장 센싱 소자(762), 예를 들어 홀 효과 소자가 기판(760)의 제1 면

(760a)의 내부 또는 상부에 배치된다.

[0176] 도 17 및 도 18의 분류 컨덕터들(706, 758)과 자속 접속부들(708, 710, 764, 766)이 특정 전류 센서 배열과 연관하여 도시되었지만, 유사한 분류 컨덕터들 및 유사한 자속 접속부들이 플립 칩 배열들 또는 비 플립 칩 배열들에 적용될 수 있음을 이해할 수 있을 것이다.

[0177] 도 19를 참조하면, 본 발명의 실시예들에 따른 전자기 쉴드(800)는 도 8에 도시된 전자기 쉴드(212)와 동일하거나 유사하다. 전자기 쉴드(800)는 홀 효과 소자(880)의 상부에 위치하며, 도 8에 도시된 홀 효과 소자(208)와 동일하거나 유사할 수 있다. 전자기 쉴드(800)는 슬릿(806)에 의해 이격된 제1 부분(802)과 제2 부분(804)을 포함한다. 제1 부분(802)과 제2 부분(804)은 도전성 영역(808)과 연결된다. 본딩 패드(810)가 전자기 쉴드(800)를 직류(DC) 전압, 예를 들어 그라운드 전압과 연결시킨다.

[0178] 전자기 쉴드(800)는 전류 센서, 예를 들어 도 8의 전류 센서(200)의 제조 중에 금속층으로부터 형성될 수 있다. 상기 금속층은 알루미늄, 구리, 금, 티타늄, 텡스텐, 크롬, 니켈 등과 같은 다양한 물질로 이루어질 수 있다.

[0179] 교류(AC) 자기장, 예를 들어 전류 전달 컨덕터를 둘러싸는 자기장에 있어서, 교류 역류 전류들(812, 814)이 전자기 쉴드(800)에 포함될 수 있음을 알 수 있을 것이다. 도시된 바와 같이, 역류 전류들(812, 814)은 폐쇄 루프를 형성한다. 폐쇄 루프를 갖는 역류 전류들(812, 814)은 역류 전류들(812, 814)을 유도하는 자기장 보다 전자기 쉴드(800)에 인접한 더 작은 자기장을 발생시킨다. 그러므로, 전자기 쉴드(800)가 홀 효과 소자, 예를 들어 도 8의 홀 효과 소자(208)와 인접하게 배치되는 경우, 홀 효과 소자(208)는 일반적인 덜 민감한 전류 센서를 발생시키는 것보다 더 작은 자기장을 경험할 수 있다. 나아가, 역류 전류와 연관된 자기장이 홀 효과 소자(208)에 대해 불균일하거나 대칭적인 경우, 홀 효과 소자(208)는 불필요한 오프셋 전압을 발생시킬 수 있다.

[0180] 슬릿(806)은 역류 전류들(812, 814)이 흐르는 폐쇄 루프의 크기, 예를 들어 지름 또는 경로 길이 등을 감소시킨다. 역류 전류들(812, 814)이 흐르는 폐쇄 루프의 크기 감소는 더 작은 역류 전류들(812, 814)을 발생시키고 역류 전류를 유도하는 교류 자기장에 더 작은 국부적 영향을 야기시킨다. 이에 따라, 홀 효과 소자(816) 및 전자기 쉴드(800)가 사용되는 전류 센서의 민감도는 작은 역류 전류들에 의해 영향을 거의 받지 않는다.

[0181] 나아가, 도시된 바와 같이 쉴드(800)를 홀 효과 소자(816)와 관련하여 위치시킴으로써 슬릿(806)이 홀 효과 소자(816)를 가로지를 수 있다. 이에 역류 전류들(812, 814) 중 어느 하나와 관련된 자기장이 홀 효과 소자(816)의 적어도 일부 영역에서 상쇄시키기 위한 홀 효과 소자(816)를 통하여 두 가지 방향으로 지나가는 자기장을 형성할 수 있다.

[0182] 도 20을 참조하면, 본 발명의 실시예들에 따른 전자기 쉴드(850)는 도 8에 도시된 전자기 쉴드(212)와 동일하거나 유사하다. 전자기 쉴드(850)는 네 개의 슬릿들(860, 862, 864, 866)에 의해 이격된 제1 내지 제4 부분들(852, 854, 856, 858)을 포함한다. 제1 내지 제4 부분들(852, 854, 856, 858)은 도전성 영역(876)과 연결된다. 본딩 패드(878)가 전자기 쉴드(850)를 직류(DC) 전압, 예를 들어 그라운드 전압과 연결시킨다.

[0183] 자기장에 대하여, 역류 전류들(868, 870, 872, 874)이 전자기 쉴드(800)에 포함될 수 있음을 알 수 있을 것이다. 예를 들어, 네 개의 슬릿들(860, 862, 864, 866)에 의해 폐쇄 루프 역류 전류들(868, 870, 872, 874)의 크기, 예를 들어 지름 또는 경로 길이가 도 19의 폐쇄 루프 역류 전류들(812, 814)의 크기보다 더 작아지는 것을 알 수 있을 것이다. 역류 전류들(868, 870, 872, 874)이 흐르는 폐쇄 루프의 크기 감소는 도 19에 도시된 쉴드(800)보다 더 작은 역류 전류들(868, 870, 872, 874)을 발생시키고 역류 전류를 유도하는 교류 자기장에 더 작은 국부적 영향을 야기시킨다. 따라서 홀 효과 소자(880) 및 전자기 쉴드(850)가 사용되는 전류 센서의 민감도는 도 19의 쉴드(800)를 사용하는 전류 센서의 민감도보다 더 작은 역류 전류들에 의해 영향을 거의 받지 않는다.

[0184] 나아가, 도시된 바와 같이 쉴드(850)를 홀 효과 소자(880)와 관련하여 위치시킴으로써 슬릿들(860, 862, 864, 866)이 홀 효과 소자(880)를 가로지를 수 있다. 이에 역류 전류들(868, 870, 872, 874) 중 어느 하나와 관련된 자기장이 홀 효과 소자(880)의 적어도 일부 영역에서 상쇄시키기 위한 홀 효과 소자(880)를 통하여 두 가지 방향으로 지나가는 자기장을 형성할 수 있다.

[0185] 도 21을 참조하면, 본 발명의 실시예들에 따른 전자기 쉴드(900)는 도 8에 도시된 전자기 쉴드(212)와 동일하거나 유사하다. 전자기 쉴드(900)는 서로 맞물린 부재들을 갖는 쉴드부(902)를 포함한다. 상기 부재들은 도 21의 부재(902a)에 한정되지 않는다. 상기 부재들은 컨덕터(904)를 통해 본딩 패드(906)와 연결된다. 이에 상기 부재들은 전자기 쉴드(900)를 직류(DC) 전압, 예를 들어 그라운드 전압과 연결시킨다.

- [0186] 본 발명의 실시예들에 있어서, 전자기 쉴드(900)가 도 20의 전자기 쉴드(850) 또는 도 19의 전자기 쉴드(800)보다 더 작은 크기, 지름 또는 경로 길이를 갖는 역류 전류를 생성함을 이해할 수 있을 것이다.
- [0187] 그러므로, 전자기 쉴드(900)는 상술한 전자기 쉴드들보다 전류 센서의 민감도에 부정적인 영향이 거의 미치지 않도록 한다.
- [0188] 도 22를 참조하면, 본 발명의 실시예들에 따른 전자기 쉴드(950)는 도 8에 도시된 전자기 쉴드(212)와 동일하거나 유사하다. 전자기 쉴드(950)는 복수 개의 부재들을 갖는 쉴드부(952)를 포함한다. 이와 같은 부재들은 도 22의 부재(952a)에 한정되지 않는다. 상기 부재들은 컨덕터(954)를 통해 본딩 패드(956)와 연결된다. 이에 상기 부재들은 전자기 쉴드(950)를 직류(DC) 전압, 예를 들어 그라운드 전압과 연결시킨다.
- [0189] 전자기 쉴드(950)의 장점들에 대해서는 전술한 바와 같다.
- [0190] 도 23을 참조하면, 전류 센서(1000)의 일부분의 측면도에 따르면, 전류 센서(1000)는 제1 면(1002a) 및 제2 면(1002b)을 갖는 기판(1002)을 포함한다. 홀 효과 소자(1004)가 기판(1002)의 제1 면(1002a) 상에 배치된다. 절연부(1006)가 기판(1002)의 제1 면(1002a) 하부에 배치된다.
- [0191] 전자기 쉴드(1008)가 절연부(1006) 하부에 배치된다. 전자기 쉴드(1008)는 도 19 내지 도 22에 도시된 전자기 쉴드들(800, 850, 900, 950) 중 어느 하나와 동일하거나 유사할 수 있다. 전자기 쉴드(1008)는 쉴드부(1010), 컨덕터(1012) 및 본딩 패드(1014)를 포함한다. 예를 들어, 쉴드부(1010), 컨덕터(1012) 및 본딩 패드(1014)는 도 19 내지 도 22에 도시된 유사한 구성들과 실질적으로 동일하거나 유사할 수 있다. 본딩 와이어(1016) 또는 다른 본딩 부재가 본딩 패드(1014)를 기판(1002)의 제1 면(1002a), 구체적으로, 기판(1002)의 제1 면(1002a) 상의 금속층(도시되지 않음)에 연결시킬 수 있다. 그러나, 본 발명의 실시예들에 있어서, 이러한 결합은 접적회로 제조 공정의 일부, 기본 공정에 금속층 공정이 부가된 공정에 의해 적층된 금속층을 통해 이루어질 수 있다. 이 경우, 본딩 와이어(1016)가 생략될 수 있다.
- [0192] 전류 센서(1000)는 전자기 쉴드(1008)의 하부에 배치된 절연층(1018)을 포함한다. 전류 센서(1000)는 절연층(1018)의 하부에 배치된 전류 컨덕터(1020)를 더 포함한다. 전류 컨덕터(1020)는 도 11의 전류 컨덕터(304b)와 같이 앞에서 설명한 다양한 전류 컨덕터와 실질적으로 동일하거나 유사할 수 있다.
- [0193] 전류 컨덕터(1000)는 플립 칩 배열로 도시되어 있지만, 본 발명의 다른 실시예들에 있어서, 상기 구조는 비 플립 칩 배열을 제공하기 위하여 역전되거나 변경될 수 있다.
- [0194] 본 발명이 전술한 바와 같이 특정 실시예들과 관련하여 기술되었지만, 많은 대안들, 수정들 및 변형예들이 가능함은 당해 기술 분야에서 통상의 지식을 가진 자라면 알 수 있을 것이다. 따라서, 전술한 본 발명의 실시예들은 예시적인 것으로서 본 발명을 한정하는 것이 아니다. 아래의 청구항들에 의해 정의되는 본 발명의 정신과 범위를 벗어나지 않으면서 다양한 변경이 가능하다.

### 도면의 간단한 설명

- [0019] 도 1은 본 발명의 실시예들에 따른 전류 센서의 등적 부분 투영 사시도이다.
- [0020] 도 2는 도 1의 전류 센서의 전류 센서의 홀 효과 소자에 직교하는 영역과 자기장 사이의 관계를 나타내기 위한 그래프이다.
- [0021] 도 3은 본 발명의 다른 실시예들에 따른 전류 센서의 등적 부분 투영 사시도이다.
- [0022] 도 4는 도 3의 전류 센서를 형성하는 소자의 회로도이다.
- [0023] 도 5는 본 발명의 또 다른 실시예들에 따른 전류 센서의 등적 부분 투영 사시도이다.
- [0024] 도 6a는 본 발명의 또 다른 실시예들에 따른 전류 센서의 등적 부분 절개 사시도이다.
- [0025] 도 6b는 본 발명의 또 다른 실시예들에 따른 전류 센서의 등적 부분 절개 사시도이다.
- [0026] 도 7은 본 발명의 또 다른 실시예들에 따른 전류 센서의 등적 사시도이다.
- [0027] 도 8은 절연층과 전자기장을 포함하도록 도 7의 전류 센서를 변경한 부분 확대 사시도이다.
- [0028] 도 9a는 본 발명의 실시예들에 따른 얇은 전류 도체(conductor)를 포함하는 리드 프레임의 등적 부분 투영 사시

도이다.

[0029] 도 9b는 도 9a의 전류 도체의 다른 실시예들에 따른 단면도이다.

[0030] 도 10은 본 발명의 또 다른 실시예들에 따른 전류 센서의 등적 부분 투영 사시도이다.

[0031] 도 11은 본 발명의 일 실시예에 따라 배열된 도 10의 전류 센서의 등적 부분 투영 사시도이다.

[0032] 도 12는 본 발명의 다른 실시예에 따라 배열된 도 10의 전류 센서의 등적 부분 투영 사시도이다.

[0033] 도 13a는 본 발명의 또 다른 실시예에 따라 배열된 도 10의 전류 센서의 등적 부분 투영 사시도이다.

[0034] 도 13b는 도 13a의 전류 센서의 단면도이다.

[0035] 도 14a는 본 발명의 다른 실시예에 따라 배열된 도 7 및 도 8의 전류 센서의 부분 확대 사시도이다.

[0036] 도 14b는 도 14a의 전류 센서의 단면도이다.

[0037] 도 15는 전류 센서 회로와 과전류 회로를 포함하는 도 13a, 도 13b, 도 14a 및 도 14b의 전류 센서들에 사용될 수 있는 회로를 개략적으로 도시한 회로도이다.

[0038] 도 16은 본 발명의 또 다른 실시예에 따라 배열된 도 7 및 도 8의 전류 센서의 등적 분해 사시도이다.

[0039] 도 17은 본 발명의 또 다른 실시예에 따라 배열된 도 10의 전류 센서의 등적 부분 투영 사시도이다.

[0040] 도 18은 본 발명의 또 다른 실시예에 따라 배열된 도 7 및 도 8의 전류 센서의 부분 확대 사시도이다.

[0041] 도 19는 전류 센서의 일부를 형성하는 전자기장의 일 실시예의 정면도이다.

[0042] 도 20은 전류 센서의 일부를 형성하는 전자기장의 다른 실시예의 정면도이다.

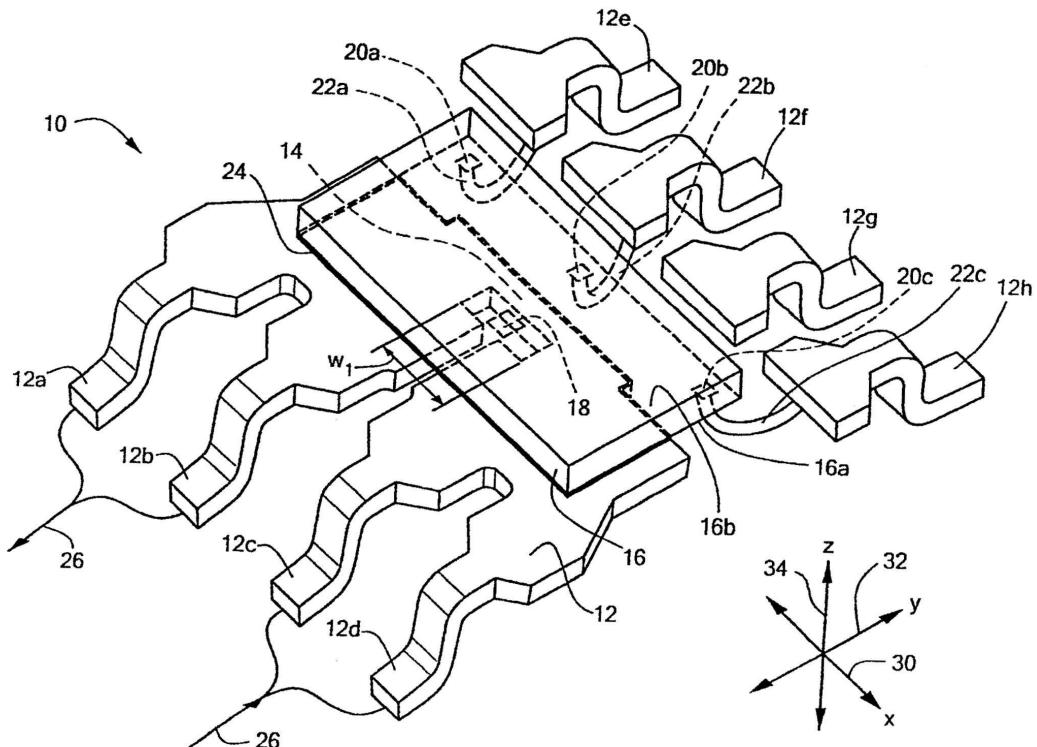
[0043] 도 21은 전류 센서의 일부를 형성하는 전자기장의 또 다른 실시예의 정면도이다.

[0044] 도 22는 전류 센서의 일부를 형성하는 전자기장의 또 다른 실시예의 정면도이다.

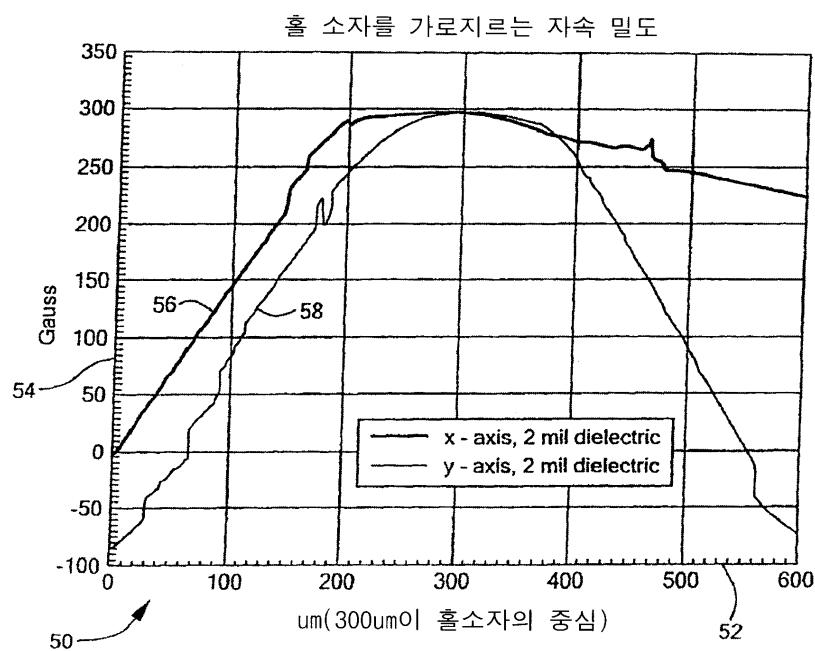
[0045] 도 23은 도 19 내지 도 22의 전자기장을 종 어느 하나를 구비하는 전류 센서의 레이어 스택업(layer stackup)을 도시한 단면도이다.

## 도면

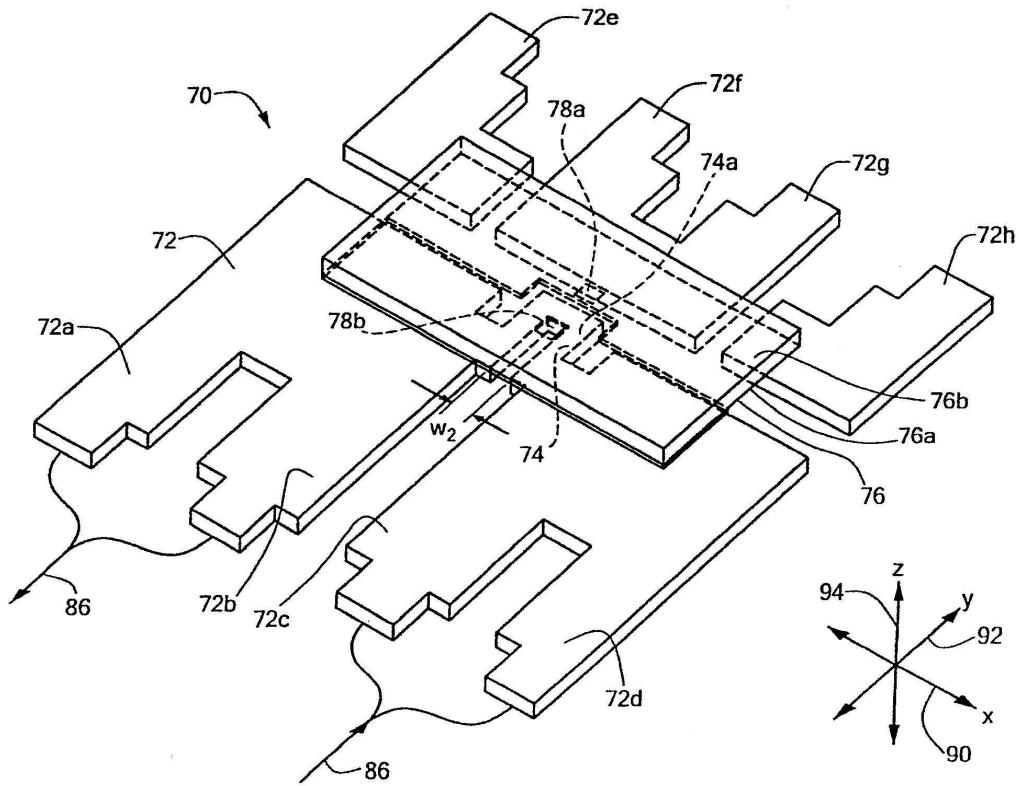
## 도면1



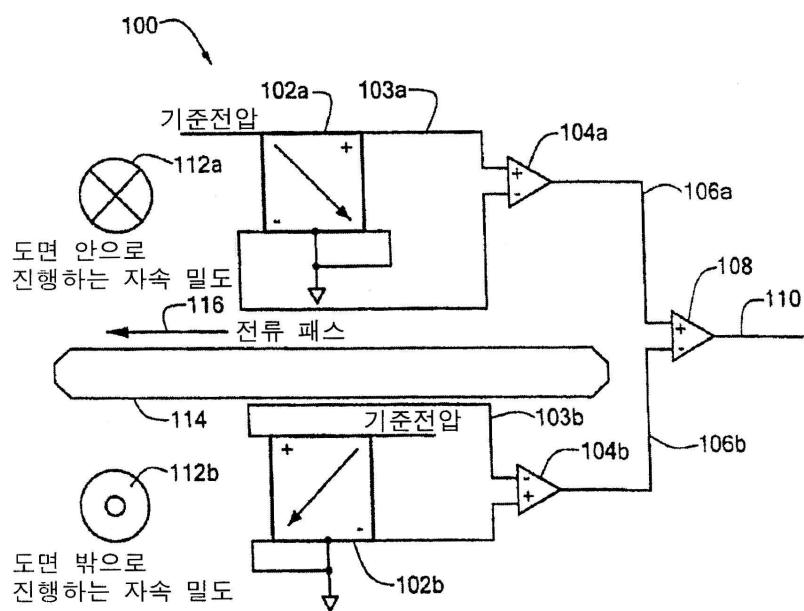
## 도면2



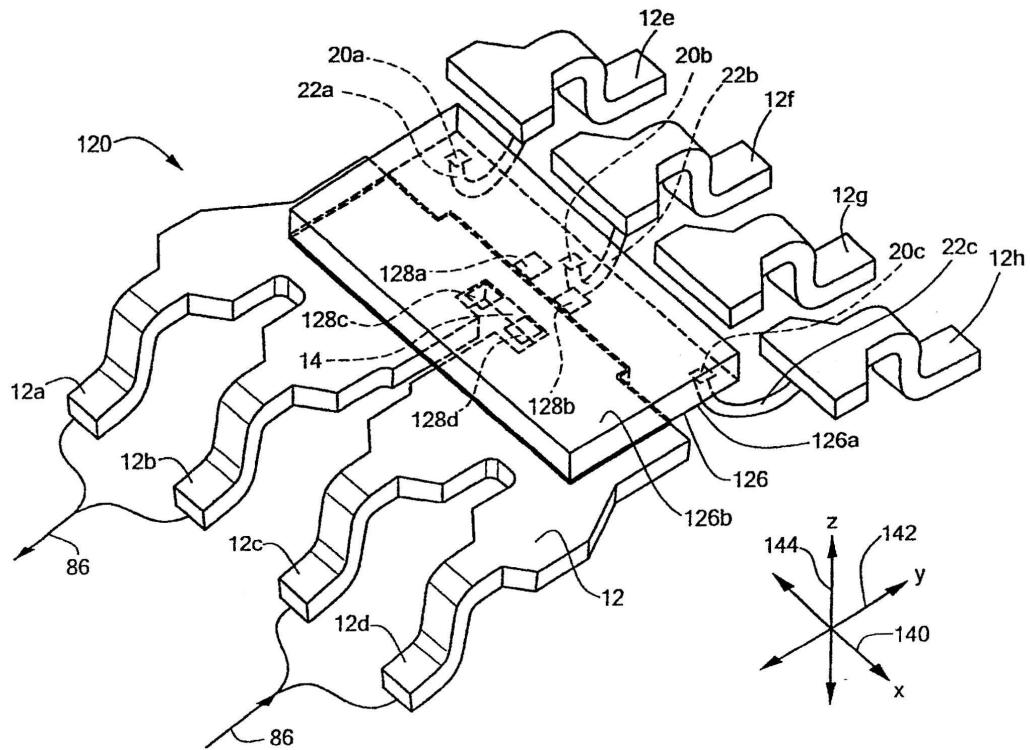
## 도면3



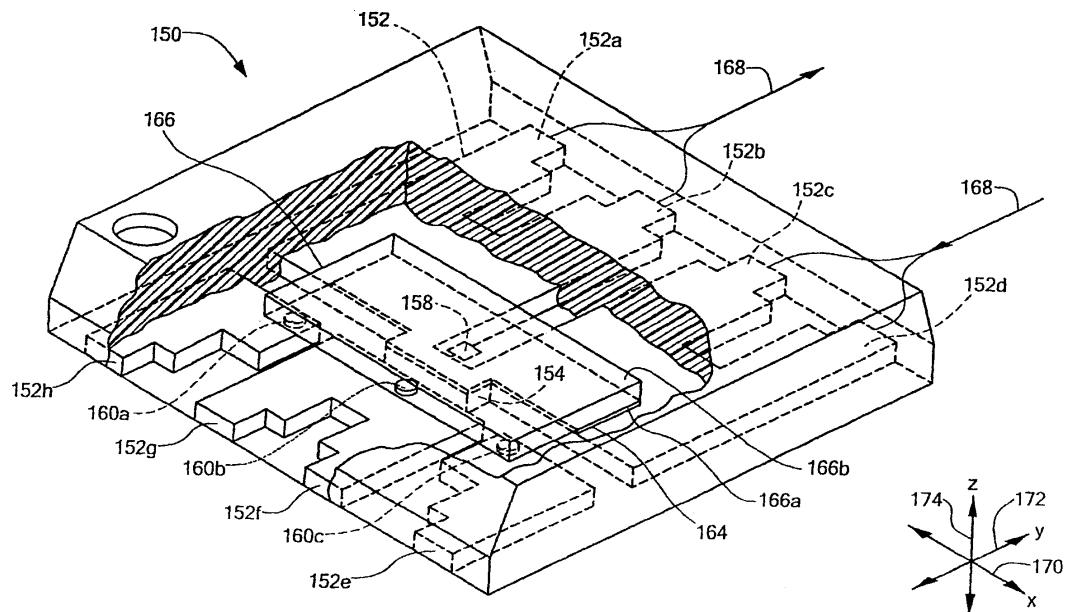
## 도면4



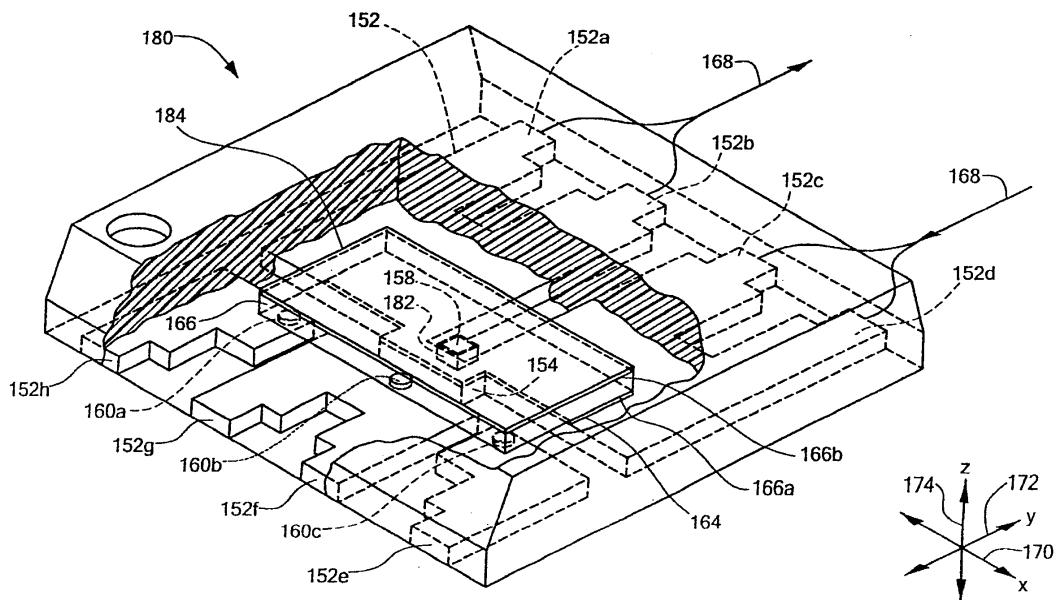
도면5



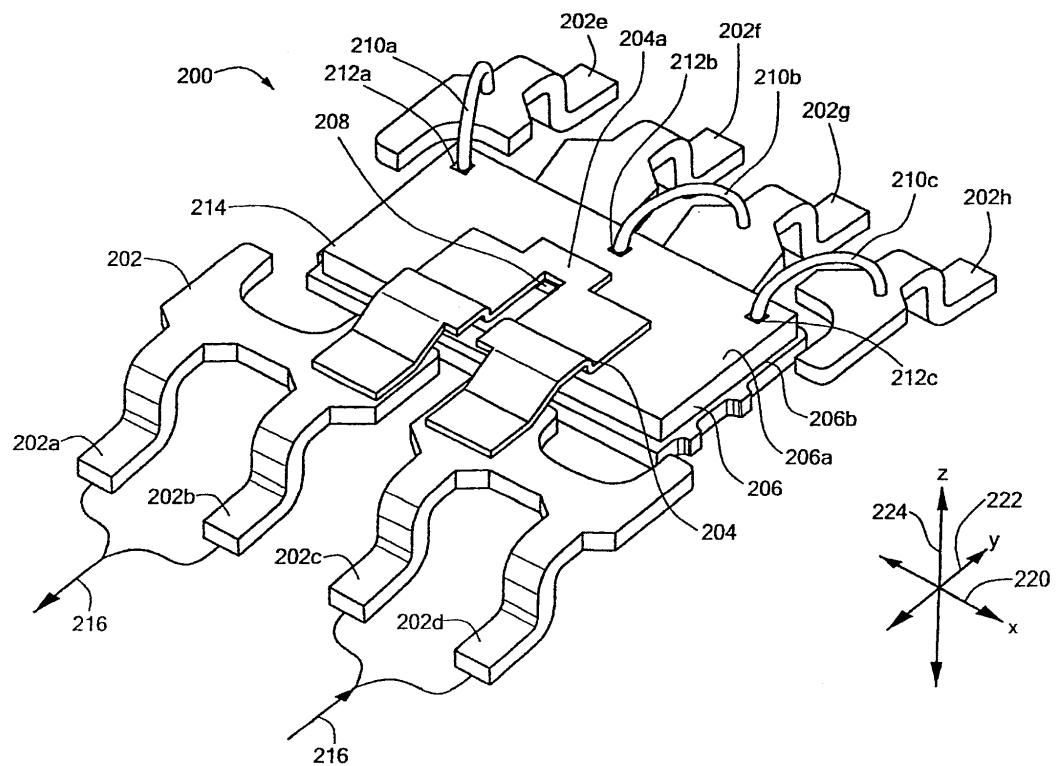
도면6a



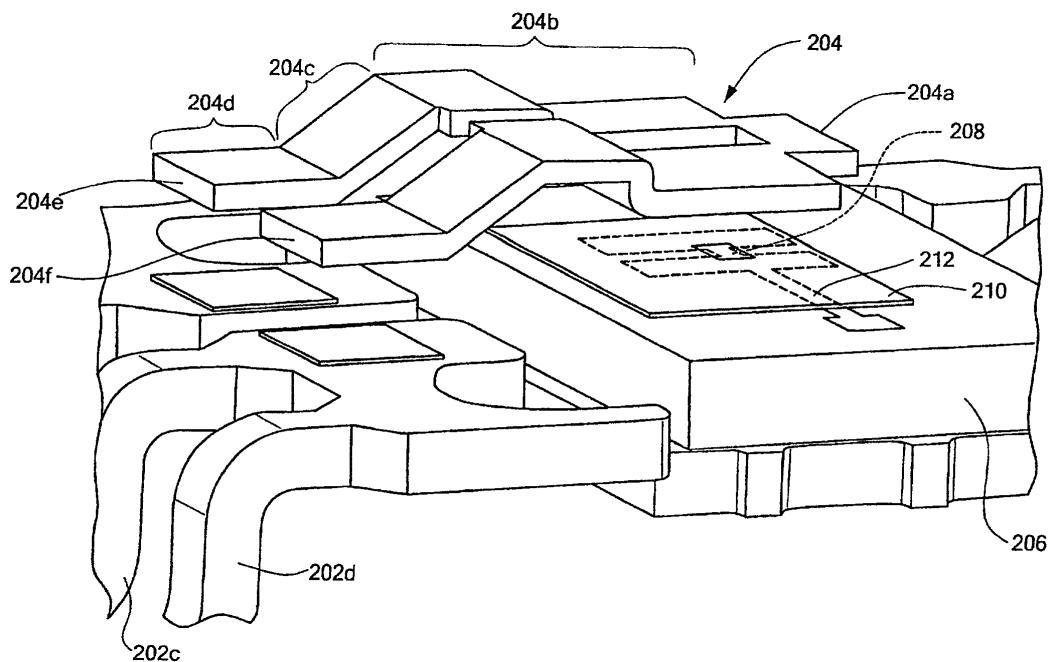
도면6b



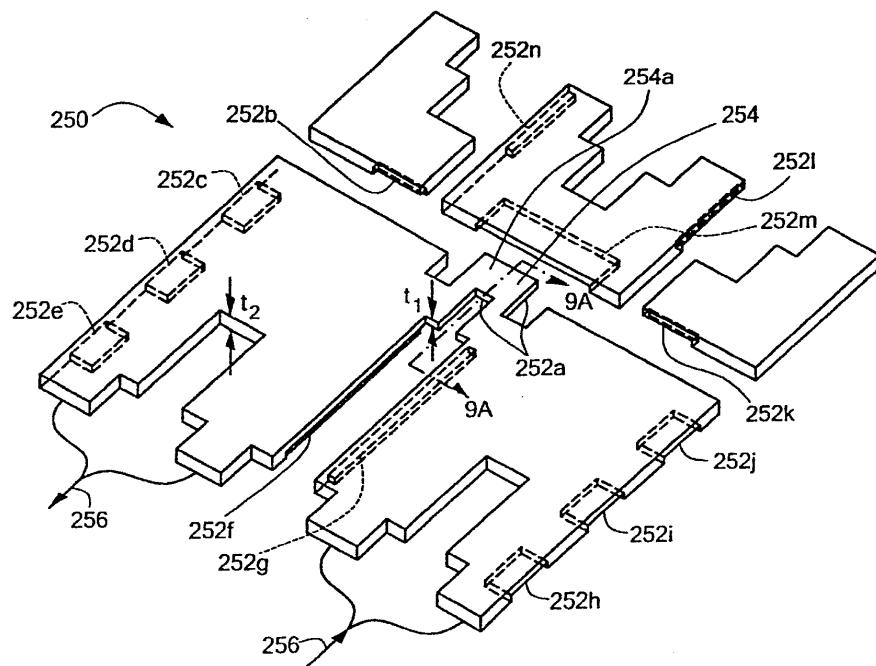
도면7



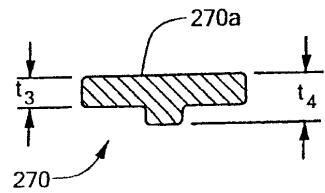
도면8



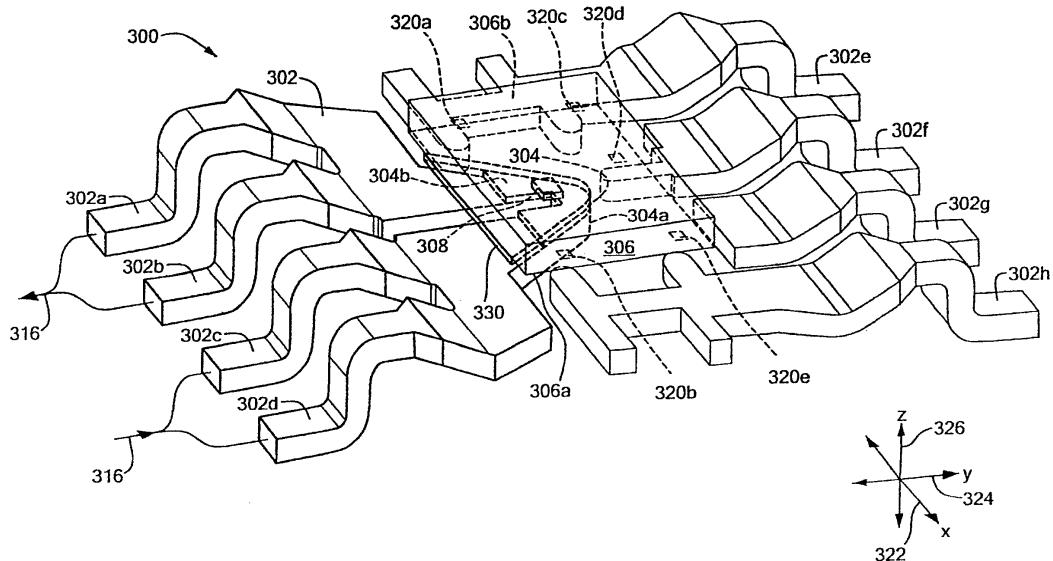
도면9a



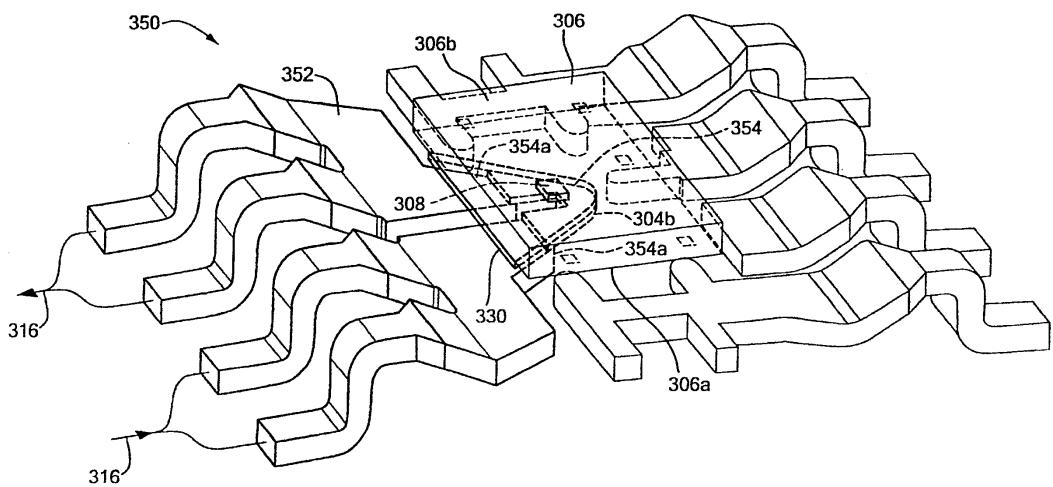
도면9b



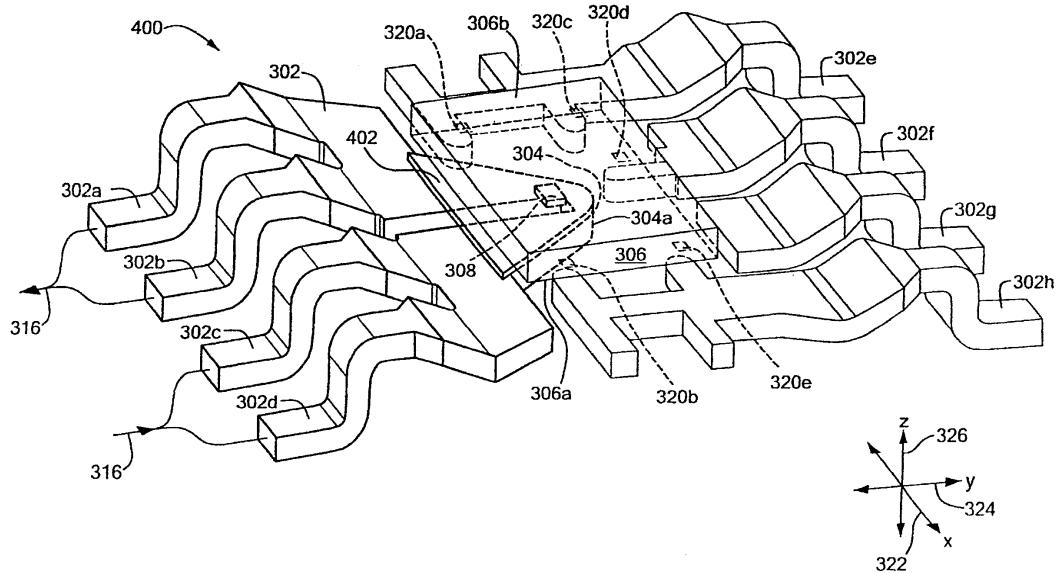
도면10



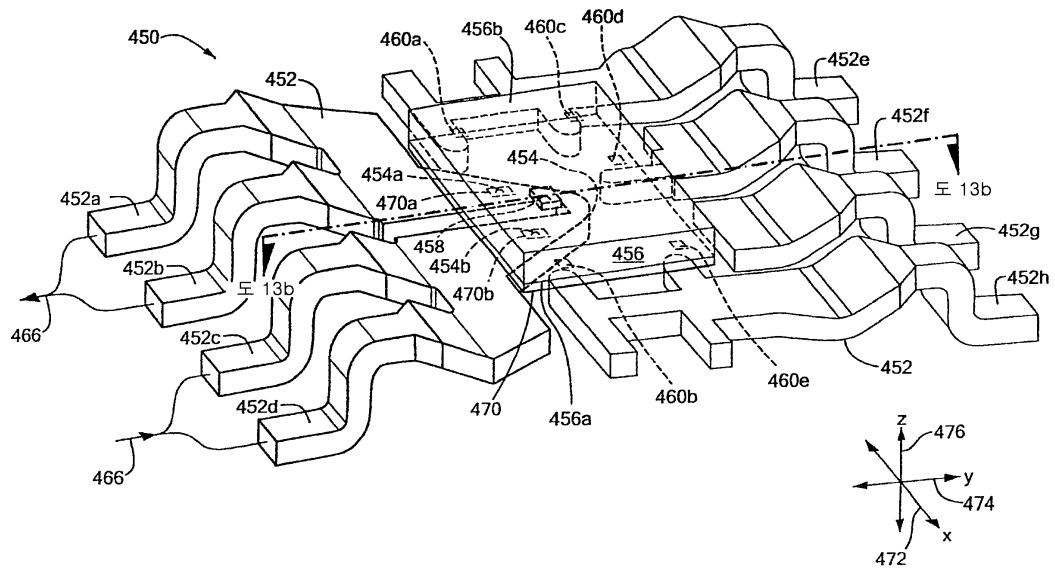
도면11



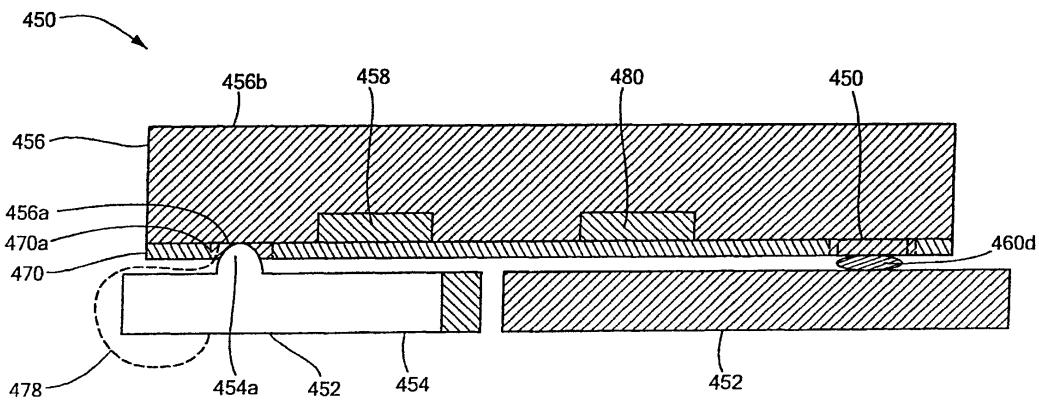
도면12



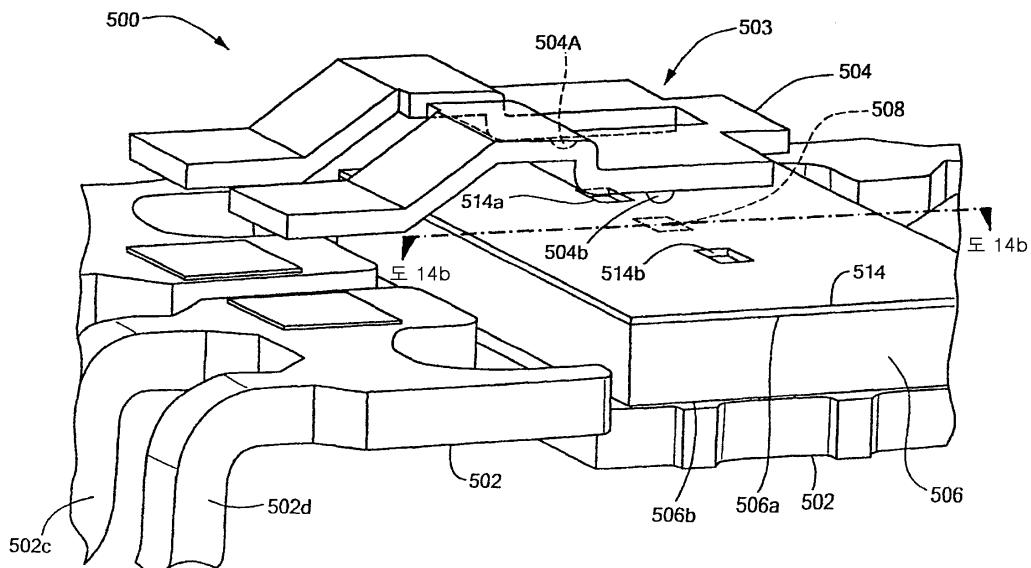
도면13a



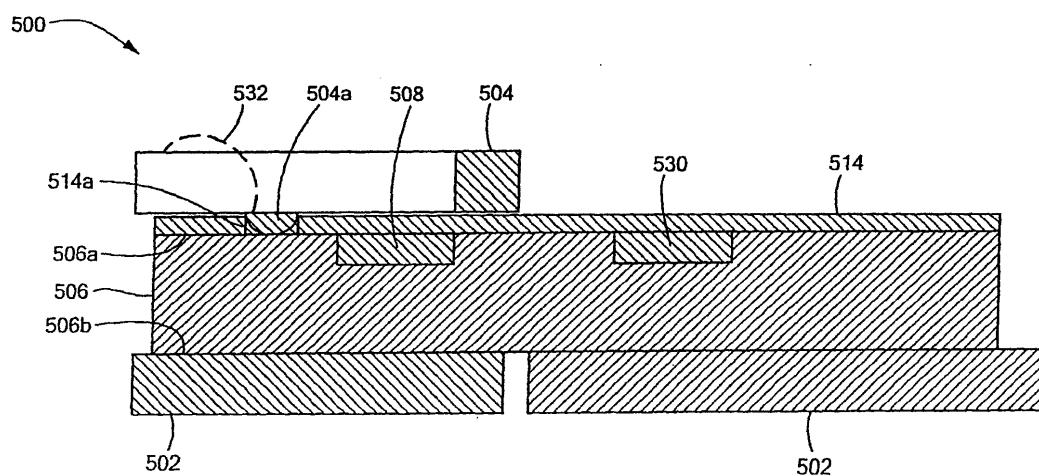
도면13b



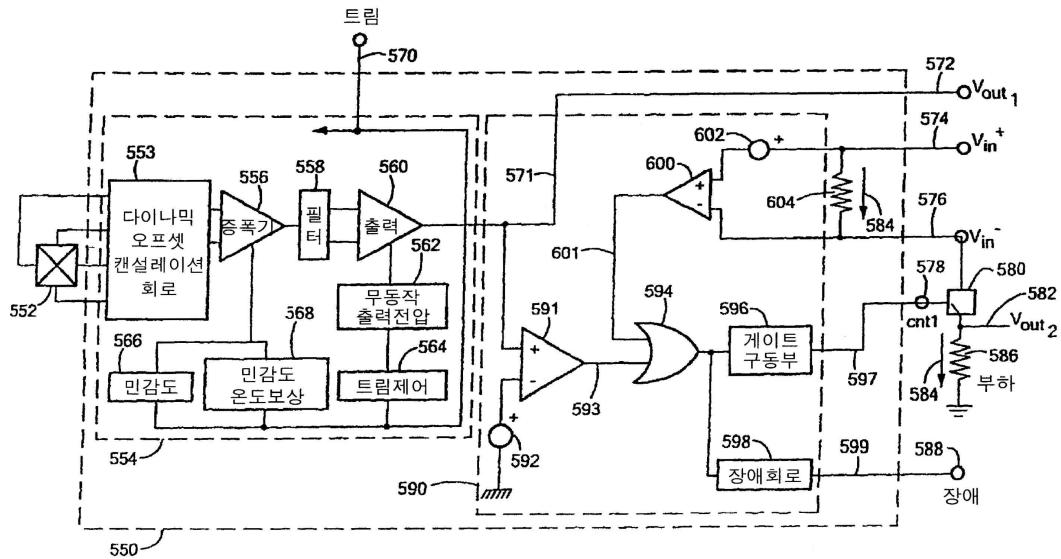
도면14a



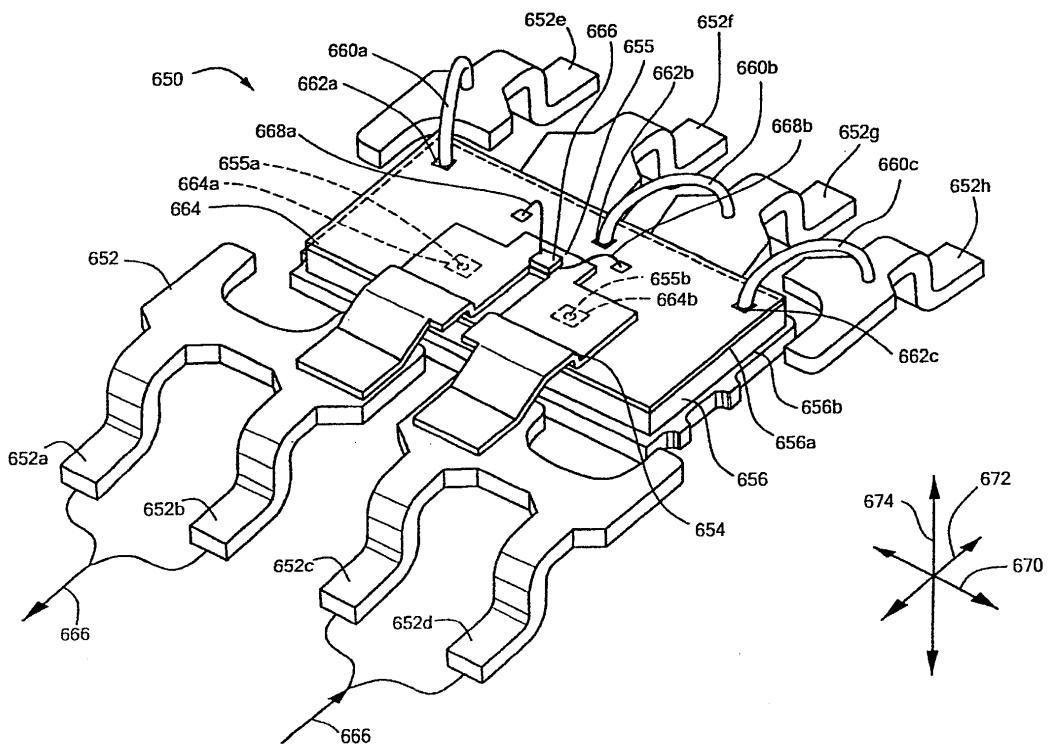
도면14b



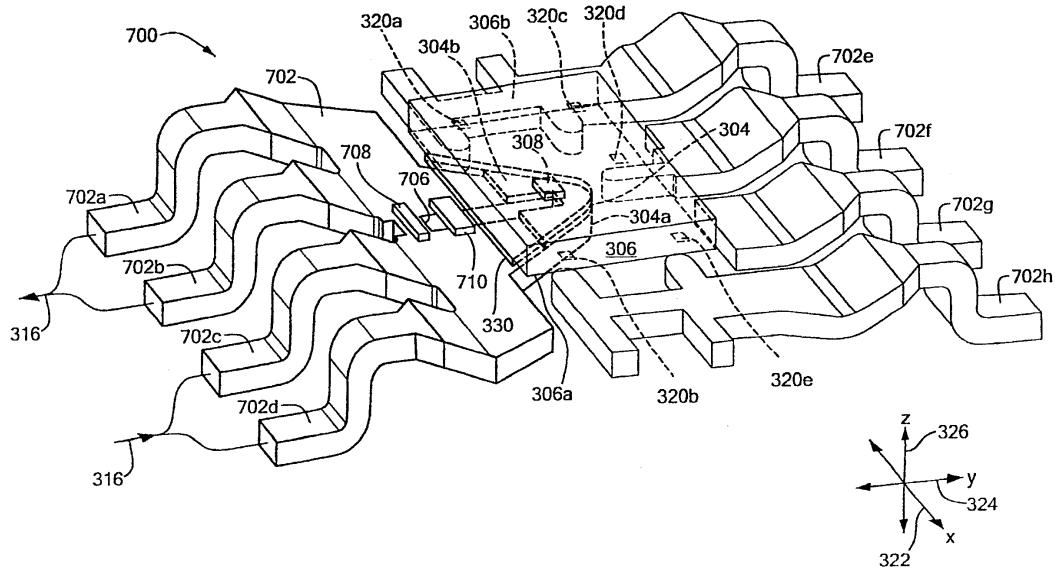
도면15



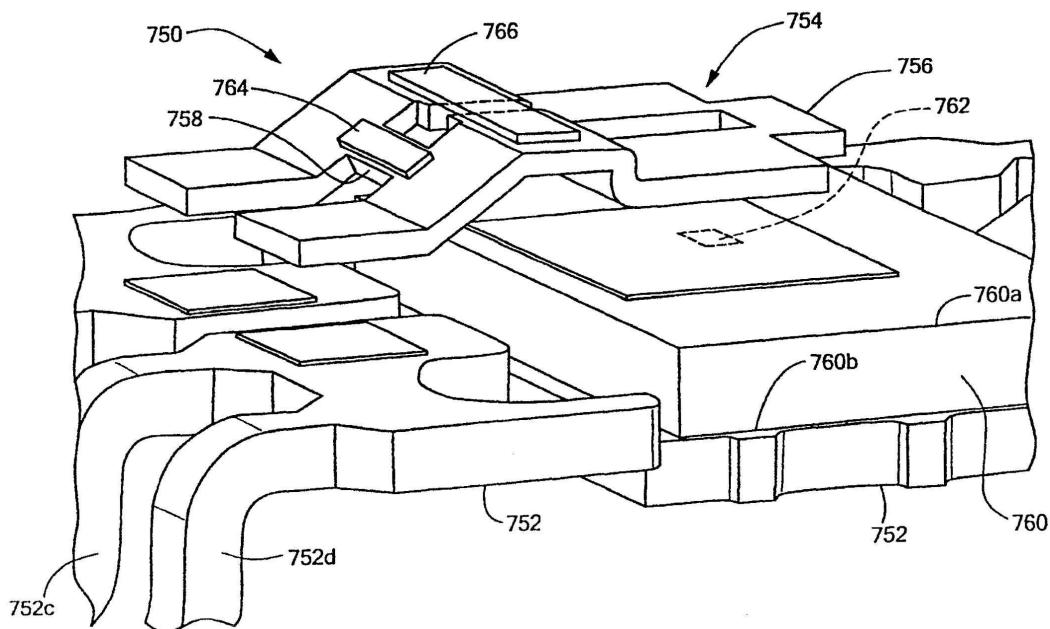
도면16



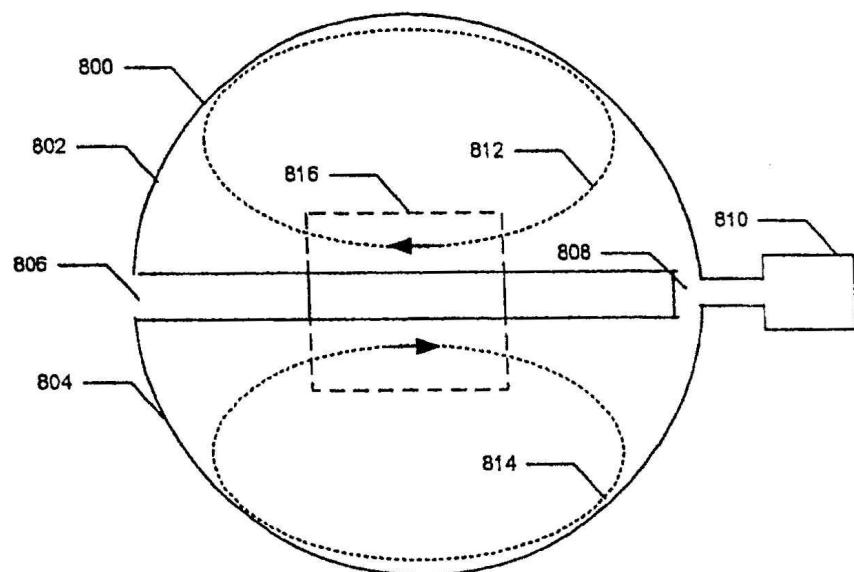
도면17



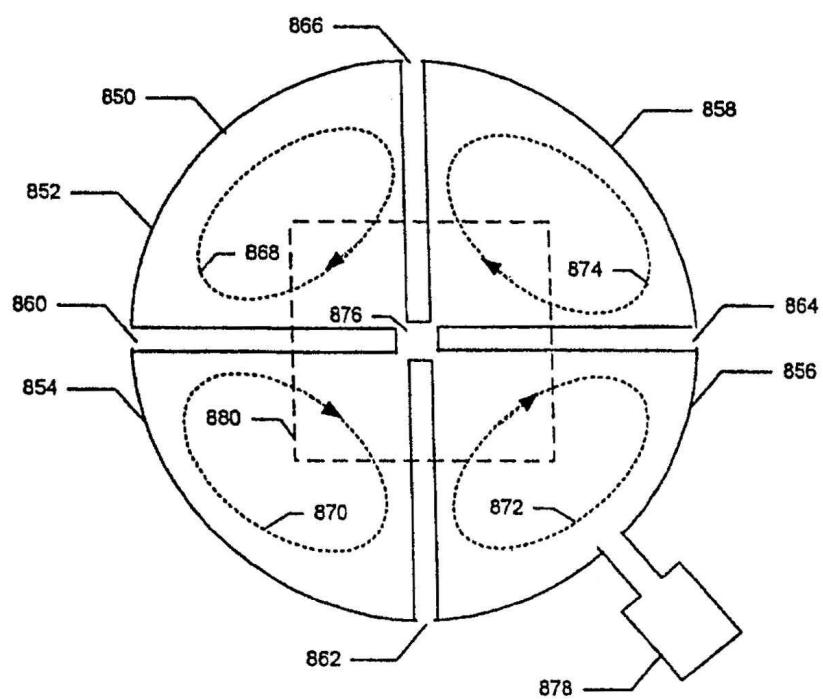
도면18



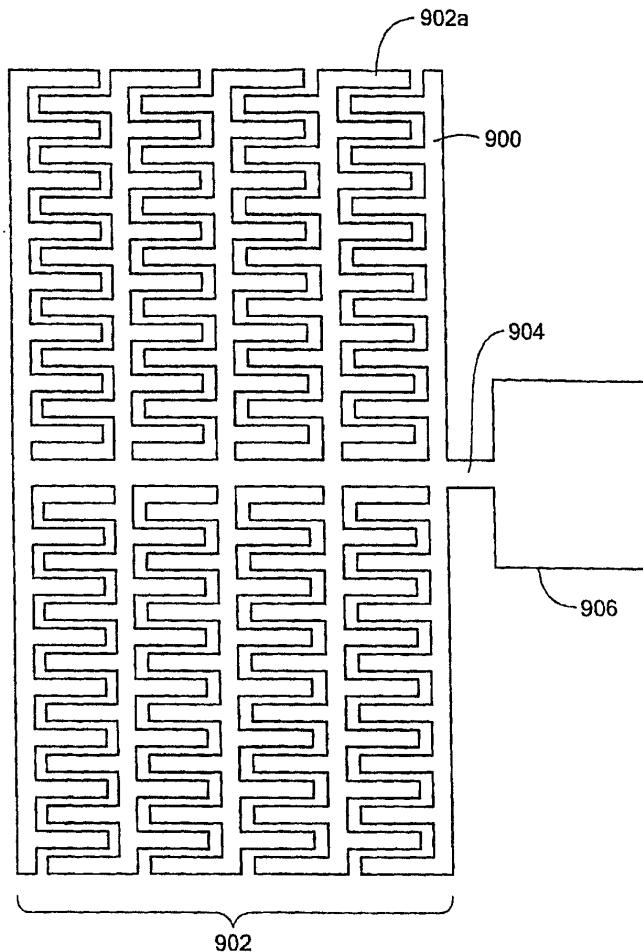
도면19



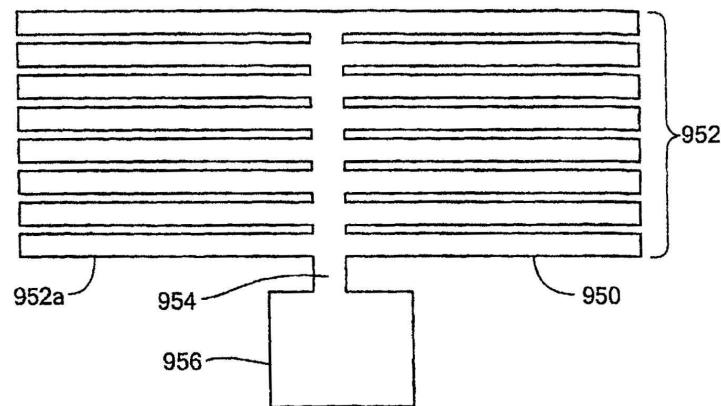
도면20



도면21



도면22



도면23

