

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年6月26日 (2008.6.26)

【公表番号】特表2008-504681(P2008-504681A)

【公表日】平成20年2月14日 (2008.2.14)

【年通号数】公開・登録公報2008-006

【出願番号】特願2007-518064(P2007-518064)

【国際特許分類】

H 0 1 L 21/8247 (2006.01)

H 0 1 L 27/115 (2006.01)

H 0 1 L 29/423 (2006.01)

H 0 1 L 29/49 (2006.01)

H 0 1 L 21/283 (2006.01)

H 0 1 L 29/788 (2006.01)

H 0 1 L 29/792 (2006.01)

H 0 1 L 27/10 (2006.01)

【F I】

H 0 1 L 27/10 4 3 4

H 0 1 L 29/58 G

H 0 1 L 21/283 B

H 0 1 L 29/78 3 7 1

H 0 1 L 27/10 4 8 1

【手続補正書】

【提出日】平成20年5月9日 (2008.5.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ナノクラスタ電荷蓄積デバイスの形成方法であって、

1 つまたは複数の非電荷蓄積デバイスを配置するための、半導体装置の第 1 の領域を特定し、

1 つまたは複数の電荷蓄積デバイスを配置するための、前記半導体装置の第 2 の領域を特定し、

前記半導体装置の前記第 1 の領域中に前記 1 つまたは複数の非電荷蓄積デバイスのゲート絶縁体として使用されるゲート酸化物を形成し、

その後、前記半導体装置の前記第 2 の領域中にナノクラスタ電荷蓄積層を形成し、

前記半導体装置の前記第 1 の領域と前記半導体装置の前記第 2 の領域の両方の中に前記ゲート酸化物を形成した後でかつ前記ナノクラスタ電荷蓄積層を形成する前に、前記非電荷蓄積デバイスの上にゲート電極層と上に横たわるバリア層を形成し、

前記バリア層を使用して、前記半導体装置の前記第 1 の領域中の前記ゲート電極層を保護することにより、前記半導体装置の前記第 1 の領域から前記ナノクラスタ電荷蓄積層を除去する

ことを備える前記方法。

【請求項 2】

少なくとも 5 ナノメートルのゲート酸化物厚みを有する高電圧トランジスタを形成するた

めの領域として前記半導体装置の前記第 1 の領域を特定することをさらに備える請求項 1 の方法。

【請求項 3】

非電荷蓄積トランジスタを前記第 1 の領域中に形成し、

前記ナノクラスタ電荷蓄積層を前記半導体装置の前記第 2 の領域中に形成した後に、前記第 2 の領域中に電荷蓄積トランジスタを形成することをさらに備える請求項 1 の方法。

【請求項 4】

1 つまたは複数の入出力トランジスタまたはロジックトランジスタあるいはこれらの組合せを形成するための領域として、前記半導体装置の第 3 の領域を特定することをさらに含み、前記第 3 の領域は、前記第 1 の領域中の前記 1 つまたは複数の非電荷蓄積デバイスの前記ゲート酸化物よりも厚みが薄いゲート酸化物を有する 1 つまたは複数の非電荷蓄積トランジスタを配置するためのものである、請求項 1 の方法。