

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 8 月 31 日(31.08.2017)



(10) 国際公開番号
WO 2017/145295 A1

- (51) 国際特許分類:
G01N 3/06 (2006.01)
- (21) 国際出願番号: PCT/JP2016/055472
- (22) 国際出願日: 2016 年 2 月 24 日(24.02.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社島津製作所 (SHIMADZU CORPORATION) [JP/JP]; 〒6048511 京都府京都市中京区西ノ京桑原町 1 番地 Kyoto (JP).
- (72) 発明者: 辻 博志(TSUJI Hiroshi); 〒6048511 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP).
- (74) 代理人: 大坪 隆司(OTSUBO Takashi); 〒6128063 京都府京都市伏見区東組町 6 8 8 番地 1 大坪特許事務所 Kyoto (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

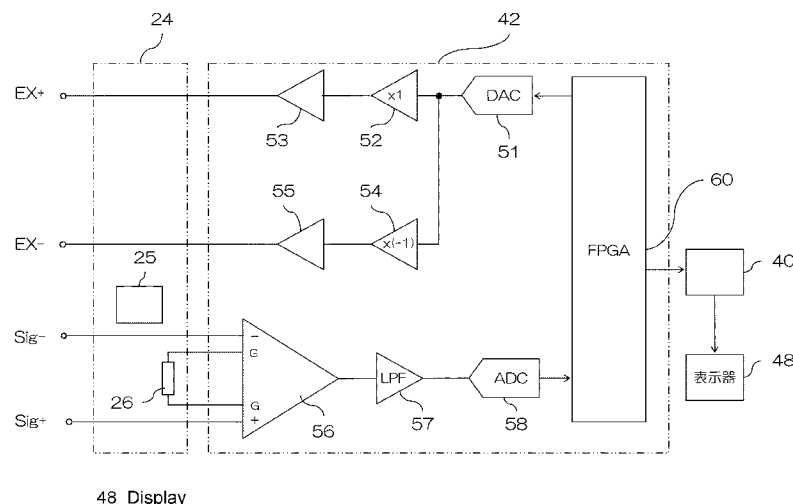
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: MEASUREMENT DEVICE AND MATERIAL TESTER

(54) 発明の名称: 測定装置および材料試験機



(57) Abstract: When the sensor-amplifier-side connector of a cable unit 24 for connecting a detector and a sensor amplifier 42 is connected to the sensor amplifier 42, a gain resistor 26 on the side of the cable unit 24 and an instrumentation amplifier 56 of the sensor amplifier 42 are connected, and the gain of the instrumentation amplifier 56 is determined. As a result, the gain of the instrumentation amplifier 56 is determined such that the size of the signal received from the detector by the sensor amplifier 42 is the optimal size for an analog circuit within the sensor amplifier 42.

(57) 要約: 検出器とセンサアンプ 42 とを接続するためのケーブルユニット 24 のセンサアンプ側コネクタが、センサアンプ 42 に接続されると、ケーブルユニット 24 側のゲイン抵抗器 26 とセンサアンプ 42 の計装アンプ 56 が接続され、計装アンプ 56 のゲインが決定される。これによりセンサアンプ 42 が検出器から受信した信号の大きさが、センサアンプ 42 内のアナログ回路にとって最適な大きさとなるように、計装アンプ 56 のゲインが決定される。

WO 2017/145295 A1

明 細 書

発明の名称：測定装置および材料試験機

技術分野

[0001] この発明は、物理量を電気信号に変換する検出器を備えた測定装置および材料試験機に関する。

背景技術

[0002] 材料試験を実行する材料試験機には、試験片に試験負荷を与える負荷機構と、負荷機構により試験片に与える試験力を測定する試験力検出器や試験片に生じた変位を検出する変位計など、物理量を電気信号に変換する複数の検出器が配設されている。これらの検出器を、アンプを介して材料試験機全体を制御する試験機コントローラに接続することにより、材料試験における物理量の測定系が構成されている（特許文献1参照）。

[0003] 従来は、各検出器を試験機の制御装置に接続するには、制御装置側に、各検出器の物理量の測定方式の違いに応じたセンサアンプを、個別に用意する必要があった。このため、特許文献2では、試験片に生じた変位を検出する変位検出器として、ひずみゲージ式変位計と差動トランス式変位計のいずれもが接続できる変位計用アンプ装置が提案されている。

[0004] この種の検出器は、材料試験の種別に応じて、適宜、材料試験機本体に対して付け替えて使用されるものであることから、検出器を試験機本体に装着したとき、あるいは、必要に応じて随時に、物理量の測定系を構成する測定回路の校正を行う必要がある。ロードセルの場合は、ロードセルの供給者、あるいは、ロードセルを含む装置の供給者により、例えば、定格容量相当をロードセルに入力する方法や、ロードセルに既知の負荷を実際に与える方法などで校正の目標値の作成などが行われる。そして、供給者から提供される校正情報に基づいて、ロードセルの使用者が、ロードセルを接続する制御装置側のアンプのゲインを調整し、既知の負荷を与えたときの試験力の表示の正確さを確認する作業を実行している。

[0005] 使用者側の操作が必要となる測定回路の電氣的校正は、使用者にとっては煩雑な作業である。このため、ひずみゲージ式検出器を接続する部分にアンプ校正用の基準ブリッジ回路およびシャント抵抗を設け、ひずみゲージ式検出器からの入力を受け付けるアンプの校正を自動化した制御装置が提案されている（特許文献3参照）。また、試験片の変位測定に、差動トランスあるいは静電容量式センサを用いる場合に、キャリブレーション用インピーダンスをケーブルユニットに備えることで、アンプのゲインの自動調整を可能とした材料試験機も提案されている（特許文献4参照）。

先行技術文献

特許文献

[0006] 特許文献1：特開2007-218809号公報

特許文献2：特開2011-169774号公報

特許文献3：特開2007-78560号公報

特許文献4：特開2009-250678号公報

発明の開示

発明が解決しようとする課題

[0007] 一方で、入力に対する出力の割合である感度は、変位計の構造および測定方式によって異なる。特許文献2では、測定方式が異なる変位計での大きな感度差（例えば100倍以上）に対して、計装アンプのゲインを切り替える手法を採用している。しかしながら、測定方式が同じ変位計間の比較的小さい感度差（例えば10倍程度）に対しては、アナログーデジタル変換後のデジタル回路でゲイン調整を行っていた。このため、AD変換器やそれより前段のアナログ回路は、想定される最も高い感度の変位計が接続されても飽和しないように設計され、感度の低い変位計が接続されたときには、AD変換器のフルスケールが十分に利用できなかった。

[0008] また、測定する物理量は異なるが、測定方式が同じひずみゲージ式の変位計とロードセルでは、ロードセルのほうが高分解能を要求されるため、特許

文献2のような変位計用アンプ装置にロードセルを接続しても分解能が不足する。このため、変位計用アンプ装置をロードセルに使用することはできなかった。さらに、特許文献2の変位計用アンプ装置は、ひずみゲージ式と差動トランス式の変位計に対応するもので、ポテンショメータ式の変位計については、感度が高すぎてそのままでは使用できなかった。

[0009] 測定回路の電氣的校正に関しては、特許文献3においては、ひずみゲージ式変位計とアンプとを接続するケーブルにアンプ校正用の回路を設けているが、そのケーブルを使用して差動トランス式変位計をアンプに接続しても、測定回路の電氣的校正を行うことはできなかった。特許文献4には、差動トランス式変位計を接続した場合に、電氣的校正を行い得る回路が提案されているが、校正時にアンプ側のインピーダンスも利用するため、計装アンプの前段にそのための回路を設けておかなければならないこと、差動トランス式変位計の種類とフルスケールに応じてケーブル側のインピーダンスも変更しなければならぬこと、キャリブレーションを行うときに差動トランスの鉄心の位置が同じでなければならぬこと、などの問題があった。

[0010] この発明は、上記課題を解決するためになされたものであり、測定方式の異なる検出器のいずれが接続されても、最適なゲインでアンプを使用することができる測定装置および材料試験機を提供することを第1の目的とする。

[0011] また、この発明は、検出器の種類やフルスケールが異なる場合でも、測定回路の電氣的校正を自動的に行うことが可能な測定装置および材料試験機を提供することを第2の目的とする。

課題を解決するための手段

[0012] 請求項1に記載の発明は、被測定物に生じた物理量の変化を電気信号に変換して出力する検出器と、前記検出器の出力信号を入力するセンサアンプと、前記検出器と前記センサアンプを接続するケーブルユニットと、を備えた測定装置であって、前記ケーブルユニットは、前記検出器の情報を記憶する不揮発性メモリと、前記計装アンプのゲインを前記検出器の情報に応じたゲインに決定する抵抗器と、を備えることを特徴とする。

- [0013] 請求項 2 に記載の発明は、請求項 1 に記載の測定装置において、前記ケーブルユニットは、キャリブレーション用ブリッジと、キャリブレーション用抵抗とを有する電氣的校正回路と、検出器から前記計装アンプへの信号入力の状態を切り替えるスイッチと、前記電氣的校正回路と前記計装アンプとの接続状態を切り替えるスイッチと、を備える。
- [0014] 請求項 3 に記載の発明は、試験片に試験力を与える負荷機構を備え、材料試験を実行する材料試験機であって、請求項 1 または請求項 2 に記載の測定装置を備えることを特徴とする。
- [0015] 請求項 4 に記載の発明は、請求項 3 に記載の材料試験機において、前記測定装置は、前記試験片に与えられた試験力を検出するロードセルを含む測定装置、または、前記試験片に生じた変位を検出する変位計を含む測定装置である。

発明の効果

- [0016] 請求項 1 に記載の発明によれば、接続した検出器の情報を記憶する不揮発性メモリと、計装アンプのゲインを決定する抵抗器と、をケーブルユニット内に配置し、ケーブルユニット内の抵抗器により、センサアンプが検出器から受信した信号の大きさが、センサアンプ内のアナログ回路にとって最適な大きさとなるように、計装アンプのゲインを決定することから、センサアンプに電氣的に接続可能ないずれの検出器であっても、最適なゲインでアンプを使用することが可能となる。
- [0017] 請求項 2 に記載の発明によれば、ケーブルユニット内に電氣的校正回路を備えたことから、いずれの検出器が接続された場合であっても、所謂、シャントキャリブレーションを実行することができる。すなわち、ケーブルユニット内に電氣的校正回路を設けたことで、従来では電氣的校正ができなかった検出器に対しても電氣的校正を行うことが可能となる。さらに、スイッチにより、検出器側からの入力を切断できることから、電氣的校正を実施するときに従来のように検出器側の静止状態を確認する必要がなくなる。このため、検出器側の状態とは関係なく電氣的校正ができるようになる。したがっ

て、センサアンプ側のゲインを正確に調整することが可能となる。

[0018] 請求項 3 に記載の発明によれば、最適なゲインでアンプを使用することができる測定装置を備えることから、材料試験における測定値の精度と分解能を向上させることができる。

[0019] 請求項 4 に記載の発明によれば、ロードセルや変位計の能力を最適に発揮できるアンプゲインでを使用することができることから、材料試験における試験力や伸びの測定値の精度を向上させることができる。

図面の簡単な説明

[0020] [図1]材料試験機の概要図である。

[図2]ケーブルユニット 24 の概要図である。

[図3]各検出器の構造を説明する概要図である。

[図4]測定回路の構成を示す構成概要図である。

[図5]FPGA60の機能構成を説明するブロック図である。

[図6]電氣的校正を行うためのケーブルユニット 24 の回路構成を示す構成概要図である。

発明を実施するための形態

[0021] 以下、この発明の実施の形態を図面に基づいて説明する。図 1 は、材料試験機の概要図である。

[0022] この材料試験機は、試験機本体 1 と制御装置 2 から構成される。試験機本体 1 は、テーブル 16 と、このテーブル 16 上に鉛直方向を向く状態で回転可能に立設された一对のねじ棹 11、12 と、これらのねじ棹 11、12 に沿って移動可能なクロスヘッド 13 と、このクロスヘッド 13 を移動させて、被測定物である試験片 10 に対して負荷を付与するための負荷機構 30 と、試験片 10 における物理量の変化を電気信号に変換する検出器であるロードセル 14 および変位計 15 を備える。

[0023] クロスヘッド 13 は、一对のねじ棹 11、12 に対して、図示を省略したナット（ボールナット）を介して連結されている。各ねじ棹 11、12 の下端部には、負荷機構 30 におけるウォーム減速機 32、33 が連結されてい

る。このウォーム減速機 32、33 は、負荷機構 30 の駆動源であるサーボモータ 31 と連結されており、サーボモータ 31 の回転がウォーム減速機 32、33 を介して、一对のねじ棹 11、12 に伝達される構成となっている。サーボモータ 31 の回転によって、一对のねじ棹 11、12 が同期して回転することにより、クロスヘッド 13 は、これらのねじ棹 11、12 に沿って昇降する。

[0024] クロスヘッド 13 には、試験片 10 の上端部を把持するための上つかみ具 21 が付設されている。一方、テーブル 16 には、試験片 10 の下端部を把持するための下つかみ具 22 が付設されている。引張試験を行う場合には、試験片 10 の両端部をこれらの上つかみ具 21 および下つかみ具 22 により把持した状態で、クロスヘッド 13 を上昇させることにより、試験片 10 に試験力（引張試験力）を負荷する。

[0025] 制御装置 2 は、コンピュータやシーケンサおよびこれらの周辺機器によって構成されており、論理演算を実行する CPU、装置の制御に必要な動作プログラムが格納された ROM、制御時にデータ等が一時的にストアされる RAM 等を有し、装置全体を制御する制御盤 40 を備える。さらに、制御装置 2 は、ロードセル用のセンサアンプ 41 と、変位計 15 用のセンサアンプ 42 と、ロードセル 14 および変位計 15 が検出した変位量や試験力を表示するための表示器 48 を備える。

[0026] 負荷機構 30 を動作させたときに、上つかみ具 21 および下つかみ具 22 により両端を把持された試験片 10 に作用する試験力はロードセル 14 によって検出され、ロードセル 14 の出力信号は、センサアンプ 41 を介して制御盤 40 に入力される。また、試験片 10 に生じた変位量は、変位計 15 により測定され、変位計 15 の出力信号は、センサアンプ 42 を介して制御盤 40 に入力される。

[0027] 制御盤 40 では、ロードセル 14 および変位計 15 からの試験力データおよび変位量データを取り込んでデータ処理が CPU により実行される。さらに、制御盤 40 では、デジタル回路や ROM に格納された制御プログラムの

動作により、デジタルデータとして入力された試験力および変位量の変動を利用して、サーボモータ 31 の回転駆動のフィードバック制御が実行される。

[0028] 図 2 は、ケーブルユニット 24 の概要図である。

[0029] 変位計 15 とセンサアンプ 42 は、図 2 に示すケーブルユニット 24 により互いに接続される。このケーブルユニット 24 は、センサ側コネクタ 241 と、センサアンプ側コネクタ 242 と、これらを連結するケーブル本体 243 とから構成される。センサアンプ側コネクタ 242 には基板 244 が配設されており、この基板 244 には、後述するゲイン抵抗器 26 や不揮発性メモリ 25 などが搭載されている。なお、ケーブル本体 243 には、ケーブルジョイント 245 が設けられており、ロードセル 14 や変位計 15 などの検出器と制御装置 2 の位置関係に応じて、延長ケーブルを介挿して長さの調整ができるようになっている。図 2 においては、変位計 15 とセンサアンプ 42 を接続した例を示しているが、ロードセル 14 とセンサアンプ 41 も、同様のケーブルユニット 24 で接続することができる。

[0030] なお、変位計 15、ケーブルユニット 24、センサアンプ 42 とで、試験片 10 の変位測定系が構成され、この発明の測定装置として機能する。そして、変位計 15 とケーブルユニット 24 は、試験機本体 1 に対して取り外し可能である。また、ロードセル 14、ケーブルユニット 24、センサアンプ 41 とで試験片 10 に与える試験力測定系が構成され、この発明の測定装置として機能する。そして、ロードセル 14 とケーブルユニット 24 は、試験機本体 1 に対して取り外し可能である。

[0031] 図 3 は、各検出器の構造を説明する概要図である。図 4 は、測定回路の構成概要図である。図 5 は、FPGA (Field-Programmable Gate Array) 60 の機能構成を説明するブロック図である。なお、図 4 に示す測定回路は、図 3 に示すいずれの検出器の場合も同様であることから、測定装置の測定回路の構成として説明する。

[0032] 図 1 に示す材料試験機は、ロードセル 14 と変位計 15 を備える。ロード

セル 1 4 は、ひずみゲージの電気抵抗の変化を利用して試験力を測定するひずみゲージ式センサであり、図 3 (a) に示すように、抵抗値が同じであるひずみゲージ R 1 ~ R 4 が接続されたブリッジ回路を備えている。

[0033] 変位計 1 5 には、測定方式の違いにより、ひずみゲージ式変位計、差動トランス式変位計、ポテンショメータ式変位計があり、試験の内容に応じて選択される。ひずみゲージ式変位計は、ロードセル 1 4 と同様に、図 3 (a) に示すブリッジ回路を備える。差動トランス式変位計は、図 3 (b) に示すように、1 次コイル T 1 と、2 次コイル T 2 A、T 2 B と、試験片 1 0 の伸びに連動して動く鉄心 M C とを備え、1 次コイル T 1 を励磁したときに発生する 2 次コイル T 2 A と 2 次コイル T 2 B の誘起電圧との間に、鉄心 M C の位置に応じた差が生じることを利用して、変位に応じた電圧出力を得る検出器である。また、ポテンショメータ式変位計は、図 3 (c) に示すように、抵抗体 T R とワイパー W P を備え、抵抗体 T R とワイパー W P の相対的変位量を電圧出力に変換する検出器である。ポテンショメータ式変位計の S i g + はシグナルグラウンドに接続される。図 3 に示す各検出器の入力端 E X +、E X - と出力端 S i g +、S i g - は、ケーブルユニット 2 4 のセンサ側コネクタ 2 4 1 の対応する接続端にそれぞれ接続される。

[0034] センサアンプ 4 2 は、計装アンプ 5 6、L P F (ローパスフィルタ) 5 7、A D C (アナログデジタルコンバータ) 5 8、D A C (デジタルアナログコンバータ) 5 1、オペアンプ 5 2、5 4、パワーアンプ 5 3、5 5 からなるアナログ回路と、F P G A 6 0 によるデジタル回路を備える。F P G A 6 0 の内部には、F P G A 6 0 から D A C 5 1 に送る波形データが記憶されるとともに、A D C 5 8 から入力された信号から試験力値や伸び値の信号成分を取り出す検波回路 6 1 と、オフセット減算器 6 8 と、ゲイン乗算器 6 9 が論理回路として構築されている。オフセット減算器 6 8 は、試験力値や伸び値の試験開始時の定常状態分を示すオフセット値を、検波回路 6 1 を経たデジタルデータから差し引くものである。ゲイン乗算器 6 9 は、主に同型、同感度の検出器における個体差に起因したゲイン差を調整するためのものであ

る。なお、この実施形態では、デジタル信号を処理する論理回路を実現する素子としてFPGAを用いているが、内部の回路を書き換えることが可能な他のPLD (Programmable Logic Device) やデジタル信号処理をソフトウェアで行うマイクロコンピュータを使用してもよい。

[0035] ケーブルユニット24は、センサアンプ42の計装アンプ56のゲインを決めるゲイン抵抗器26と不揮発性メモリ25を備える。不揮発性メモリ25には、各検出器の種別の情報とそれに関連した情報（型式、フルスケールなど）が記憶される。

[0036] FPGA60からDAC51へは、各検出器の入力端EX+、EX-に入力される駆動電圧の波形信号が送信される。DAC51から発生した波形は、オペアンプ52、54に入力され、ゼロボルトを中心にプラスマイナス対象な駆動波形とされた後、パワーアンプ53、55で増幅され、検出器に励磁信号として供給される。検出器の出力端Sig+、Sig-から出力された信号は、計装アンプ56に入力され、差分が取り出される。そして、LPF57でADC58のナイキスト周波数を超える成分が取り除かれた後に、ADC58でデジタル信号に変換され、FPGA60に入力される。そして、FPGA60内での信号処理の後に、試験力値または試験片10の伸び値（変位量）が制御盤40を介して表示器48に表示される。

[0037] ケーブルユニット24のセンサアンプ側コネクタ242がセンサアンプ42に接続されると、基板244の不揮発性メモリ25に記憶された検出器の型式などの情報がFPGA60に読み込まれる。なお、ケーブルユニット24と検出器は1対のものとして使用されており、ゲイン抵抗器26の抵抗値は、検出器に応じて、センサアンプ42内のアナログ回路にとって最適な大きさとなるように予め決められた値となっている。

[0038] 各検出器の出力端Sig+、Sig-から出力された信号が入力される計装アンプ56のゲインの決定（あるいは設定）は、センサアンプ側の回路素子だけではなく、ケーブルユニット24に設けたゲイン抵抗器26により行

っている。従来装置では、センサアンプ42のADC58より前段のアナログ回路は、例えば、測定方式が同じ変位計15のうち、最も感度の高い変位計15が接続されても飽和しないように設計されている。このため、センサアンプ側で計装アンプ56の抵抗値を固定してしまうと、感度の低い変位計15が接続されたときに、ADC58のフルスケールを利用することができないという問題が生じる。しかし、この発明に係る測定装置のように、ケーブルユニット24に設けたゲイン抵抗器26により計装アンプ56のゲインを設定することで、どの感度の変位計15であっても、ADC58のフルスケールを最大限に利用することが可能となる。そのため、図3(a)から(c)で示すような測定方式の異なる変位計15を接続することができる。

[0039] 図4を参照して説明したケーブルユニット24は、センサアンプ42に接続する検出器の情報を記憶する不揮発性メモリ25と、センサアンプ42の計装アンプ56のゲインを検出器の種類やフルスケールに応じて決定されるゲイン抵抗器26と、を備えているが、さらに、測定回路の電氣的校正を行うための回路を備えた場合について説明する。図6は、電氣的校正を行うためのケーブルユニット24の回路構成を示す構成概要図である。

[0040] ケーブルユニット24は、4個の抵抗器CR1～CR4によるキャリブレーション用ブリッジ28と、キャリブレーション用抵抗器であるシャント抵抗SR1、SR2とを有する電氣的校正回路と、各検出器から計装アンプ56への信号入力の接続状態を切り替えるスイッチS1、S2と、電氣的校正回路と計装アンプ56との接続状態を切り替えるスイッチS3～S6と、を備える。スイッチS3およびスイッチS4は、キャリブレーション用ブリッジ28を計装アンプ56に選択的に接続する。スイッチS5は、シャント抵抗SR1をキャリブレーション用ブリッジ28に選択的に並列接続する。スイッチS6は、シャント抵抗SR2をキャリブレーション用ブリッジ28に選択的に並列接続する。なお、シャント抵抗SR1は、試験片10の変位の方向が圧縮側のときのキャリブレーション用抵抗であり、シャント抵抗SR2は、試験片10の変位の方向が引張側のときのキャリブレーション用抵抗

である。また、ケーブルユニット24の入力信号が計装アンプ56へ出力される経路には、バイアス抵抗BRが配置され、計装アンプへの入力バイアス電流を供給している。ケーブルユニット24に内蔵される各種の電気的素子は、センサアンプ側コネクタ242内に設けられたプリント基板244に実装される。

[0041] このケーブルユニット24を用いた、各検出器とセンサアンプにより構成される物理量の測定回路の校正について説明する。物理量の測定回路の校正には、実変位・実試験力による校正と、シャント抵抗による電気的校正とがある。実変位・実試験力による校正は、材料試験機の出荷前や、試験機本体1から検出器を取り外してメンテナンスを行う際に、校正された実変位などを検出器に実際に与えるものであり、材料試験機の製造者、または、メンテナンス業者により行われる。電気的校正は、仮想的な物理的変位を電気的に再現することにより、センサアンプのゲインを調整するものであり、材料試験機の利用者により行われる。

[0042] まず、実変位・実試験力による校正について説明する。検出器にケーブルユニット24を接続するとともに、精度の保証された実変位または実試験力を与えるための校正器（図示せず）を取り付ける。このとき、図6に示すスイッチS1、S2を閉じ、スイッチS3～S6を開いておく。この状態で検出器にゼロ負荷または伸びゼロを与え、このときの表示器48の値がゼロとなるオフセット値、すなわち、FPGA60のオフセット減算器68で差し引く値を求める。そして、このオフセット値を、ケーブルユニット24の不揮発性メモリ25に記憶させる。なお、オフセット値は、試験力値や伸び値の試験開始時の定常状態分を示すものである。続いて、校正器により検出器に定格容量相当（フルスケール）の負荷を与え、表示器48がフルスケール値を示すように、FPGA60のゲイン乗算器69で乗算する値が調整される。

[0043] ゲイン乗算器69のゲイン調整が終わると、スイッチS1とスイッチS2を開き、スイッチS3とスイッチS4とを閉じる。すなわち、検出器からの

信号を切断し、キャリブレーション用ブリッジ28を接続した状態を作る。表示器48がゼロを示すように、FPGA60のオフセット減算器68で差し引く値を調整する。そして、変位または試験力の方向が引張側または圧縮側のいずれであるかに応じて、スイッチS5またはスイッチS6のどちらか一方を閉じてキャリブレーション用ブリッジ28を擬似的にひずませ、そのときに表示器48が示した値を、ケーブルユニット24の不揮発性メモリ25に記憶させる。しかる後、スイッチS3～S6を全て開き、スイッチS1とスイッチS2を閉じる。そして、オフセット減算器68がこのとき保持している検波回路61から入力された信号から差し引く値を、先に不揮発性メモリ25に記憶させた値（オフセット値）に書き戻す。これにより、実変位・実試験力による校正は終了する。

[0044] この実変位・実試験力による校正では、まず、実変位・実試験力で測定回路を校正して、センサアンプのゲインを確定している。しかる後に、計装アンプ56への入力を検出器からキャリブレーション用ブリッジ28に切り替え、シャント抵抗SR1またはシャント抵抗SR2を使って、電氣的校正における目標値（キャリブレーション用ブリッジ28にシャント抵抗を与えたときの表示器48が示した値）を作成している。

[0045] 次に、シャント抵抗による電氣的校正について説明する。まず、スイッチS1とスイッチS2を開き、スイッチS3とスイッチS4を閉じ、スイッチS5とスイッチS6とを開いた状態とする。すなわち、検出器からの入力を切断し、キャリブレーション用ブリッジ28に接続した状態とする。この状態で、表示器48の値がゼロを示すように、オフセット減算器68で差し引く値を調整する。変位または試験力の方向が引張側または圧縮側のいずれであるかに応じて、スイッチS5またはスイッチS6のどちらか一方を閉じ、キャリブレーション用ブリッジ28に疑似ひずみを与える。このときの表示器48の値が、実変位による校正において、不揮発性メモリ25に記憶させた表示器48が示した値、すなわち、定格容量相当の負荷を与えたときに表示器48が示した値、と一致するように、FPGA60のゲイン乗算器69

で乗算する値を調整する。

[0046] ゲイン乗算器 69 のゲイン調整が終わると、スイッチ S3～スイッチ S6 を開き、スイッチ S1 とスイッチ S2 を閉じた状態とする。そして、オフセット減算器 68 がこのとき保持している検波回路 61 から入力された信号から差し引く値を、先に不揮発性メモリ 25 に記憶させた値（オフセット値）に書き戻す。これにより、シャント抵抗による電氣的校正は終了する。

[0047] 電氣的校正の実行時には、キャリブレーション用ブリッジ 28 とシャント抵抗 SR1 またはシャント抵抗 SR2 を使って、表示器 48 の示す値が、先に不揮発性メモリ 25 に記憶させた目標値と一致するように、センサアンプのゲインを調整している。しかる後、計装アンプ 56 への信号の入力元を検出器に切り替えて、物理量の測定を行うことになる。

[0048] 上述したように、この発明においては、測定回路の校正に必要な電氣的要素を、ケーブルユニット 24 に内蔵している。このため、特に使用者側で行うシャント抵抗による電氣的校正において、校正実行中に使用者が検出器に触れたとしても、スイッチ S1 とスイッチ S2 が開いた状態であるため、ケーブルユニット 24 内の回路には何ら影響がない。したがって、使用者が試験片 10 の取り付け等により検出器に触れている状態でも、電氣的校正を実行することが可能となる。また、試験の準備と電氣的校正を並行して行うことで、材料試験の作業効率が向上する。さらに、測定回路の校正に必要な電氣的要素を、ケーブルユニット 24 に内蔵したことで、従来は困難とされていた差動トランス式変位計の電氣的校正も、容易に行うことが可能となる。

[0049] また、従来の電氣的校正は、試験機本体 1 および検出器が物理的に安定した状態となっていることを使用者が確認した上で、使用者による実行操作が行われて実行されるものであった。しかしながら、この発明においては、例えば、通電 10 分後、試験直後など、予め設定したタイミングでの電氣的校正が実行できる。

[0050] ケーブルユニット 24 の不揮発性メモリ 25 には、検出器の種類や仕様など、検出器の識別に必要な情報を記憶させることができ、ケーブルユニット

24のゲイン抵抗器26は検出器の種類やフルスケールに応じた抵抗器を配置していることから、ひずみゲージ式ロードセル、ひずみゲージ式変位計、差動トランス式変位計、ポテンショメータ式変位計のいずれの検出器であっても、ケーブルユニット24を使用して、センサアンプに接続することができ、センサアンプ側の精度と分解能を向上させることが可能となる。

符号の説明

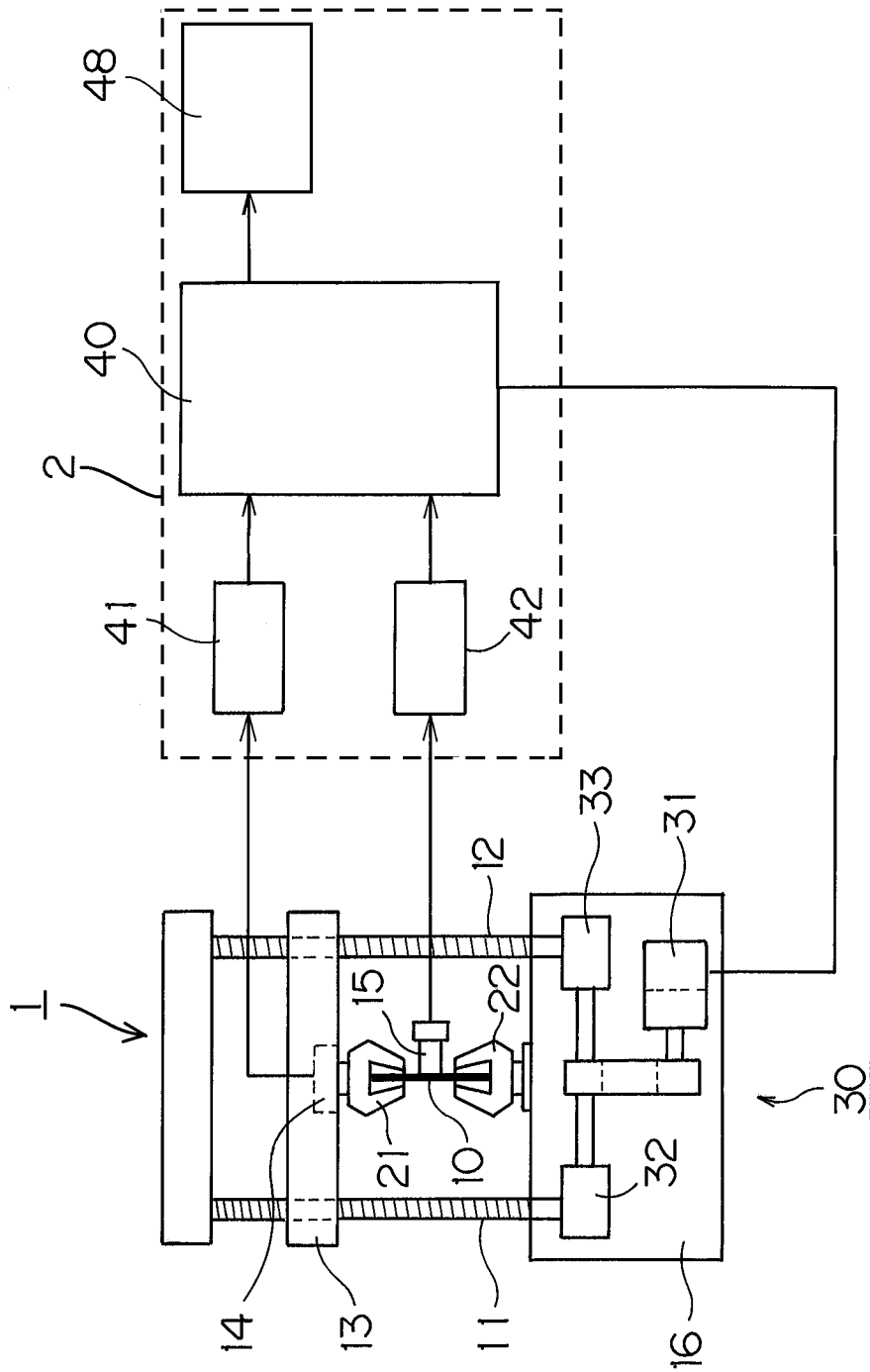
[0051]	1	試験機本体
	2	制御装置
	1 0	試験片
	1 1	ねじ棹
	1 2	ねじ棹
	1 3	クロスヘッド
	1 4	ロードセル
	1 5	変位計
	1 6	テーブル
	2 1	上つかみ具
	2 2	下つかみ具
	2 4	ケーブルユニット
	2 5	不揮発性メモリ
	2 6	ゲイン抵抗器
	2 8	キャリブレーション用ブリッジ
	3 0	負荷機構
	3 1	サーボモータ
	3 2	ウォーム減速機
	3 3	ウォーム減速機
	4 0	制御盤
	4 1	センサアンプ
	4 2	センサアンプ

4 8	表示器
5 1	D A C
5 2	オペアンプ
5 3	パワーアンプ
5 4	オペアンプ
5 5	パワーアンプ
5 6	計装アンプ
5 7	L P F
5 8	A D C
6 0	F P G A
6 1	検波回路
6 8	オフセット減算器
6 9	ゲイン乗算器

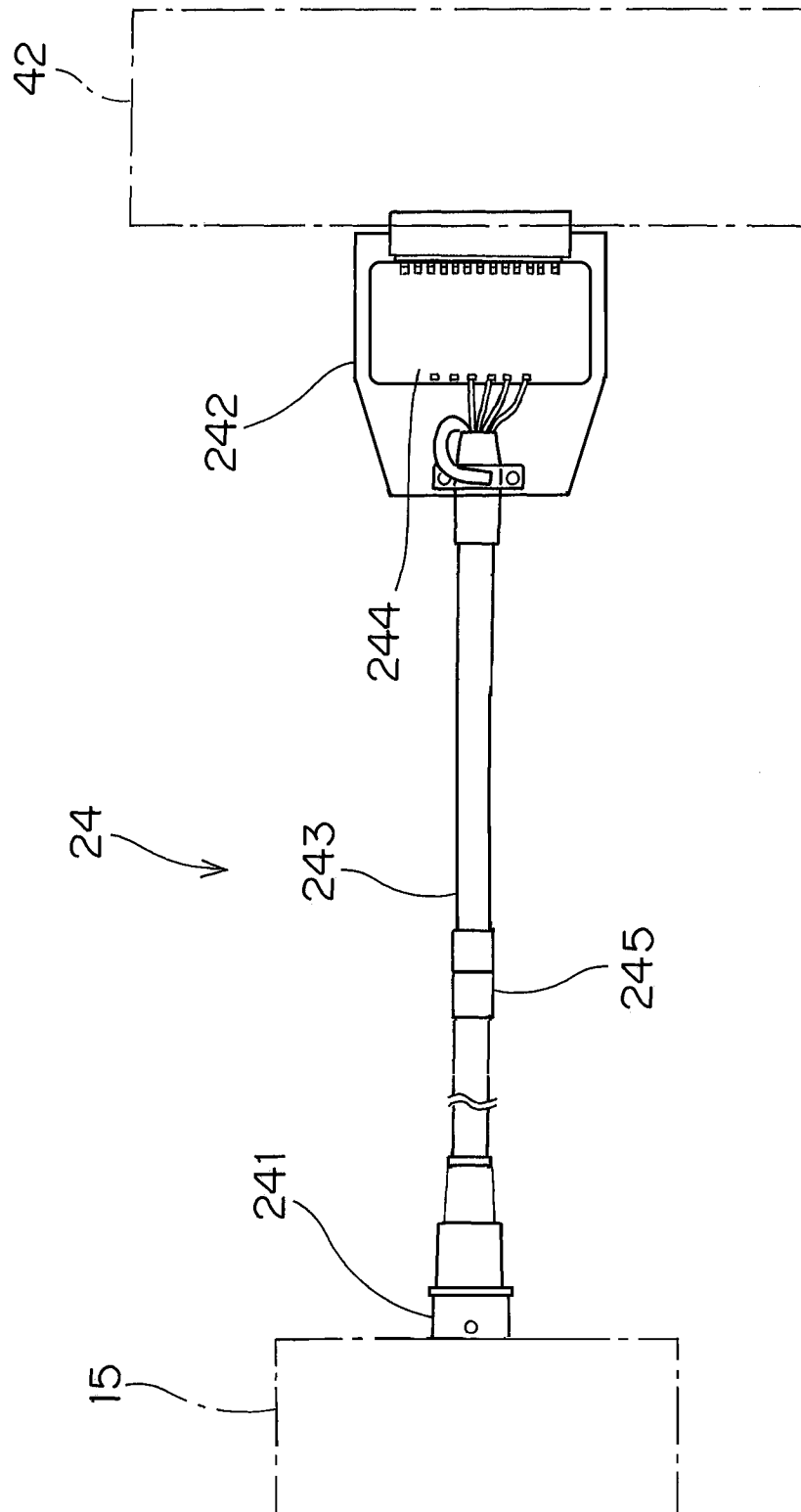
請求の範囲

- [請求項1] 被測定物に生じた物理量の変化を電気信号に変換して出力する検出器と、前記検出器の出力信号を入力するセンサアンプと、前記検出器と前記センサアンプを接続するケーブルユニットと、を備えた測定装置であって、
- 前記ケーブルユニットは、
- 前記検出器の情報を記憶する不揮発性メモリと、
- 前記計装アンプのゲインを前記検出器の情報に応じたゲインに決定する抵抗器と、
- を備えることを特徴とする測定装置。
- [請求項2] 請求項1に記載の測定装置において、
- 前記ケーブルユニットは、
- キャリブレーション用ブリッジと、キャリブレーション用抵抗とを有する電氣的校正回路と、
- 前記検出器から前記計装アンプへの信号入力の状態を切り替えるスイッチと、
- 前記電氣的校正回路と前記計装アンプとの接続状態を切り替えるスイッチと、
- を備える測定装置。
- [請求項3] 試験片に試験力を与える負荷機構を備え、材料試験を実行する材料試験機であって、
- 請求項1または請求項2に記載の測定装置を備えることを特徴とする材料試験機。
- [請求項4] 請求項3に記載の材料試験機において、
- 前記測定装置は、前記試験片に与えられた試験力を検出するロードセルを含む測定装置、または、前記試験片に生じた変位を検出する変位計を含む測定装置である材料試験機。

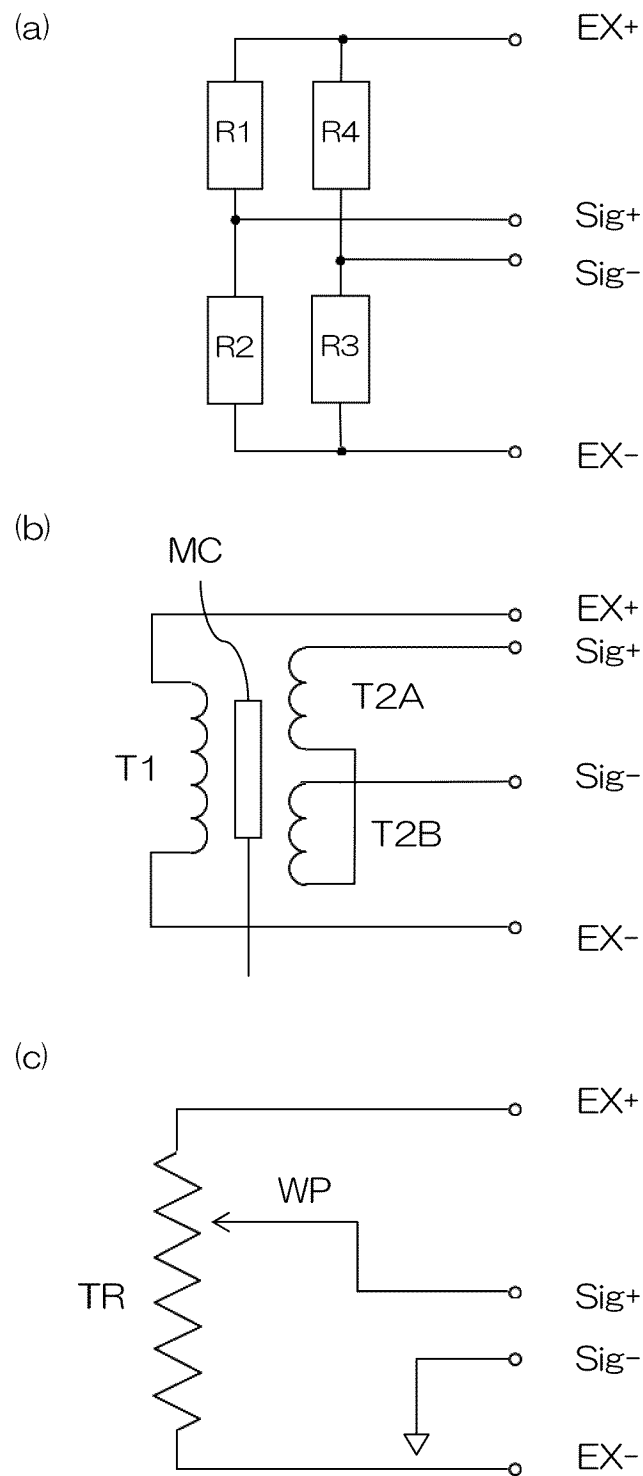
[図1]



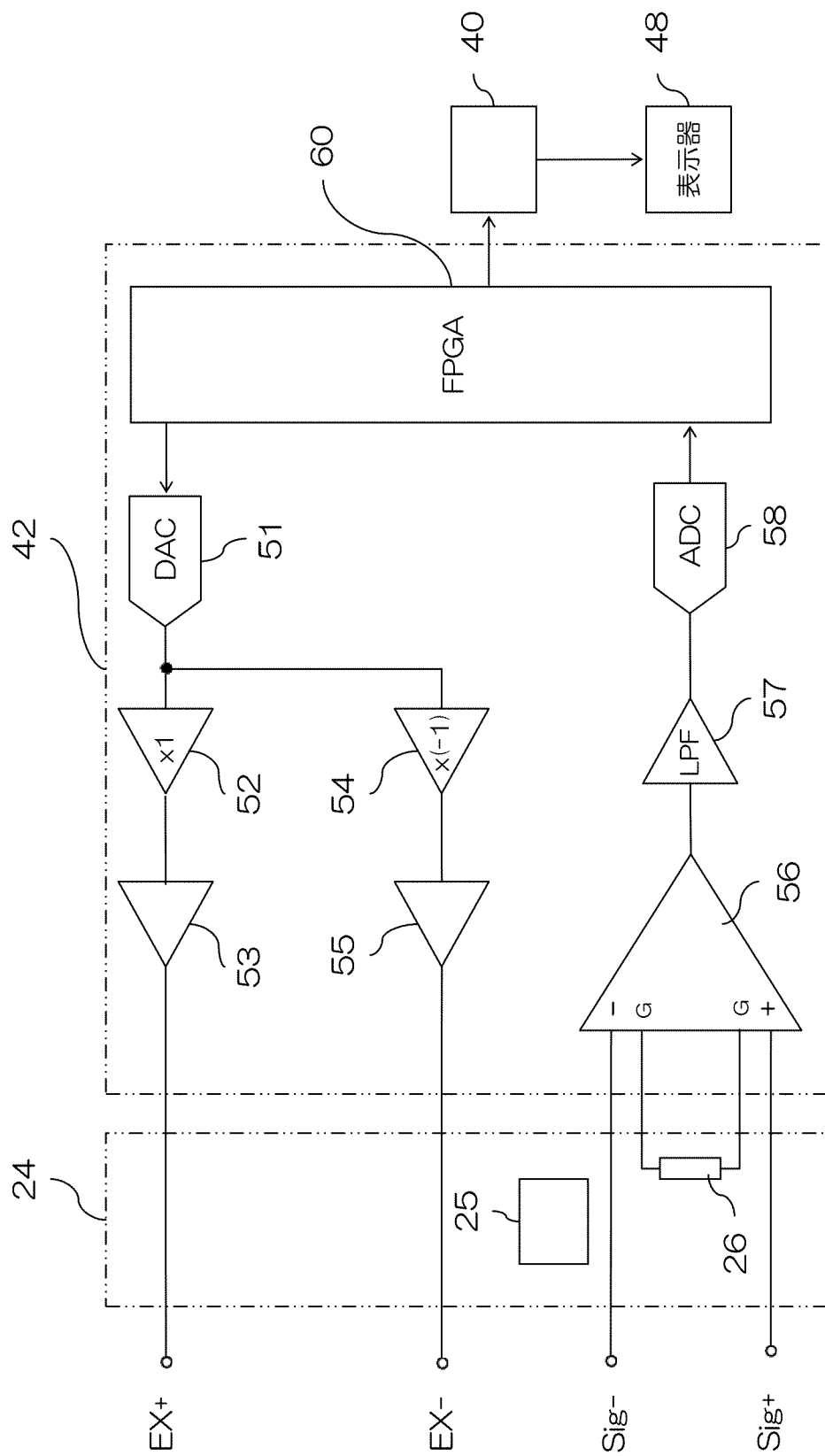
[図2]



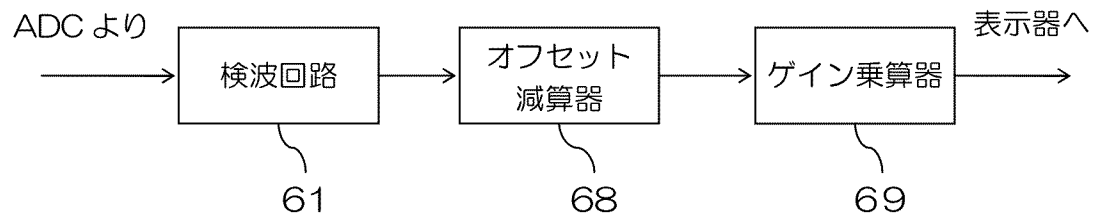
[図3]



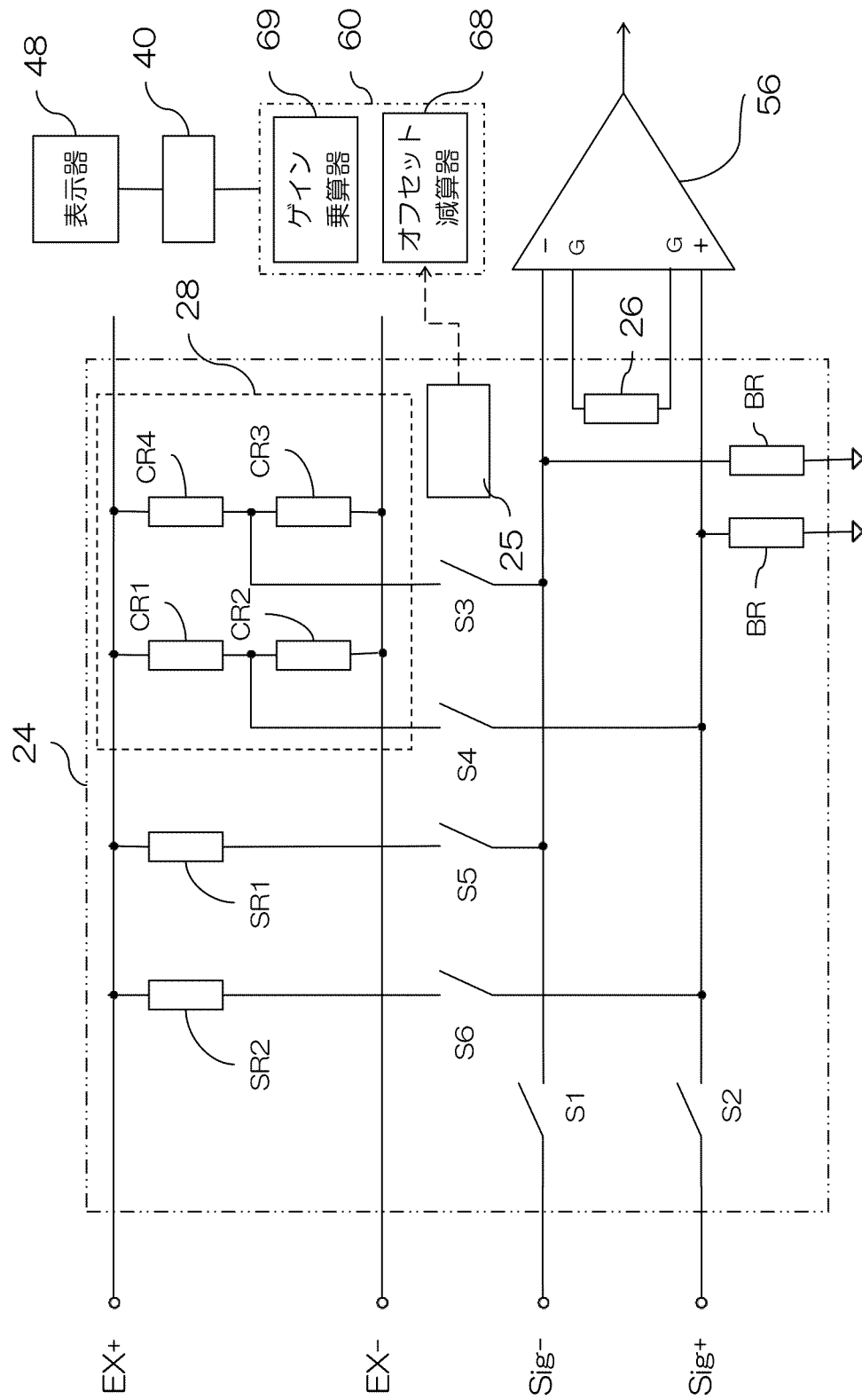
[図4]



[図5]

60

[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/055472

A. CLASSIFICATION OF SUBJECT MATTER

G01N3/06(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01N3/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-169774 A (Shimadzu Corp.), 01 September 2011 (01.09.2011), entire text; all drawings (Family: none)	1-4
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 94082/1989(Laid-open No. 33336/1991) (Advantest Corp.), 02 April 1991 (02.04.1991), specification, page 2, line 6 to page 3, line 17; fig. 2 (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 April 2016 (26.04.16)

Date of mailing of the international search report
17 May 2016 (17.05.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/055472

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-78560 A (Shimadzu Corp.), 29 March 2007 (29.03.2007), entire text; all drawings (Family: none)	2-4
A	JP 61-78076 A (Matsushita Electric Works, Ltd.), 21 April 1986 (21.04.1986), entire text; all drawings (Family: none)	1-4
A	JP 4957645 B2 (Shimadzu Corp.), 20 June 2012 (20.06.2012), entire text; all drawings & JP 2009-276070 A	1-4
A	JP 8-247863 A (A & D Co., Ltd.), 27 September 1996 (27.09.1996), entire text; all drawings (Family: none)	1-4

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G01N3/06 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G01N3/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-169774 A (株式会社島津製作所) 2011.09.01, 全文, 全図 (ファミリーなし)	1-4
Y	日本国実用新案登録出願 1-94082 号 (日本国実用新案登録出願公開 3-33336 号) の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (株式会社アドバンテスト) 1991.04.02, 明細書第 2 頁第 6 行-第 3 頁第 17 行, 第 2 図 (ファミリーなし)	1-4

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

26.04.2016

国際調査報告の発送日

17.05.2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

萩田 裕介

2 J

3102

電話番号 03-3581-1101 内線 3252

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-78560 A (株式会社島津製作所) 2007. 03. 29, 全文, 全図 (ファミリーなし)	2-4
A	JP 61-78076 A (松下電工株式会社) 1986. 04. 21, 全文, 全図 (ファミリーなし)	1-4
A	JP 4957645 B2 (株式会社島津製作所) 2012. 06. 20, 全文, 全図 & JP 2009-276070 A	1-4
A	JP 8-247863 A (株式会社エー・アンド・デイ) 1996. 09. 27, 全文, 全図 (ファミリーなし)	1-4