

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-123772

(P2014-123772A)

(43) 公開日 平成26年7月3日(2014.7.3)

(51) Int.Cl.	F 1	テーマコード (参考)
HO1L 23/12 (2006.01)	HO1L 23/12	N 5E338
HO1L 23/14 (2006.01)	HO1L 23/14	M
HO5K 1/02 (2006.01)	HO1L 23/14 HO5K 1/02	R D

審査請求 未請求 請求項の数 2 O L (全 10 頁)

(21) 出願番号	特願2014-53501 (P2014-53501)	(71) 出願人	511307487 聯致科技股▲ン▼有限公司 台灣桃園縣蘆竹鄉南山路二段498之2号
(22) 出願日	平成26年3月17日 (2014.3.17)	(74) 代理人	100133019 弁理士 滝澤 智夫
(62) 分割の表示	特願2011-276005 (P2011-276005) の分割	(72) 発明者	顔 立盛 台灣台灣桃園縣蘆竹鄉南山路二段498之2号
原出願日	平成23年12月16日 (2011.12.16)	(72) 発明者	王 道子 台灣台灣桃園縣蘆竹鄉南山路二段498之2号
		F ターム (参考)	5E338 AA02 AA12 AA16 BB02 BB12 BB63 BB72 CD03 CD32 EE26 EE32

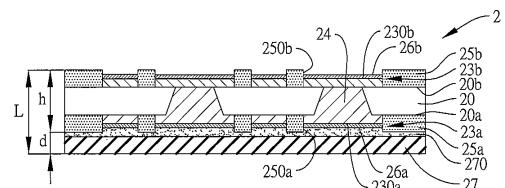
(54) 【発明の名称】パッケージ基板

(57) 【要約】

【課題】製品の小型化及び信頼性の要求を同時に満たすことができるパッケージ基板を提供する。

【解決手段】パッケージ基板2は、対向する2つの表面20a, 20bを有するコア層20と、前記コア層20の2つの表面20a, 20bに設けられた2つの回路層23a, 23bと、前記コア層20に設けられた複数の導電ビア24と、前記コア層20の2つの表面20a, 20b及び2つの回路層23a, 23bに設けられた2つの絶縁保護層25a, 25bと、前記コア層20のいずれか一方の表面20aの絶縁保護層25aに結合された搭載部材27とを備える。前記パッケージ基板2の一方の側に搭載部材27が結合されることにより、運送時又はパッケージング時に厚さが薄すぎることによる破損が回避される。

【選択図】 図2 I



【特許請求の範囲】

【請求項 1】

対向する第 1 の表面及び第 2 の表面を有するコア層と、
 前記コア層の前記第 1 の表面に設けられ、第 1 の電気接触パッドを有する第 1 の回路層と、
 前記コア層の前記第 2 の表面に設けられ、第 2 の電気接触パッドを有する第 2 の回路層と、
 前記コア層に設けられ、前記第 1 及び第 2 の回路層に電気的に接続される導電ビアと、
 前記コア層の前記第 1 の表面及び前記第 1 の回路層に設けられ、前記第 1 の電気接触パッドが露出される第 1 の絶縁保護層と、
 前記第 1 の電気接触パッドの露出表面に形成される第 1 の表面処理層と、
 前記コア層の前記第 2 の表面及び前記第 2 の回路層に設けられ、前記第 2 の電気接触パッドが露出される第 2 の絶縁保護層と、
 前記第 2 の電気接触パッドの露出表面に形成される第 2 の表面処理層と、
 前記第 1 の絶縁保護層に接着層により結合される搭載部材と、
 を備えることを特徴とするパッケージ基板。

10

【請求項 2】

前記接着層の材質は、スーパーグルー又は離型剤であることを特徴とする請求項 1 に記載のパッケージ基板。

20

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、パッケージ基板に関し、特に製品の薄型化に有利であるパッケージ基板に関するものである。

30

【背景技術】

【0 0 0 2】

電子産業の盛んな発展に伴い、電子製品は、多機能化、高性能化の方向へ進んでいる。半導体パッケージの小型化(miniaturization)のパッケージ需要を満たすために、チップ搭載用パッケージ基板の厚さの低減に向けた発展を見せている。現在、チップ搭載用のパッケージ基板には硬質材及び軟質材があり、一般に、ボールグリッドアレイ(Ball Grid Array, BGA)に用いられるパッケージ基板においては、硬質材が選択される。

30

【0 0 0 3】

図 1 A ないし図 1 C は、従来の 2 層回路のパッケージ基板 1 の製造方法の断面模式図を示す。

【0 0 0 4】

まず、図 1 A に示すようなコア層 10 を 2 つ用意するが、このコア層 10 は、対向する第 1 の表面 10 a 及び第 2 の表面 10 b を有し、前記第 1 の表面 10 a 及び第 2 の表面 10 b に第 1 の金属層 11 a 及び第 2 の金属層 11 b がそれぞれ設けられており、前記第 1 及び第 2 の表面 10 a、10 b に連通される複数の貫通孔 100 を有する。

40

【0 0 0 5】

図 1 B に示すように、コア層 10 の第 1 及び第 2 の表面 10 a、10 b に第 1 及び第 2 の回路層 13 a、13 b を第 1 及び第 2 の金属層 11 a、11 b により(導電層 12 による金属電気めっきを用いて)それぞれ形成するようにパターニング工程を行うとともに、複数の第 1 及び第 2 の電気接触パッド 130 a、130 b を有する第 1 及び第 2 の回路層 13 a、13 b に電気的に接続するように、上記の貫通孔 100 に導電ビア 14 を形成する。

【0 0 0 6】

図 1 C に示すように、第 1 及び第 2 の電気接触パッド 130 a、130 b が第 1 及び第 2 の開口 150 a、150 b に露出されるように、コア層 10 の第 1 及び第 2 の表面 10 a、10 b に、複数の第 1 及び第 2 の開口 150 a、150 b を有する第 1 及び第 2 の絶

50

縁保護層 15a、15b をそれぞれ形成する。次に、上記の第1及び第2の電気接続パッド 130a、130b の露出表面に第1及び第2の表面処理層 16a、16b をそれぞれ形成する。

【0007】

後続の工程において、第2の保護層 15b にチップを搭載しパッケージング工程を行うことにより、パッケージ構造の製造が完了する。小型化及び信頼性の要求を満たすために、現在の製造工程技術において、パッケージ基板 1 の厚さ S は、150 μm まで小さくすることが可能である。

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、小型化の要求の高まりに伴い、厚さが 150 μm であるパッケージ基板 1 は、現在パッケージの小型化の要求を満たすことができなくなっている。その一方、パッケージ基板 1 の厚さ S を 150 μm よりも小さくすると、パッケージ基板 1 が運送時又はパッケージング時に厚さが薄すぎることによって破損しやすくなるため、使用不可又は製品不良となることがある。

【0009】

従って、上述の従来技術では製品の小型化及び信頼性の要求を同時に満たすことができないという技術のボトルネックをいかにして克服するかが、現在解決すべき極めて重要な課題となっている。

【課題を解決するための手段】

【0010】

上記の課題を解決するために、本発明は、いずれか一方の側に接着層により結合される搭載部材を含むことを特徴とするパッケージ基板を提供する。

【0011】

また、本発明は、対向する 2 つの表面を有し、それらの 2 つの表面に第1の金属層及び第2の金属層をそれぞれ設け、前記第1の金属層を貫通する貫通孔を有し、前記第2の金属層が前記貫通孔に露出するコア層を 2 つ用意する工程と、前記第2の金属層を接着部材で結合することにより前記 2 つのコア層を接続する工程と、前記第1の金属層により第1の電気接觸パッドを有する第1の回路層を形成するとともに、前記貫通孔に前記第1の回路層に電気的に接続されるように導電ビアを形成する工程と、前記第1の表面及び第1の回路層に第1の絶縁保護層を形成するとともに前記第1の電気接觸パッドを露出させることで、前記第1の電気接觸パッドの露出表面に第1の表面処理層を形成する工程と、前記第1の絶縁保護層に搭載部材を接着層により結合する工程と、前記接着部材を除去することにより、2つの基板本体を分離させる工程と、前記第2の金属層により第2の電気接觸パッドを有する第2の回路層を形成するとともに、前記第2の回路層を前記導電ビアに電気的に接続させる工程と、前記第2の表面及び第2の回路層に第2の絶縁保護層を形成するとともに前記第2の電気接觸パッドを露出させることで、前記第2の電気接觸パッドの露出表面に第2の表面処理層を形成することにより 2 つのパッケージ基板を形成する工程と、を備えることを特徴とするパッケージ基板の製造方法をも提供する。

【0012】

上述した製造方法によれば、第2の回路層を形成する前に、2つの基板本体の搭載部材を結合部材により互いに積層させることができる。

【0013】

前述したパッケージ基板及びその製造方法において、前記接着層の材質は、スパーグルーラー又は離型剤であり、前記搭載部材の材質は、耐高温材であってもよい。

【0014】

また、前記パッケージ基板の厚さから前記搭載部材の厚さを減算した値は、150 μm よりも小さいことが好ましい。

【発明の効果】

10

20

30

40

50

【0015】

上記のように、本発明に係るパッケージ基板によれば、パッケージ基板の第1の絶縁保護層に搭載部材を結合させることにより、運送時又はパッケージング時に厚さが薄すぎることによる破損を回避することができる。さらに、パッケージング後に搭載部材を除去した場合、パッケージ基板の厚さが150μmよりも小さくなるため、従来の技術に比して、パッケージ構造全体の厚みを低減させることができる。従って、本発明に係るパッケージ基板により製品の小型化及び信頼性の要求を同時に満たすことができる。

【図面の簡単な説明】**【0016】**

【図1A】図1Aは従来の2層回路のパッケージ基板の製造方法の最初の工程を示す断面模式図である。

10

【図1B】図1Bは従来の製造方法の図1Aの工程に続く工程を示す断面模式図である。

【図1C】図1Cは従来の製造方法の図1Bの工程に続く工程を示す断面模式図である。

【図2A】図2Aないし図2Iは本発明に係るパッケージ基板の製造方法を示す断面模式図であり、図2Aはパッケージ基板の製造方法の最初の工程を示す。

【図2B】図2Bはパッケージ基板の製造方法の図2Aの工程に続く工程を示す断面模式図である。

【図2C】図2Cはパッケージ基板の製造方法の図2Bの工程に続く工程を示す断面模式図である。

20

【図2D】図2Dはパッケージ基板の製造方法の図2Cの工程に続く工程を示す断面模式図である。

【図2E】図2Eはパッケージ基板の製造方法の図2Dの工程に続く工程を示す断面模式図である。

【図2F】図2F(a)はパッケージ基板の製造方法の図2Eの工程に続く工程を示す断面模式図であり、図2F(b)は他の実施態様を示す断面模式図である。

20

【図2G】図2Gはパッケージ基板の製造方法の図2Fの工程に続く工程を示す断面模式図である。

【図2H】図2Hはパッケージ基板の製造方法の図2Gの工程に続く工程を示す断面模式図である。

30

【図2I】図2Iはパッケージ基板の製造方法の図2Hの工程に続く工程を示す断面模式図である。

【図3A】図3Aないし図3Cは本発明に係るパッケージ基板の製造方法の他の実施例を示す断面模式図であり、図3Aは図2Eの工程で分離された基板本体を示す。

30

【図3B】本発明の製造方法の他の実施例の図3Aの基板本体に施す工程を示す断面模式図である。

【図3C】本発明の製造方法の他の実施例の図3Bの工程に続く工程を示す断面模式図である。

【発明を実施するための形態】**【0017】**

以下、具体的な実施例を用いて本発明の実施形態を説明する。この技術分野に精通した者は、本明細書の記載内容によって容易に本発明のその他の利点や効果を理解できるであろう。

40

【0018】

ここで、明細書に添付された図面に記載される構造、比例、寸法等は、この技芸に精通する者がより容易に理解できるように明細書に記載の内容に合わせて開示するためのものに過ぎず、本発明の実施を限定するものではなく、実質的に技術的な意味がない、いかなる構造の修正、比例関係の変更又は寸法の調整も、本発明から生じうる効果及び達成しうる目的に影響を及ぼすものでなければ、本発明に記載の技術内容の範囲内に含まれる。また、本明細書に記載の「第1(の)」、「第2(の)」等の用語は、説明の明瞭化のために用いられるものであり、本発明の実施可能な範囲を限定するものではなく、その相対関

50

係の変更又は調整は、実質的な技術内容の変更がなければ、本発明の実施可能な範囲に属することは言うまでもない。

【0019】

図2Aないし図2Iは、本発明に係るパッケージ基板2の製造方法の断面模式図を示す。

【0020】

図2Aに示すように、対向する（すなわち、コア層20の両側に位置する）第1の表面20a及び第2の表面20bを有し、第1及び第2の表面20a、20bに第1の金属層21a及び第2の金属層21bをそれぞれ設けるとともに、第1の表面20aに第1の金属層21aを貫通する複数の貫通孔200を設けることで、第2の金属層21bがそれらの貫通孔200に露出されるようにするコア層20を2つ用意する。

10

【0021】

次に、これらのコア層20の第2の金属層21bどうしを複数の接着部材22により結合することにより2つのコア層20が積層される。

【0022】

前記コア層20は、例えば、ビスマレイミドトリアジン(Bismaleimide-Triazine, BT)の有機重合材料であってもよく、プリプレグ(prepreg)のような誘電材であってもよく、コア層20の厚さは60μmよりも小さく、第1及び第2の金属層21a、21bは銅であり、接着部材22はペーストブロックであってもよい。

20

【0023】

本発明に係るコア層20の厚さは、60μmよりも小さいが、2つのコア層20の積層により、パッケージ基板の製造時に全体の厚さが増加し、パッケージ基板の製造工程に用いられる従来の設備を使用することができるため、製造コストを低減することができる。

【0024】

図2Bに示すように、コア層20の第1の表面20aに第1の回路層23aを第1の金属層21aにより形成するようにパターニング工程を行うとともに、複数の第1の電気接触パッド230aを有する第1の回路層23aに電気的に接続するように貫通孔200に導電ビア24を形成する。

【0025】

回路製造工程は、多種多様であるため、特に制限されるものではなく、しかも、本発明の技術特徴ではないため、ここでは詳しい説明を省略する。

30

【0026】

図2Cに示すように、コア層20の第1の表面20a及び第1の回路層23aに、前記複数の第1の電気接触パッド230aが露出される複数の第1の開口250aを有する第1の絶縁保護層25aを形成する。その他の実施例においては、第1の絶縁保護層25aの表面高さを低減させ、第1の電気接触パッド230aの高さを第1の絶縁保護層25aの表面高さに等しく又はそれよりも高くすることにより、前記複数の第1の電気接触パッド230aが露出されるようにしてもよい。

【0027】

次に、前記複数の第1の開口250aにおける第1の電気接触パッド230aに第1の表面処理層26aを形成する。

40

【0028】

図2Dに示すように、第1の絶縁保護層25aに搭載部材27を接着層270により結合させる。この実施例において、接着層270の材質は、例えば、スーパーグルー、離型剤等であり、搭載部材27の材質は、耐高温材、例えば銅張積層板(Copper clad laminate, CCL)である。

【0029】

図2Eに示すように、前記複数の接着部材22を除去することにより2つの基板本体2aを分離させる。

【0030】

50

図 2 F (a) 又は図 2 F (b) に示すように、2 つの基板本体 2 a の搭載部材 2 7 を結合部材 2 8 、2 8' により互いに積層させることにより第 2 の金属層 2 1 b を露出させる。この実施例において、この結合部材 2 8 、2 8' は、接着バンプ (図 2 F (b) に示す) 又はペースト層 (図 2 F (a) に示す) であってもよい。

【 0 0 3 1 】

図 2 G に示すように、図 2 F の製造工程に続いて、第 2 の金属層 2 1 b により、導電ビア 2 4 に電気的に接続され複数の第 2 の電気接触パッド 2 3 0 b を有する第 2 の回路層 2 3 b を形成する。

【 0 0 3 2 】

図 2 H に示すように、コア層 2 0 の第 2 の表面 2 0 b 及び第 2 の回路層 2 3 b に、前記複数の第 2 の電気接触パッド 2 3 0 b が露出される複数の第 2 の開口 2 5 0 b を有する第 2 の絶縁保護層 2 5 b を形成することで、2 つのパッケージ基板 2 が形成される。

【 0 0 3 3 】

次に、前記複数の第 2 の電気接触パッド 2 3 0 b の露出表面に、第 2 の表面処理層 2 6 b を形成する。

【 0 0 3 4 】

その他の実施例において、第 2 の絶縁保護層 2 5 b の表面高さを低減させ、第 2 の電気接触パッド 2 3 0 b の高さを第 2 の絶縁保護層 2 5 b の表面高さに等しく又はそれよりも高くすることにより、前記複数の第 2 の電気接触パッド 2 3 0 b を露出させてもよい。

【 0 0 3 5 】

図 2 I に示すように、結合部材 2 8 を除去することにより 2 つのパッケージ基板 2 を分離させ、パッケージ基板 2 の厚さ L から搭載部材 2 7 (接着層 2 7 0 は、厚さが極めて薄いため、考慮に入れなくてもよい) の厚さ d を減じた厚さ h は、1 5 0 μ m よりも小さい。また、搭載部材 2 7 の厚さ d については必要に応じて変化させてもよいため、特に制限されるものではない。

【 0 0 3 6 】

図 3 A ないし図 3 C は、本発明に係るパッケージ基板 2 の製造方法の他の実施例の断面模式図を示す。

【 0 0 3 7 】

図 3 A は、図 2 E の製造工程において、前記複数の接着部材 2 2 を除去することにより分離させた 2 つの基板本体 2 a の 1 つを示す。

【 0 0 3 8 】

図 3 B に示すように、2 つの基板本体 2 a を積層させのではなく、第 2 の金属層 2 1 b によって、導電ビア 2 4 に電気的に接続され複数の第 2 の電気接触パッド 2 3 0 b を有する第 2 の回路層 2 3 b を直接形成する。

【 0 0 3 9 】

図 3 C に示すように、コア層 2 0 の第 2 の表面 2 0 b 及び第 2 の回路層 2 3 b に、第 2 の電気接触パッド 2 3 0 b が露出される複数の第 2 の開口 2 5 0 b を有する第 2 の絶縁保護層 2 5 b を形成することで、パッケージ基板 2 が形成される。

【 0 0 4 0 】

次に、第 2 の電気接触パッド 2 3 0 b の露出表面に、第 2 の表面処理層 2 6 b を形成し、パッケージ基板 2 の厚さ L から搭載部材 2 7 (接着層 2 7 0 は、厚さが極めて薄いため、考慮に入れなくてもよい) の厚さ d を減じた厚さ h は、1 5 0 μ m よりも小さい。

【 0 0 4 1 】

一般に、厚さが 1 5 0 μ m よりも小さい基板を製造しようとする場合は、新しい製造工程設備を改めて配置する必要があるため、製造コストが増加する。本発明に係るパッケージ基板 2 では、搭載部材 2 7 を除いた残りの厚さ h が 1 5 0 μ m よりも小さいが、搭載部材 2 7 の厚さ d によりパッケージ基板 2 を製造した場合、その全体の厚さ L が 1 5 0 μ m に等しく又はそれよりも大きくなるため、パッケージ基板製造工程に用いられる従来の設備を使用することができ、製造コストが増加することはない。

10

20

30

40

50

【0042】

さらに、本発明に係るパッケージ基板2では、後続の製造工程において、第2の絶縁保護層25bにチップを搭載し(図示せず)パッケージング工程を行ってから搭載部材27を除去することでパッケージ構造の製造が完了する。従って、パッケージ基板2の厚さLから搭載部材27の厚さdを減じてなる残りの厚さhは、150μmよりも小さく、パッケージ構造全体の厚さが低減される。そのため、従来の技術に比して、本発明は、パッケージ基板2の厚さを必要に応じて150μmよりも小さくすることにより、小型化の要求を満たすことができる。

【0043】

また、パッケージ製造工程の前後に、パッケージ基板2が搭載部材27を有することでも、パッケージ全体の強度が向上するため、従来の技術に比して、本発明に係るパッケージ基板2は、運送時又はパッケージング時に破損することがない。

10

【0044】

また、例えば2つのコア層20又は2つの基板本体2aを積層することにより、2ロット分の基板量を同時に製造することができ、スループットが向上する。

【0045】

また、本発明に係るパッケージ基板2は、対向する第1の表面20a及び第2の表面20bを有するコア層20と、コア層20の第1の表面20aに設けられた第1の回路層23aと、コア層20の第2の表面20bに設けられた第2の回路層23bと、コア層20に設けられた複数の導電ビア24と、コア層20の第1の表面20a及び第1の回路層23aに設けられた第1の絶縁保護層25aと、コア層20の第2の表面20b及び第2の回路層23bに設けられた第2の絶縁保護層25bと、第1の絶縁保護層25aに結合された搭載部材27とを備える。

20

【0046】

第1の回路層23aは複数の第1の電気接触パッド230aを有し、第2の回路層23bは複数の第2の電気接触パッド230bを有し、導電ビア24は第1及び第2の回路層23a、23bに電気的に接続される。

30

【0047】

第1の絶縁保護層25aは、前記複数の第1の電気接触パッド230aが露出される複数の第1の開口250aを有し、これらの第1の開口250aにおける第1の電気接触パッド230aに第1の表面処理層26aを形成する。

【0048】

第2の絶縁保護層25bは、前記複数の第2の電気接触パッド230bが露出される複数の第2の開口250bを有し、これらの第2の開口250bにおける第2の電気接触パッド230bに第2の表面処理層26bを形成する。

40

【0049】

搭載部材27は、前記複数の第1の電気接触パッド230a及び第1の絶縁保護層25aに接着層270により結合される。この実施例において、接着層270の材質はスーパーグルー又は離型剤であり、搭載部材27の材質は耐高温材である。

【0050】

また、パッケージ基板2の厚さLから搭載部材27の厚さdを減じてなる残りの厚さhは、150μmよりも小さい。

40

【0051】

上述のように、本発明に係るパッケージ基板及びその製造方法は、主にパッケージ基板の第1の絶縁保護層に搭載部材を結合することによりパッケージ基板全体の強度を向上させ、運送時又はパッケージング時による破損を効果的に防止することができる。

【0052】

さらに、パッケージング後に搭載部材を除去する場合、パッケージ基板の厚さが150μmよりも小さいため、パッケージ構造全体の厚さが低減され、製品の小型化及び信頼性の要求を同時に満たすことができる。

50

【0053】

上記のように、これらの実施形態は本発明の原理及び効果を例示的に説明するものに過ぎず、本発明は、これらによって限定されるものではない。本発明は、この技術分野に精通した者により本発明の主旨を逸脱しない範囲で種々に修正や変更されることが可能であり、こうした修正や変更は、本発明の特許請求の範囲に入るものである。

【符号の説明】

【0054】

1、2 パッケージ基板

10、20 コア層

10a、20a 第1の表面

10

10b、20b 第2の表面

100、200 貫通孔

11a、21a 第1の金属層

11b、21b 第2の金属層

12 導電層

13a、23a 第1の回路層

13b、23b 第2の回路層

130a、230a 第1の電気接触パッド

130b、230b 第2の電気接触パッド

14、24 導電ビア

20

15a、25a 第1の絶縁保護層

15b、25b 第2の絶縁保護層

150a、250a 第1の開口

150b、250b 第2の開口

16a、26a 第1の表面処理層

16b、26b 第2の表面処理層

2a 基板本体

22 接着部材

27 搭載部材

270 接着層

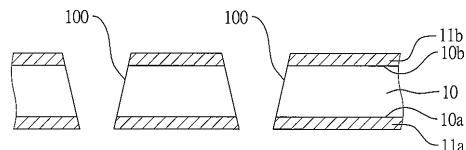
30

28 結合部材

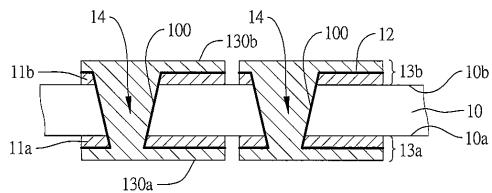
L、d、S 厚さ

h 残りの厚さ

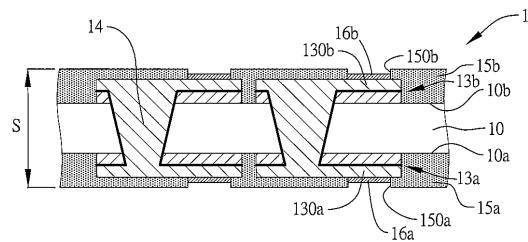
【図 1 A】



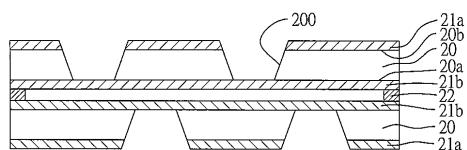
【図 1 B】



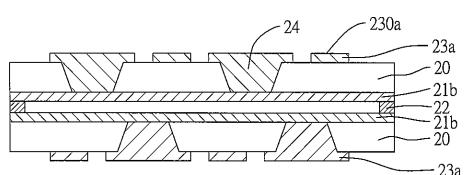
【図 1 C】



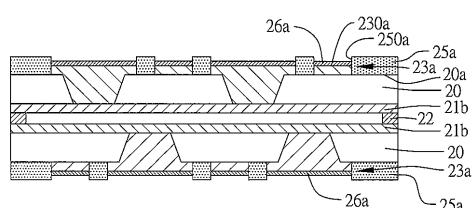
【図 2 A】



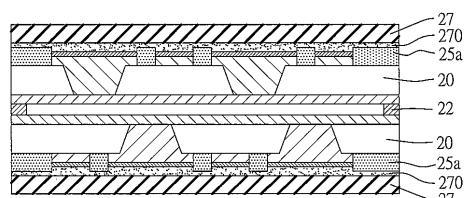
【図 2 B】



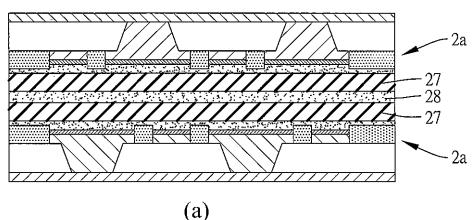
【図 2 C】



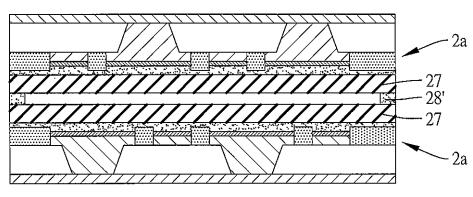
【図 2 D】



【図 2 F】

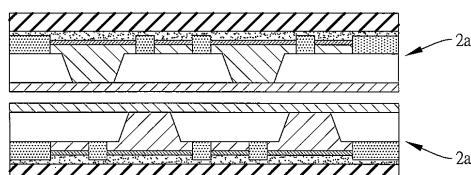


(a)

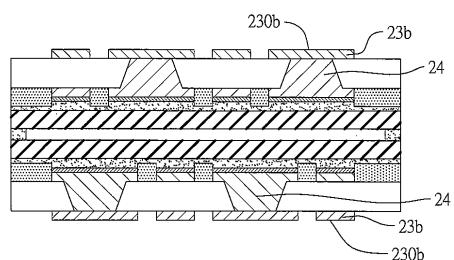


(b)

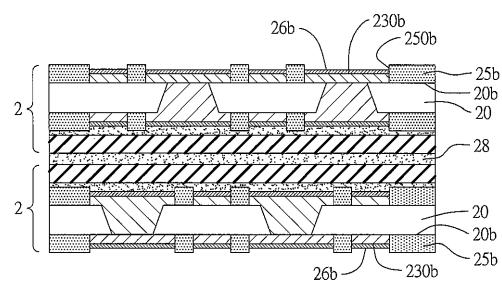
【図 2 E】



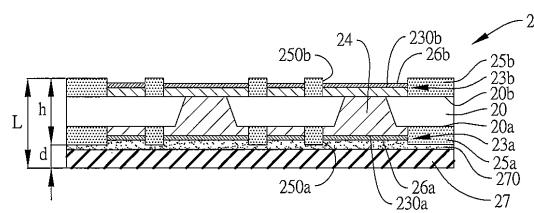
【図 2 G】



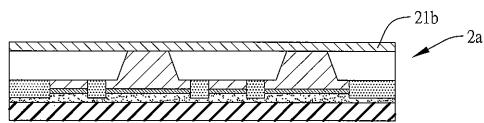
【図2H】



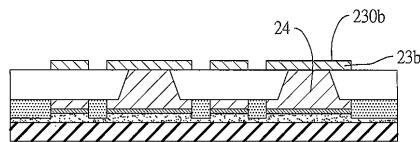
【図2I】



【図3A】



【図3B】



【図3C】

