

(51) 국제특허분류:
H02M 7/48 (2007.01)

(21) 국제출원번호: PCT/KR2012/008506

(22) 국제출원일: 2012년 10월 18일 (18.10.2012)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2012-0071857 2012년 7월 2일 (02.07.2012) KR

(71) 출원인: 전남대학교산학협력단 (INDUSTRY FOUNDATION OF CHONNAM NATIONAL UNIVERSITY) [KR/KR]; 500-757 광주광역시 북구 용봉동 300번지, Gwangju (KR).

(72) 발명자: 박성준 (PARK, Sung Jun); 500-752 광주광역시 북구 오치동 862-14 삼익아파트 101-1405, Gwangju (KR). 최우석 (CHOI, Woo Seok); 500-790 광주광역시 북구 삼각동 삼각그린타운아파트 106동 302호, Gwangju (KR).

(74) 대리인: 특허법인 아이엠 (IAM PATENT FIRM); 135-080 서울특별시 강남구 봉은사로 224, 502호 (역삼동, 혜전빌딩), Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

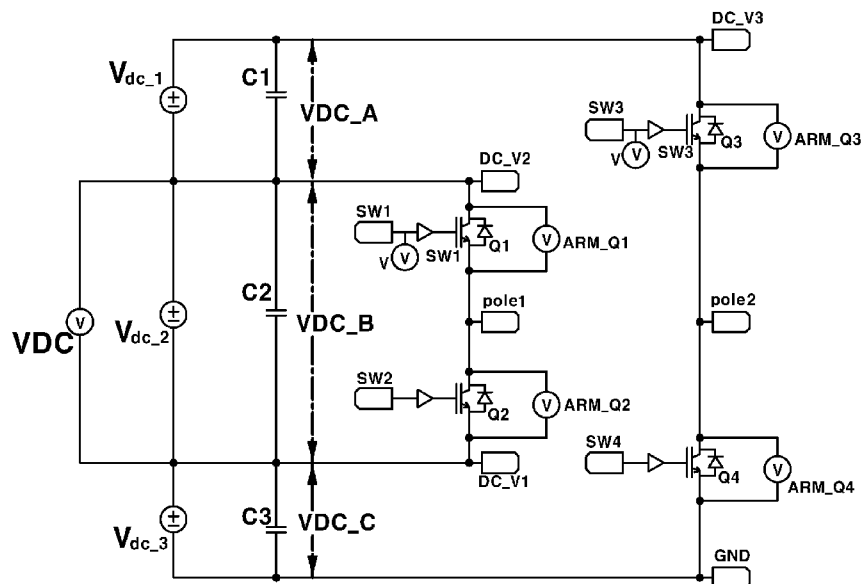
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: SINGLE-PHASE FULL-BRIDGE INVERTER FOR PROVIDING IMPROVED POWER QUALITY

(54) 발명의 명칭 : 향상된 전력품질을 제공하는 단상폴브릿지인버터



(57) Abstract: The present invention relates to a single-phase full-bridge inverter for achieving high power quality through AC output waveforms of multiple levels, such as four levels, five levels, and the like by using the same number of switches as the existing full-bridge inverter having a three-level AC output waveform as an inverter having a function of generating a single-phase AC output voltage from DC input power and providing the single-phase AC output voltage to a load.

(57) 요약서: 본 발명은 직류 입력 전원으로 부터 단상 교류 출력전압을 발생하여, 부하에 공급하는 기능을 가진 인버터로 3 레벨의 교류출력 파형을 가지는 기존의 폴브릿지 인버터와 동일한 스위치 숫자로 4 레벨, 5 레벨 등 다중 레벨의 교류 출력파형으로 높은 전력품질을 달성하는 단상폴브릿지인버터에 관한 것이다.

명세서

발명의 명칭: 향상된 전력품질을 제공하는 단상폴브릿지인버터 기술분야

- [1] 본 발명은 직류 입력 전원으로부터 단상 교류 출력전압을 발생하여, 부하에 공급하는 기능을 가진 인버터로 3레벨의 교류출력 파형을 가지는 기존의 폴브릿지 인버터와 동일한 스위치 숫자로 4레벨, 5레벨 등 다중 레벨의 교류 출력파형의 전력을 발생하여 높은 전력품질을 달성하는 단상폴브릿지인버터에 관한 것이다.

배경기술

- [2] 일반적으로 인버터는 직류 전원(V_{dc})을 입력하고, $0, \pm V_{dc}$ 의 값을 갖는 출력을 발생하며, 이러한 출력 전압의 폭을 적절히 조절하여 교류전압의 크기, 주파수, 고조파 성분 등을 제어하는 전력변환기기를 말한다.
- [3] 이와 같이 $0, \pm V_{dc}$ 만을 출력하는 인버터를 3레벨 인버터라 하고 이러한 인버터는 상업적으로 많은 영역에서 사용되고 있으며 특히 AC 모터 구동, 무정전 공급장치(UPS) 등에서 널리 사용되고 있다.
- [4] 3레벨 인버터에서는 출력전압을 제어하기 위해 펄스폭 변조방식(PWM, Pulse Width Modulation)이 많이 사용되고 있으며, 이러한 스위칭 방식은 높은 스위칭 주파수를 사용하여 고품질의 출력전압을 얻는다. 그러나 입력 직류 전원이 출력하는 AC의 최고치보다 대부분 높아야 하므로 고압을 스위칭하게 되고, 이로 인해 dv/dt 에 의해 부하측의 스트레스 및 EMC(Electro Magnetic Compatibility)의 영향이 크다. 또한 고품질의 전력을 얻기 위해서는 스위칭 주파수가 높아야 하므로 스위칭 손실이 증가한다.
- [5] 이러한 3레벨 인버터를 보완하기 위해 다중레벨 인버터가 제안되고 있다. 하지만 종래의 다중레벨 인버터는 다수의 스위치를 사용해야 하는 단점을 가지고 있다. 그러나 각 스위치의 전압 정격이 3레벨 인버터를 사용하는 경우에 비해 낮아지므로 실제 제작하는 경우 스위치 자체의 비용면에서는 큰 차이가 없게 된다.
- [6] 하지만 스위치 수의 증가는 스위치를 구동시키기 위한 구동회로의 증가를 의미하므로 회로적으로 다소 복잡해지며 비용면에서도 증가하게 된다.
- [7] 이와 같은 다중 레벨 인버터의 단점을 요약하면 다음과 같다.
- [8] - 스위치 수 증가에 따른 비용 증가: 스위치 소자, 다이오드, 구동회로의 증가 및 다른 수동소자의 증가에 따른 인버터 제작비용의 증가.
- [9] - 복잡한 회로 구조: 많은 수의 스위칭 소자 및 부가회로가 요구되므로 회로가 복잡함.
- [10] - 복잡한 구현 알고리즘: 다수의 스위치 제어를 위한 복잡한 스위칭 구동 알고리즘 및 전압 불평형 제어를 위한 별도의 알고리즘이 필요.

- [11] 따라서 비용이 증가되지 않고 기존의 인버터 소자들의 안정적 구조를 응용할 수 있으면서 인버터 구동에 있어서도 안정적 작동으로 양호한 상태의 출력을 얻을 수 있는 인버터가 절실히 요구된다.

발명의 상세한 설명

기술적 과제

- [12] 상기와 같은 문제점을 해소하기 위한 본 발명은 기존의 단상 풀브릿지 인버터의 3레벨의 교류출력파형을 동일한 스위치 숫자와 스위칭 속도로 제안된 토폴로지를 이용한 구조로, 4레벨, 5레벨 등의 고레벨의 교류 출력 파형을 가지게 하여, 전고조파왜율(THD : Total Harmonic Distortion)을 향상시켜 전력품질을 향상시키는 인버터 시스템을 제공하는 것을 주요 목적으로 한다.
- [13] 그리고 본 발명의 다른 목적은, 3레벨 인버터에서 사용되는 소자 구성들을 응용하여 사용할 수 있도록 함으로써 구성에 따른 비용의 증가를 방지하며, 반면 출력효율을 양호하도록 하는 것이다.
- [14] 아울러 본 발명의 또 다른 목적은 기본적인 4레벨 인버터의 구성에 소정의 소자들이 부가됨으로써 보다 안정적 출력을 얻을 수 있는 5레벨 인버터를 구성함으로써, 일부 구성 추가로 더욱 효율이 양호한 교류의 출력을 얻을 수 있도록 하는 것이다.

과제 해결 수단

- [15] 상기와 같은 목적을 달성하기 위한 본 발명은, 전원이 인가되는 전원형성부; 전원형성부로부터 공급되는 전원을 단속하는 스위치부; 및 스위치부의 작동으로 전원형성부의 전원이 인가되는 부하단을 포함하고, 전원형성부는 제1전원형성부, 제2전원형성부, 제3전원형성부로 이루어지고, 제1전원형성부 및 제2전원형성부 사이에 일측이 연결되고 타측이 부하단 제1폴과 연결되는 제1단자스위치; 제2전원형성부 및 제3전원형성부 사이에 일측이 연결되고 타측이 부하단 제1폴과 연결되는 제2단자스위치; 제1전원형성부의 다른 쪽과 일측이 연결되고 타측이 부하단 제2폴과 연결되는 역단자스위치; 및 제3전원형성부의 다른 쪽과 일측이 연결되고 타측이 부하단 제2폴과 연결되는 정단자스위치를 포함하는 것을 특징으로 하는 단상 풀브릿지 인버터를 제공한다.
- [16] 이에 본 발명의 바람직한 실시예에 있어서, 상기 제1전원형성부의 양단 사이의 제1커패시터; 상기 제2전원형성부의 양단 사이의 제2커패시터; 및 상기 제3전원형성부의 양단 사이의 제3커패시터를 포함하는 것을 특징으로 한다.
- [17] 또한 본 발명의 바람직한 실시예에 있어서, 부하단 양측 제1폴과 제2폴 사이에 전원이 인가되는 상태는, 상기 제2전원형성부의 전원과 제3전원형성부의 전원이 합해진 양의 전원이 인가되는 상태, 제3전원형성부의 양의 전원이 인가되는 상태, 제1전원형성부의 음의 전원이 인가되는 상태, 제1전원형성부의 전원과 제2전원형성부의 전원이 합해진 음의 전원이 인가되는 상태로 하는

4레벨 전원이 인가되는 상태를 이루는 것을 특징으로 한다.

발명의 효과

- [18] 상기와 같이 구성되는 본 발명은 기존의 단상 풀 브릿지 인버터와 동일한 스위치소자 수, 동일한 스위칭 주파수를 가지면서 더 높은 전력품질을 가지는 출력전압 및 전류를 생산할 수 있는 효과가 있다.
- [19] 이에 본 발명의 또 다른 효과는 3레벨 인버터에서 사용되는 소자 구성들을 응용하여 사용할 수 있도록 함으로써 구성에 따른 비용의 증가를 방지하고, 출력효율을 양호하게 된다.
- [20] 나아가 본 발명의 또 다른 효과는 기본적인 4레벨 인버터의 구성에 소정의 소자들을 부가하여 안정적 출력을 얻을 수 있는 5레벨 인버터를 구성하는 것으로, 이처럼 일부 구성 추가로 더욱 효율이 양호한 교류의 출력을 얻을 수 있도록 하는 것이다.

도면의 간단한 설명

- [21] 도 1은 본 발명에 따른 단상풀브릿지인버터의 기본 회로도이다.
- [22] 도 2는 본 발명에 따른 도 1의 실시예 전원에서 단일의 전원에 복수 개의 커패시터들이 연결되는 실시예의 단상풀브릿지인버터의 기본 회로도이다.
- [23] 도 3은 본 발명에 따른 단상풀브릿지인버터에 있어서 4레벨실시예 중에서 부하에 양의 최대값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [24] 도 4는 본 발명에 따른 단상풀브릿지인버터에 있어서 4레벨실시예 중에서 부하에 양의 중간 값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [25] 도 5는 본 발명에 따른 단상풀브릿지인버터에 있어서 4레벨실시예 중에서 부하에 음의 중간 값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [26] 도 6은 본 발명에 따른 단상풀브릿지인버터에 있어서 4레벨실시예 중에서 부하에 음의 최하값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [27] 도 7은 본 발명에 따른 단상풀브릿지인버터에 있어서 4레벨실시예에 의해 검출되는 부하단의 전압파형과 필터링된 파형에 대한 그래프이다.
- [28] 도 8은 본 발명에 따른 단상풀브릿지인버터에 있어서 5레벨실시예 중에서 부하에 양의 최대값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [29] 도 9는 본 발명에 따른 단상풀브릿지인버터에 있어서 5레벨실시예 중에서 부하에 양의 중간 값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [30] 도 10은 본 발명에 따른 단상풀브릿지인버터에 있어서 5레벨실시예 중에서 부하 양단자 사이에 연결된 스위치에 의해 양 전압으로부터 "0" 전압을 이루는 상태에 대한 실시예시 회로도이다.
- [31] 도 11은 본 발명에 따른 단상풀브릿지인버터에 있어서 5레벨실시예 중에서 부하 양단자 사이에 연결된 스위치에 의해 음 전압으로부터 "0" 전압을 이루는 상태에 대한 실시예시 회로도이다.
- [32] 도 12는 본 발명에 따른 단상풀브릿지인버터에 있어서 5레벨실시예 중에서

- 부하에 음의 중간 값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [33] 도 13은 본 발명에 따른 단상폴브릿지인버터에 있어서 5레벨실시에 중에서 부하에 음의 최하값으로 인가되는 상태에 대한 실시예시 회로도이다.
- [34] 도 14는 본 발명에 따른 단상폴브릿지인버터에 있어서 5레벨실시에 의해 검출되는 부하단의 전압파형과 필터링된 파형에 대한 그래프이다.
- [35] 도 15는 본 발명에 따른 단상폴브릿지인버터에 대한 제어 블록도이다.
- [36] 도 16은 본 발명과 관련된 단상 폴브릿지 인버터의 개략적인 기능설명을 위한 예시도이다.
- [37] 도 17은 일반적인 단상 폴브릿지 인버터의 동작에 대한 예시도이다.
- [38] 도 18은 도 17로 형성된 인버터의 상태표의 예시도이다.

발명의 실시를 위한 형태

- [39] 이하 첨부되는 도면을 참조하여 상세히 설명한다.
- [40] 즉 본 발명에 따른 향상된 전력품질을 제공하는 단상 폴브릿지 인버터(10)는 첨부된 도 1 내지 도 15 등에서와 같이, 전원이 부하에 인가되는 전원형성부와, 전원형성부로부터 공급되는 전원을 단속하는 스위치부 등이 구성된다. 그리고 스위치부의 작동으로 전원형성부의 전원이 부하단(11)에 인가되는 것이다.
- [41] 특히 본 발명에 따른 단상 폴브릿지 인버터(10)에서는, 전원형성부는 직렬로 연결되는 제1전원형성부(VDC_A), 제2전원형성부(VDC_B), 제3전원형성부(VDC_C) 등을 포함하는 것이다. 이처럼 마련된 제1전원형성부(VDC_A), 제2전원형성부(VDC_B), 제3전원형성부(VDC_C) 등과 연결된 스위치부의 작동으로 각 전원형성부들의 일부 전원이 조합되어 부하단에 각각 인가된다. 따라서 부하단에는 다수 레벨의 전원이 순차적으로 인가되는 것이며, 이에 본 발명의 폴브릿지 인버터는 스위칭 주파수를 가지면서 작동되어 안정적인 교류의 출력을 갖도록 하는 것이다. 즉 제1전원형성부(VDC_A), 제2전원형성부(VDC_B), 제3전원형성부(VDC_C) 등을 포함하여, 다중 레벨의 교류 출력을 얻을 수 있는 것이다.
- [42] 이에 본 발명에서의 전원형성부, 즉 제1전원형성부(VDC_A), 제2전원형성부(VDC_B), 제3전원형성부(VDC_C) 등은, 도 1에서와 같이 다수의 전압원들과 다수의 커패시터들을 포함하여 이루어져 실시될 수도 있고, 도 2에서와 같이 단일의 전압원과 다수의 커패시터들을 포함하여 이루어져 실시될 수도 있을 것이다.
- [43] 이처럼 각 전원형성부들은 부하에 대해 전압이 인가되는 부분에서의 전압형성부분을 지칭하게 되므로, 결국 다수 커패시터들에 의해 형성되는 전압의 형성부분을 포함하여 지칭하게 될 것이다. 예를 보면 제1전원형성부(VDC_A)는 제1커패시터의 양단에서 부하측방향의 출력부분을 말하고, 제2전원형성부(VDC_B)는 제2커패시터의 양단에서 부하측방향의 출력부분을 말하며, 제3전원형성부(VDC_C)는 제3커패시터의 양단에서

부하측방향의 출력부분을 말하게 되는 것으로 규정한다.

- [44] 즉 전원형성부의 예를 보면, 도 1의 실시예에서는 제1전원형성부(VDC_A)가 제1전압원(Vdc_1)과 병렬로 연결된 제1커패시터(C1)로 이루어져 실시되고, 제2전원형성부(VDC_B)는 제2전압원(Vdc_2)과 병렬로 연결되는 제2커패시터(C2)로 이루어져 실시되며, 나아가 제3전원형성부(VDC_C)가 제3전압원(Vdc_2)과 병렬로 연결되는 제3커패시터(C3)로 이루어져 실시되는 것이다. 따라서 도 1의 실시예에 따른 전원형성부에서 제1전원형성부(VDC_A)는 제1전압원(Vdc_1)과 병렬로 연결되는 제1커패시터(C1)에서 부하측으로 출력되는 양단에서 인가되는 전원이 되고, 제2전원형성부(VDC_B)는 제2전압원(Vdc_2)과 병렬로 연결되는 제2커패시터(C2)에서 부하측으로 출력되는 양단에서 인가되는 전원이 되며, 제3전원형성부(VDC_C)는 제3전압원(Vdc_3)과 병렬로 연결되는 제3커패시터(C3)에서 부하측으로 출력되는 양단에서 인가되는 전원이 된다.
- [45] 이처럼 전원형성부는 개별 커패시터들에서 부하측으로 인가되는 전원이 형성되는 부분을 포함하고, 다수의 전압원이 형성될 경우의 실시예로, 대체로 일반전원, 태양광, 풍력, 조력, 충전전력 등과 같이 다양한 수단에 의해 공급되는 전압원의 실시예에 알맞을 것이다.
- [46] 다음으로 전원형성부의 예를 보면, 도 2의 실시예에서는 단일의 전압원과 다수의 커패시터들로 이루어져 실시될 수 있을 것이며, 도 2의 예에서는 제1커패시터(C1), 제2커패시터(C2), 제3커패시터(C3) 등이 서로 직렬로 연결되고, 이들 직렬로 연결되는 세 개의 커패시터들이 단일 전압원과 병렬결합되는 구성이 될 것이다.
- [47] 즉 전원형성부의 구성예로 제1전원형성부(VDC_A)는 제1커패시터(C1)에서 부하측으로 출력되는 양단에서 인가되는 전원이 되고, 제2전원형성부(VDC_B)는 제2커패시터(C2)에서 부하측으로 출력되는 양단에서 인가되는 전원이 되며, 제3전원형성부(VDC_C)는 제3커패시터(C3)에서 부하측으로 출력되는 양단에서 인가되는 전원이 될 것이다. 이와 같은 단일 전원으로 된 경우는 일반적으로 공급되는 전원의 구성 또는 충전전력의 구성 등이 단일로 이루어지는 경우의 실시예일 것이다.
- [48] 이처럼 본 발명에서 실시되는 전원형성부는 단일 또는 복수로 하여 전압원(Vdc, 또는 Vdc_1, Vdc_2, Vdc_3 등)과 함께 다중 레벨의 실시를 위한 복수 커패시터들이 포함되어 이루어지고, 이에 개별 커패시터들의 양단에서 인가되는 전원으로 하여 복수의 전원형성부들을 이루게 되어 부하단에 공급되도록 실시되는 것이다.
- [49] 이처럼 실시되는 전원형성부의 실시양태는 설치 상황에 따라 여러 개의 독립된 직류전원을 사용하거나 또는 직렬로 연결된 커패시터를 사용하도록 하여 개별 전압형성부를 구성하게 되는 것이다.
- [50] 그리고 대체로 단상 풀브릿지 인버터는 도 16, 도 17 등의 예시에서와 같이 단일

직류입력전원으로부터 단상 교류 출력전압을 발생시켜 부하에 공급하는 기능을 갖는다.

- [51] 이러한 단상 풀브릿지 인버터의 동작을 살펴보면, 단상 풀브릿지 인버터의 교류 출력전압 파형은 양방향 전환스위치 S_a 와 S_b 를 제어하는 방법에 따라 정해진다. 즉 단상 풀브릿지 인버터로 도 16, 도 17 등의 예시를 보면 4개의 스위치와 두 개의 폴(pole)로 구성되며, 출력 전압 V_o 는 두 폴(pole) 전압 V_a 와 V_b 의 차이와 같다. 즉 스위치 S_a 와 S_b 의 접점 상태에 따라 부하에 공급할 수 있는 출력전압은 도 18에서와 같이 출력될 것이다. 이처럼 도 16 내지 도 18 등에서와 같은 단상 풀브릿지 인버터는 단일 직류입력 전원으로부터 교류 파형을 만들어 내는데, 이때 교류 출력 전압은 $+V_{dc}$, 0, $-V_{dc}$ 의 3가지 출력 레벨을 가진다.
- [52] 이러한 3가지 출력 레벨을 갖는 단상 풀브릿지 인버터와 달리 다중 출력 레벨을 갖는 인버터를 구성한 것이다. 이에 다중 레벨 인버터는 3레벨 인버터에 비해 몇 가지 장점을 가지고 있으며 이를 요약하면 다음과 같다.
- [53] - 전압레벨 증가 : 3레벨 인버터는 0, $\pm V_{dc}$ 의 전압 레벨만 가지지만 다중 레벨 인버터는 0 또는 $\pm V_{dc}$, $\pm 2V_{dc}$, ..., $\pm mV_{dc}$ 가 가능함으로 출력 전압의 레벨수가 증가하여 낮은 스위칭 주파수로 고품질의 출력전압을 얻을 수 있다.
- [54] - 낮은 전압정격의 스위치를 이용한 고전압 출력 가능 : 스위치들이 직렬로 연결되므로 각각의 스위치에 요구되는 전압정격이 낮아진다.
- [55] - 스위치의 dv/dt 가 낮아지므로 EMC의 발생이 적다.
- [56] - 다양한 스위치 제어를 통한 다양한 제어기법이 사용가능하다.
- [57]
- [58] 이러한 본 발명에 따른 향상된 전력품질을 제공하는 단상풀브릿지인버터(10)의 스위치부에 대한 상세 구성을 보면, 우선 도 3 내지 도 7 등에서와 같이 4레벨 단상 풀브릿지 인버터에서의 스위치부 구성은 다음과 같이 마련될 수 있다.
- [59] 우선 제1전원형성부(VDC_A) 및 제2전원형성부(VDC_B)와의 사이에 일측이 연결되고 타측이 부하단(11) 제1폴(pole1)과 연결되는 제1단자스위치(SW1)가 마련된다. 이러한 제1단자스위치(SW1)를 통하여 제1전원형성부(VDC_A)의 단독 전원, 또는 제2전원형성부(VDC_B)와 제3전원형성부(VDC_C)의 합인 전원이 부하단에 인가되도록 한다.
- [60] 다음으로 제2전원형성부(VDC_B) 및 제3전원형성부(VDC_C)와의 사이에 일측이 연결되고 타측이 부하단(11) 제1폴(pole1)과 연결되는 제2단자스위치(SW2)가 마련된다. 이러한 제2단자스위치(SW2)를 통하여 제1전원형성부(VDC_A)와 제2전원형성부(VDC_B)의 합인 전원, 또는 제3전원형성부(VDC_C)의 단독 전원이 부하단에 인가되도록 한다.
- [61] 그리고 제1전원형성부(VDC_A)의 다른 쪽과 일측이 연결되고 타측이 부하단(11) 제2폴(pole2)과 연결되는 역단자스위치(SW3)가 마련된다. 이러한 역단자스위치(SW3)를 통하여 제1전원형성부(VDC_A)의 단독 전원, 또는

- 제1전원형성부(VDC_A)와 제2전원형성부(VDC_B)의 합의 전원이 부하단에 인가되도록 한다.
- [62] 나아가 제3전원형성부(VDC_C)의 다른 쪽과 일측이 연결되고 타측이 부하단(11) 제2폴(pole2)과 연결되는 정단자스위치(SW4)가 마련된다. 이러한 정단자스위치(SW4)를 통하여 제2전원형성부(VDC_B)와 제3전원형성부(VDC_C)의 합의 전원, 또는 제3전원형성부(VDC_C)의 단독 전원이 부하단에 인가되도록 한다.
- [63] 이와 같이 구비되는 본 발명에 따른 인버터는 제1전원형성부(VDC_A), 제2전원형성부(VDC_B), 제3전원형성부(VDC_C) 등과 같이 총 3개의 전원형성부가 구비되고, 이러한 총 3개의 전원형성부들 사이에 4개의 스위치부재가 기본적으로 연결되는 구성을 갖게 된다.
- [64] 그리하여 스위치부재들의 제어 작동여부에 따라, 총 3개의 전원형성부 전원이 조합되는 여러 전압상태로 부하에 전압인가가 이루어지도록 하는 것이다. 이로 인하여 안정적 형태를 갖는 교류의 출력을 갖게 되는 것이다.
- [65] 이를 위한 세부 구성으로 첨부된 도면에서와 같이, 상기 제1전원형성부(VDC_A)의 양단 사이의 제1커패시터(C1), 상기 제2전원형성부(VDC_B)의 양단 사이의 제2커패시터(C2) 및 상기 제3전원형성부(VDC_C)의 양단 사이의 제3커패시터(C3) 등이 함께 마련된다. 그리하여 이들 커패시터들에 의해 전원이 안정적으로 공급되어 교류발생 작동이 원활하게 된다. 아울러 필요한 경우 다양한 전자회로용 소재들이 더 부가되어 회로를 안정적으로 구성할 수도 있을 것이다.
- [66] 이처럼 구성되는 본 발명에 따른 4-Level 단상 풀브릿지 인버터는 첨부된 도면의 예에서와 같이 4EA의 레벨을 가지는 직류입력전원으로부터 4개의 스위치를 이용하여 단상 교류 출력전압을 발생하여 부하에 공급하는 것이다.
- [67] 이와 같은 본 발명에 따른 4-Level 단상 풀브릿지 인버터는 입력측의 3EA 직류입력에 의해 4EA 입력전압레벨을 가지는데, 이때 교류 출력 전압은 (VDC_B + VDC_C), (VDC_C), -(VDC_A), -(VDC_A + VDC_B)와 같은 4가지 출력 레벨을 가진다. 이에 대한 파형은 도 7과 같이 이루게 된다.
- [68] 이에 본 발명에 따른 향상된 전력품질을 제공하는 단상 풀브릿지 인버터(10)에서 실시되는 양태로써, 전압의 상태가 총 4가지로 이루어지는 4레벨 단상 풀브릿지 인버터의 실시예를 먼저 살펴보기로 한다.
- [69] 특히 이와 같은 본 발명에 따른 인버터에 의하여 부하단(11) 양측 제1폴(pole1)과 제2폴(pole2) 사이에 전원이 인가되는 상태는, 상기 제2전원형성부(VDC_B)의 전원과 제3전원형성부(VDC_C)의 전원이 합해진 양의 전원이 인가되는 상태, 제3전원형성부(VDC_C)의 양의 전원이 인가되는 상태, 제1전원형성부(VDC_A)의 음의 전원이 인가되는 상태, 제1전원형성부(VDC_A)의 전원과 제2전원형성부(VDC_B)의 전원이 합해진 음의 전원이 인가되는 상태 등 총 4레벨로 전원이 인가되는 상태를 이루게 되는

것이다.

[70] 이처럼 각 레벨별로 전원이 부하단에 인가되는 예를 살펴보면 다음과 같다.

[71] 우선 상기 스위치부의 제1단자스위치(SW1), 제2단자스위치(SW2), 역단자스위치(SW3), 정단자스위치(SW4)를 제어하는 인버터제어부(21)가 마련되는 것으로, 이러한 인버터제어부(21)의 제어에 의하여 각 스위치부재들이 작동하게 된다.

[72] 그리하여 인버터제어부(21)의 제어에 의하여, 제1단자스위치(SW1)와 정단자스위치(SW4) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON" 신호)를 전송하게 될 것이다. 그리하여 제1단자스위치(SW1)와 정단자스위치(SW4)가 동작되는 것이다. 이로 인하여 도 3에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제2전원형성부(VDC_B)의 전원과 제3전원형성부(VDC_C)의 전원이 합해진 양의 전원이 인가되는 것이다.

[73] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정될 경우를 예로 설명하면 다음과 같이 실시 될 수 있을 것이다.

[74] 즉 도 3에서처럼 제어에 의해 제1단자스위치(SW1), 정단자스위치(SW4) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제2전원형성부(VDC_B)와 제3전원형성부(VDC_C)로부터 인가되는 전원이 합해진 양의 300V의 전원이 인가될 것이다. 즉 양의 최대값 전원으로 부하단 양측에 인가될 것이다.

[75] 다음으로 인버터제어부(21)의 제어에 의하여, 제2단자스위치(SW2)와 정단자스위치(SW4) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON" 신호)를 전송하게 될 것이다. 그리하여 제2단자스위치(SW2)와 정단자스위치(SW4)가 동작되는 것이다. 이로 인하여 도 4에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제3전원형성부(VDC_C)의 양의 전원이 인가되는 것이다.

[76] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 4에서처럼 제어에 의해 제2단자스위치(SW2), 정단자스위치(SW4) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제3전원형성부(VDC_C)로부터 인가되는 전원인 양의 100V의 전원이 인가될 것이다. 즉 양의 중간값 전원으로 부하단 양측에 인가될 것이다.

[77] 그리고 인버터제어부(21)의 제어에 의하여, 제1단자스위치(SW1)와 역단자스위치(SW3) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON" 신호)를 전송하게 될 것이다. 그리하여 제1단자스위치(SW1)와 역단자스위치(SW3)가 동작되는 것이다. 이로 인하여 도 5에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 음의 전원이 인가되는 것이다.

- [78] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 5에서처럼 제어에 의해 제1단자스위치(SW1), 역단자스위치(SW3) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제1전원형성부(VDC_A)로부터 인가되는 전원인 음의 100V의 전원이 인가될 것이다. 즉 음의 중간값 전원으로 부하단 양측에 인가될 것이다.
- [79] 아울러 인버터제어부(21)의 제어에 의하여, 제2단자스위치(SW2)와 역단자스위치(SW3) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON" 신호)를 전송하게 될 것이다. 그리하여 제2단자스위치(SW2)와 역단자스위치(SW3)가 동작되는 것이다. 이로 인하여 도 6에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 전원과 제2전원형성부(VDC_B)의 전원이 합해진 음의 전원이 인가되는 것이다.
- [80] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 6에서처럼 제어에 의해 제2단자스위치(SW2), 역단자스위치(SW3) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제1전원형성부(VDC_A)와 제2전원형성부(VDC_B)로부터 인가되는 전원이 합해진 음의 300V의 전원이 인가될 것이다. 즉 음의 최대값 전원으로 부하단 양측에 인가될 것이다.
- [81] 이와 같은 전압의 4레벨 형성상태에 대한 실시예에 있어서, 각 전압형성상태에 따른 회로 형성상태의 예를 살펴보면 다음과 같다.
- [82] 즉 상기 스위치부의 제1단자스위치(SW1), 제2단자스위치(SW2), 역단자스위치(SW3), 정단자스위치(SW4)를 제어하는 인버터제어부(21)에 의하여 각 스위치들이 작동될 것이다.
- [83] 이에 도 3에서와 같이 인버터제어부(21)의 제어로 제1단자스위치(SW1)와 정단자스위치(SW4)가 작동하면 부하단(11) 일측의 제1단자스위치(SW1)와 부하단(11) 타측의 정단자스위치(SW4)와 함께 제2전원형성부(VDC_B)와 제3전원형성부(VDC_C)가 포함된 전류흐름의 회로를 형성하게 된다. 따라서 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제2전원형성부(VDC_B)의 전원과 제3전원형성부(VDC_C)의 전원이 합해진 양의 전원이 인가되는 것이다.
- [84] 그리고 도 4에서와 같이 제2단자스위치(SW2)와 정단자스위치(SW4)가 작동하면 부하단(11) 일측의 제2단자스위치(SW2)와 부하단(11) 타측의 정단자스위치(SW4)와 함께 제3전원형성부(VDC_C)가 포함된 전류흐름의 회로를 형성하게 된다. 그리하여 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제3전원형성부(VDC_C)의 양의 전원이 인가되는 것이다.
- [85] 또한 도 5에서와 같이 제1단자스위치(SW1)와 역단자스위치(SW3)가 작동하면 부하단(11) 일측의 제1단자스위치(SW1)와 부하단(11) 타측의 역단자스위치(SW3)와 함께 제1전원형성부(VDC_A)가 포함된 전류흐름의

- 회로를 형성하게 된다. 이로써 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 음의 전원이 인가되는 것이다.
- [86] 나아가 도 6에서와 같이 제2단자스위치(SW2)와 역단자스위치(SW3)가 작동하면 부하단(11) 일측의 제2단자스위치(SW2)와 부하단(11) 타측의 역단자스위치(SW3)와 함께 제1전원형성부(VDC_A)와 제2전원형성부(VDC_B)가 포함된 전류흐름의 회로를 형성하게 된다. 따라서 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 전원과 제2전원형성부(VDC_B)의 전원이 합해진 음의 전원이 인가되는 것이다.
- [87] 이상에서와 같이 4레벨의 단상 폴브릿지 인버터의 작동에 있어서, 각 스위치들의 작동상태에 따라 3개의 전원형성부들이 부하단에 인가되는 전압의 인가상태가 다양하게 이루어질 수 있으며, 특히 도 7에서와 같이 안정적인 교류의 출력상태를 갖도록 구비될 수 있을 것이다.
- [88] 이처럼 본 발명에 따른 향상된 전력품질을 제공하는 단상폴브릿지인버터는 도 1 내지 도 7 등에서와 같이 VDC_A, VDC_B, VDC_C의 세 전압형성부의 전원과 4개의 기본 스위치가 포함되어 이루어진다. 즉 이러한 단상 폴브릿지 인버터에서 VDC_B 직류입력을 중심으로 하여 두 개의 스위치가 한 폴(pole1)(node)을 이루고, VDC_A와 VDC_C의 각(+)와 (-)에 스위치가 위치해서 다른 한 폴(pole2)(node)을 이룬다.
- [89] 이에 인버터 토폴로지는 독립적으로 스위칭하는 2개의 극(pole)(node)으로 이루어져 있고, 각 극(pole)(node)의 두 개의 스위치들은 상보 스위칭을 하면서 이들 4개의 기본 스위치 상태에 따라 인버터의 출력 전압을 조절한다.
- [90] 이처럼 제안된 인버터의 출력전압 레벨을 알아보기 위해 각 스위치의 On / Off에 따른 pole의 전압을 살펴 보면 SW1이 On되면 Pole의 전압은 VDC_B + VDC_C의 전압이 되고, SW2가 On이 되면 VDC_C의 전압이 된다.
- [91] 그리고 Pole2의 전압은 SW3가 ON이 되면 VDC_A + VDC_B + VDC_C의 전압이 되고, SW4가 On이 되면 영(Zero)의 전압이 나타난다. 각 스위치의 On, Off에 따라 인버터의 출력전압으로 형성할 수 있는 전압은 두 폴의 전압차가 된다. 따라서 각 VDC_A가 100V이고, VDC_B가 200V이며, VDC_C가 100V일 때, 제안된 인버터의 출력 전압은 도 3 내지 도 7 등처럼 +100V, +300V, -100V, -300V 등의 4레벨로 나타나게 된다.
- [92] 다음으로 본 발명에 따른 향상된 전력품질을 제공하는 단상 폴브릿지 인버터(10)에서 부하단 전압이 5레벨로 이루어지는 실시예를 첨부된 도 8 내지 도 14 등을 참조하여 설명하면 다음과 같다.
- [93] 이러한 5레벨 인버터의 실시예에서 기본 구성은 앞서 설명한 4레벨의 실시예에서와 같이 마련될 것이다. 즉 전원이 인가되는 전원형성부, 전원형성부로부터 공급되는 전원을 단속하는 스위치부, 그리고 스위치부의 작동으로 전원형성부의 전원이 인가되는 부하단(11)을 포함하여 구성된 것이다.
- [94] 그리고 전원형성부는 제1전원형성부(VDC_A), 제2전원형성부(VDC_B),

제3전원형성부(VDC_C)가 연결되어 이루어지는 것이다. 또한 스위치부의 세부 구성에로, 제1전원형성부(VDC_A) 및 제2전원형성부(VDC_B) 사이에 일측이 연결되고 타측이 부하단(11) 제1폴(pole1)과 연결되는 제1단자스위치(SW1), 제2전원형성부(VDC_B) 및 제3전원형성부(VDC_C) 사이에 일측이 연결되고 타측이 부하단(11) 제1폴(pole1)과 연결되는 제2단자스위치(SW2), 제1전원형성부(VDC_A)의 다른 쪽과 일측이 연결되고 타측이 부하단(11) 제2폴(pole2)과 연결되는 역단자스위치(SW3) 및 제3전원형성부(VDC_C)의 다른 쪽과 일측이 연결되고 타측이 부하단(11) 제2폴(pole2)과 연결되는 정단자스위치(SW4) 등이 마련되는 것이다.

- [95] 이에 더하여 상기 제1단자스위치(SW1)와 제2단자스위치(SW2)가 연결되는 부하단(11) 제1폴(pole1)과, 상기 역단자스위치(SW3)와 정단자스위치(SW4)가 연결되는 부하단(11) 제2폴(pole2)의 사이에는, 역영전압스위치(SW5)와 순영전압스위치(SW6)가 연결되는 것이다.
- [96] 이로써 부하단(11) 양측 제1폴(pole1)과 제2폴(pole2) 사이에 전원이 인가되는 상태는, 상기 제2전원형성부(VDC_B)의 전원과 제3전원형성부(VDC_C)의 전원이 합해진 양의 전원이 인가되는 상태, 제3전원형성부(VDC_C)의 양의 전원이 인가되는 상태, 제1전원형성부(VDC_A)의 음의 전원이 인가되는 상태, 제1전원형성부(VDC_A)의 전원과 제2전원형성부(VDC_B)의 전원이 합해진 음의 전원이 인가되는 상태를 갖게 될 것이다.
- [97] 그리하여 상기 역영전압스위치(SW5), 순영전압스위치(SW6)에 의한 "0" 전압을 형성하는 상태를 이루어 5레벨 전원이 인가되는 상태를 이루는 것이다.
- [98] 이에 상기 제1단자스위치(SW1)와 제2단자스위치(SW2)가 부하단(11) 일측 제1폴(pole1)과 연결되고, 역단자스위치(SW3) 정단자스위치(SW4)가 부하단(11) 타측 제2폴(pole2)과 연결되는 것이며, 이에 부하단(11) 양측 제1폴(pole1)과 제2폴(pole2) 사이에 연결되는 역영전압스위치(SW5)와 순영전압스위치(SW6)는, 설치되는 상황에 알맞게 하여 직렬연결 또는 병렬연결로 이루어질 수 있을 것이다.
- [99] 이와 같이 제안된 본 발명에 따른 향상된 전력품질을 제공하는 5레벨의 단상 폴브릿지 인버터(10)는 첨부된 도면의 예에서와 같이 3EA의 레벨을 가지는 직류입력전원으로부터 4개의 스위치를 이용하여 단상 교류 출력전압을 발생하여 부하에 공급하는 기능을 갖는다.
- [100] 이처럼 제안된 5레벨 단상 폴브릿지 인버터는 입력측의 4레벨의 직류입력에 의해 출력 전압레벨은, $(VDC_B + VDC_C)$, (VDC_C) , 0, $-(VDC_A)$, $-(VDC_A + VDC_B)$ 등과 같은 5가지 출력 레벨을 가진다. 그리고 그 파형은 도 14와 같이 이루게 된다.
- [101] 이와 같이 5레벨에 대한 실시예에 있어서 각 레벨별로 전원이 부하단에 인가되는 예를 첨부된 도면을 참조하여 살펴보면 다음과 같다.
- [102] 우선 4레벨에서처럼 상기 스위치부의 제1단자스위치(SW1),

제2단자스위치(SW2), 역단자스위치(SW3), 정단자스위치(SW4) 등을 포함한 각 스위치부들을 제어하는 인버터제어부(21)가 마련되고 이러한 인버터제어부(21)의 제어에 의해 각 스위치부재들이 작동하게 된다.

- [103] 그리하여 인버터제어부(21)의 제어에 의하여, 제1단자스위치(SW1)와 정단자스위치(SW4) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON 신호")를 전송하게 될 것이다. 그리하여 제1단자스위치(SW1)와 정단자스위치(SW4)가 동작되는 것이다. 이로 인하여 도 8에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제2전원형성부(VDC_B)의 전원과 제3전원형성부(VDC_C)의 전원이 합해진 양의 전원이 인가되는 것이다.
- [104] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 8에서처럼 제어에 의해 제1단자스위치(SW1), 정단자스위치(SW4) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제2전원형성부(VDC_B)와 제3전원형성부(VDC_C)로부터 인가되는 전원이 합해진 양의 300V의 전원이 인가될 것이다. 즉 양의 최대값 전원으로 부하단 양측에 인가될 것이다.
- [105] 다음으로 인버터제어부(21)의 제어에 의하여, 제2단자스위치(SW2)와 정단자스위치(SW4) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON 신호")를 전송하게 될 것이다. 그리하여 제2단자스위치(SW2)와 정단자스위치(SW4)가 동작되는 것이다. 이로 인하여 도 9에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제3전원형성부(VDC_C)의 양의 전원이 인가되는 것이다.
- [106] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 9에서처럼 제어에 의해 제2단자스위치(SW1), 정단자스위치(SW4) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제3전원형성부(VDC_C)로부터 인가되는 전원인 양의 100V의 전원이 인가될 것이다. 즉 양의 중간값 전원으로 부하단 양측에 인가될 것이다.
- [107] 특히 인버터제어부(21)의 제어에 의하여, 순영전압스위치(SW6) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON 신호")를 전송하도록 실시될 것이다. 그리하여 순영전압스위치(SW6)가 동작되고, 제1단자스위치(SW1), 제2단자스위치(SW2), 역단자스위치(SW3), 정단자스위치(SW4)가 차단동작되는 것이다. 그리하여 도 10에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 "0" 전압을 이루게 된다. 특히 순영전압스위치(SW6)의 동작으로 부하단 양측으로 "0" 전압이 이루는 경우는, 양의 값에서 음의 값으로 전환될 때 적용될 것이다.
- [108] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 10에서처럼

제어에 의해 순영전압스위치(SW6)가 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에 "0" 전압을 이루게 된다.

- [109] 다음으로 인버터제어부(21)의 제어에 의하여, 역영전압스위치(SW5) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON 신호)를 전송하도록 실시될 것이다. 그리하여 역영전압스위치(SW5)가 동작되고, 제1단자스위치(SW1), 제2단자스위치(SW2), 역단자스위치(SW3), 정단자스위치(SW4)가 차단동작되는 것이다. 그리하여 도 11에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 "0" 전압을 이루게 된다. 이처럼 역영전압스위치(SW5)가 동작되어 부하단 양측으로 "0" 전압을 이루는 경우는, 음의 값에서 양의 값으로 전환될 때 적용될 것이다.

- [110] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 11에서처럼 제어에 의해 역영전압스위치(SW5)가 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에 "0" 전압을 이루게 된다.

- [111] 그리고 인버터제어부(21)의 제어에 의하여, 제1단자스위치(SW1)와 역단자스위치(SW3) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON 신호)를 전송하게 될 것이다. 그리하여 제1단자스위치(SW1)와 역단자스위치(SW3)가 동작되는 것이다. 이로 인하여 도 12에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 음의 전원이 인가되는 것이다.

- [112] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 12에서처럼 제어에 의해 제1단자스위치(SW1), 역단자스위치(SW3) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제1전원형성부(VDC_A)로부터 인가되는 전원인 음의 100V의 전원이 인가될 것이다. 즉 음의 중간값 전원으로 부하단 양측에 인가될 것이다.

- [113] 또한 인버터제어부(21)의 제어에 의하여, 제2단자스위치(SW2)와 역단자스위치(SW3) 측으로 인버터제어부(21)에서 업펄스의 제어신호(예 : 스위치 "ON 신호)를 전송하게 될 것이다. 그리하여 제2단자스위치(SW2)와 역단자스위치(SW3)가 동작되는 것이다. 이로 인하여 도 13에서와 같이 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 전원과 제2전원형성부(VDC_B)의 전원이 합해진 음의 전원이 인가되는 것이다.

- [114] 예를 들면 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, 도 13에서처럼 제어에 의해 제2단자스위치(SW2), 역단자스위치(SW3) 등이 작동되어 부하단(11) 양측의 제1폴(pole1)과 제2폴(pole2) 사이에는 제1전원형성부(VDC_A)와 제2전원형성부(VDC_B)로부터 인가되는 전원이 합해진 음의 300V의 전원이 인가될 것이다. 즉 음의 최대값 전원으로 부하단

양측에 인가될 것이다.

- [115] 이처럼 제1전원형성부(VDC_A)가 100V이고, 제2전원형성부(VDC_B)가 200V이며, 제3전원형성부(VDC_C)가 100V로 설정된 경우에, +300V, +100V, 0V, -100V, -300V 등의 5레벨 전압 인가상태를 갖게 되는 것이며, 이로써 도 14에서와 같은 안정적 형태의 교류 출력을 얻을 수 있을 것이다.
- [116] 이와 같이 전압의 5레벨 형성상태에 대한 실시예에 있어서, 각 전압형성상태에 따른 회로 형성상태의 예를 살펴보면 다음과 같다.
- [117] 즉 상기 스위치부의 제1단자스위치(SW1), 제2단자스위치(SW2), 역단자스위치(SW3), 정단자스위치(SW4)를 제어하는 인버터제어부(21)에 의하여 각 스위치들이 작동되는 것이다.
- [118] 이에 도 8에서와 같이 부하단(11) 일측의 제1단자스위치(SW1)와 부하단(11) 타측의 정단자스위치(SW4)와 함께 제2전원형성부(VDC_B)와 제3전원형성부(VDC_C)가 포함된 전류흐름의 회로를 형성하게 된다. 따라서 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제2전원형성부(VDC_B)의 전원과 제3전원형성부(VDC_C)의 전원이 합해진 양의 전원이 인가되는 것이다.
- [119] 다음으로 도 9에서와 같이 부하단(11) 일측의 제2단자스위치(SW2)와 부하단(11) 타측의 정단자스위치(SW4)와 함께 제3전원형성부(VDC_C)가 포함된 전류흐름의 회로를 형성하게 된다. 그리하여 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제3전원형성부(VDC_C)의 양의 전원이 인가되는 것이다.
- [120] 그리고 도 10에서와 같이 부하단(11) 양측 제1폴(pole1)과 제2폴(pole2) 사이에 연결되는 순영전압스위치(SW6)가 작동되어 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 "0" 전압을 이루게 된다. 이처럼 순영전압스위치(SW6)의 작동으로 부하단에 "0" 전압이 형성되는 실시예는 "+" 전압 상태에서 "0" 전압을 형성하는 실시예에 적용될 것이다.
- [121] 또한 도 11에서와 같이 부하단(11) 양측 제1폴(pole1)과 제2폴(pole2) 사이에 연결되는 역영전압스위치(SW5)가 작동되어 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 "0" 전압을 이루게 된다. 이처럼 역영전압스위치(SW5)의 작동으로 부하단에 "0" 전압이 형성되는 실시예는 "-" 전압 상태에서 "0" 전압을 형성하는 실시예에 적용될 것이다.
- [122] 다음으로 도 12에서와 같이 부하단(11) 일측의 제1단자스위치(SW1)와 부하단(11) 타측의 역단자스위치(SW3)와 함께 제1전원형성부(VDC_A)가 포함된 전류흐름의 회로를 형성하게 된다. 그리하여 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 음의 전원이 인가되는 것이다.
- [123] 나아가 도 13에서와 같이 부하단(11) 일측의 제2단자스위치(SW2)와 부하단(11) 타측의 역단자스위치(SW3)와 함께 제1전원형성부(VDC_A)와 제2전원형성부(VDC_B)가 포함된 전류흐름의 회로를 형성하게 된다. 그리하여 부하단(11) 제1폴(pole1)과 제2폴(pole2)에 제1전원형성부(VDC_A)의 전원과 제2전원형성부(VDC_B)의 전원이 합해진 음의 전원이 인가되는 것이다.

- [124] 이상에서와 같이 5레벨의 단상 폴브릿지 인버터의 작동에 있어서, 각 스위치들의 작동상태에 따라 3개의 전원형성부들이 부하단에 인가되는 전압의 인가상태가 다양하게 이루어질 수 있으며, 특히 도 14에서와 같이 안정적인 교류의 출력상태를 갖도록 구비될 수 있을 것이다.
- [125] 이처럼 본 발명에 따른 향상된 전력품질을 제공하는 5레벨의 단상폴브릿지인버터는 도 8 내지 도 14 등에서와 같이 VDC_A, VDC_B, VDC_C의 세 직류 전원과 4개의 기본 스위치가 포함되어 이루어진다. 즉 앞서 설명한 4레벨의 단상 폴브릿지 인버터와 같은 기본적인 전원형성부 및 스위칭부를 포함하는 것으로, VDC_B 직류입력을 중심으로 하여 두 개의 스위치가 한 폴(pole, node)을 이루고, VDC_A와 VDC_C의 각(+)와 (-)에 스위치가 위치해서 다른 한 폴(pole, node)을 이룬다. 이에 더하여 "0" 전압형성을 위한 스위치부재들을 더 구비한 것이다.
- [126] 이에 인버터 토폴로지는 독립적으로 스위칭하는 2개의 극(pole)(node)으로 이루어져 있고, 각 극(node)의 두 스위치는 상보 스위칭을 하면서 이들 4개의 기본 스위치 상태에 따라 인버터의 출력 전압을 조절한다. 또한 "+" 전압과 "-" 전압으로 전환되는 경우에 각각 "0" 전압을 형성하도록 한 것이다.
- [127] 이처럼 제안된 인버터의 출력전압 레벨을 알아보기 위해 각 스위치의 On / Off에 따른 pole의 전압을 살펴보면 SW1이 On되면 Pole의 전압은 VDC_B + VDC_C의 전압이 되고, SW2가 On이 되면 VDC_C의 전압이 된다.
- [128] 그리고 Pole2의 전압은 SW3가 ON이 되면 VDC_A + VDC_B + VDC_C의 전압이 되고, SW4가 On이 되면 영(Zero)의 전압이 나타난다. 각 스위치의 On, Off에 따라 인버터의 출력전압으로 형성할 수 있는 전압은 두 폴의 전압차가 된다. 따라서 각 VDC_A가 100V이고, VDC_B가 200V이며, VDC_C가 100V일 때, 제안된 인버터의 출력 전압 Vac는 +100V, +300V, -100V, -300V 등의 4레벨로 나타나게 된다.
- [129] 이에 더하여 양 극(pole) 사이에 연결된 SW5, SW6의 작동으로 "0" 전압을 형성하는 총 5레벨을 이루게 되는 것이다.
- [130] 이처럼 본 발명에 의하여 5레벨의 전력레벨을 형성하는 본 발명의 단상폴브릿지인버터에 의하여 안정적인 형태의 교류출력을 얻을 수 있는 것이다.
- [131] 이상으로 본 발명의 실시예에 대하여 상세히 설명하였으나, 이는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있도록 일실시예를 기재한 것이므로, 상기 실시예의 기재에 의하여 본 발명의 기술적 사상이 제한적으로 해석되어서는 아니 된다.

청구범위

[청구항 1]

전원이 인가되는 전원형성부;
 전원형성부로부터 공급되는 전원을 단속하는 스위치부; 및
 스위치부의 작동으로 전원형성부의 전원이 인가되는 부하단을
 포함하고,
 전원형성부는 제1전원형성부, 제2전원형성부, 제3전원형성부로
 이루어지고,
 제1전원형성부 및 제2전원형성부 사이에 일측이 연결되고 타측이
 부하단 제1폴과 연결되는 제1단자스위치;
 제2전원형성부 및 제3전원형성부 사이에 일측이 연결되고 타측이
 부하단 제1폴과 연결되는 제2단자스위치;
 제1전원형성부의 다른 쪽과 일측이 연결되고 타측이 부하단
 제2폴과 연결되는 역단자스위치; 및
 제3전원형성부의 다른 쪽과 일측이 연결되고 타측이 부하단
 제2폴과 연결되는 정단자스위치;
 를 포함하는 것을 특징으로 하는 단상 풀브릿지 인버터.

[청구항 2]

제 1항에 있어서,
 상기 제1전원형성부의 양단 사이의 제1커패시터;
 상기 제2전원형성부의 양단 사이의 제2커패시터; 및
 상기 제3전원형성부의 양단 사이의 제3커패시터;
 를 포함하는 것을 특징으로 하는 단상 풀브릿지 인버터.

[청구항 3]

제 1항에 있어서,
 부하단 양측 제1폴과 제2폴 사이에 전원이 인가되는 상태는,
 상기 제2전원형성부의 전원과 제3전원형성부의 전원이 합해진
 양의 전원이 인가되는 상태, 제3전원형성부의 양의 전원이
 인가되는 상태, 제1전원형성부의 음의 전원이 인가되는 상태,
 제1전원형성부의 전원과 제2전원형성부의 전원이 합해진 음의
 전원이 인가되는 상태로 하는 4레벨 전원이 인가되는 상태를
 이루는 것을 특징으로 하는 단상 풀브릿지 인버터.

[청구항 4]

제 1항에 있어서,
 상기 스위치부의 제1단자스위치, 제2단자스위치, 역단자스위치,
 정단자스위치를 제어하는 인버터제어부의 제어에 의하여,
 제1단자스위치와 정단자스위치 측으로 인버터제어부에서
 제어신호를 전송하여 제1단자스위치와 정단자스위치가 동작되어,
 부하단 제1폴과 제2폴에 제2전원형성부의 전원과
 제3전원형성부의 전원이 합해진 양의 전원이 인가되고,
 제2단자스위치와 정단자스위치 측으로 인버터제어부에서

제어신호를 전송하여 제2단자스위치와 정단자스위치가 동작되어, 부하단 제1폴과 제2폴에 제3전원형성부의 양의 전원이 인가되며, 제1단자스위치와 역단자스위치 측으로 인버터제어부에서 제어신호를 전송하여 제1단자스위치와 역단자스위치가 동작되어, 부하단 제1폴과 제2폴에 제1전원형성부의 음의 전원이 인가되고, 제2단자스위치와 역단자스위치 측으로 인버터제어부에서 제어신호를 전송하여 제2단자스위치와 역단자스위치가 동작되어, 부하단 제1폴과 제2폴에 제1전원형성부의 전원과 제2전원형성부의 전원이 합해진 음의 전원이 인가되는 것을 특징으로 하는 단상 폴브릿지 인버터.

[청구항 5]

제 1항에 있어서,
상기 스위치부의 제1단자스위치, 제2단자스위치, 역단자스위치, 정단자스위치를 제어하는 인버터제어부의 제어에 의하여, 부하단 일측의 제1단자스위치와 부하단 타측의 정단자스위치와 함께 제2전원형성부와 제3전원형성부가 포함된 전류흐름의 회로를 형성하여, 부하단 제1폴과 제2폴에 제2전원형성부의 전원과 제3전원형성부의 전원이 합해진 양의 전원이 인가되고, 부하단 일측의 제2단자스위치와 부하단 타측의 정단자스위치와 함께 제3전원형성부가 포함된 전류흐름의 회로를 형성하여, 부하단 제1폴과 제2폴에 제3전원형성부의 양의 전원이 인가되며, 부하단 일측의 제1단자스위치와 부하단 타측의 역단자스위치와 함께 제1전원형성부가 포함된 전류흐름의 회로를 형성하여, 부하단 제1폴과 제2폴에 제1전원형성부의 음의 전원이 인가되고, 부하단 일측의 제2단자스위치와 부하단 타측의 역단자스위치와 함께 제1전원형성부와 제2전원형성부가 포함된 전류흐름의 회로를 형성하여, 부하단 제1폴과 제2폴에 제1전원형성부의 전원과 제2전원형성부의 전원이 합해진 음의 전원이 인가되는 것을 특징으로 하는 단상 폴브릿지 인버터.

[청구항 6]

제 1항에 있어서,
상기 제1단자스위치와 제2단자스위치가 연결되는 부하단 제1폴과, 상기 역단자스위치와 정단자스위치가 연결되는 부하단 제2폴의 사이에는, 역영전압스위치와 순영전압스위치가 연결되고,
부하단 양측 제1폴과 제2폴 사이에 전원이 인가되는 상태는, 상기 제2전원형성부의 전원과 제3전원형성부의 전원이 합해진 양의 전원이 인가되는 상태, 제3전원형성부의 양의 전원이 인가되는 상태, 제1전원형성부의 음의 전원이 인가되는 상태, 제1전원형성부의 전원과 제2전원형성부의 전원이 합해진 음의

전원이 인가되는 상태에 더하여,
 상기 역영전압스위치, 순영전압스위치에 의한 "0" 전압을
 형성하는 상태를 이루어 5레벨 전원이 인가되는 상태를 이루는
 것을 특징으로 하는 단상 폴브릿지 인버터.

[청구항 7]

제 6항에 있어서,
 부하단 양측 제1폴과 제2폴 사이에 연결되는 역영전압스위치와
 순영전압스witch는, 직렬연결 또는 병렬연결로 이루어지는 것을
 특징으로 하는 단상 폴브릿지 인버터.

[청구항 8]

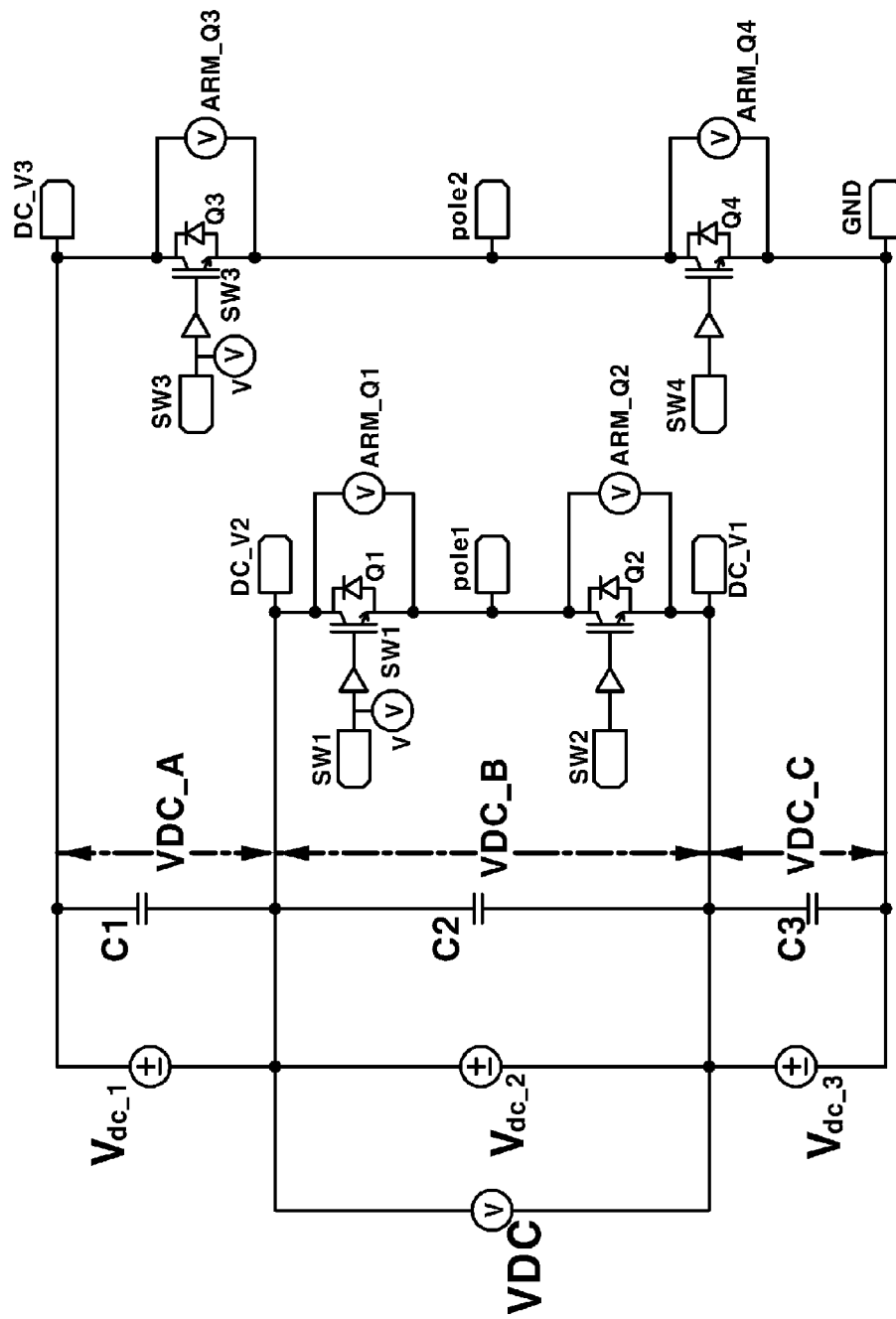
제 6항에 있어서,
 상기 스위치부의 제1단자스위치, 제2단자스위치, 역단자스위치,
 정단자스위치, 순영전압스위치, 역영전압스위치를 제어하는
 인버터제어부의 제어에 의하여,
 제1단자스위치와 정단자스위치 측으로 인버터제어부에서
 제어신호를 전송하여 제1단자스위치와 정단자스위치가 동작되어,
 부하단 제1폴과 제2폴에 제2전원형성부의 전원과
 제3전원형성부의 전원이 합해진 양의 전원이 인가되고,
 제2단자스위치와 정단자스위치 측으로 인버터제어부에서
 제어신호를 전송하여 제2단자스위치와 정단자스위치가 동작되어,
 부하단 제1폴과 제2폴에 제3전원형성부의 양의 전원이 인가되며,
 제1단자스위치와 역단자스위치 측으로 인버터제어부에서
 제어신호를 전송하여 제1단자스위치와 역단자스위치가 동작되어,
 부하단 제1폴과 제2폴에 제1전원형성부의 음의 전원이 인가되고,
 제2단자스위치와 역단자스위치 측으로 인버터제어부에서
 제어신호를 전송하여 제2단자스위치와 역단자스위치가 동작되어,
 부하단 제1폴과 제2폴에 제1전원형성부의 전원과
 제2전원형성부의 전원이 합해진 음의 전원이 인가되며,
 순영전압스위치 측으로 인버터제어부에서 제어신호를 전송하여
 순영전압스위치가 동작되고, 제1단자스위치, 제2단자스위치,
 역단자스위치, 정단자스위치가 차단동작되어, 부하단 제1폴과
 제2폴에 "0" 전압을 이루고,
 역영전압스위치 측으로 인버터제어부에서 제어신호를 전송하여
 역영전압스위치가 동작되고, 제1단자스위치, 제2단자스위치,
 역단자스위치, 정단자스위치가 차단동작되어, 부하단 제1폴과
 제2폴에 "0" 전압을 이루는 것을 특징으로 하는 단상 폴브릿지
 인버터.

[청구항 9]

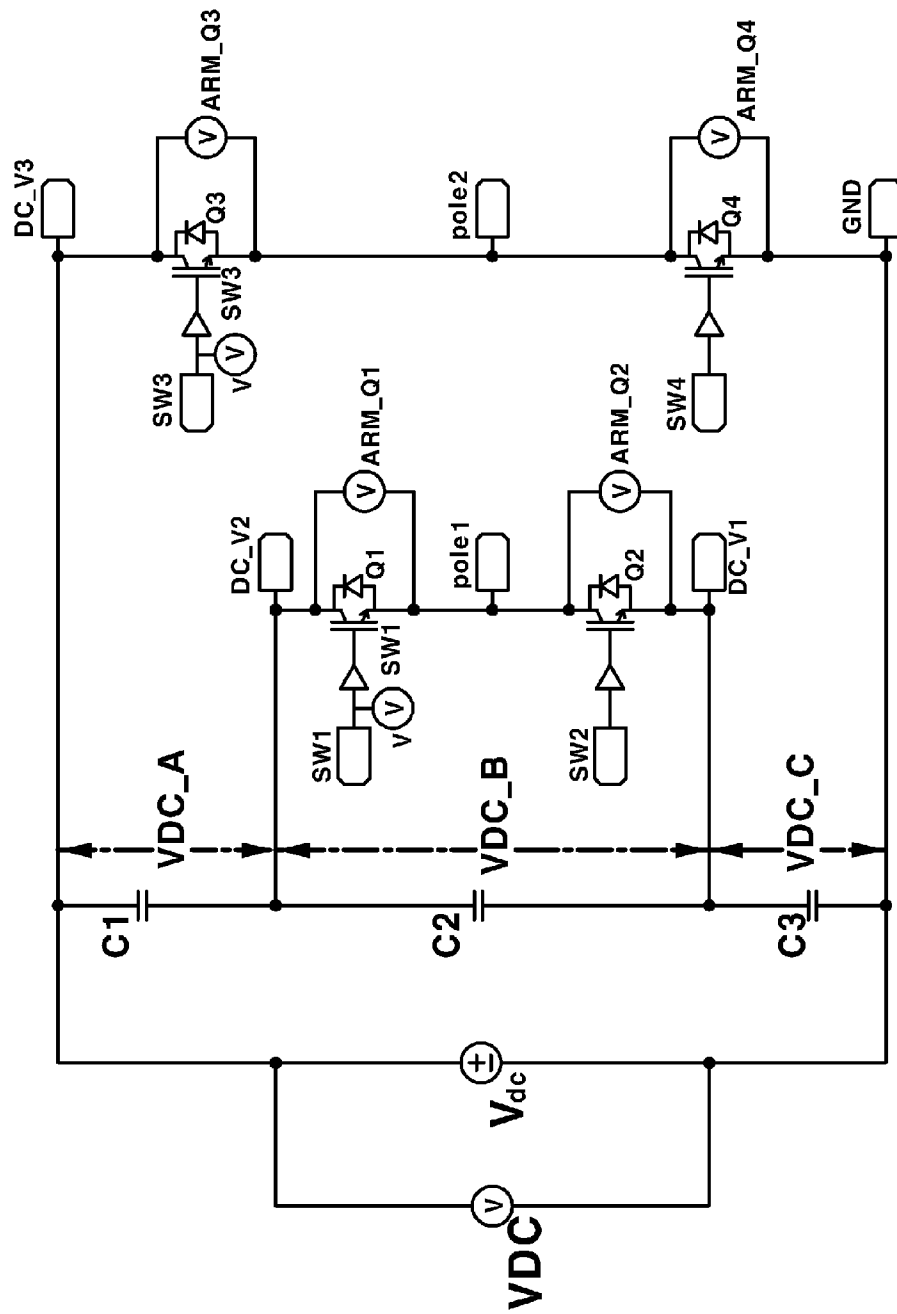
제 6항 또는 제 7항에 있어서,
 상기 스위치부의 제1단자스위치, 제2단자스위치, 역단자스위치,
 정단자스위치, 순영전압스위치, 역영전압스위치를 제어하는

인버터 제어부의 제어에 의하여,
 부하단 일측의 제1단자스위치와 부하단 타측의 정단자스위치와
 함께 제2전원형성부와 제3전원형성부가 포함된 전류흐름의
 회로를 형성하여, 부하단 제1폴과 제2폴에 제2전원형성부의
 전원과 제3전원형성부의 전원이 합해진 양의 전원이 인가되고,
 부하단 일측의 제2단자스위치와 부하단 타측의 정단자스위치와
 함께 제3전원형성부가 포함된 전류흐름의 회로를 형성하여,
 부하단 제1폴과 제2폴에 제3전원형성부의 양의 전원이 인가되며,
 부하단 일측의 제1단자스위치와 부하단 타측의 역단자스위치와
 함께 제1전원형성부가 포함된 전류흐름의 회로를 형성하여,
 부하단 제1폴과 제2폴에 제1전원형성부의 음의 전원이 인가되고,
 부하단 일측의 제2단자스위치와 부하단 타측의 역단자스위치와
 함께 제1전원형성부와 제2전원형성부가 포함된 전류흐름의
 회로를 형성하여, 부하단 제1폴과 제2폴에 제1전원형성부의
 전원과 제2전원형성부의 전원이 합해진 음의 전원이 인가되며,
 부하단 양측 제1폴과 제2폴 사이에 연결되는 순영전압스위치가
 작동되어 부하단 제1폴과 제2폴에 "0" 전압을 이루고,
 부하단 양측 제1폴과 제2폴 사이에 연결되는 역영전압스위치가
 작동되어 부하단 제1폴과 제2폴에 "0" 전압을 이루는 것을
 특징으로 하는 단상 풀브릿지 인버터.

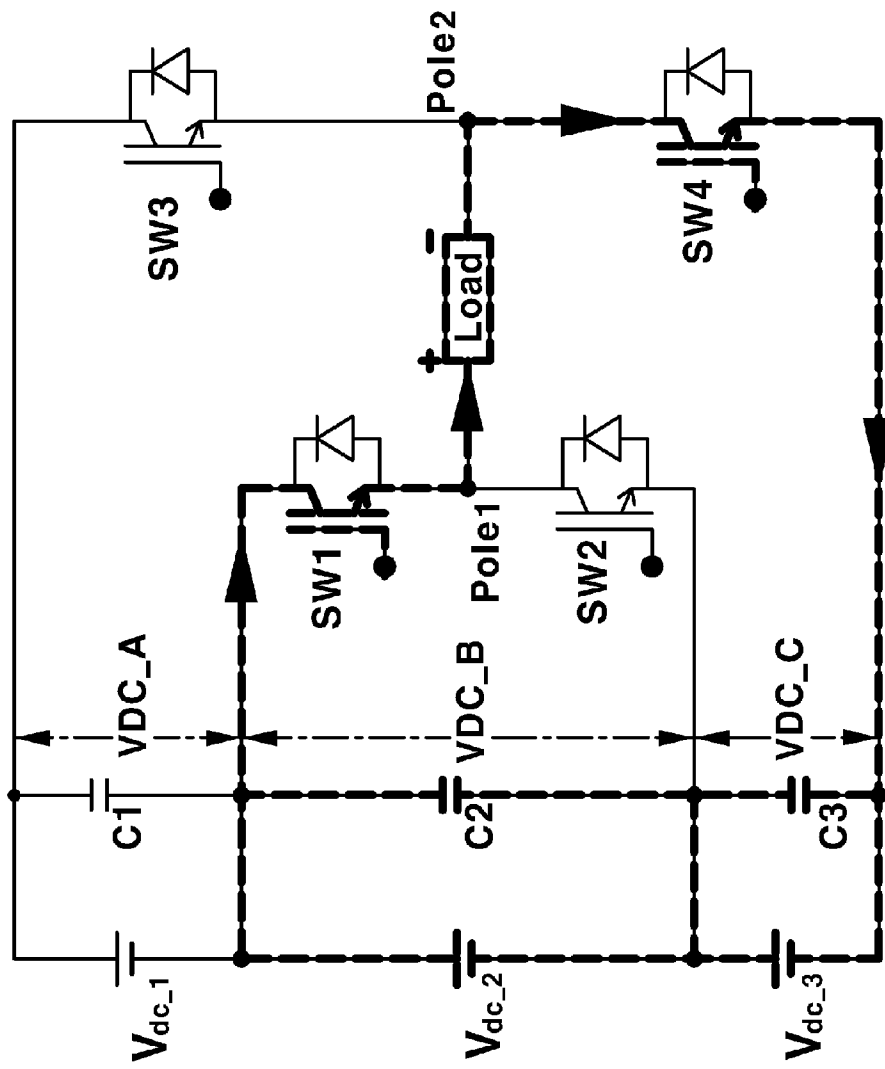
[Fig. 1]



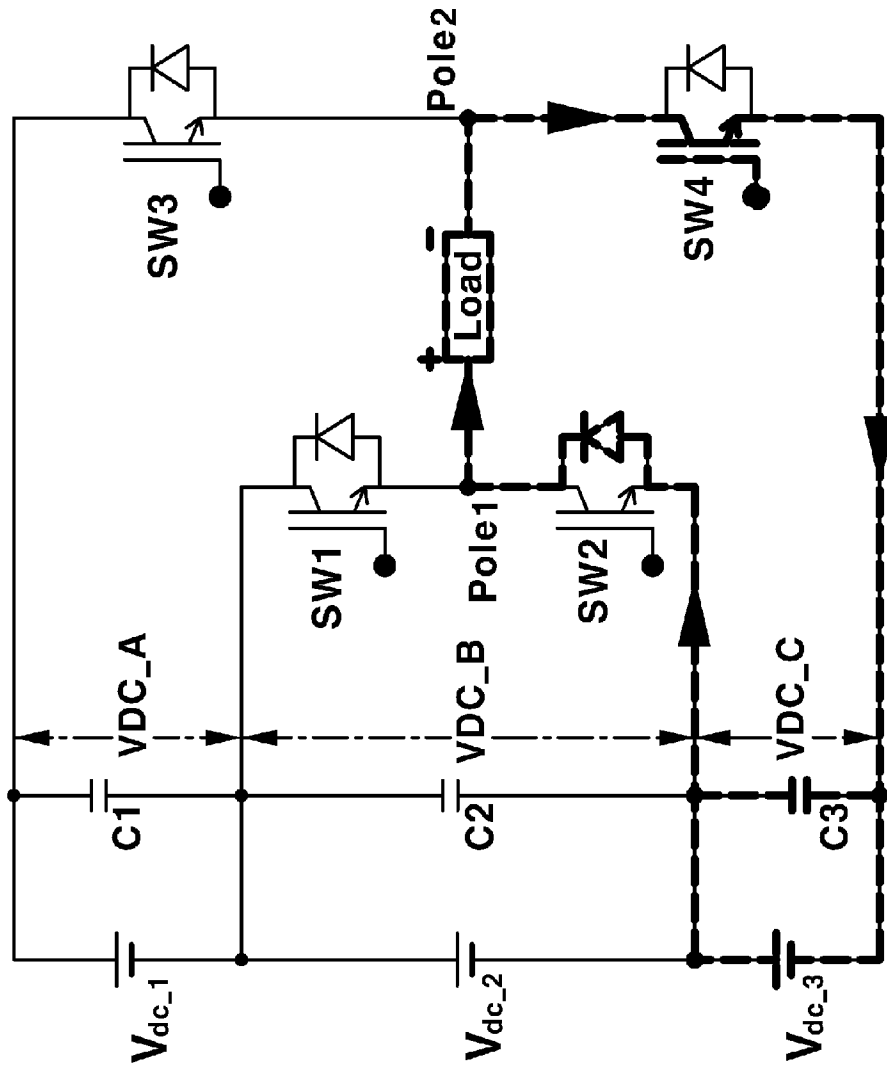
[Fig. 2]



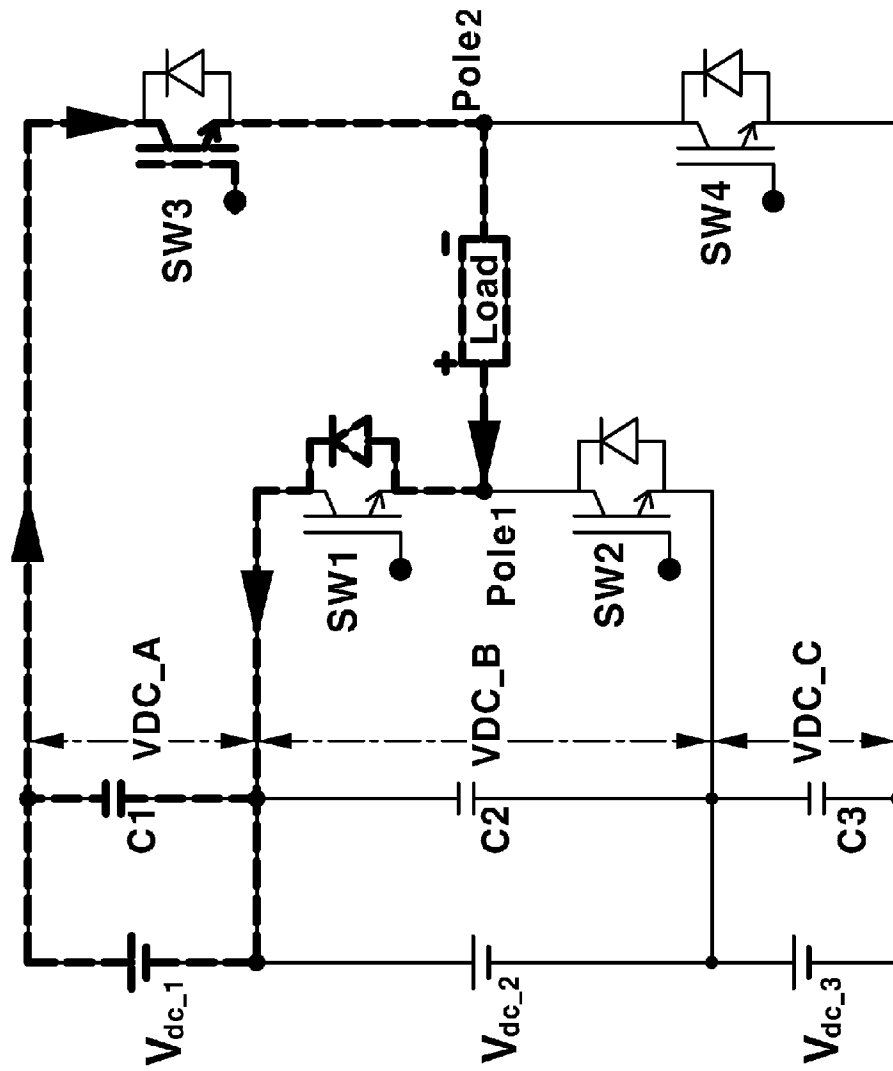
[Fig. 3]



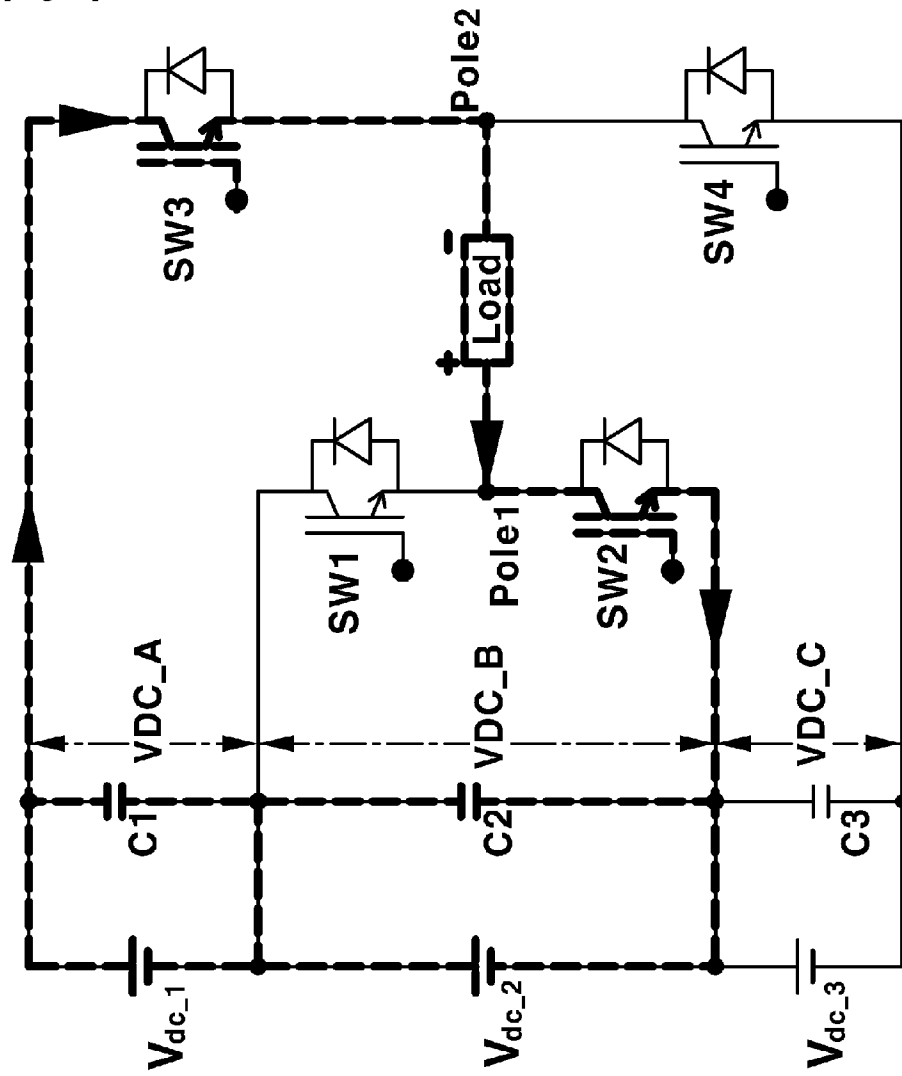
[Fig. 4]



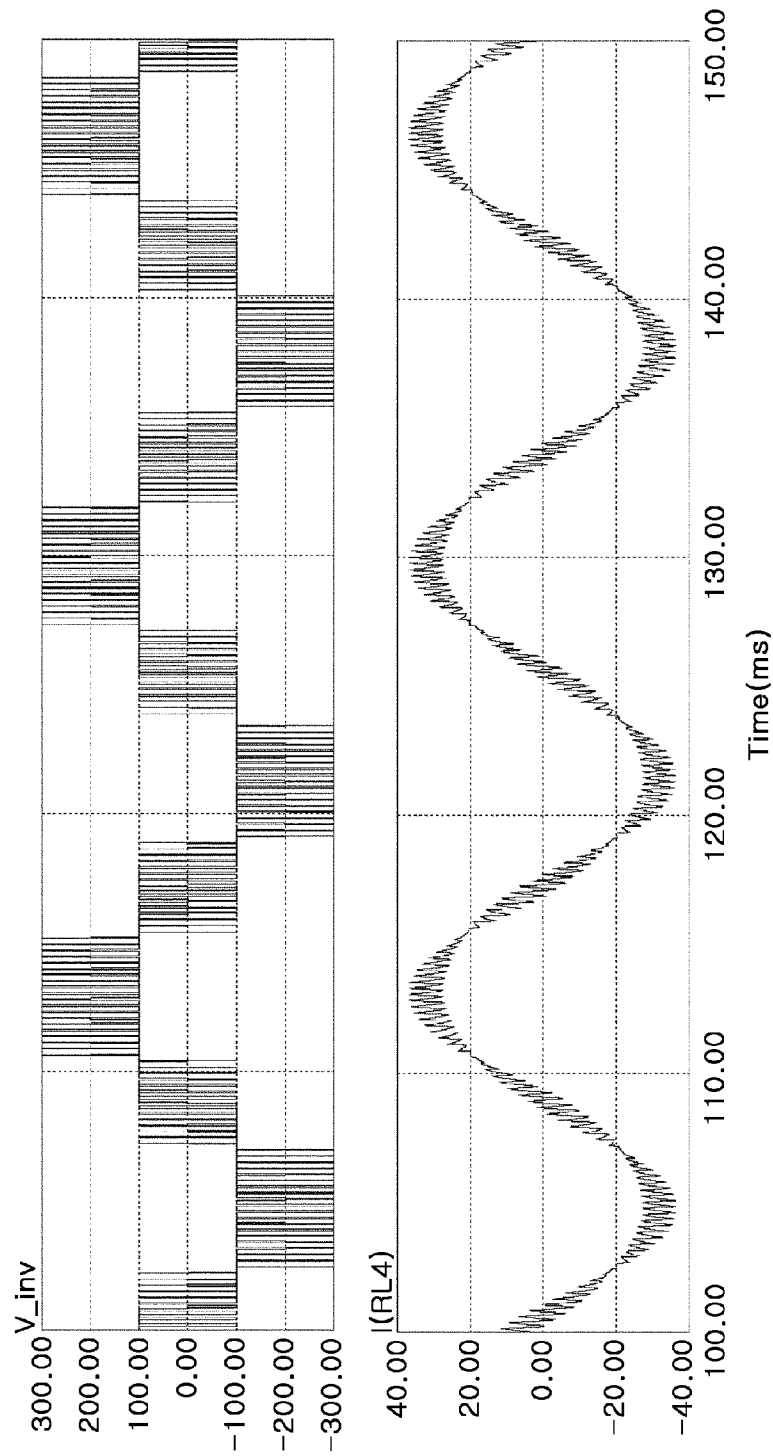
[Fig. 5]



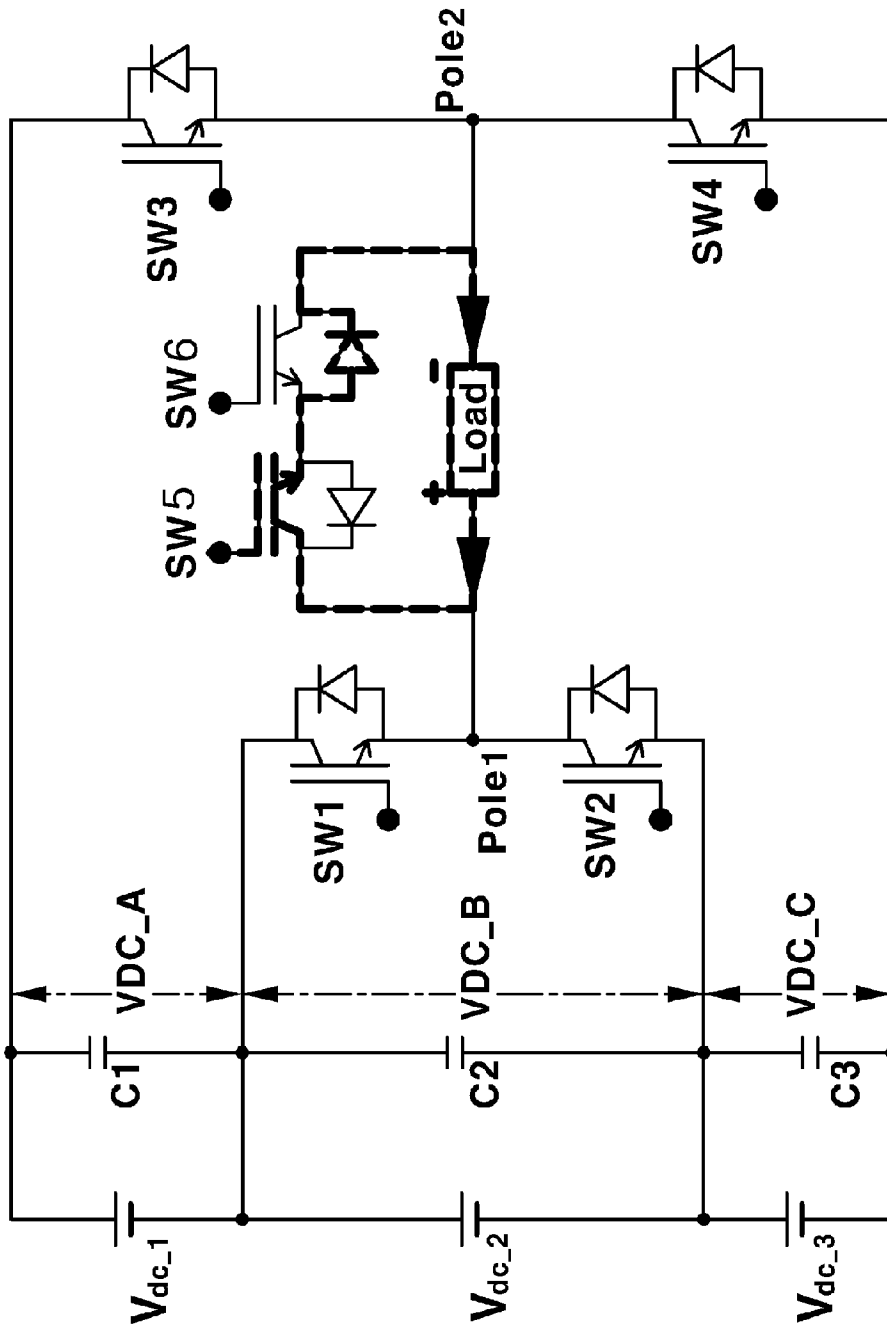
[Fig. 6]



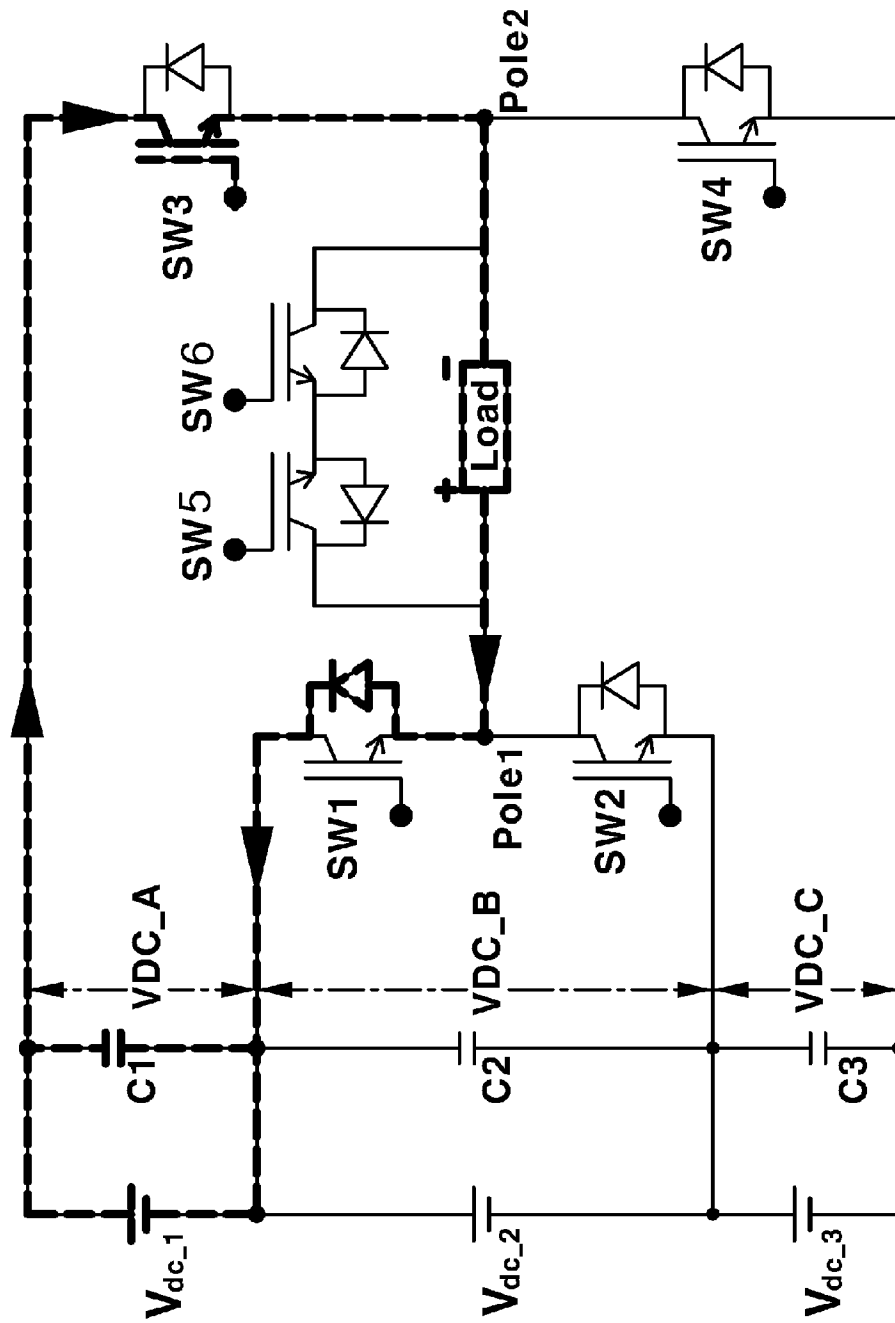
[Fig. 7]



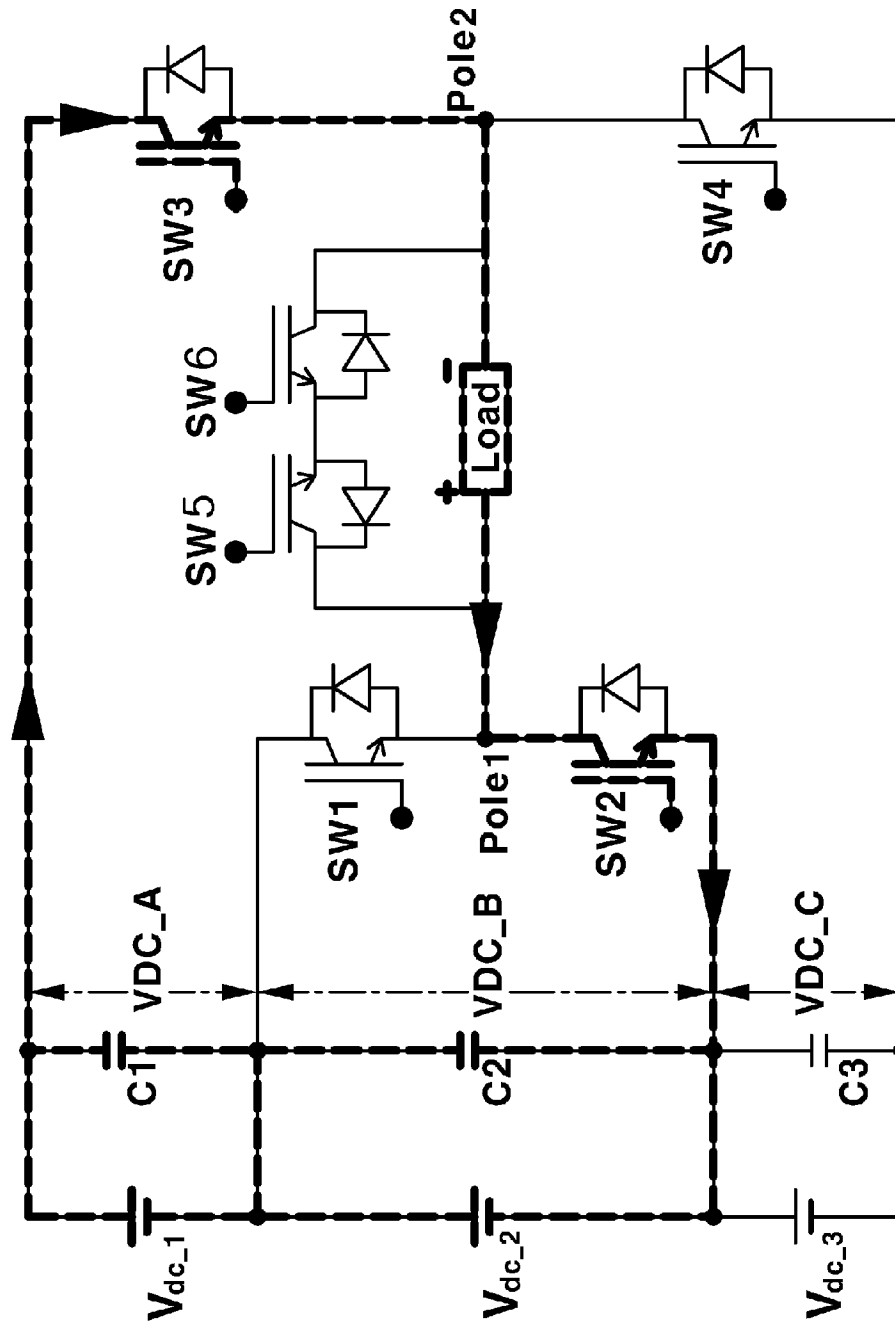
[Fig. 11]



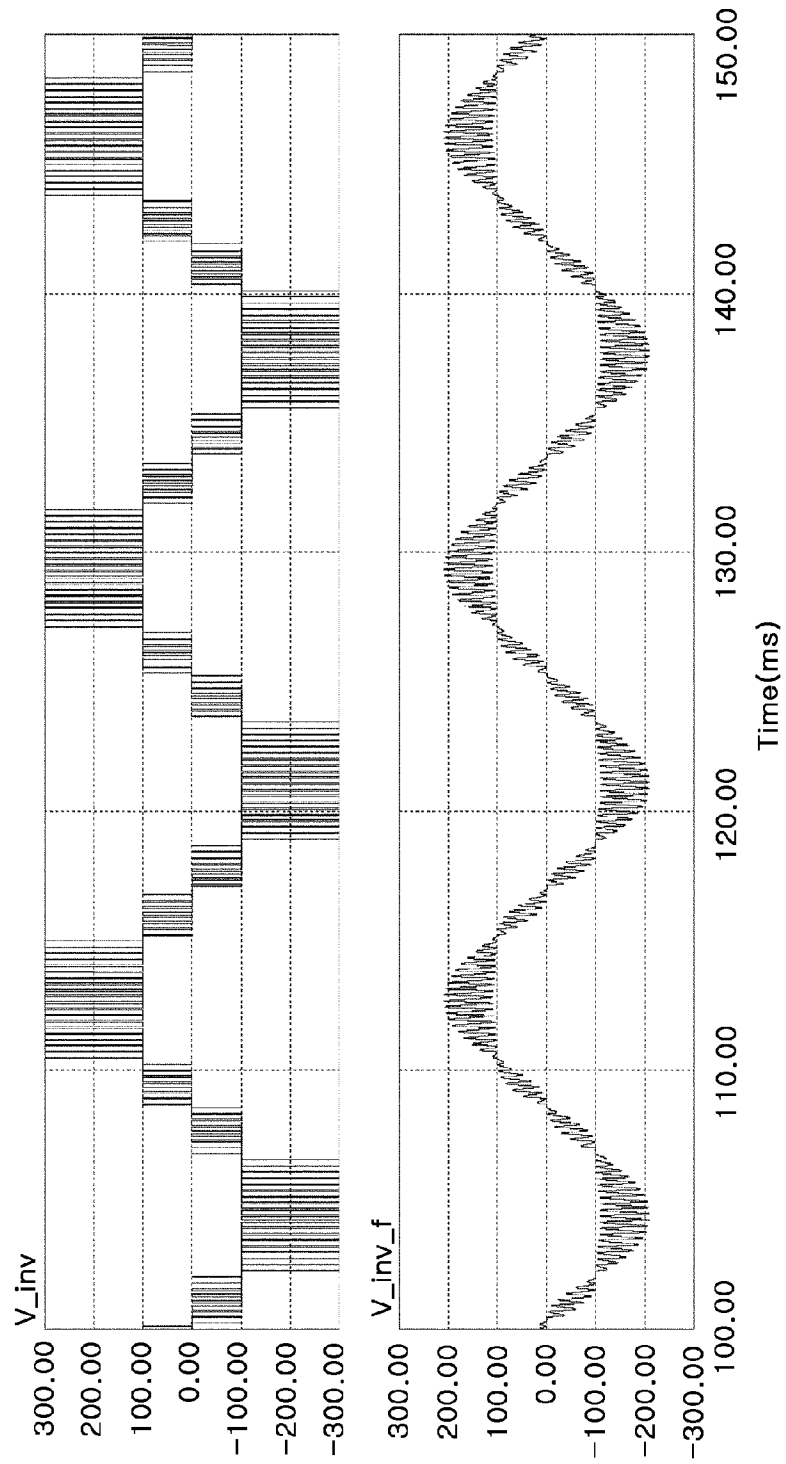
[Fig. 12]



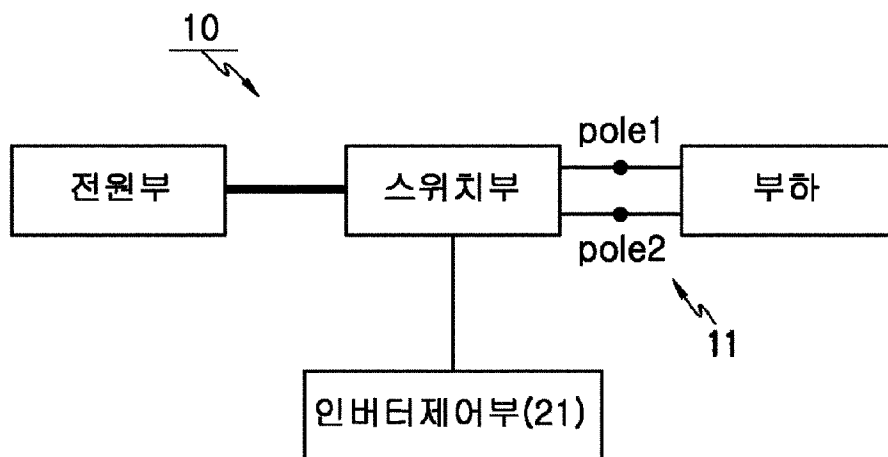
[Fig. 13]



[Fig. 14]



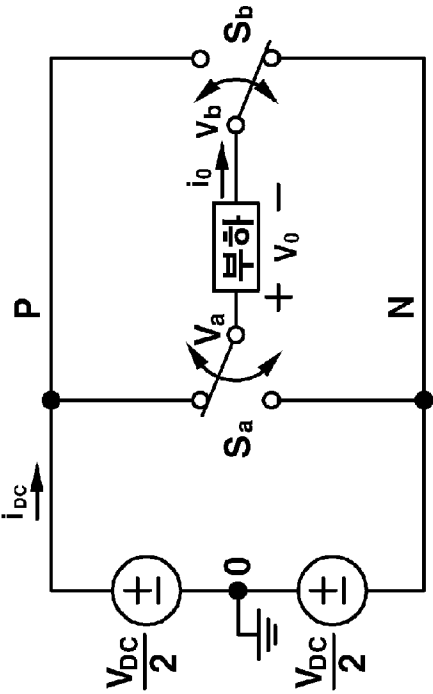
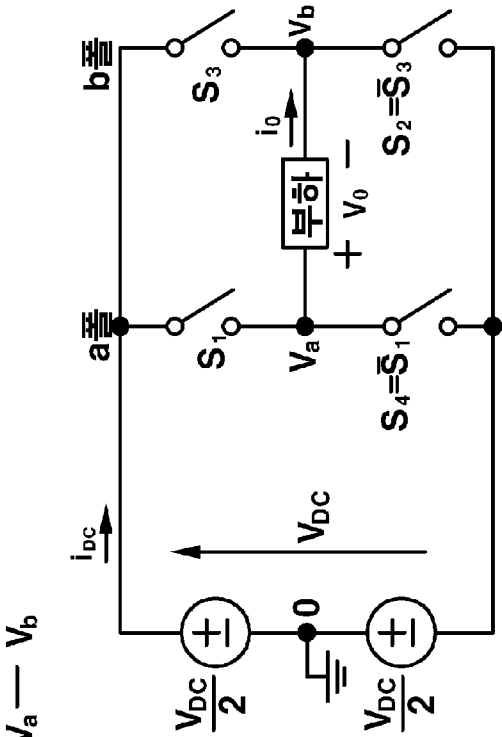
[Fig. 15]



[Fig. 16]



[Fig. 17]



[Fig. 18]

S_a	S_b	V_0
P	N	V_{DC}
N	P	$-V_{DC}$
P	P	0
N	N	0

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2012/008506**A. CLASSIFICATION OF SUBJECT MATTER*****H02M 7/48(2007.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M 7/48; H02M 7/537; H02M 7/00; H02M 7/521; H02M 7/5387; H02M 1/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: "Inverter", "Multi-Level", "Full-Bridge", "Single-Stage", "Capacitor"

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 4203151 A (EXXON RESEARCH & ENGINEERING CO) 13 May 1980 See abstract, claims 1-13 and figures 1-20	1-9
A	US 4117364 A (MASSACHUSETTS INSTITUTE OF TECHNOLOGY) 26 September 1978 See abstract, claims 1-43 and figures 1-12	1-9
A	US 7126409 B2 (AMERICAN POWER CONVERSION CORP) 24 October 2006 See abstract, claims 1-17 and figures 1-10	1-9
A	US 6556461 B1 (POWER PARAGON INC) 29 April 2003 See abstract, claims 1-28 and figures 1-11	1-9
A	US 6072707 A (SIEMENS POWER TRANSMISSION & DISTRIBUTION INC) 06 June 2000 See abstract, claims 1-2 and figures 1-8	1-9



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

22 MARCH 2013 (22.03.2013)

Date of mailing of the international search report

25 MARCH 2013 (25.03.2013)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2012/008506

Patent document cited in search report	Publication date	Patent family member	Publication date
US 4203151 A	13.05.1980	NONE	
US 4117364 A	26.09.1978	NONE	
US 7126409 B2	24.10.2006	US 2005-0105314 A1 US 6838925 B1	19.05.2005 04.01.2005
US 6556461 B1	29.04.2003	US RE41040 E	15.12.2009
US 6072707 A	06.06.2000	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H02M 7/48(2007.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H02M 7/48; H02M 7/537; H02M 7/00; H02M 7/521; H02M 7/5387; H02M 1/12

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: "Inverter", "Multi-Level", "Full-Bridge", "Single-Stage", "Capacitor"

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	US 4203151 A (Exxon Research & Engineering Co) 1980.05.13 요약서, 청구항 1-13 및 도면 1-20 참조	1-9
A	US 4117364 A (Massachusetts Institute of Technology) 1978.09.26 요약서, 청구항 1-43 및 도면 1-12 참조	1-9
A	US 7126409 B2 (American Power Conversion Corp) 2006.10.24 요약서, 청구항 1-17 및 도면 1-10 참조	1-9
A	US 6556461 B1 (Power Paragon Inc) 2003.04.29 요약서, 청구항 1-28 및 도면 1-11 참조	1-9
A	US 6072707 A (Siemens Power Transmission & Distribution Inc) 2000.06.06 요약서, 청구항 1-2 및 도면 1-8 참조	1-9

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2013년 03월 22일 (22.03.2013)

국제조사보고서 발송일

2013년 03월 25일 (25.03.2013)

ISA/KR의 명칭 및 우편주소

 대한민국 특허청
(302-701) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 82-42-472-7140

심사관

배진용

전화번호 82-42-481-8503



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 4203151 A	1980.05.13	없음	
US 4117364 A	1978.09.26	없음	
US 7126409 B2	2006.10.24	US 2005-0105314 A1 US 6838925 B1	2005.05.19 2005.01.04
US 6556461 B1	2003.04.29	US RE41040 E	2009.12.15
US 6072707 A	2000.06.06	없음	