

WO 2010/100702 A1



成膜室では、基板に成膜処理が行われる。第 1 電極は、成膜室内に配置され、接地されている。第 2 電極は、成膜室内に配置され、第 1 電極に対向している。高周波電源は、第 2 電極に高周波電力を供給する。直流電源は、第 2 電極に直流のバイアス電圧を入力する。制御部は、バイアス電圧を、高周波電力が供給されていてバイアス電圧が供給されていないときの第 2 電極の電位より低くする。これにより、成膜される膜の成膜速度が低下することを抑制しつつ、膜質を向上させることができる。

明 細 書

発明の名称： 成膜方法及び成膜装置

技術分野

[0001] 本発明は、半導体膜などを成膜する成膜方法及び成膜装置に関する。

背景技術

[0002] 薄膜を成膜する方法として、プラズマCVD (Chemical Vapor Deposition) が広く用いられている。プラズマCVDには、容量結合型CVD、誘導結合型CVD、マイクロ波CVD、ECR-CVDなど多くの方法が存在するが、これらのうち最も広く用いられているのは容量結合型CVDである。容量結合型CVDは、1対の平行平板電極間にプラズマを励起するため、他の方法と比較して簡単な構造で均一性が高い膜を成膜できる。

[0003] 容量結合型CVDによって成膜される膜には、シリコン系薄膜、SiC、GaAs、GaNなどの半導体膜、SiN_x、SiO₂などの誘電体膜、ダイヤモンド、ダイヤモンド状カーボン薄膜(DLC)、BNなどの高硬度膜、高分子膜など多種多様の薄膜がある。

[0004] シリコン系薄膜の用途の一つに、薄膜太陽電池がある。薄膜太陽電池は、シリコン膜の厚さが数 μ m以下と薄く、バルク結晶シリコン太陽電池に比べて原料であるシリコン使用量が少ないという利点を有している。

[0005] プラズマCVD法によって形成される薄膜の特性は、成膜時のプラズマの状態に依存する。プラズマの状態を制御するパラメータとしては、投入する電力、圧力、原料ガスの種類や流量などがある。一方、基板の電位はプラズマの電位より低いため、プラズマ中で生成したイオンの一部は、プラズマと基板の電位差によって加速し、基板に衝突する(イオン衝撃)。例えば特許文献1には、基板に負の直流電圧を印加することにより、イオン衝撃のエネルギーを積極的に大きくして、SiN薄膜の応力を制御する方法が記載されている。

- [0006] また特許文献2には、アモルファスシリコン膜を基板に成膜するとき、基板を設置している電極にプラズマ生成用の高周波電力を入力し、かつこの電極に正の直流電圧を印加することが記載されている。
- [0007] また特許文献3には、カソード電極にプラズマ生成用の高周波電力を入力し、かつこの電極に直流又は交流のバイアス電圧を印加することが記載されている。この技術において、基板は、カソード電極ではなくアノード電極に設置される。さらに特許文献3には、バイアス電圧を、プラズマ空間のフローティング電位に基づいて制御することも記載されている。ここでフローティング電位とは、バイアス電圧を印加しないときのカソード電極を指しており、プラズマによって発生するセルフバイアス電圧を意味している。なお特許文献3に記載の技術は、薄膜の膜質を向上させるためのイオン衝撃を確保することを意識している。そして、バイアス電圧を印加することにより、カソード電位をフローティング電位以上に上げることで、プラズマ電位を上昇させ、これにより、アノード電極上の基板に入射するイオン衝撃を大きくしている。このことから、特許文献3に記載の技術は、実質的には、カソード電極にフローティング電位以上のバイアス電圧を印加する技術である。

先行技術文献

特許文献

- [0008] 特許文献1：特開平2－166283号公報
特許文献2：特開昭62－142767号公報
特許文献3：特開平5－291150号公報（特に第9段落～第16段落）

発明の概要

発明が解決しようとする課題

- [0009] プラズマCVDにおいて、成膜速度が低下することを抑制しつつ、膜質を向上させることは重要である。しかし成膜される膜の種類及び用途によっては、特許文献1～3に記載の技術では成膜速度の維持と膜質の向上を両立させることは難しかった。

[0010] 本発明は上記事情に鑑みてなされたものであり、その目的とするところは、成膜速度が低下することを抑制しつつ、膜質を向上させることができる成膜方法及び成膜装置を提供することにある。

課題を解決するための手段

[0011] 本発明に係る第1の成膜方法において、成膜室内に配置された第1電極は接地される。基板は、第1電極に設置される。成膜室内には、第1電極に対向している第2電極が配置されている。第2電極には、高周波電力及びバイアス電圧が供給される。これにより、プラズマCVDが行われ、基板に成膜処理が行われる。このとき、高周波電力及びバイアス電圧を供給したときの第2電極の平均電位を、高周波電力が供給されていてバイアス電圧が供給されていないときの第2電極の平均電位より低くする。

[0012] 本発明に係る第2の成膜方法において、成膜室内に配置された第1電極には基板が設置される。成膜室内には、第1電極に対向している第2電極が配置されている。第2電極には、高周波電力が供給される。これにより、プラズマが発生する。第1電極又は第2電極にはバイアス電圧が供給される。そして、第1電極に対する第2電極の平均電位を V_d として、第1電極に対する第2電極の電圧振幅を V_{op} とした場合、プラズマ電位を $(V_d + V_{op}) / 2$ として、バイアス電圧をプラズマ電位に基づいて制御してプラズマCVDを行う。

[0013] 本発明に係る成膜装置は、成膜室、第1電極、第2電極、高周波供給部、及び測定用配線を備える。成膜室では、基板に成膜処理が行われる。第1電極は、成膜室内に配置されている。第2電極は、成膜室内に配置され、第1電極に対向している。高周波供給部は、第2電極に高周波電力を供給する。測定用配線は、第2電極の電位を測定するために第2電極に接続されており、高周波電力の電力導入線から独立している。

発明の効果

[0014] 本発明によれば、成膜される膜の成膜速度が低下することを抑制しつつ、膜質を向上させることができる。

図面の簡単な説明

- [0015] [図1] 第1の実施形態に係る成膜装置の構成を示す断面図である。
- [図2] 第1電極と第2電極の間にプラズマが形成されたときの両電極間における電圧の様子を示す図である。
- [図3] プラズマ電位が低くなると基板に対するイオン衝撃が小さくなる理由を説明するための図である。
- [図4] 成膜処理を行っているときのバイアス電流が特定の値より小さくなるようにバイアス電圧を制御する理由を説明するための図である。
- [図5] 第2の実施形態に係る成膜装置の構成を示す図である。
- [図6] 第3の実施形態に係る成膜装置の構成を示す図である。
- [図7] 基板の電位を上げることでイオン衝撃が小さくなることを説明するための図である。
- [図8] 第4の実施形態に係る成膜装置の構成を示す図である。
- [図9] 第5の実施形態に係る成膜装置の構成を示す図である。
- [図10] オシロスコープによって計測された高周波の電圧振幅 V_{op} の測定結果が測定位置によって影響を受けることを示す図である。
- [図11] 負の直流バイアス電圧 $-V_b$ に対する第2電極の平均電圧 V_{dc} 、電圧振幅 V_{op} 、及びプラズマ電位 V_p の依存性を示すグラフである。
- [図12] 直流バイアス印加によって流れる直流電流 I_b の負の直流バイアス電圧 $-V_b$ に対する依存性を示すグラフである。
- [図13] 負の直流バイアス電圧 $-V_b$ に対する第2電極の電圧振幅 V_{op} 、プラズマ電位 V_p 、及びバイアス電流 I_b それぞれの依存性を示すグラフである。
- [図14] 負の直流バイアス電圧 $-V_b$ に対する太陽電池の光電変換効率の依存性、及びプラズマ電位 V_p に対する光電変換率の依存性を示すグラフである。
- [図15] 負の直流バイアス電圧 $-V_b$ に対する成膜速度およびラマンピーク高さの比 I_c/I_g の依存性を示すグラフである。

発明を実施するための形態

- [0016] 以下、本発明の実施の形態について、図面を用いて説明する。尚、すべて

の図面において、同様な構成要素には同様の符号を付し、適宜説明を省略する。

[0017] 図1は、第1の実施形態に係る成膜装置の構成を示す断面図である。この成膜装置は、成膜室100、第1電極110、第2電極120、高周波電源210（高周波供給部）、直流電源310（バイアス電圧供給部）、電極電位測定部410、及び制御部420を備える。成膜室100では、基板10に成膜処理が行われる。第1電極110は、成膜室100内に配置され、接地されている。第2電極120は、成膜室100内に配置され、第1電極110に対向している。高周波電源210は、第2電極120に高周波電力を供給する。直流電源310は、第2電極120に直流のバイアス電圧を入力する。電極電位測定部410は、第2電極120の電圧を計測する。制御部420は、バイアス電圧を制御することにより、高周波電力及びバイアス電圧を供給したときの第2電極120の平均電位を、高周波電力が供給されていてバイアス電圧が供給されていないときの第2電極120の平均電位より低くする。なお、直流電源310の代わりに交流電源を設けても良い。この場合、バイアス電圧は、平均電圧が0ではない交流電圧になる。

[0018] 図1に示した成膜装置を用いると、第2電極120に、高周波電力及びバイアス電圧を供給してプラズマCVDを行うことにより、基板10に成膜処理を行うことができる。そして成膜処理において、バイアス電圧を制御することにより、第2電極120の電位を高周波電力が供給されていてバイアス電圧が供給されていないときの第2電極120の電位より低くすることができる。このようにすると、プラズマの電位であるプラズマ電位と基板10の電位の差が小さくなるため、成膜されている膜に加わるイオン衝撃を小さくすることができる。これにより、詳細を後述するように、成膜速度が低下することを抑制しつつ、膜質を向上させることができる。

[0019] なお、高周波電力の周波数は、例えば13MHz以上である。また第1電極110は、基板10を加熱するためのヒータを内蔵している。また成膜室100には排気手段（図示せず）が設けられている。排気手段及び原料ガスの

供給量を制御することにより、成膜室 100 中の圧力を制御することができる。

[0020] 高周波電源 210 は、整合器 220 を介して第 2 電極 120 に接続されている。直流電源 310 は、第 2 電極 120 にバイアス電圧を供給するバイアス電圧供給線に設けられた高周波数カットフィルタ 320 を介して、第 2 電極 120 に接続されている。高周波数カットフィルタ 320 は、高周波電源 210 から供給される高周波電力の周波数成分を含む高周波電力を除去する。これにより、高周波電源 210 から供給される高周波電力が直流電源 310 に流れることが防止される。

[0021] 図 1 に示した成膜装置によって成膜される膜は、例えば薄膜太陽電池の光電変換層や半導体膜である。光電変換層は、例えば結晶半導体又はアモルファス半導体である。結晶半導体は、例えば微結晶シリコンであり、アモルファス半導体は、例えばアモルファスシリコンである。また、半導体膜は、例えばシリコン、ゲルマニウム、及び炭素を含有している。そして、このような半導体膜を形成する場合、成膜装置に導入される原料ガスはシリコン含有ガス、炭素含有ガス、ゲルマニウム含有ガスからなる群から選ばれた少なくとも一つを有する。なお、この原料ガスには、希釈ガス（例えば水素や希ガス）が含まれていても良いし、不純物ガス、例えばジボランやホスフィンを含んでいても良い。

[0022] 基板 10 は、ガラス又は金属により形成されていても良い。また、基板 10 は、成膜面が第 1 電極 110 と導通しているのが好ましい。このためには、基板 10 は、例えば絶縁性の基材の表面に導電性の膜を成膜した構造を有していてもよく、導電性の材料により全体が形成されていても良い。

[0023] また図 1 に示した成膜装置は測定用配線 412 をさらに備える。測定用配線 412 は第 2 電極 120 に接続されており、高周波電力の電力導入線から独立している。電極電位測定部 410 は測定用配線 412 に接続されており、接地電位に対する第 2 電極 120 の電圧を測定する。ここで測定される電圧には、第 2 電極 120 の平均電位 V_0 、及び電圧振幅 V_{op} が含まれる。電極

電位測定部 410 の測定値は、制御部 420 に出力される。

- [0024] 制御部 420 は、電極電位測定部 410 の測定値を用いて直流電源 310 の出力を制御する。具体的には、第 2 電極 120 の電位が、高周波電力が供給されていてバイアス電圧（本実施形態では直流電圧）が供給されていないときの第 2 電極 120 の電位より低くなるように、制御部 420 は直流電源 310 を制御する。
- [0025] さらに制御部 420 は、バイアス電圧を制御することにより、第 1 電極 110 に対するプラズマの電位であるプラズマ電位を、0 より大きくする。このとき制御部 420 は、バイアス電圧を制御することにより、プラズマ電位を、高周波電力が供給されていてバイアス電圧が供給されていないときのプラズマ電位より小さくするのが好ましい。
- [0026] ここで、バイアス電圧を制御してプラズマ電位を 0 に近づけていったとき、第 1 電極 110 と第 2 電極 120 の間を流れる直流電流は、プラズマ電位が特定の値より低くなったときに急激に増加する。成膜処理を行っているときのプラズマ電位をこの特定の値より大きくする、すなわちバイアス電圧の大きさをこのときのバイアス電圧の値より大きくすることが好ましい。この理由については後述する。
- [0027] なお、成膜中にプラズマ電位を測定することは非常に難しい。そこで本実施形態では、制御部 420 はプラズマ電位算出部としても機能する。具体的には制御部 420 は、第 1 電極 110（すなわち接地電位）に対する第 2 電極 120 の平均電位を V_{dc} として、第 2 電極 120 の電圧振幅を V_{op} として、プラズマ電位を $(V_{dc} + V_{op}) / 2$ として算出する。すなわち本実施形態において、電極電位測定部 410 と制御部 420 は、プラズマ電位測定部として機能する。なお、制御部 420 は、バイアス電圧を制御することにより、上記したプラズマ電位を 100V 未満にするのが好ましい。
- [0028] ここで、上記した方法によって算出されたプラズマ電位の妥当性を説明する。オシロスコープで第 2 電極 120 の電位 $V_o(t)$ を測定したとき、電位 $V_o(t)$ は、平均電位 V_{dc} 、電圧振幅 V_{op} 、高周波の周波数 f 、及び時間 t

を用いて、以下の（１）式のように示される。

$$V_o(t) = V_{op} \times \sin(2\pi f \times t) + V_{dc} \quad \dots \dots (1)$$

一方、プラズマの電位の時間変化 $v_p(t)$ は、以下の（２）式のように示される。

$$V_p(t) = (V_{op} + V_{dc}) / 2 \times \{1 + \sin(2\pi f \times t)\} \quad \dots \dots (2)$$

なお、（２）式は、例えば「プラズマ半導体プロセス工学」、内田芳鶴園、２００３年、３８－３９ページに記載されている。

イオンは電子に比べて質量が非常に大きく、プラズマ電位の変化のうち高周波成分には追従できない。このため、イオンの挙動に影響を与えるプラズマ電位 V_p は、（２）式から高周波成分を除去した値、すなわち $(V_{op} + V_{dc}) / 2$ となる。

[0029] 次に、図２を用いて、上記の電圧の関係について説明する。図２は、第１電極１１０と第２電極１２０の間で高周波の電位（すなわちプラズマの電位）がどのように変化しているかを模式的に示すグラフである。この図において、第２電極１２０に入力される高周波電力の平均電位を V_{dc} 、プラズマ電位を V_p 、高周波の振幅を V_{op} とする。

[0030] 第１電極１１０は接地されているため、第１電極１１０において、高周波の最高電位、高周波の平均電位、及び高周波の最低電位は、何れも０になる。そして第１電極１１０から離れるにつれて、高周波の最高電位及び高周波の平均電位は正の方向に増加し、その後一定値を取る。このとき一定となった高周波の平均電位が、プラズマ電位 V_p に相当する。なお、上記の関係は、 $V_{op} > V_{dc}$ のときに成立するものであり、 $V_p > V_{dc}$ や $V_{op} > V_p$ などの関係が得られる。後者の関係から、第１電極１１０と第２電極１２０の間において高周波の振幅（これはプラズマ電位 V_p に対応）は、第２電極１２０に入力される高周波の振幅 V_{op} より小さい。

[0031] そして第２電極１２０に近づくと、高周波の最高電位はほとんど変化しないが、高周波の電圧振幅が増加し、高周波の平均電位及び高周波の最低電位

が減少していく。そして第2電極120において、高周波の平均電位は V_{dc} になり、また高周波の電圧振幅は V_{op} になる。

[0032] ここで、第2電極120に入力するバイアス電圧の電位を、高周波電力が供給されていてバイアス電圧が供給されていないときの第2電極120の電位より低くすると、第2電極120における高周波の平均電位 V_{dc} が低くなる。また、それにつれて図2に示したグラフは、アース電位の部分（第1電極110及びプラズマ部分の最低電位）を除いて、全体的に低くなる方向にシフトする。このため、プラズマ電位を、高周波電力が供給されていてバイアス電圧が供給されていないときのプラズマ電位より、小さくすることができる。

[0033] 図3は、プラズマ電位が低くなると基板10に対するイオン衝撃が小さくなる理由を説明するための図である。イオン衝撃の大きさは、プラズマ電位と第1電極110の電位（すなわち基板10）の差によって定まる。プラズマ電位が小さくなると、プラズマ電位と第1電極110の電位の差が小さくなり、基板10に対するイオン衝撃が小さくなる。

[0034] 図4は、成膜処理を行っているときにバイアス電流が特定の値より小さくなるようにバイアス電圧を制御する理由を説明するための図である。上記したように、バイアス電圧を下げてプラズマ電位を0に近づけていったとき、プラズマ電位が0となる前に、第1電極110と第2電極120の間を流れる直流電流が急激に増加する。そしてこの地点よりプラズマ電位が低くなる（すなわちバイアス電圧が低くなる）と、プラズマが不安定になり、成膜に問題が生じる。このため、成膜処理を行うときは、バイアス電圧、つまり、プラズマ電位をバイアス電流が急増する地点での値より大きくすることが好ましい。

[0035] 次に、本実施形態の作用及び効果について説明する。本実施形態によれば、プラズマ生成用の高周波電力を第2電極120に供給している。そして第2電極120に、さらに直流のバイアス電力を供給することにより、第2電極120の電位を、高周波電力が供給されていてバイアス電力が供給されて

いないときよりも低くする。これにより、プラズマ電位が、バイアス電圧が供給されていないときよりも低くなり、プラズマから基板 10 に入射するイオンの衝撃が小さくなる。この作用は、プラズマ電位 V_p が 100 V 未満のときに顕著になる。この作用を生じさせるとき、基板 10 が帯電しないように第 1 電極 110 と導通している必要がある。このようなイオン衝撃の抑制は、例えば薄膜太陽電池の光電変換層の形成において有効であり、成膜される光電変換層の膜質が改善される。一方、膜の形成は主に中性ラジカルの堆積によっているので、イオン入射の抑制自体が基板 10 に形成される膜の成長速度へ影響することは少ない。

[0036] また、プラズマ電位を直接測定するのではなく、第 2 電極 120 の平均電位 V_d 、及び電圧振幅 V_{op} によってプラズマ電位を算出している。このため、ラングミュールプローブ等をプラズマ中に挿入する場合と比較してプラズマに影響を与えることなく、実際の膜の形成と同時に計測が可能であり、成膜条件にフィードバックをかけることができる。

[0037] また、第 2 電極 120 と電極電位測定部 410 とを、測定専用の配線である測定用配線 412 を介して接続しているため、第 2 電極 120 の電位の測定を精度よく行うことができる。従って、上記に示した制御を精度よく行うことができる。

[0038] なお本実施形態において、バイアス電圧の調整は、制御部 420 ではなく作業者が行っても良い。

[0039] 図 5 は、第 2 の実施形態に係る成膜装置の構成を示す図である。本実施形態に係る成膜装置は、バイアス電圧を印加する電源が交流電源 312 である点を除いて、第 1 の実施形態と同様の構成である。交流電源 312 が出力する交流電圧は、高周波電源 210 が出力する高周波より周波数が小さく、その周波数はイオンが追従できる例えば 1 MHz 以下である。そして制御部 420 は、交流電源 312 の平均電圧を、直流電源 310 を用いたときの直流電圧と同様に扱うことで、交流電源 312 を制御する。すなわち交流電源 312 から出力される交流電力の平均電圧は、0 ではなく、例えば、交流と直

流を重畳したものや交流を半波整流したものである。

[0040] 本実施形態によっても、交流電圧の振幅が大きくないときは第１の実施形態と同様の効果を得ることができる。

[0041] 図６は、第３の実施形態に係る成膜装置の構成を示す図である。本実施形態に係る成膜装置は、以下の点を除いて第１の実施形態に係る成膜装置と同様の構成である。まず、第１電極１１０が接地されていなく、高周波電力のみを通すハイパスフィルタ２３０を介して接地される。また、バイアス電圧を入力する直流電源３１０が高周波数カットフィルタ３２０を介して第１電極１１０に接続されている。そして、第１電極１１０の電位を測定するための電極電位測定部４１４が、測定用配線４１６を介して第１電極１１０に接続されている。測定用配線４１６は、直流電源３１０と第１電極１１０を接続する配線とは別の配線である。電極電位測定部４１４の測定値は、制御部４２０に出力される。

[0042] 本実施形態では、電極電位測定部４１０は、第２電極１２０の電位を測定し、測定結果を制御部４２０に出力する。電極電位測定部４１４は、第１電極１１０の電位を測定し、測定結果を制御部４２０に出力する。制御部４２０は、第１電極１１０の電位がプラズマ電位に近づく方向に、直流電源３１０が出力するバイアス電圧を制御する。バイアス電圧を印加しないときはプラズマ電位が正なので、印加するバイアス電圧は正となる。プラズマ電位は、第１の実施形態と同様の方法によって制御部４２０が算出する。

[0043] 図７は、本実施形態によって基板１０に対するイオン衝撃が小さくなることを説明するための図である。直流電源３１０が正の電圧を第１電極１１０に入力すると、第１電極１１０の電位、すなわち基板１０の電位は正の方向にシフトし、プラズマ電位に近づく。この結果、プラズマ電位と基板１０の電位の差が小さくなり、基板１０に対するイオン衝撃が小さくなる。

[0044] 従って、本実施形態によっても第１の実施形態と同様の効果を得ることができる。

[0045] 図８は、第４の実施形態に係る成膜装置の構成を示す図である。この成膜

装置は、直流電源 310 の代わりに、第 2 の実施形態に示した交流電源 312 を有している点を除いて、第 3 の実施形態と同様である。

本実施形態によっても、第 1 の実施形態と同様の効果を得ることができる。

[0046] 図 9 は、第 5 の実施形態に係る成膜装置の構成を示す図である。この成膜装置は、特に基板 10 に対して連続成膜を行う場合のものであり、連続成膜を行う点を除いて第 1 ～第 4 のいずれかの実施形態に係る成膜装置と同様の構成である。なお図 9 には、第 1 の実施形態と類似の構成を図示している。

[0047] 本実施形態のような連続成膜においては、可撓性を有する基板 10 を用いる。可撓性を有する基板 10 としては、例えばポリイミド、ポリアミド、ポリイミドアミド、ポリエチレンナフタレート、ポリエチレンテレフタレート、ポリエーテルイミド、ポリエーテルエーテルケトン、及びポリエーテルスルホンなどから形成された樹脂フィルムの中から選ばれる。そして、基板 10 は上記した樹脂フィルム上に導電性の層を設けたものであってもよい。また、可撓性を有するステンレスフィルム、鉄フィルム、チタンフィルム、アルミニウムフィルムなどの金属フィルムであってもよい。

[0048] 基板 10 が金属フィルムや導電性の層を設けた樹脂フィルムの場合、成膜処理が行われていない部分において成膜室 100 の搬入口や搬出口またはフィルムを搬送するローラ（図示しない）に接する。したがって、第 1 電極 110 と成膜室 100 は、基板 10 を介して導通することになる。このため、第 1 と第 2 の実施形態に係る成膜装置に関しては、特に、問題はない。しかし、第 3 と第 4 の実施形態に係る成膜装置に関しては、第 1 電極 110 にバイアス電圧を印加する方式であり、このままではこの実施形態は適用できない。ただし、樹脂フィルム上に形成した導電性膜を切断して絶縁性を持たせたり、成膜室 100 の搬入口・搬出口・搬送ローラに絶縁材料を用いて電氣的な絶縁を保った場合はその限りではない。本実施形態によっても、第 1 の実施形態と同様の効果を得ることができる。

[0049] 以上、図面を参照して本発明の実施形態について述べたが、これらは本発

明の例示であり、上記以外の様々な構成を採用することもできる。例えば上記した各実施形態では、成膜装置について述べたが、ドライエッチング装置において、上記した各実施形態と同様のバイアス電圧を入力しても良い。これによって、イオン衝撃によるダメージが少ないエッチングが可能となる。

実施例

[0050] (実施例 1)

第 2 電極 120 の電位を測定する方法として、整合器 220 の出口（整合器 220 の第 2 電極 120 側）で測定した場合と、測定用配線 412 を用いて測定した場合について比較実験を行った。

[0051] 成膜装置の構成は、第 1 の実施形態と同様である。原料ガスには、 SiH_4 を 12 sccm、水素を 1700 sccm 用いた。成膜室 100 の圧力は 12 torr として、基板 10 の温度を 200°C とした。高周波電源 210 の周波数及び電力をそれぞれ 40 MHz 及び 50~200 W とした。電極電位測定部 410 としてはオシロスコープを用いた。

[0052] オシロスコープによって計測された電位は、上記した (1) 式で表されるサイン波であり、周波数は電源の値である 40 MHz であった。

[0053] 図 10 は、オシロスコープによって計測された高周波の電圧振幅 V_{op} と高周波電源 210 の電力の関係を示す。整合器 220 の出口における電圧振幅 V_{op} と第 2 電極 120 における電圧振幅 V_{op} は、値が大きく違うことがわかった。

[0054] 第 2 電極 120 に供給される高周波電流を計測してみると、50 W で 4 A、200 W で 5.7 A と大きな値であった。整合器 220 から第 2 電極 120 までに特に電気素子は接続されていないが、40 MHz という高周波では導線部のインダクタンスにともなう電圧降下が発生したものと考えられる。

[0055] この結果から、第 2 電極 120 の電位によってバイアス電圧を制御するためには、専用配線である測定用配線 412 を用いた方が良いことが分かった。

[0056] (実施例 2)

第2電極120へ直流電圧を重畳するにあたり、高周波電源210より直流電源310へ高周波が流れるのを阻止する高周波数カットフィルタ320を挿入している。この効果を確認するために、高周波数カットフィルタ320の後段にオシロスコープを接続して高周波の漏れを測定したが、検出範囲外であった。

[0057] (実施例3)

第2電極120へ直流電圧を重畳することによって、プラズマ電位を下げることを、第5の実施形態と同様の装置を用いて確かめた。

[0058] 原料ガスには、 SiH_4 を30 s c c m、水素を1700 s c c m用いた。成膜室100の圧力は4 t o r rとして、高周波電源210の周波数及び電力をそれぞれ27 MHz及び300 Wとした。電極電位測定部410としてはオシロスコープを用いた。そして、直流電源310の出力電圧 V_b を0 Vから-350 Vまで変化させて、第2電極120の電圧を測定した。基板10としては、Agの薄膜をコーティングしたポリイミドフィルムを使用した。基板10の両端は、成膜室100に接していたため、基板10は接地電位になっていた。

[0059] 図11は、第2電極120の平均電圧 V_{dc} と電圧振幅 V_{op} の負の直流バイアス電圧 $-V_b$ に対する依存性を示すグラフである。図11には、 $(V_{op} + V_{dc}) / 2$ として算出されるプラズマ電位 V_p も合わせて図示した。

[0060] V_{dc} は V_b と一致していた。このため、直流電源310で発生した電圧が第2電極120にそのまま印加されたことがわかった。また、直流バイアス電圧を印加しない状態でのセルフバイアス電圧 V_{dc} 。(フローティング電位)は-2 Vとほぼ0であった。対称的な電極構成や比較的高い圧力であったため、電位も対称的になったものと考えられる。

[0061] 一方、 V_{op} は $-V_b$ とともに増加したが、プラズマ電位 V_p はバイアス電圧 V_b が負の方向に大きくなるにつれて低下した。逆に正の直流バイアスを印加した場合、プラズマ電位 V_p は増加した。このように、直流バイアス電圧を第2電極120に重畳することで、プラズマ電位 V_p を制御できることがわかつ

た。なお、 $V_b = -350\text{ V}$ 程度でプラズマ電位 $V_p = 0\text{ V}$ になると見積もられるが、第2電極120の電位が変動して計測できなかった。実際、プラズマは時間的に変動し、安定した放電が得られなかった。プラズマ電位 V_p が 0 V 以下では高周波放電が維持できなく、放電が不安定になったものと考えられる。

[0062] 図12は、直流バイアス印加によって流れる直流電流 I_b の負の直流バイアス電圧 $-V_b$ に対する依存性を示すグラフである。直流電流 I_b は $-V_b$ とともに増加した後、飽和する傾向を示すが、 $-V_b$ が 300 V を越えると急激な増加に転じる。その境界は、本実施例では約 320 V であり、プラズマ電位 V_p が零となる負バイアス電圧 ($-V_b = 350\text{ V}$) よりやや小さかった。

[0063] また、 $-V_b$ とともに第2電極120側のシースが厚くなった。バイアス電圧を入力しないときのシース厚さは 1 mm 程度であったものが、 $V_b = -200\text{ V}$ では電極間の中央を越えてプラズマが第1電極110側に偏った状態となった。その後、 $-V_b > 320\text{ V}$ となってバイアス電流が急増すると、プラズマは電極面方向に不均一となり、電極面内で分布を持つようになる。第2電極120のシースの一部が第1電極110に達し、プラズマが第1電極110の表面上に分散しているように見えた。この状態において、第2電極120の平均電圧 V_d 、及び電圧振幅 V_{op} はふらつき、安定した値とならなかった。

[0064] 以上より、第2電極120が負バイアスされることでプラズマ中の電子に斥力が働いてプラズマは第2電極120側へ寄せられる。電流が急増するところでは第2電極120のシースの一部が第1電極110に達し、この部分は直流放電状態となって電流が増加するものと考えられる。高周波放電から直流放電状態へと移行する段階と考えられる。これより、安定した高周波放電が得られるのは、バイアス電流が急増しない範囲であることがわかった。また、プラズマ電位が零となる負バイアス電圧 ($-V_b = 350\text{ V}$) で成膜すると、基板10には微粒子が堆積し、膜とはなかった。

[0065] (実施例4)

実施例 3 において、基板 10 として、金属膜を被覆していないガラスを用いた。ガラスは絶縁性であるため、直流バイアスの電流が流れにくくなった。この結果、基板 10 として導電性基板を用いた場合、 $V_b = -100\text{ V}$ でバイアス電流が 0.29 A であったのに対して、基板 10 としてガラスを用いると同条件でバイアス電流が 0.11 A に減少した。ここで流れた電流は、第 1 電極 110 のうち基板 10 に被覆されていない領域に流れたものと考えられる。このため、本発明において、基板 10 は成膜面が第 1 電極 110 と導通しているのが好ましいことがわかった。

[0066] (実施例 5)

微結晶シリコン薄膜太陽電池を対象に、イオン衝撃の低減による特性の向上について検証した。裏面電極としての Ag 膜をコーティングしたポリイミドフィルム状の基板 10 に、n 型の微結晶シリコン層（約 30 nm ）、i 型の微結晶シリコン層（約 $2\text{ }\mu\text{ m}$ ）、p 型の微結晶シリコン層（約 30 nm ）、ITO からなる透明電極膜、及び Ag からなる櫛状の電極を順次形成した。各微結晶シリコン層はプラズマ CVD 法を用いて成膜した。製膜装置は図 9 に示す装置を 3 台連結した装置であり、微結晶シリコン層の各層を n 層、i 層、p 層の順に堆積した。バイアス電圧は i 型の微結晶シリコン層を成膜するときのみに印加した。原料ガスとしては、i 型の微結晶シリコン層を成膜するときには SiH_4 及び水素ガスを使用し、n 型の微結晶シリコン層と p 型の微結晶シリコン層を成膜するときには、 SiH_4 及び水素ガスに、それぞれホスフィンガスとジボランガスを添加した。裏面電極としての Ag 膜及び ITO 透明電極膜はスパッタリング法で形成し、櫛状の電極は蒸着法で形成した。

[0067] 光電変換層である i 型微結晶シリコン層の成膜条件の詳細は、次の通りである。成膜装置としては、第 5 の実施形態に示した成膜装置を用いた。原料ガスの流量は、 SiH_4 を 20 sccm 、水素を 1700 sccm とした。成膜室 100 の圧力は 4 torr として、基板温度を 200°C とした。また、高周波電源 210 の周波数及び電力を、それぞれ 27 MHz 及び 300 W と

した。第2電極120に重畳する直流バイアス電圧 V_b は、なし（フローティング電位： $-3V$ ）、 $-50V$ 、 $-100V$ 、 $-200V$ 、及び $-300V$ とした。基板10は第1電極110に接するとともに、基板10の両端は成膜室100にも接触していたため、基板10はアース電位となっていた。

[0068] 図13に、第2電極120の高周波電圧振幅 V_{op} 、プラズマ電位 V_p 、バイアス電流 I_b それぞれの負の直流バイアス電圧 $-V_b$ への依存性を示す。これらの依存性は実施例3と同様であった。また、本実施例における成膜条件はすべて $V_p > 0$ であり、 $V_b = -350V$ で $V_p = 0V$ となると見積もられた。

[0069] 微結晶シリコン層の膜質の一つとして、シリコンの結晶化の程度をラマン分光により評価した。結晶化率を表すパラメータとして、 $a-Si$ ピーク(480 cm^{-1})の高さ I_a と結晶 Si ピーク(510 cm^{-1})の高さ I_c の比率 I_c/I_a を用いた。

[0070] また、作製した微結晶シリコン薄膜太陽電池の特性をソーラーシミュレータで測定した。このときの光の強度を 100 mW/cm^2 として、光電変換効率を測定した。

[0071] これらの測定結果および成膜速度を表1に示す。

[表1]

試料 No	SiH_4 (sccm)	$-V_b$ (V)	V_p (V)	成膜速度 (nm/s)	I_c/I_a	変換効 率 (%)
1	20	0	122	0.75	3.7	1.9
2	20	50	100	0.76	5.7	2.3
3	20	100	84	0.70	6.9	2.9
4	20	200	56	0.60	6.5	4.5
5	20	300	18	0.62	9.2	4.1

[0072] 図14に、 SiH_4 流量が 20 sccm の場合について光電変換効率の負の直流バイアス電圧 $-V_b$ 依存性、及び光電変換率のプラズマ電位 V_p 依存性を示す。負の直流バイアス $-V_b$ が大きくなるにつれて、光電変換効率が大き

くなっていた。また、プラズマ電位が小さくなるにつれて光電変換効率が向上した。バイアス電圧 V_b を印加しないときの第1電極110に対する電位が第2電極120の電位（フローティング電位）よりも低くなるようにバイアス電圧 V_b を印加することで、光電変換効率が向上したことがわかる。プラズマ電位で言い換えると、バイアス電圧 V_b を印加しないときの第1電極110に対するプラズマ電位よりも低くなるようにバイアス電圧 V_b を印加することで、光電変換効率が向上したと言える。また、これはイオン衝撃の低減によって膜質が向上したためと考えられる。

[0073] ただし、直流バイアス電圧を -300 V まで下げると光電変換効率が低下した。これはプラズマ電位 V_p が零に近くなり、第2電極120のシースが部分的に第1電極110に達し、プラズマが不安定になったためと考えられる。バイアス電流が急増したことも、これを裏付けている。

[0074] 以上より、第2電極120にフローティング電位よりも低い直流バイアス電圧 V_b を印加することで、微結晶シリコン薄膜太陽電池の特性が改善することが分かった。特に、プラズマ電位 V_p が 100 V 以下で光電変換効率が最大をとることが分かる。

[0075] また、第2電極120の電圧を低くしてプラズマ電位の電位が0に近づくと、微結晶シリコン薄膜太陽電池の特性が逆に悪くなることが分かった。これは、第2電極120のシースが部分的に第1電極110に達し、プラズマが不安定になったためと考えられる。このタイミングにおいて、第1電極110と第2電極120の間を流れる直流電流は急激に増加する。このため、成膜処理を行っているときのバイアス電圧を、プラズマ電位が特定の値より大きくなる値以下にするのが好ましいことが分かった。

[0076] 図15に、成膜速度およびラマンピーク高さの比 I_c/I_a の負の直流バイアス電圧依存性を示す。 I_c/I_a は、負の直流バイアス電圧とともに大きくなる傾向があった。微結晶シリコン薄膜太陽電池は、アモルファスシリコンと結晶性シリコンの境界付近で特性がよいため、 I_c/I_a は1より大きく、かつ1に近い方が好ましい。このため、 SiH_4 の流量を増やして結晶化率を

下げることにより、成膜速度を向上させつつ太陽電池特性をさらに改善できることが予測される。これは、後述する実施例6において確認された。

[0077] なお、成膜速度は直流バイアスとともに小さくなるが、その減少量は小さく、 $V_b = -300\text{V}$ で15%程度であった。このため、上記したように、 SiH_4 の流量を増やすことにより、結果として成膜速度を上昇できることが期待される。これは、後述する実施例6において確認された。

[0078] (実施例6)

実施例5の実験において、i型微結晶シリコン層の製膜条件の内、 SiH_4 ガス流量を変えて微結晶シリコン薄膜太陽電池を作製した。そして作製した試料に対して、実施例6と同様の測定を行った。これらの測定結果および成膜速度を表2に示す。

[表2]

試料 No	SiH_4 (sccm)	$-V_b$ (V)	V_p (V)	成膜速度 (nm/s)	I_c/I_a	変換効 率 (%)
6	15	0	122	0.67	4.0	1.2
7	25	200	61	0.55	4.9	4.2
8	25	300	18	0.51	6.7	4.6
9	28	0	122	1.25	1.0	2.9
10	28	200	59	0.94	4.0	4.7

[0079] SiH_4 の流量の増加にともなって、成膜速度が速くなり、かつ I_c/I_a が小さくなる傾向があった。また SiH_4 の流量の増加に伴って光電変換効率も増加する傾向にある。また I_c/I_a を考慮してもバイアス電圧 $-V_b$ とともに光電変換効率が向上することがわかる。

[0080] この出願は、2009年3月4日に提出された日本特許出願特願2009-50453を基礎とする優先権を主張し、その開示の全てをここに取り込む。

符号の説明

- [0081] 1 0 基板
- 1 0 0 成膜室
- 1 1 0 第 1 電極
- 1 2 0 第 2 電極
- 2 1 0 高周波電源
- 2 2 0 整合器
- 2 3 0 ハイパスフィルタ
- 3 1 0 直流電源
- 3 1 2 交流電源
- 3 2 0 高周波数カットフィルタ
- 4 1 0 電極電位測定部
- 4 1 2 測定用配線
- 4 1 4 電極電位測定部
- 4 1 6 測定用配線
- 4 2 0 制御部

請求の範囲

- [請求項1] 成膜室内に配置された第1電極を接地し、
前記第1電極に基板を設置し、
前記成膜室内に配置されていて前記第1電極に対向している第2電極に、高周波電力及びバイアス電圧を供給してプラズマCVDを行うことにより、前記基板に成膜処理を行い、
前記高周波電力及び前記バイアス電圧を供給したときの前記第2電極の平均電位を、前記高周波電力が供給されていて前記バイアス電圧が供給されていないときの前記第2電極の平均電位より低くする成膜方法。
- [請求項2] 請求項1に記載の成膜方法において、
前記基板に成膜される膜が、太陽電池の光電変換層である成膜方法。
- [請求項3] 請求項2に記載の成膜方法において、
前記光電変換層が結晶半導体又はアモルファス半導体である成膜方法。
- [請求項4] 請求項1に記載の成膜方法において、
前記バイアス電圧は、直流電圧、又は平均電圧が0ではない交流電圧である成膜方法。
- [請求項5] 請求項1に記載の成膜方法において、
前記バイアス電圧を制御することにより、前記第1電極に対する前記プラズマの電位であるプラズマ電位を、前記高周波電力が供給されていて前記バイアス電圧が供給されていないときの前記プラズマ電位より小さく、かつ0より大きくする成膜方法。
- [請求項6] 請求項5に記載の成膜方法において、
前記第1電極に対する前記第2電極の平均電位を V_{d0} として、前記第1電極に対する前記第2電極の電圧振幅を V_{op} とした場合、前記プラズマ電位を $(V_{d0} + V_{op}) / 2$ とする成膜方法。

- [請求項7] 請求項6に記載の成膜方法において、
前記バイアス電圧を制御することにより、前記プラズマ電位を100V未満にする成膜方法。
- [請求項8] 請求項6に記載の成膜方法において、
前記第2電極に、前記高周波電力の電力導入線とは別の測定用配線を接続し、前記測定用配線を用いて前記第2電極の平均電位 V_{dc} 及び電圧振幅 V_{op} を測定する成膜方法。
- [請求項9] 請求項1に記載の成膜方法において、
前記バイアス電圧は、前記高周波電力の周波数成分を含む高周波電力を除去する高周波数カットフィルタを介して前記第2電極に供給される成膜方法。
- [請求項10] 成膜室内に配置された第1電極に基板を設置し、
前記成膜室内に配置されていて前記第1電極に対向している第2電極に、高周波電力を供給してプラズマを発生させ、かつ前記第1電極又は前記第2電極にバイアス電圧を供給し、
前記第1電極に対する前記第2電極の平均電位を V_{dc} として、前記第1電極に対する前記第2電極の電圧振幅を V_{op} とした場合、プラズマ電位を $(V_{dc} + V_{op}) / 2$ として、前記バイアス電圧を前記プラズマ電位に基づいて制御してプラズマCVDを行う成膜方法。
- [請求項11] 請求項10に記載の成膜方法において、
前記プラズマ電位を、前記高周波電力が供給されていて前記バイアス電圧が供給されていないときの前記プラズマ電位より小さくなるように前記バイアス電圧を制御してプラズマCVDを行う成膜方法。
- [請求項12] 請求項11に記載の成膜方法において、
前記第1電極に対する前記プラズマの電位であるプラズマ電位が、0より大きくなるように前記バイアス電圧を制御してプラズマCVDを行うことにより、前記基板に成膜処理を行う成膜方法。
- [請求項13] 請求項10に記載の成膜方法において、

前記プラズマ電位が100V未満となるように前記バイアス電圧を制御してプラズマCVDを行う成膜方法。

[請求項14] 請求項10に記載の成膜方法において、
前記基板に成膜される膜が、太陽電池の光電変換層である成膜方法。

[請求項15] 請求項14に記載の成膜方法において、
前記光電変換層が結晶半導体又はアモルファス半導体である成膜方法。

[請求項16] 請求項10に記載の成膜方法において、
前記バイアス電圧は、直流電圧、又は平均電圧が0ではない交流電圧である成膜方法。

[請求項17] 請求項16に記載の成膜方法において、
前記バイアス電圧は交流電圧であり、かつ周波数が前記高周波電力より小さい成膜方法。

[請求項18] 請求項10に記載の成膜方法において、
前記バイアス電圧は前記第2電極に供給され、
前記第1電極は接地されている成膜方法。

[請求項19] 請求項18に記載の成膜方法において、
前記第2電極に前記バイアス電圧を供給するバイアス電圧供給線に、
前記高周波電力の周波数成分を含む高周波電力を除去する高周波数カットフィルタを設ける成膜方法。

[請求項20] 請求項18に記載の成膜方法において、
前記第2電極に、前記高周波電力の電力導入線とは別の測定用配線を接続し、前記測定用配線を用いて前記第2電極の平均電位 V_d 及び電圧振幅 V_{op} を測定する成膜方法。

[請求項21] 請求項10に記載の成膜方法において、
前記バイアス電圧は前記第1電極に供給され、
前記第1電極は接地されていない成膜方法。

- [請求項22] 請求項 1 又は 10 に記載の成膜方法において、
前記バイアス電圧を制御して前記プラズマ電位を 0 に近づけていったとき、前記第 1 電極と前記第 2 電極の間を流れる直流電流は前記プラズマ電位が特定の値より低くなったときに急激に増加し、
前記成膜処理を行っているとき、前記プラズマ電位が前記特定の値より大きくなるように前記バイアス電位を制御する成膜方法。
- [請求項23] 請求項 1 又は 10 に記載の成膜方法において、
前記プラズマ CVD の材料ガスが、シリコン含有ガス、炭素含有ガス、ゲルマニウム含有ガスからなる群から選ばれた少なくとも一つを有する成膜方法。
- [請求項24] 請求項 23 に記載の成膜方法において、
前記材料ガスが、水素及び希ガスの少なくとも一つを含む希釈ガス、並びに不純物ガスを有する成膜方法。
- [請求項25] 請求項 1 又は 10 に記載の成膜方法において、
前記基板に成膜される膜が半導体膜である成膜方法。
- [請求項26] 請求項 25 に記載の成膜方法において、
前記半導体膜がシリコン、ゲルマニウム、又は炭素を含有する成膜方法。
- [請求項27] 請求項 1 又は 10 に記載の成膜方法において、
前記基板が可撓性を有する成膜方法。
- [請求項28] 請求項 27 に記載の成膜方法において、
前記基板を連続成膜する成膜方法。
- [請求項29] 請求項 27 に記載の成膜方法において、
前記基板は、ポリイミド、ポリアミド、ポリイミドアミド、ポリエチレンナフタレート、ポリエチレンテレフタレート、ポリエーテルイミド、ポリエーテルエーテルケトン、及びポリエーテルスルホン、からなる群から選ばれた少なくとも一つから形成されている成膜方法。
- [請求項30] 請求項 27 に記載の成膜方法において、

前記基板は、金属フィルムから形成されている成膜方法。

[請求項31]

請求項 1 又は 10 に記載の成膜方法において、

前記基板が、絶縁性の基材と、前記基材の表面に形成された導電性膜とを有する成膜方法。

[請求項32]

請求項 1 又は 10 に記載の成膜方法において、

前記基板の成膜面は前記第 1 電極と導通している成膜方法。

[請求項33]

請求項 1 又は 10 に記載の成膜方法において、

前記基板はガラス又は金属で形成されている成膜方法。

[請求項34]

請求項 1 又は 10 に記載の成膜方法において、

前記高周波電力の周波数は 13 MHz 以上である成膜方法。

[請求項35]

基板に成膜処理が行われる成膜室と、

前記成膜室内に配置されている第 1 電極と、

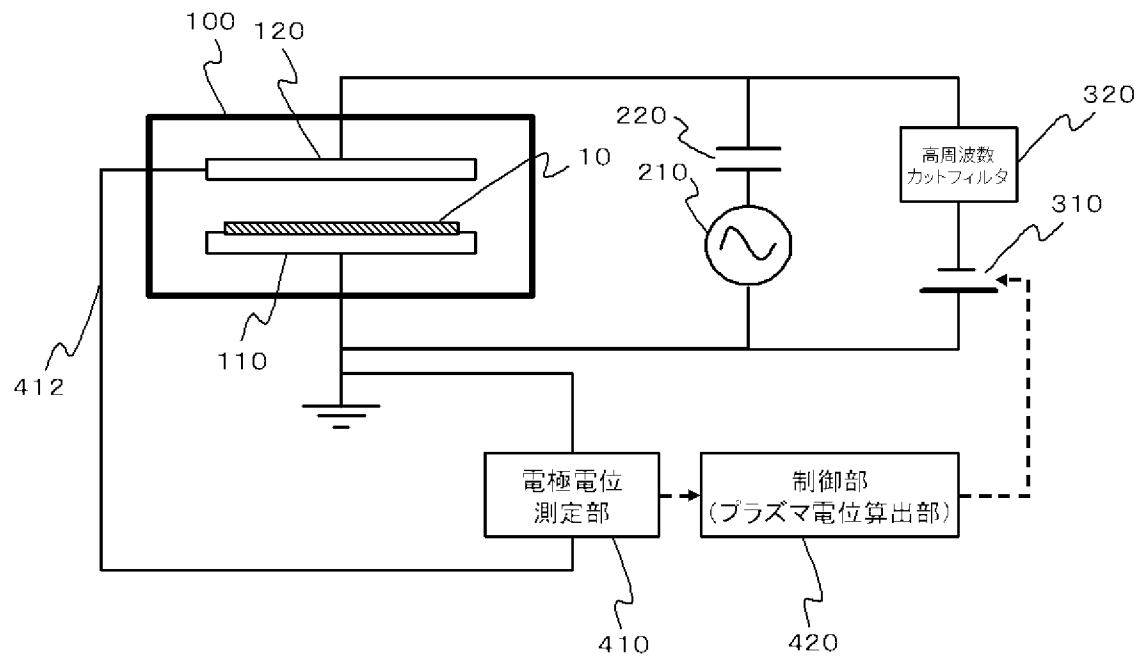
前記成膜室内に配置され、前記第 1 電極に対向している第 2 電極と

、

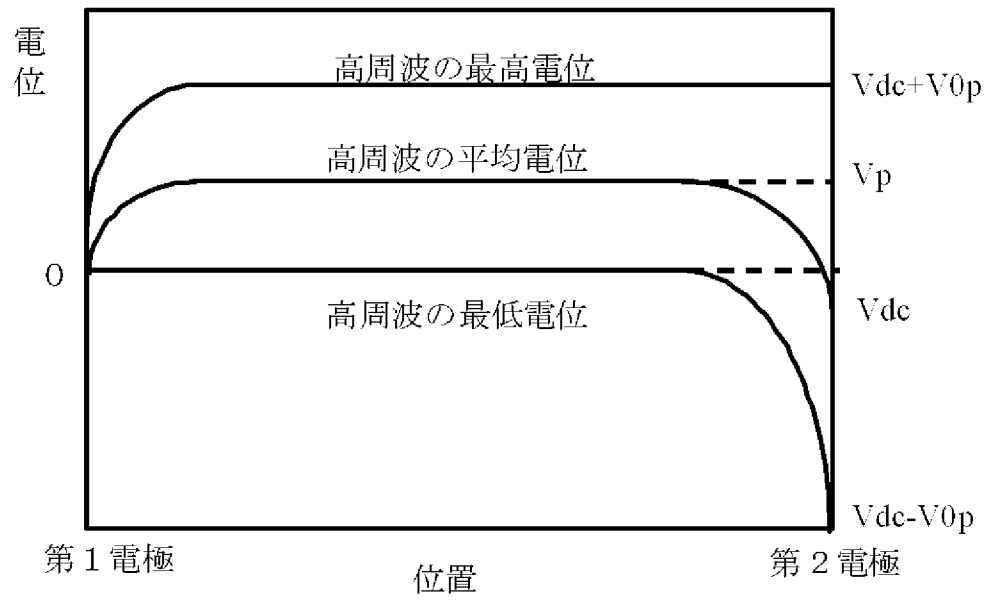
前記第 2 電極に高周波電力を供給する高周波供給部と、

前記第 2 電極に接続され、前記高周波電力の電力導入線から独立して前記第 2 電極の電位を測定するための測定用配線と、
を備える成膜装置。

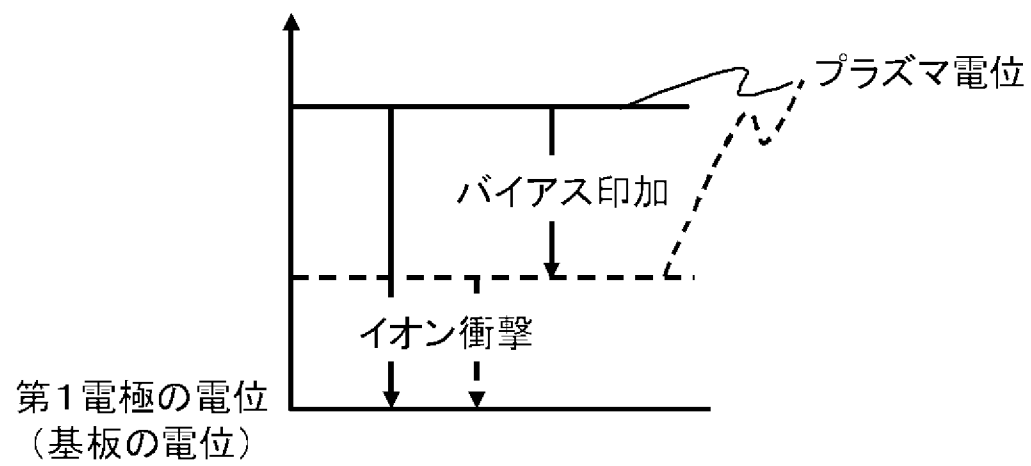
[図1]



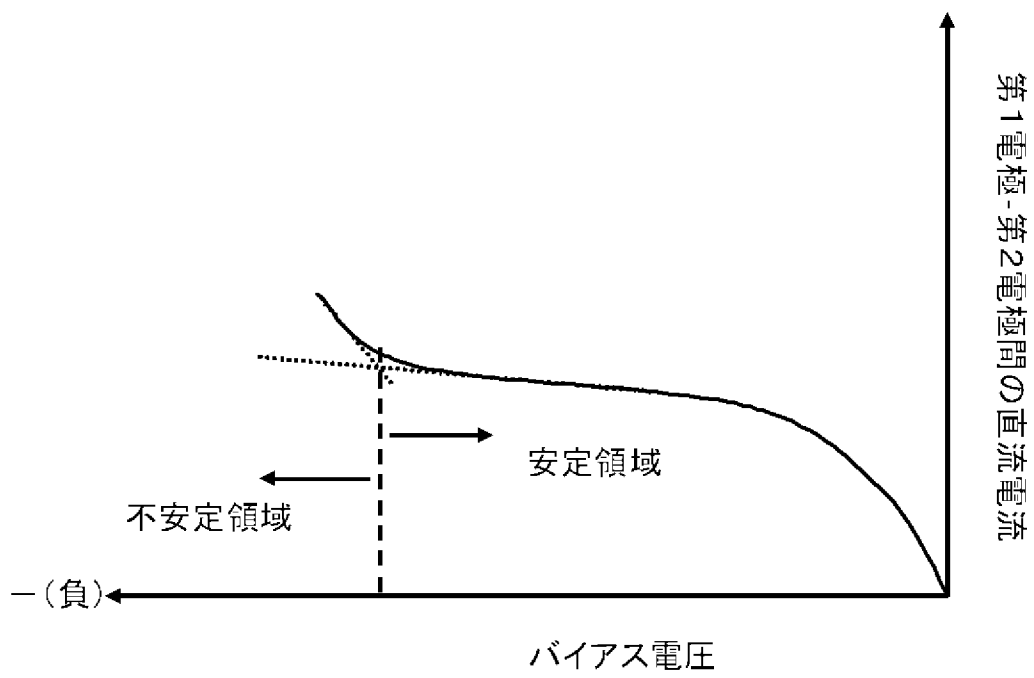
[図2]



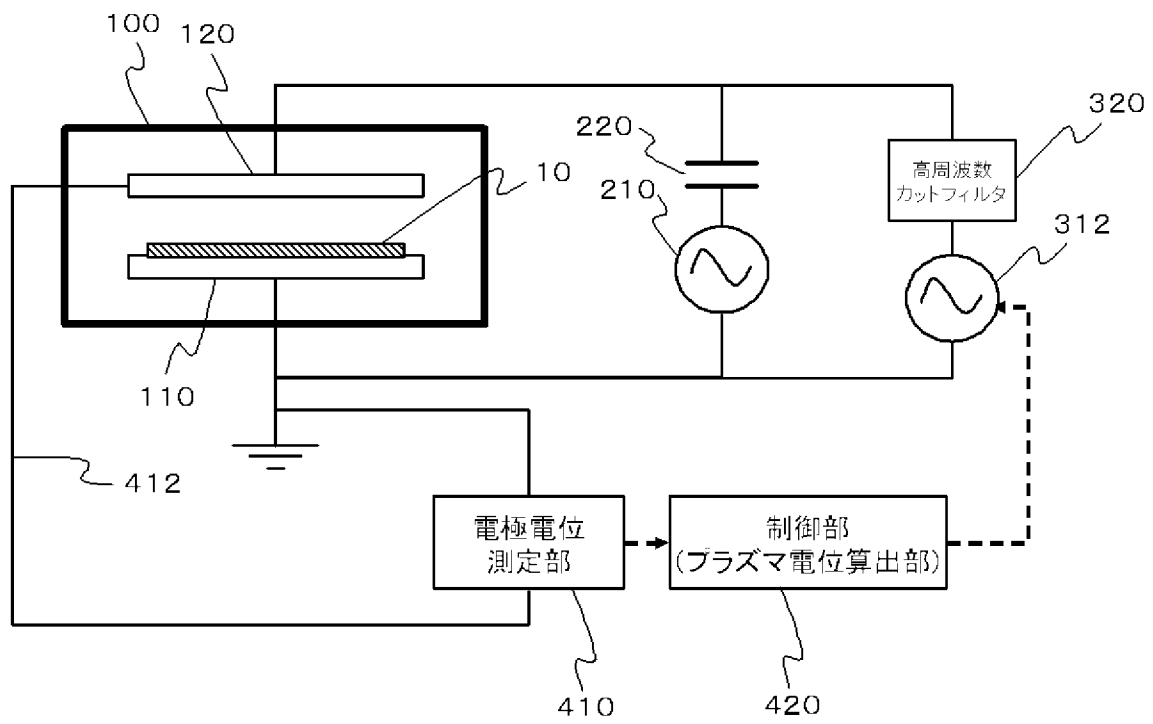
[図3]



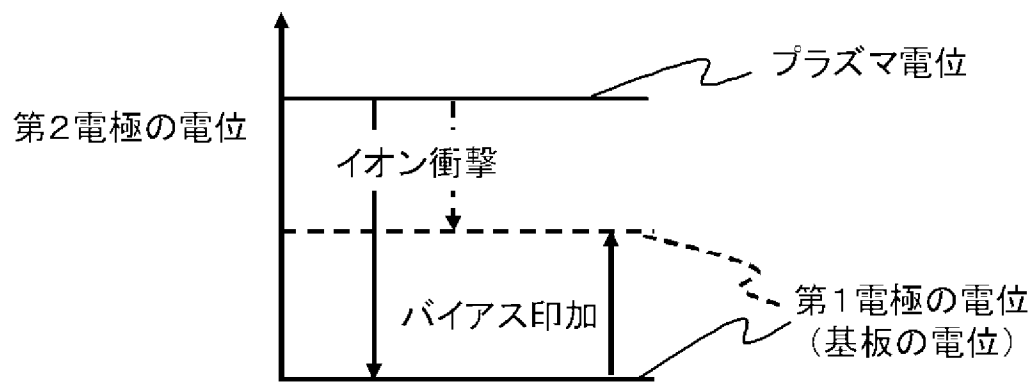
[図4]



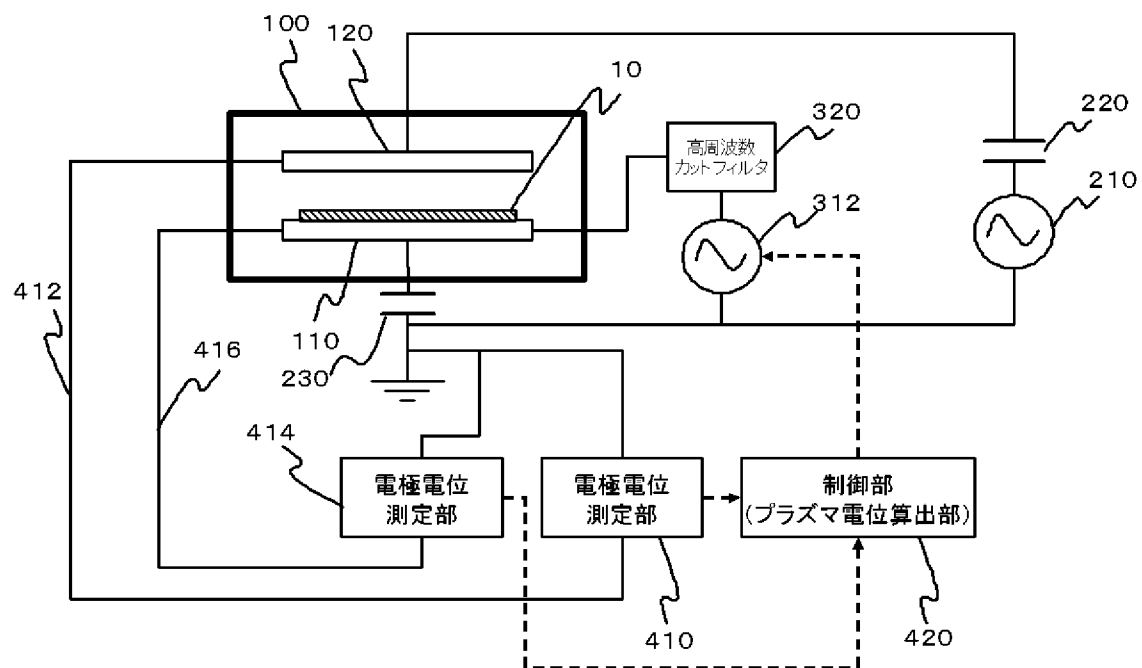
[図5]



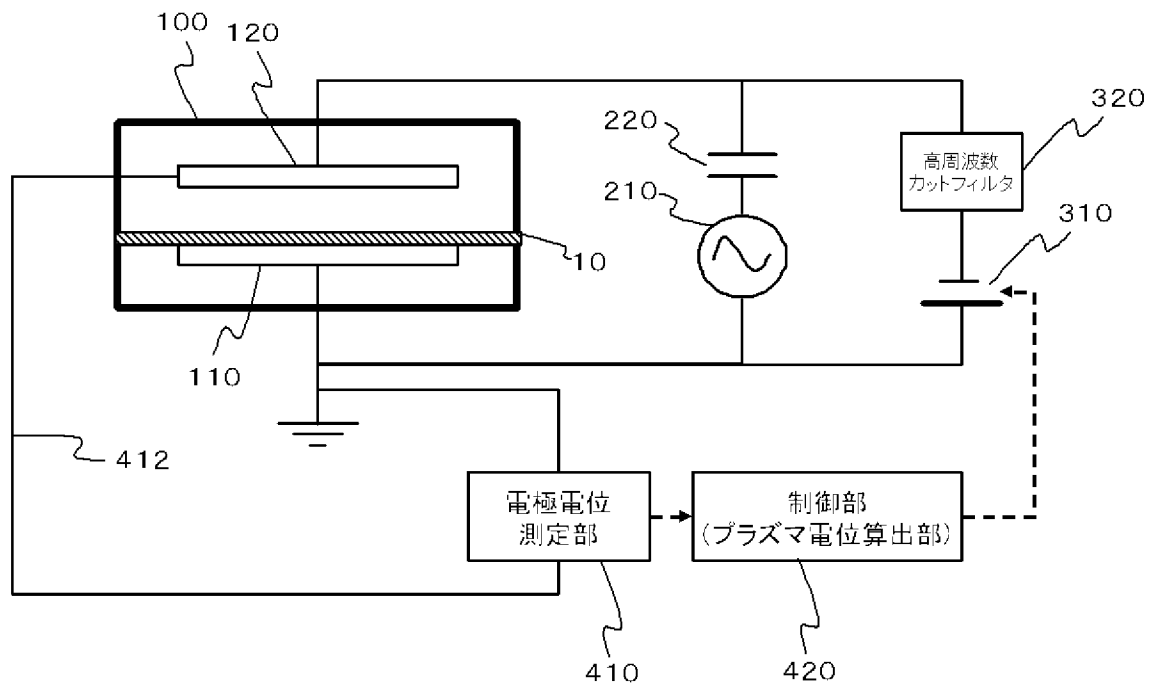
[図7]



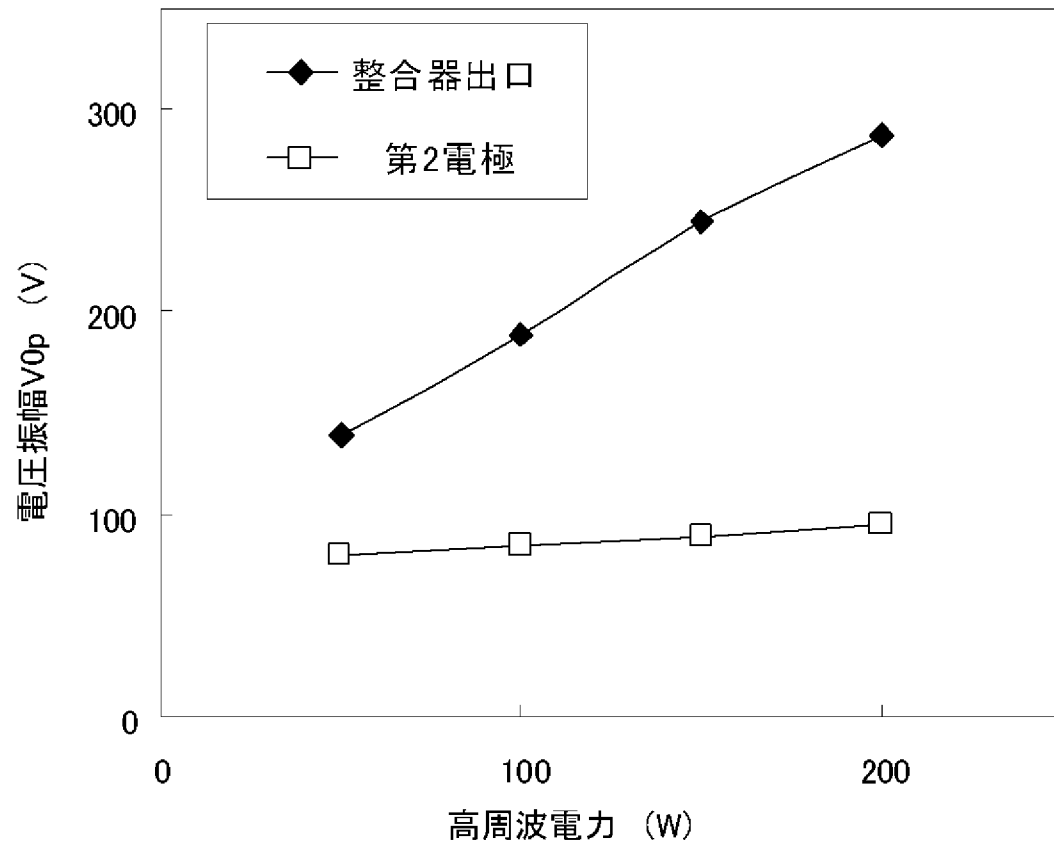
[図8]



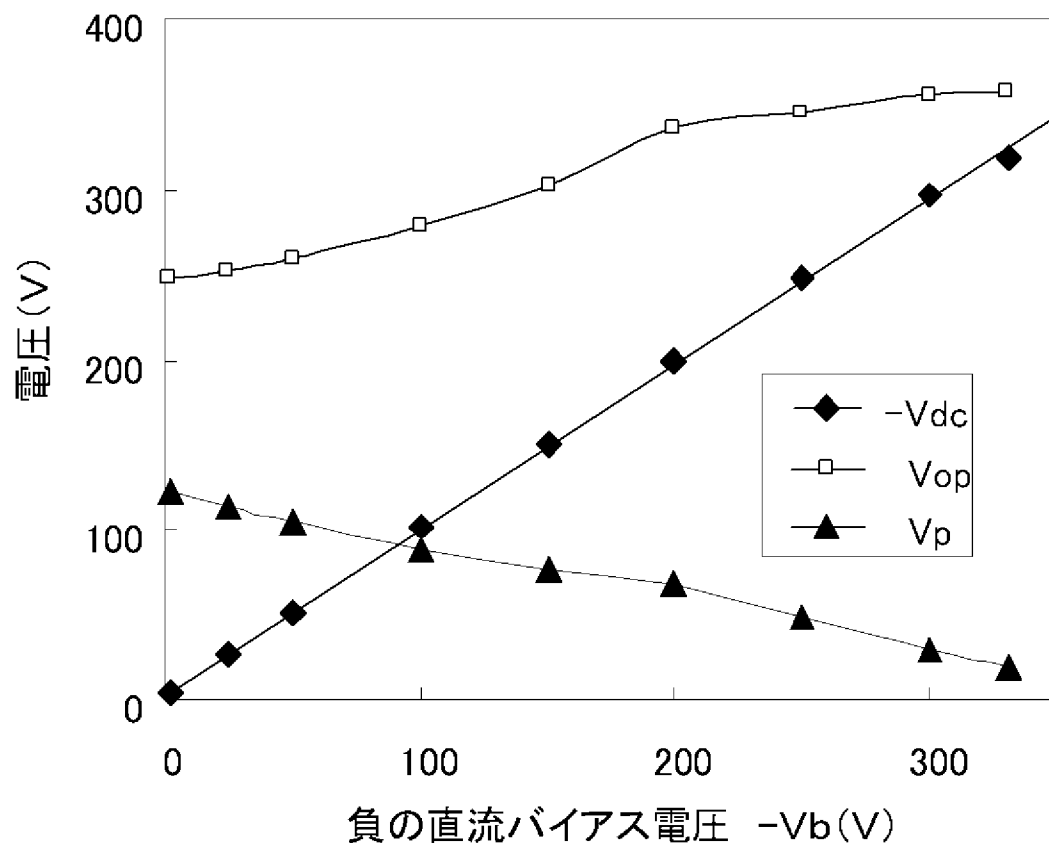
[図9]



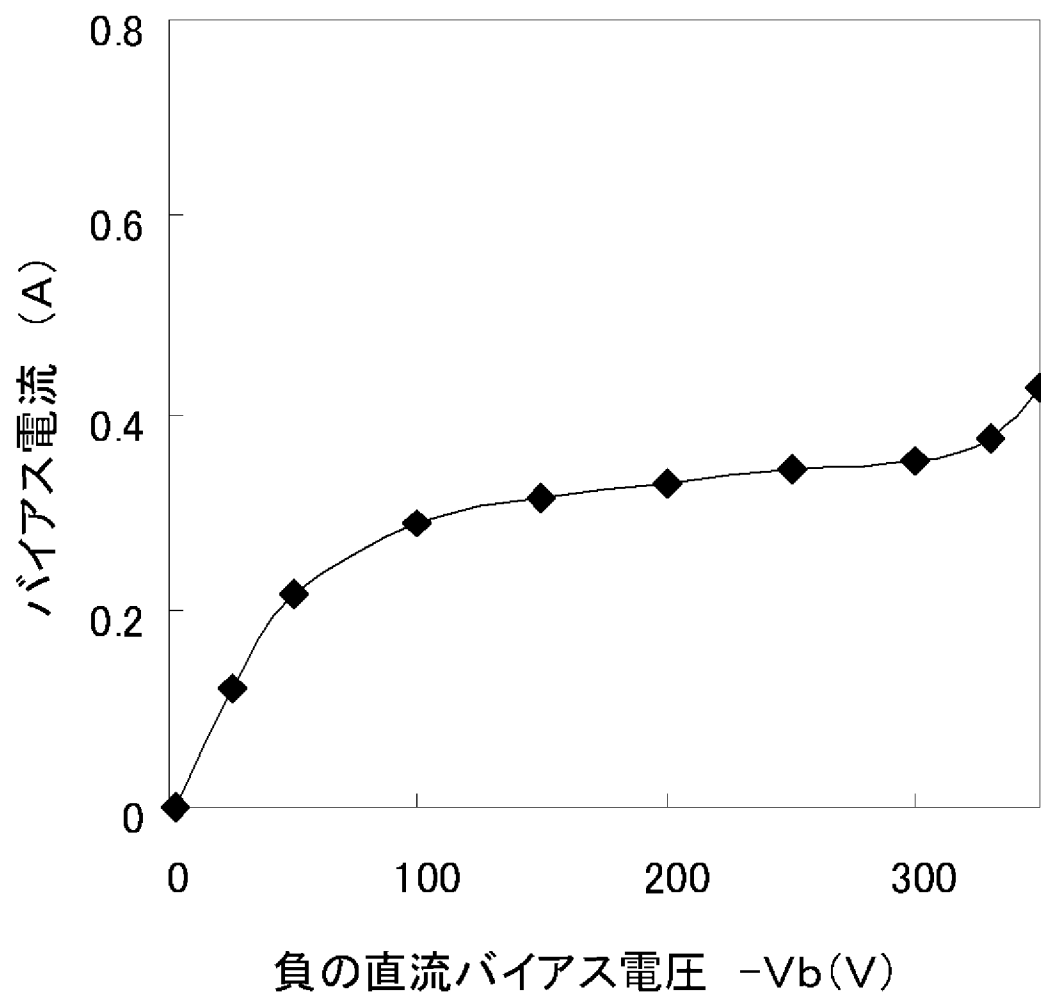
[図10]



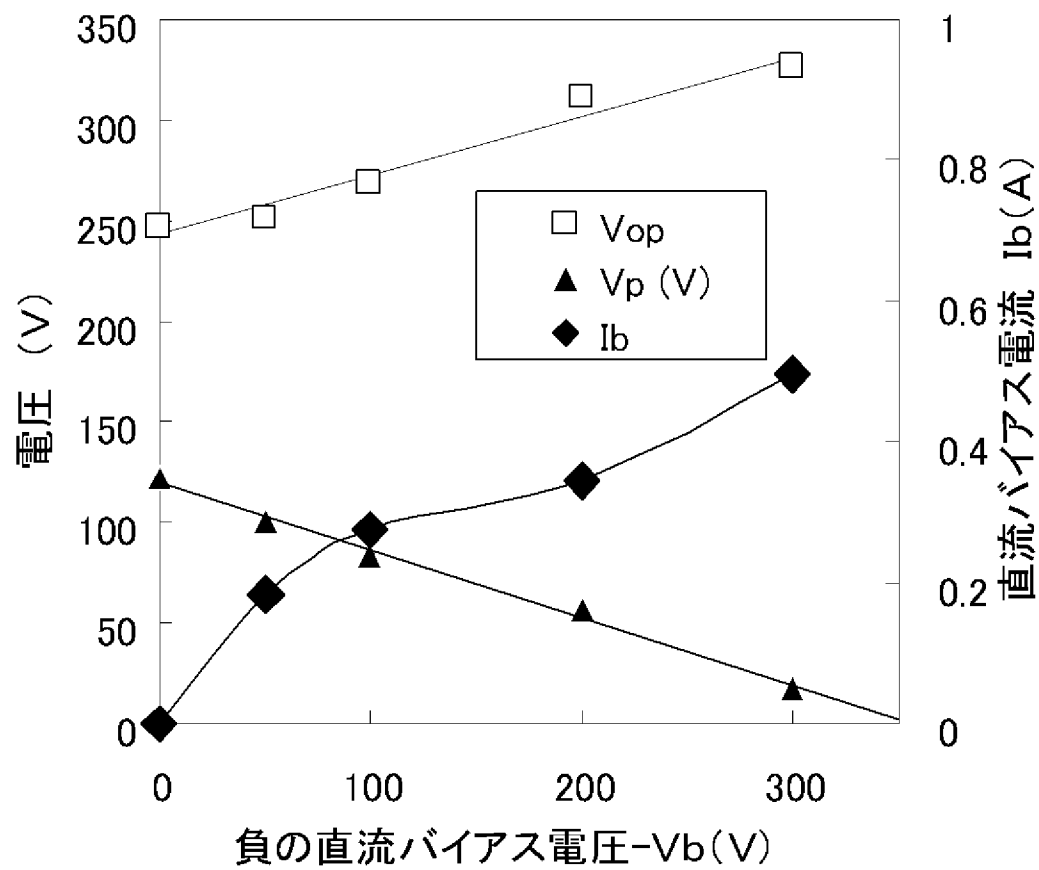
[図11]



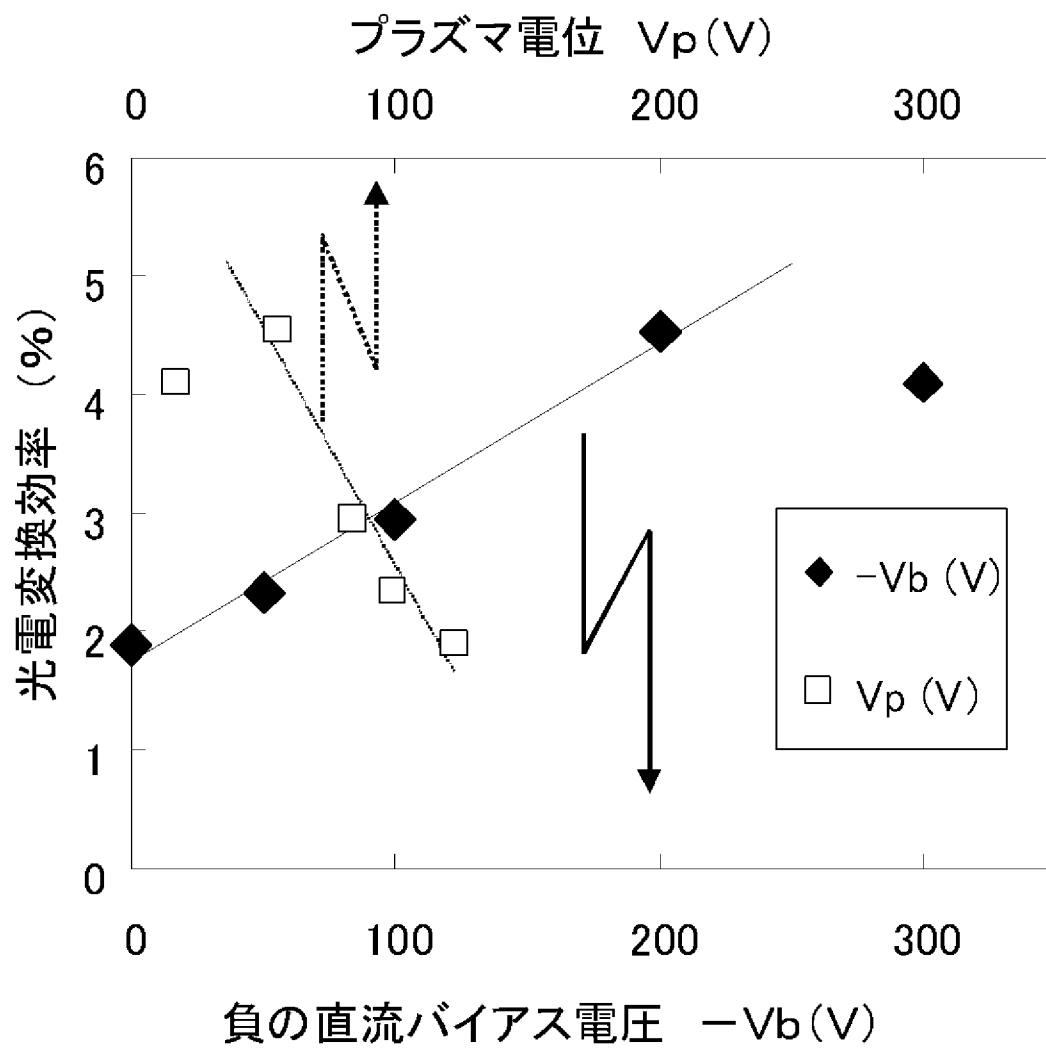
[図12]



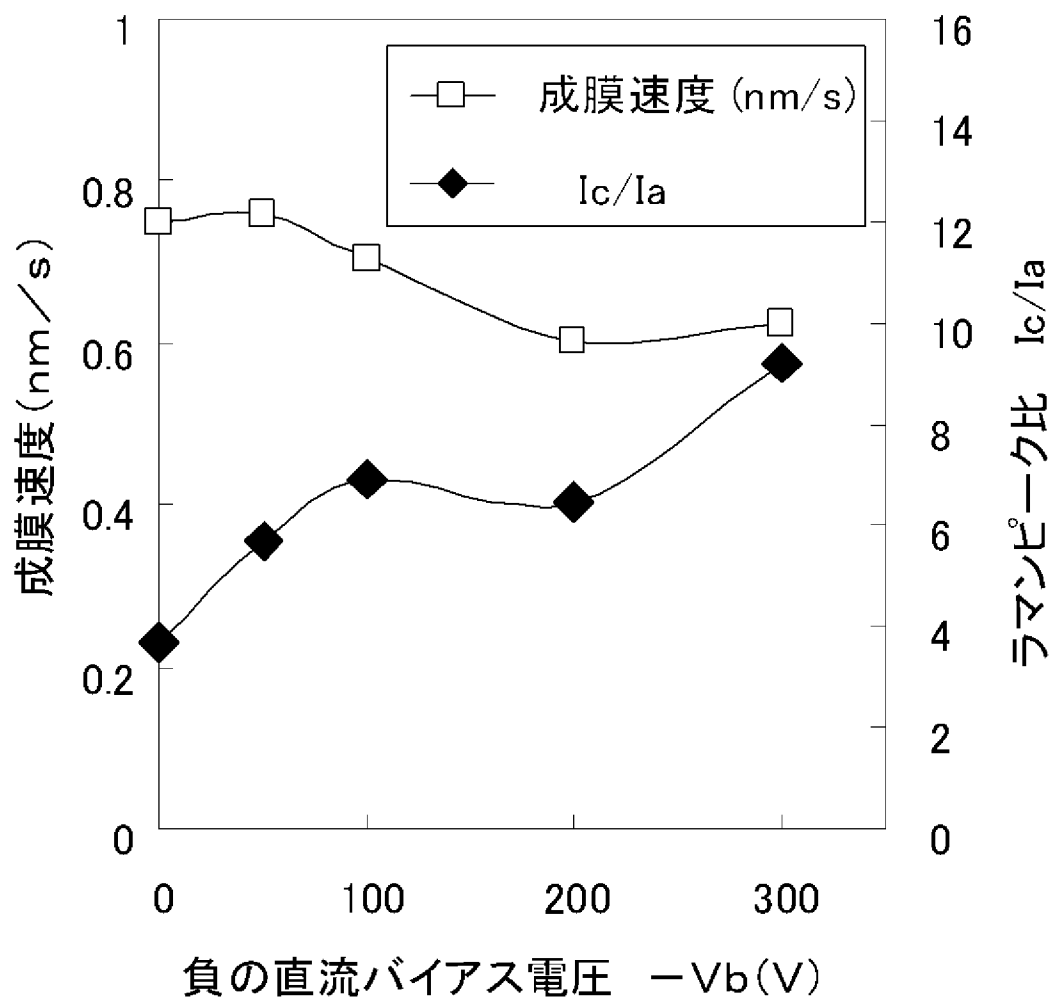
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006910

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/205(2006.01)i, C23C16/505(2006.01)i, H01L31/04(2006.01)i, H05H1/00(2006.01)i, H05H1/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/205, C23C16/505, H01L31/04, H05H1/00, H05H1/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 05-291150 A (Canon Inc.), 05 November 1993 (05.11.1993), claim 1; paragraph [0031]; fig. 1 <u>Y</u> <u>A</u> (Family: none)	1-5, 9, 23-26, 34 27-33 <u>6-8, 10-22, 35</u>
X	JP 07-069790 A (ULVAC Japan Ltd.), 14 March 1995 (14.03.1995), paragraphs [0010] to [0018]; fig. 1, 3 <u>Y</u> <u>A</u> (Family: none)	1, 4, 5, 9, 23-26, 34 2, 3, 27-33 <u>6-8, 10-22, 35</u>
X	JP 06-280030 A (ULVAC Japan Ltd.), 04 October 1994 (04.10.1994), entire text; all drawings <u>Y</u> <u>A</u> (Family: none)	1, 4, 5, 9, 23-26, 34 2, 3, 27-33 <u>6-8, 10-22, 35</u>

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 January, 2010 (18.01.10)Date of mailing of the international search report
26 January, 2010 (26.01.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006910

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-144091 A (Fuji Electric Holdings Co., Ltd.), 08 June 2006 (08.06.2006), entire text; all drawings & US 2006/0110933 A1 & EP 1659611 A1 & CN 1783429 A	2, 3, 27-33
X <u>A</u>	JP 2007-214176 A (Seiko Epson Corp.), 23 August 2007 (23.08.2007), paragraphs [0016] to [0019]; fig. 1 (Family: none)	35 <u>1-34</u>

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006910

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The search revealed that a matter common to the inventions in claims 1 - 35 are not novel, since the invention in claim 1 is disclosed in JP 05-291150 A (Canon Inc.), 5 November 1993 (05.11.1993), claim 1, [0031], fig. 1, (Family: none), JP 07-069790 A (ULVAC Japan Ltd.), 14 March 1995 (14.03.1995), [0010] - [0018], fig. 1, 3, (Family: none), and JP 06-280030 A (ULVAC Japan Ltd.), 4 October 1994 (04.10.1994), entire text, all drawings, (Family: none).

As a result, the afore-said common matter is not a special technical feature in the meaning of the second sentence of PCT Rule 13.2, since the common matter does not make contribution over the prior art.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/205(2006.01)i, C23C16/505(2006.01)i, H01L31/04(2006.01)i, H05H1/00(2006.01)i, H05H1/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/205, C23C16/505, H01L31/04, H05H1/00, H05H1/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 05-291150 A（キヤノン株式会社）1993. 11. 05, 請求項 1、【0 0 3 1】、図 1（ファミリーなし）	1-5, 9, 23-26, 34
<u>Y</u>		<u>27-33</u>
<u>A</u>		<u>6-8, 10-22, 35</u>
X	JP 07-069790 A（日本真空技術株式会社）1995. 03. 14, 【0 0 1 0】 －【0 0 1 8】、図 1, 3（ファミリーなし）	1, 4, 5, 9, 23-26, 34
<u>Y</u>		<u>2, 3, 27-33</u>
<u>A</u>		<u>6-8, 10-22, 35</u>

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 8 . 0 1 . 2 0 1 0

国際調査報告の発送日

2 6 . 0 1 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

大塚 徹

4 R

3 9 4 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X <u>Y</u> <u>A</u> <u>=</u>	JP 06-280030 A (日本真空技術株式会社) 1994. 10. 04, 全文、全図 (ファミリーなし)	1, 4, 5, 9, 23-26, 34 <u>2, 3, 27-33</u> <u>6-8, 10-22, 35</u>
Y	JP 2006-144091 A (富士電機ホールディングス株式会社) 2006. 06. 08, 全文、全図 & US 2006/0110933 A1 & EP 1659611 A1 & CN 1783429 A	2, 3, 27-33
X <u>A</u>	JP 2007-214176 A (セイコーエプソン株式会社) 2007. 08. 23, 【O O 1 6】－【O O 1 9】、図1 (ファミリーなし)	35 <u>1-34</u>

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

調査の結果、請求項1に係る発明は、JP 05-291150 A（キヤノン株式会社）1993.11.05、請求項1、【0031】、図1（ファミリーなし）、JP 07-069790 A（日本真空技術株式会社）1995.03.14、【0010】－【0018】、図1、3（ファミリーなし）、JP 06-280030 A（日本真空技術株式会社）1994.10.04、全文、全図（ファミリーなし）に開示されているから、請求項1－35に係る発明における共通事項は新規でないことが明らかになった。

結果として、前記共通事項は先行技術の域を出ないから、PCT規則13.2の第2文の意味において、前記共通事項は特別な技術的特徴ではない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。