(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[7]
H01L 23/48

(11) 공개번호 특2000-0048011
(43) 공개일자 2000년07월25일

(21) 출원번호 10-1999-0056016
(22) 출원일자 1999년12월09일
(30) 우선권주장 98-366199 1998년12월24일 일본(JP)
(71) 출원인 가부시키가이샤 히타치세이사쿠쇼 가나이 쓰토무
일본 도쿄토 치요다쿠 간다스루가다이 4쪼메 6반치
(72) 발명자 미야키요시노리
일본국도쿄토치요다쿠마루노우치1초메5반1고신마루비루가부시키가이샤히타치세이사쿠쇼치테키쇼유켄혼부나이
스즈키히로미치
일본국도쿄토치요다쿠마루노우치1초메5반1고신마루비루가부시키가이샤히타치세이사쿠쇼치테키쇼유켄혼부나이
(74) 대리인 임석재

심사청구 : 없음

(54) 반도체 장치

요약

반도체 장치의 리드성형불량 및 실장불량을 억제하기 위해, 평면이 사각형상인 밀봉체와, 상기 밀봉체의 내부에 위치하는 반도체 칩과, 상기 반도체 칩의 전극과 전기적으로 접속되고, 상기 밀봉체의 내외에 걸쳐 연장하고, 상기 밀봉체의 변을 따라서 배열되는 복수개의 리드를 가지는 반도체 장치로, 상기 리드의 외부리드부는 상기 밀봉체에서 돌출하는 근원부분이 리드두께 이상의 리드폭으로 형성되고, 상기 근원부분에 중간부분을 통해 연결되는 실장부분이 리드두께보다도 좁은 리드폭으로 형성되어 있다.

대표도

도3

명세서

도면의 간단한 설명

도 1은 본 발명의 일실시형태인 반도체 장치의 밀봉체의 상부를 생략한 상태의 모식적 평면도,

도 2는 도 1의 A-A선에 따른 모식적 단면도,

도 3은 상기 반도체 장치의 요부모식적 사시도,

도 4는 상기 반도체 장치의 조립프로세스에 사용되는 리드 프레임의 모식적 평면도,

도 5는 도 4의 요부 확대 모식적 평면도,

도 6은 상기 반도체 장치의 리드성형공정을 설명하기 위한 모식적 단면도,

도 7은 상기 반도체 장치의 리드 성형공정을 설명하기 위한 모식적 단면도,

도 8은 상기 반도체 장치를 실장기판에 실장한 상태의 요부 모식적 사시도,

도 9는 본 발명의 일실시형태의 변형예를 나타내는 반도체 장치의 요부 모식적 사시도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 반도체 장치에 관한 것으로서, 특히 밀봉체의 내외에 걸쳐 연장하는 복수개의 리드를 가지는 반도체 장치에 적용하는 유효한 기술에 관한 것이다.

다(多)핀화에 적합한 반도체 장치의 하나로서 예컨대, QFP(Quad Flat Package)형의 반도체 장치가 알려져 있다. 이 QFP형의 반도체 장치는, 일반적으로 리드프레임을 이용한 조립프로세스에 의해 제조된다. 구

체적으로는 리드프레임의 프레임본체에 지지리드를 개재하여 지지된 다이패드(die pad)(태브(tab)라고도 함)의 칩 탑재면상에 접착제로 반도체 칩을 탑재하고, 그 후, 반도체 칩의 회로형성면에 형성된 전극(본딩패드라고도 함)과 리드프레임의 프레임 본체에 지지된 리드의 내부리드부(인너리드라고도 함)를 도전성의 와이어로 전기적으로 접속하며, 그 후, 반도체 칩, 다이패드, 지지리드, 리드의 내부리드부 및 와이어 등을 절연성의 수지로 이루어지는 밀봉체로 밀봉하고, 그 후, 리드사이를 연결하고 있는 타이바(tie bars)(담바(dam bars)라고도 함)를 분리하며, 그 후, 리드의 외부리드부(아우터리드라고도 함)에 도금처리를 실시하고, 그후, 리드프레임의 프레임 본체에서 리드의 외부리드부를 분리하며, 그후, 리드의 외부리드부를 면실장 리드형상의 하나인 걸윙(gull-wing)형상으로 성형하고, 그후, 리드프레임의 프레임 본체에서 지지리드를 분리하는 것에 의해 제조된다.

걸윙형상으로 형성된 리드의 외부리드부는 밀봉체로부터 돌출하는 근원(根元)부분과, 이 근원부분으로부터 하방으로 구부러지는 중간부분과, 이 중간부분에서 근원부분의 연장방향과 동일방향으로 연장하는 실장부분을 가지는 구성으로 이루어지고, 실장부분은 실장기판에 반도체 장치를 땜납 실장할 때의 외부접속용 단자부분으로서 사용된다.

하지만, QFP형의 반도체 장치에 있어서는, 반도체 칩에 탑재되는 회로시스템의 고집적화나 다기능화에 따라서 다핀화의 일도로 가고 있다. 이 다핀화와 함께 리드의 외부리드부에서의 리드배열은 협(狹)피치화되어 있다.

외부리드부의 협피치화는 리드사이의 간격 및 리드폭을 좁히는 것에 의해 추진되기 때문에, 실장기판에 반도체 장치를 땜납 실장할 때, 외부리드부의 실장부분과 이 인접하는 외부리드부의 실장부분과의 사이에서 땜납 브릿지(bridge)가 발생하고, 리드사이가 단락한다고 하는 실장불량이 발생하기 쉽게 된다.

또한, 외부리드부를 걸윙형상으로 성형할 때, 외부리드부의 기계적 강도부족에 의해, 외부리드부가 리드배열방향(횡방향)으로 굽은 상태로 성형된다고 하는 리드성형불량이 발생하기 쉽게 된다. 이 리드성형불량은 외부리드부의 실장부분이 이 인접하는 외부리드부의 실장부분으로 접촉한다고 하는 단락불량을 일으키는 요인으로 되거나, 실장시에서의 땜납브릿지의 발생을 일으키는 요인으로도 된다.

그래서, 이와 같은 외부리드부의 협피치화에 의한 문제를 해결하는 기술로서, 예컨대, 아웃터리드의 쇼울더부(shoulder part)(근원부분)의 리드폭을 기부(base part)(실장부분)의 리드폭보다도 폭을 넓게 한 기술이 특개평 6-350003호 공보(1994년, 12월 22일 공개)에 개시되어 있다. 이 기술에 의하면, 아웃터리드의 쇼울더부에 대하여 충분한 강성이 부여되게 되므로, 성형시에 쇼울더부에 기계적 스트레스가 가해져도 리드가 변형하여 치수가 크게 차이나는 일이 없고, 인접하는 리드끼리의 접촉에 의한 도통(導通)불량 이나 전극과의 접촉 불충분에 의한 도통불량 등을 미연에 방지할 수 있다. 또한, 기부의 리드폭을 좁게하여 일정치수의 피치가 확보되어 있기 때문에 반도체 집적회로장치를 프린트기판으로 땜납한 경우에, 인접하는 리드끼리가 땜납에 의해 전기적으로 접속되는 땜납브릿지도 동시에 방지할 수 있다.

발명이 이루고자 하는 기술적 과제

하지만, 전술한 기술에 있어서는 이하의 점에 대한 배려가 되어 있지 않다

성형시에서의 외부리드부의 리드배열방향의 구부러짐은 외부리드부의 근원부분의 리드폭에 좌우된다. 근원부분의 리드폭이 리드 두께 이상인 경우는, 리드배열방향에 대한 근원부분의 기계적강도가 높기 때문에, 성형시에서의 외부리드부의 리드배열방향의 구부러짐을 어느 정도 억제할 수 있지만, 근원부분의 리드폭이 리드두께보다도 좁은 경우는 리드배열방향에 대한 근원부분의 기계적 강도가 낮게 되므로, 성형시에서의 외부리드부의 리드배열방향의 구부러짐을 억제하는 것이 어렵게 된다. 즉, 근원부분의 리드폭을 실장부분의 리드폭보다도 넓게 하여, 외부리드부의 리드성형불량을 억제하기 위해서는 리드두께에 대한 배려가 필요하다.

본 발명의 목적은 반도체 장치의 리드성형불량 및 실장불량을 억제하는 것이 가능한 기술을 제공하는 것에 있다.

본 발명의 상기와 같은 외의 목적과 신규한 특징은 본 명세서의 기술 및 첨부도면에 의해 명백해 질 것이다.

발명의 구성 및 작용

본원에서 개시되는 발명중, 대표적인 것의 개요를 간단하게 설명하면, 하기와 같다.

평면이 사각형상인 밀봉체와, 상기 밀봉체의 내부에 위치하는 반도체 칩과, 상기 반도체 칩의 전극과 전기적으로 접속되고, 상기 밀봉체의 내외에 걸쳐 연장하고, 상기 밀봉체의 변을 따라서 배열되는 복수개의 리드를 가지는 반도체 장치에 있어서, 상기 리드의 외부리드부는 상기 밀봉체에서 돌출하는 근원부분이 리드두께 이상의 리드폭으로 형성되고, 상기 근원부분에 중간부분을 통해 연결되는 실장부분이 리드 두께보다도 좁은 리드폭으로 형성되어 있다.

상기한 수단에 의하면, 외부리드부의 근원부분은 리드두께 이상의 리드폭으로 형성되어 있기 때문에, 외부리드부의 근원부분을 리드폭보다도 좁은 리드폭으로 형성한 경우에 비해, 리드배열방향에 대한 근원부분의 기계적 강도가 높게 되기 때문에, 외부리드부를 리드성형시, 외부리드부가 리드배열방향으로 구부러진 상태로 성형된다고 하는 리드성형불량을 억제할 수 있다.

또한, 외부리드부의 실장부분은 리드두께보다도 좁은 리드폭으로 형성되어 있기 때문에, 외부리드부의 실장부분을 리드두께 이상의 리드폭으로 형성한 경우에 비해, 실장부분에서의 리드사이의 간격이 넓게 되므로, 실장기판에 반도체 장치를 땜납 실장할 때 실장부분의 리드사이에서 발생하는 땜납브릿지를 억제할 수 있고, 리드 사이가 단락한다고 하는 실장불량을 억제할 수 있다.

이하, 본 발명의 구성에 대해서 QFP형의 반도체 장치에 본 발명을 적용한 실시형태와 함께 설명한다. 또한, 실시형태를 설명하기 위한 도면에 있어서, 동일 기능을 가지는 것은 동일 부호를 붙이고, 그 반복설

명은 생략한다.

도 1은 본 발명의 일실시형태인 반도체 장치의 밀봉체의 상부를 생략한 모식적 평면도이고, 도 2는 도 1의 A-A선을 따른 모식적 단면도이고, 도 3은 상기 반도체 장치의 요부 모식적 사시도이다.

본 실시형태의 반도체 장치는 도 1 및 도 2에 나타낸 바와 같이, 반도체 칩(1), 다이패드(3), 4개의 지지리드(4), 복수개의 리드(5), 복수개의 도전성의 와이어(9) 및 밀봉체(10) 등을 가지는 구성으로 되어 있다.

반도체 칩(1)은 밀봉체(10)의 내부에 위치하고, 표리면 중 회로형성면(1A)을 위로 한 상태에서 다이패드(3)의 칩 탑재면 상에 접착제를 개재하여 탑재되어 있다. 반도체 칩(1)은 예컨대, 단결정 실리콘으로 이루어지는 반도체 기판, 이 반도체 기판상에 형성된 절연층 및 배선층을 주체로 하는 구성으로 되어 있다. 반도체 칩(1)의 평면형상은 사각형상으로 형성시키는데, 본 실시형태에 있어서는 정방형으로 형성되어 있다.

반도체 칩(1)에는 회로시스템으로서 예컨대, 논리회로시스템이 탑재되어 있다. 이 논리회로 시스템은 주로, 반도체 기판의 주면에 형성된 트랜지스터소자 및 배선층에 형성된 배선에 의해 구성되어 있다.

반도체 칩(1)의 회로형성면(1A)에는 반도체 칩(1)의 바깥 주위의 각변을 따라서 복수개의 전극(본딩패드)(2)이 형성되어 있다. 이 복수개의 전극(2)의 각각은 반도체 칩(1)의 배선층 중 최상층의 배선층에 형성되고, 회로시스템을 구성하는 트랜지스터소자에 배선을 개재하여 전기적으로 접속되어 있다. 이 복수개의 전극(2)의 각각은 예컨대, 알루미늄(Al)막 또는 알루미늄합금막으로 형성되어 있다.

다이패드(3)는 밀봉체(10)의 내부에 위치하고 있다. 다이패드(3)의 평면형상은 예컨대, 사각형상으로 형성되고, 반도체 칩(1)보다도 한 둘레 큰 외형사이즈로 형성되어 있다.

밀봉체(10)의 평면형상은 사각형상으로 형성되는데, 본 실시형태에 있어서는 정방형으로 형성되어 있다. 밀봉체(10)는 저응력화를 도모하는 목적으로서 예컨대, 페놀계 경화제, 실리콘 고무 및 필라(filler) 등이 첨가된 비페닐계(biphenyl)의 절연성수지로 형성되어 있다. 이 밀봉체(10)는 대량생산에 적합한 트랜스퍼 몰딩(Transfer Molding)기술로 형성된다. 트랜스퍼 몰딩기술은 포트(pot), 런너(runner), 유입게이트 및 캐비티 등을 구비한 성형금형을 사용하여, 포트에서 런너 및 유입 게이트를 통해 캐비티 내에 절연성 수지를 가압주입하여 밀봉체를 형성하는 기술이다.

복수개의 리드(5)의 각각은 밀봉체(10)의 내외에 걸쳐 연장하고 있다. 복수개의 리드(5)의 각각은 밀봉체(10)의 내부에 위치하는 내부리드부(5A)가 반도체 칩(1)의 바깥 주위의 각변을 따라 배열되고, 밀봉체(10)의 외부에 위치하는 외부리드부(5B)가 밀봉체(10)의 바깥 주위의 각변을 따라서 배열되어 있다.

복수개의 리드(5)의 각각은 반도체 칩(1)의 회로형성면(1A)에 형성된 복수개의 전극(2)의 각각에 와이어(9)를 통해 전기적으로 접속되어 있다. 와이어(9)는 일단측이 반도체 칩(1)의 전극(2)에 접속되고, 타단측이 내부리드부(5A)의 선단부분에 접속되어 있다. 와이어(9)로서는 예컨대, 금(Au)와이어를 사용하고 있다. 또한, 와이어(9)의 접속방법으로서는 예컨대, 열압착에 초음파진동을 병용한 본딩법을 사용하고 있다.

4개의 지지리드(4)는 밀봉체(10)의 내부에 위치하고, 반도체 칩(1)의 바깥 주위의 외측에 배치되어 있다. 4개의 지지리드(4)의 각각은 다이패드(3)의 4개의 모서리부에서 각각마다 일체화되고, 밀봉체(10)의 4개의 모서리부의 각각을 향해 연장하고 있다. 이 4개의 지지리드(4)의 각각에는 리드(5)의 내부리드부(5A)보다도 다이패드(3)를 하방에 위치시키기 위한 구부림가공이 실시되어 있다.

복수개의 리드(5)의 각각의 외부리드부(5B)는 면실장리드형상의 하나인 걸윙형상으로 성형되어 있다. 걸윙형상으로 성형된 외부리드부(5B)는 도 3에 나타낸 바와 같이, 밀봉체(10)에서 돌출하는 근원부분(5B1)과, 이 근원부분(5B1)에서 하방(밀봉체(10)의 표리면 중 뒷면측)으로 구부러진 중간부분(5B2)과, 이 중간부분(5B2)에서 근원부분(5B1)의 연장방향과 동일방향으로 연장하는 실장부분(5B3)을 가지는 구성으로 이루어지고, 실장부분(5B3)은 실장기판에 반도체 장치를 땜납실장할 때의 외부접속용 단자로서 사용된다. 외부리드부(5B)는 본 실시형태에 있어서 예컨대, 0.4[㎜]피치로 배열되어 있다.

리드(5)의 외부리드부(5B)에 있어서, 근원부분(5B1)의 리드폭(W1)은 실장부분(5B3)의 리드폭(W3)보다도 넓게 되어 있다. 또한, 근원부분(5B1)의 리드폭(W1)은 리드두께(리드(5)의 판두께)(T) 이상의 치수로 설정되고, 실장부분(5B3)의 리드폭(W3)은 리드두께(T)보다도 좁은 치수로 설정되어 있다. 본 실시형태에 있어서, 근원부분(5B1)의 리드폭(W1)은 0.15[㎜]로 형성되고, 실장부분(5B3)의 리드폭(W3)은 0.14[㎜]로 형성되며, 리드두께(T)는 0.15[㎜]로 형성되어 있다. 이와 같이, 외부리드부(5B)의 근원부분(5B1)을 리드두께(T) 이상의 리드폭(W1)으로 형성함으로써, 외부리드부(5B)의 근원부분(5B1)을 리드두께(T)보다도 좁은 리드폭으로 형성한 경우에 비해, 리드배열방향에 대한 근원부분의 기계적 강도가 높게 된다. 또한, 외부리드부(5B)의 실장부(5B3)를 리드두께(T)보다도 좁은 리드폭(W3)으로 형성함으로써, 외부리드(5)의 실장부분(5B3)을 리드두께(T)이상의 리드폭으로 형성한 경우에 비해 실장부분(5B3)에서의 리드사이의 간격이 넓게 된다.

리드(5)의 외부리드부(5B)는 근원부분(5B1)의 리드폭(W1)보다도 넓은 리드폭(W2)으로 이루어지는 타이바 분리부분(5B4)을 가지고, 타이바 분리부분(5B4)은 중간부분(5B2)에 설치되어 있다. 본 실시형태의 중간부분(5B2)에 있어서는 타이바 분리부분(5B4)을 제외한 다른 부분이 실장부분(5B3)과 동일한 리드폭으로 형성되어 있다.

다음에, 상기 반도체 장치의 조립프로세스(제조프로세스)에서 사용되는 리드프레임의 개략구성에 대해서 도 4 및 도 5를 사용하여 설명한다. 도 4는 리드프레임의 모식적 평면도이고, 도 5는 도 4의 요부확대 모식적 평면도이다.

도 4에 나타낸 바와 같이, 리드 프레임(LF)은 프레임 본체(8)로 주위가 규정되고, 평면이 사각형상으로 이루어지는 리드배치영역 내에서 다이패드(3), 4개의 지지리드(4), 복수개의 리드(5) 및 리드 지지부(7) 등을 가지는 구성으로 되어 있다. 다이패드(3)는 리드배치영역의 중앙부에 위치하고, 평면이 사각형상으

로 형성되어 있다. 4개의 지지리드(4)는 일단측이 다이패드(3)의 모서리부와 일체화되고, 타단측이 리드 배치영역의 모서리부에 설치된 리드 지지부(7)와 일체화되어 있다. 리드 지지부(7)는 프레임 본체(8)와 일체화되어 있다. 4개의 지지리드(4)의 각각에는 리드(5)보다도 다이패드(3)를 하방에 위치시키기 위한 구부림가공이 실시되어 있다.

복수개의 리드(5)는 4개의 리드군으로 분할되고, 4개의 리드군의 각각은 다이패드(3)를 둘러싸도록 하여 프레임 본체(8)의 각 변마다 설치되어 있다. 각 리드군의 리드(5)는 프레임 본체(8)의 각 변을 따라서 배열되어 있다. 또한, 각 리드군의 리드(5)는 일단측이 다이패드(3)의 근방에 위치하고, 타단측이 프레임 본체(8)와 일체화되어 있다. 또한, 각 리드군의 리드(5)는 도 5에 나타낸 바와 같이 밀봉체의 내부에 배치되는 내부리드부(도면중의 일점쇄선으로 둘러싸인 부분)(5A)와 밀봉체의 외부에 배치되는 외부리드부(5B)를 가지는 1개의 리드부재로 구성되어 있다. 또한, 각 리드군의 리드(5)는 밀봉체를 형성할 때의 수지의 유출을 방지할 목적으로 설치된 타이바(6)를 통해 인접하는 리드(5)와 서로 연결되어 있다. 타이바(6)는 외부리드부(5B)의 근원부분의 근방에 배치되어 있다.

리드(5)의 외부리드부(5B)에 있어서, 타이바(6)보다도 내부리드부(5A)측에 위치하는 내측부분은 리드두께 이상의 리드폭으로 형성되고, 타이바(6)보다도 프레임 본체(8)측에 위치하는 외측부분은 리드두께보다도 좁은 리드폭으로 형성되어 있다. 본 실시형태의 리드 프레임(LF)에 있어서는 외부리드부(5B)의 내측부분이 0.15[㎜]의 리드폭으로 형성되고, 외부리드부(5B)의 외측부분이 0.14[㎜]의 리드폭으로 형성되며, 리드두께가 0.15[㎜]로 형성되어 있다.

리드 프레임(LF)은 예컨대, 철(Fe)-니켈(Ni)계의 합금재(예컨대, Ni함유율 42 또는 50(%))로 이루어지는 평판재에 에칭가공 또는 프레스가공을 실시하여 소정의 리드패턴을 형성한 후, 다이패드(3)를 리드(5)보다도 하방에 위치시키기 위한 구부림가공을 4개의 지지리드(4)의 각각에 실시하는 것에 의해 형성된다.

다음에, 상기 반도체 장치의 조립프로세스에 대해서 도 4, 도 6 및 도 7을 이용하여 설명한다. 도 6 및 도 7은, 리드성형공정을 설명하기 위한 모식적 단면도이다.

우선, 도 4에 나타낸 리드 프레임(LF)을 준비하고, 그 후, 리드 프레임(LF)의 프레임 본체(8)에 지지리드(4) 및 리드지지부(7)를 통해 지지된 다이패드(3)의 칩탑재면상에 접착제를 통해 반도체 칩(1)을 탑재하고, 그후, 반도체 칩(1)의 회로형성면(1A)에 형성된 전극(2)과 리드 프레임(LF)의 프레임 본체(8)에 지지된 리드(5)의 내부리드부(5A)를 도전성의 와이어(9)로 전기적으로 접속하고, 그후, 트랜스퍼 몰딩기술에 의거하여 반도체 칩(1), 다이패드(3), 지지리드(4), 리드(5)의 내부리드부(5A) 및 와이어(9) 등을 밀봉체(10)로 봉지하고, 그후, 리드(5)사이를 연결하고 있는 타이바(6)를 분리하고, 그후, 리드(5)의 외부리드부(5B)에 전해도금법으로 땜납도금처리를 실시한다.

다음에, 리드(5)의 외부리드부(5B)를 밀봉체(10)에서 돌출하는 근원부분(5B1)과, 이 근원부분(5B1)에서 하방(밀봉체(11)의 표리면 중의 이면측)으로 구부러지는 중간부분(5B2)과, 이 중간부분(5B2)에서 근원부분(5B1)의 연장방향과 동일방향으로 연장하는 실장부분(5B3)을 가지는 걸윙형상으로 성형한다. 걸윙형상의 외부리드부(5B)는 도 6에 나타낸 바와 같이, 외부 리드부(5B)의 근원부분을 리드억제부재(15A)와 구부림대(15B)의 돌기부로 클램프함과 동시에, 외부리드부(5B)의 선단부분에 구부림펀치(16)를 접촉시키고, 그후 도 7에 나타낸 바와 같이 구부림대(15B)의 돌기부를 향하여 구부림펀치(16)를 경사이동시키는 것에 의해 성형된다. 이 외부리드부(5B)의 리드성형공정에 있어서, 외부리드부(5B)의 근원부분(5B1)은 리드두께(T) 이상의 리드폭(W1)으로 형성되어 있기 때문에, 외부리드부(5B)의 근원부분(5B1)을 리드두께(T)보다 좁은 리드폭으로 형성한 경우에 비해, 리드배열방향에 대한 근원부분(5B1)의 기계적 강도가 높게 되어 있기 때문에, 외부리드부(5B)가 리드배열방향으로 굽어진 상태로 성형된다고 하는 리드성형불량을 억제할 수 있다.

다음에, 외부리드부(5B)의 실장부분(5B3)의 선단위치를 맞출 목적으로서, 실장부분(5B3)의 선단부분에 절단처리를 실시하고, 그후, 리드 프레임(LF)의 리드지지부(7)에서 지지리드(4)를 떼어내는 것에 의해 도 1 내지 도 3에 나타낸 반도체 장치가 거의 완성된다.

이와 같이 구성된 반도체 장치는 도 8(반도체 장치를 실장기판에 실장한 상태의 요부 모식적 사시도)에 나타낸 바와 같이, 실장기판(20)상에 실장된다. 반도체 장치의 실장은 실장기판(20)의 전극(20A)상에 예컨대, 스크린인쇄법으로 땜납 페이스트층을 형성하고, 그후, 전극(20A)상에 땜납페이스트층을 통해 외부리드부(5B)의 실장부분(5B3)이 배치되도록 실장기판(20)상에 반도체 장치를 배치하고, 그후, 실장기판(20)을 예컨대, 적외선 리플로우 로(爐)에 반송하고, 그후, 땜납페이스트층을 용융하고, 그후, 경화시키는 것에 의해 행하여진다. 이 반도체 장치의 실장공정에 있어서, 외부리드부(5B)의 실장부분(5B3)은 리드두께(T)보다도 좁은 리드폭(W3)으로 형성되어 있기 때문에, 외부리드부(5B)의 실장부분을 리드두께(T) 이상의 리드폭으로 형성한 경우에 비해, 실장부분(5B3)에서의 리드사이의 간격이 넓게 되어 있기 때문에, 실장부분(5B3)의 리드사이에서 발생하는 땜납브릿지를 억제할 수 있고, 리드(5)사이가 단락한다고 하는 실장불량을 억제할 수 있다.

발명의 효과

이와 같이, 본 실시형태에 의하면, 이하의 효과가 얻어진다.

외부리드부(5B)의 근원부분(5B1)은 리드두께(T) 이상의 리드폭(W1)으로 형성되어 있기 때문에, 외부리드부(5B)의 근원부분(5B1)을 리드두께(T)보다도 좁은 리드폭으로 형성한 경우에 비해서 리드배열방향에 대한 근원부분(5B1)의 기계적 강도가 높게 되기 때문에, 외부리드부(5B)를 리드성형시, 외부리드부(5B)가 리드배열방향으로 굽어진 상태로 성형된다고 하는 리드성형불량을 억제할 수 있다.

또한, 외부리드부(5B)의 실장부분(5B3)은 리드두께(T)보다도 좁은 리드폭(W3)으로 형성되어 있기 때문에, 외부리드부(5B)의 실장부분(5B3)을 리드두께(T) 이상의 리드폭으로 형성한 경우에 비해, 실장부분(5B3)에서의 리드사이의 간격이 넓게 되므로, 실장기판(20)에 반도체 장치를 땜납 실장할 때에 실장부분(5B3)의 리드 사이에서 발생하는 땜납 브릿지를 억제할 수 있고, 리드(5)사이가 단락한다고 하는 실장불량을 억제

할 수 있다.

또한, 본 실시형태에서는 타이바 분리부분(5B4)이 중간부분(5B2)에 설치된 형상이 되도록 외부리드부(5B)를 성형한 예에 대해서 설명했지만, 외부리드부(5B)는 타이바 분리부분(5B4)이 근원부분(5B1)에 설치되는 형상으로 되도록 성형해도 좋다.

또한, 본 실시형태에서는 Fe-Ni계의 합금재로 이루어지는 리드프레임을 사용한 예에 대해서 설명했지만, Fe-Ni계의 합금재보다도 도전성이 우수한 동(Cu)계의 합금재로 이루어지는 리드 프레임을 사용해도 좋다. 이 경우, Cu계의 합금재는 Fe-Ni계의 합금재보다도 부드럽기 때문에, 상술한 실시형태에서 설명한 경우보다도 외부리드부(5B)의 근원부분(5B1)의 리드폭을 약간 넓게 하는 것이 바람직하다. 또한, 도 9(요부 모식적 사시도)에 나타낸 바와 같이, 중간부분(5B2)에 있어서, 타이바 분리부분(5B4) 및 실장부분(5B3)측의 부분을 제외한 다른 부분의 리드폭을 근원부분(5B1)과 동일한 리드폭으로 하는 것이 바람직하다.

이상, 본 발명자에 의해 이루어진 발명을 상기 실시형태에 의거하여 구체적으로 설명했지만, 본 발명은, 상기 실시형태에 한정되지 않고, 그 요지를 일탈하지 않는 범위에서 여러 가지로 변경가능한 것은 물론이다.

예컨대, 본 발명은 리드의 외부리드부가 협피치화되는 면실장형의 반도체 장치에 적용할 수 있다.

(57) 청구의 범위

청구항 1

밀봉체(封止體)와,

주면에 반도체 소자와 복수의 전극이 형성되고, 상기 밀봉체내에 봉해지는 반도체 칩과,

상기 반도체 칩의 전극과 전기적으로 접속되고, 상기 밀봉체의 내부에 위치하는 인너부와, 상기 인너부로부터 연속하여 연장되어 상기 밀봉체의 외부에 돌출하는 아웃터부와, 상기 아웃터부로부터 연속하여 연장되고, 실장기판에 실장되기 위한 부분에서 종단하여 있는 실장부로 이루어지는 복수의 리드를 구비하고,

상기 아웃터부는 상기 밀봉체에서 돌출하여 있는 부분에서의 리드폭은 리드두께 이상으로 형성되어 있고,

상기 아웃터부의 상기 실장부에서의 리드폭은 리드두께 이하로 형성되어 있는 것을 특징으로 하는 반도체 장치.

청구항 2

제 1 항에 있어서,

상기 아웃터부는 상기 밀봉체에서 멀어지는 방향으로 연장하는 상기 돌출부와, 상기 돌출부에서 하방으로 구부러지는 중간부와, 상기 밀봉체에서 멀어지는 방향으로서, 상기 중간부로부터 상기 돌출부와 동일한 방향으로 연장하는 상기 실장부로 이루어지는 것을 특징으로 하는 반도체 장치.

청구항 3

제 2 항에 있어서,

상기 아웃터부는 상기 중간부에 타이바(tie bar) 분리부를 가지고, 상기 돌출부와 상기 타이바 분리부 사이의 리드폭은 상기 타이바 분리부와 상기 실장부 사이의 리드폭 이상인 것을 특징으로 하는 반도체 장치.

청구항 4

밀봉체와,

주면에 반도체 소자와 복수의 전극이 형성되고, 상기 밀봉체 내에 봉해지는 반도체 칩과,

상기 반도체 칩의 전극과 전기적으로 접속되고, 상기 밀봉체의 내부에 위치하는 인너부와, 상기 인너부에서 연속하여 연장되어 상기 밀봉체의 외부에 돌출하는 아웃터부와, 상기 아웃터부에서 연속하여 연장되고 실장기판에 실장되기 위한 부분에서 종단하여 있는 실장부로 이루어지는 복수의 리드를 구비하고,

상기 아웃터부는 상기 밀봉체에서 돌출하여 있는 부분의 리드폭은 상기 아웃터부의 상기 실장부의 리드폭 이상으로 형성되어 있고,

상기 아웃터부의 상기 실장부에서의 리드폭은 리드 두께 이하로 형성되어 있는 것을 특징으로 하는 반도체 장치.

청구항 5

제 4 항에 있어서,

상기 아웃터부는 상기 밀봉체에서 멀어지는 방향으로 연장되는 상기 돌출부와, 상기 돌출부에서 하방으로 구부러지는 중간부와, 상기 밀봉체에서 멀어지는 방향으로서, 상기 중간부에서 상기 돌출부와 동일한 방향으로 연장되는 상기 실장부로 이루어지는 것을 특징으로 하는 반도체 장치.

청구항 6

제 5 항에 있어서,

상기 아웃터부는 상기 중간부에 타이바 분리부를 더 가지고, 상기 타이바 분리부를 경계로 하여 리드폭이

다른 것을 특징으로 하는 반도체 장치.

청구항 7

밀봉체와,

주면에 반도체 소자와 복수의 전극이 형성되고, 상기 밀봉체내에 봉해지는 반도체칩과,

상기 반도체 칩의 전극과 전기적으로 접속되고, 상기 밀봉체의 내부에 위치하는 인너부와, 상기 인너부에서 연속하여 연장되어 상기 밀봉체의 외부로 돌출하는 아웃터부와, 상기 아웃터부에서 연속하여 연장되고, 실장기판에 실장되기 위한 부분에서 종단하여 있는 실장부와, 상기 아웃터부의 돌출부와 상기 실장부 사이에 타이바 분리부를 가지는 복수의 리드를 구비하고,

상기 아웃터부의 돌출부와 상기 타이바 분리부 사이의 리드폭은 상기 아웃터부의 실장부와 상기 타이바 분리부의 리드폭 이상으로 형성되어 있고,

상기 아웃터부의 상기 실장부에서의 리드폭은 리드두께 이하로 형성되어 있는 것을 특징으로 하는 반도체 장치.

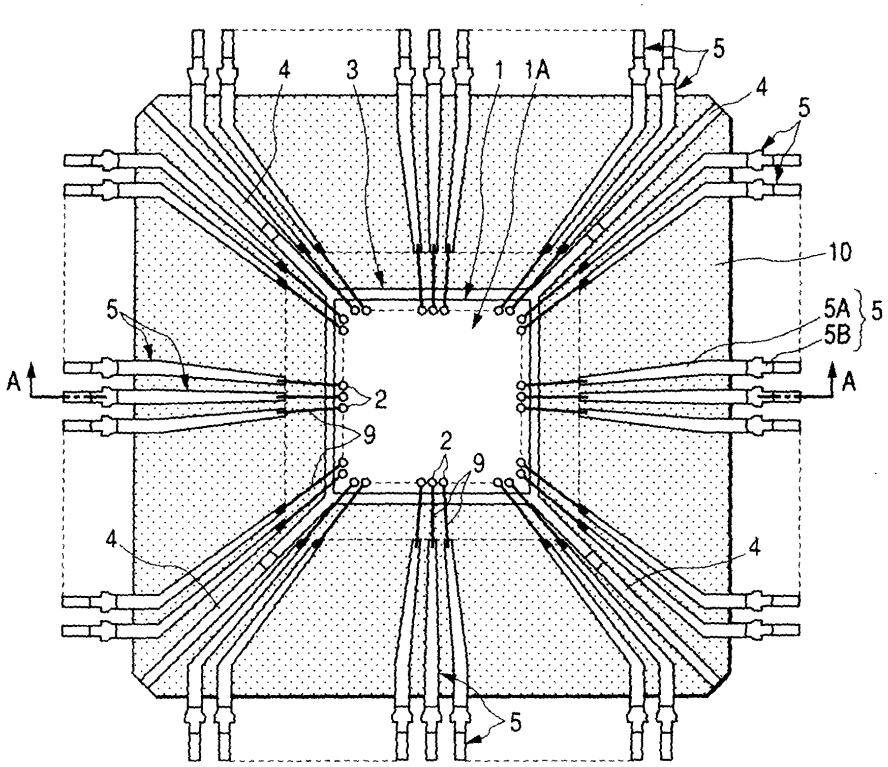
청구항 8

제 7 항에 있어서,

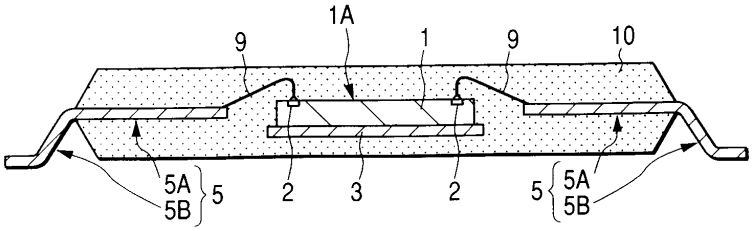
상기 아웃터부는 상기 밀봉체에서 멀어지는 방향으로 연장되는 상기 돌출부와, 상기 돌출부에서 하방으로 구부러지는 중간부와, 상기 밀봉체에서 멀어지는 방향으로서, 상기 중간부에서 상기 돌출부와 동일한 방향으로 연장되는 상기 실장부로 이루어지는 것을 특징으로 하는 반도체 장치.

도면

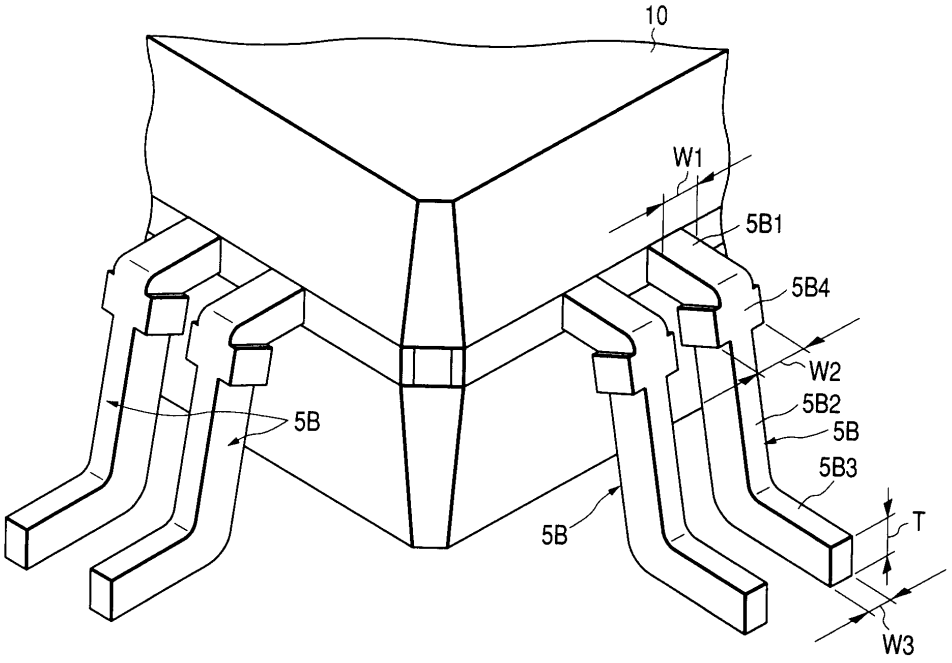
도면1



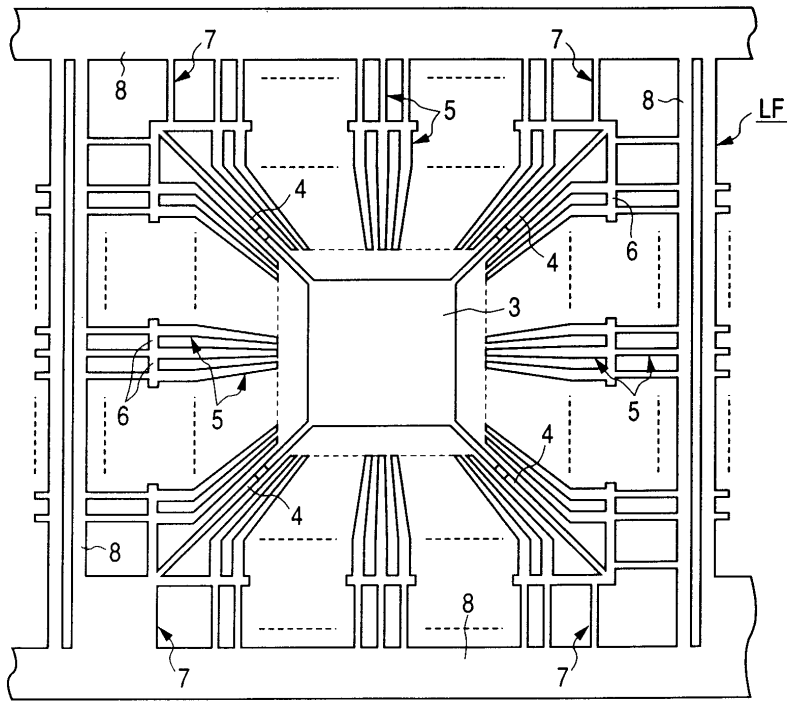
도면2



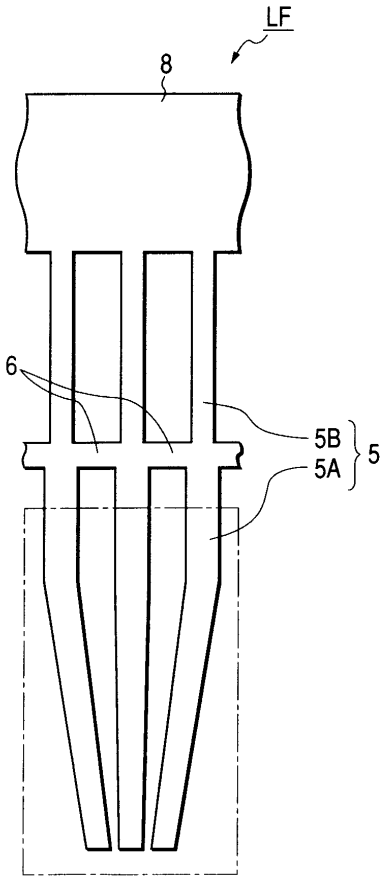
도면3



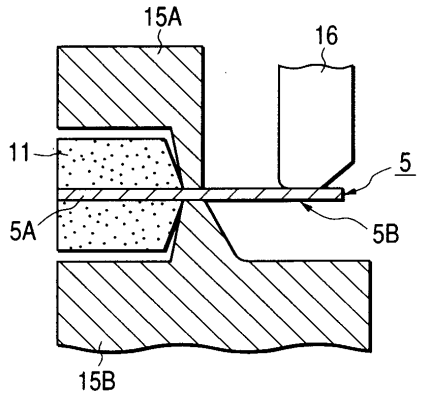
도면4



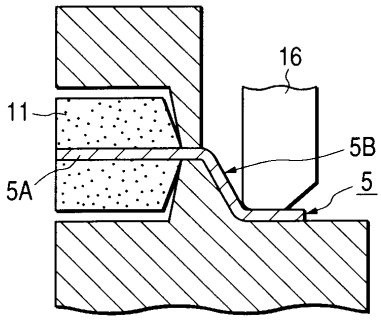
도면5



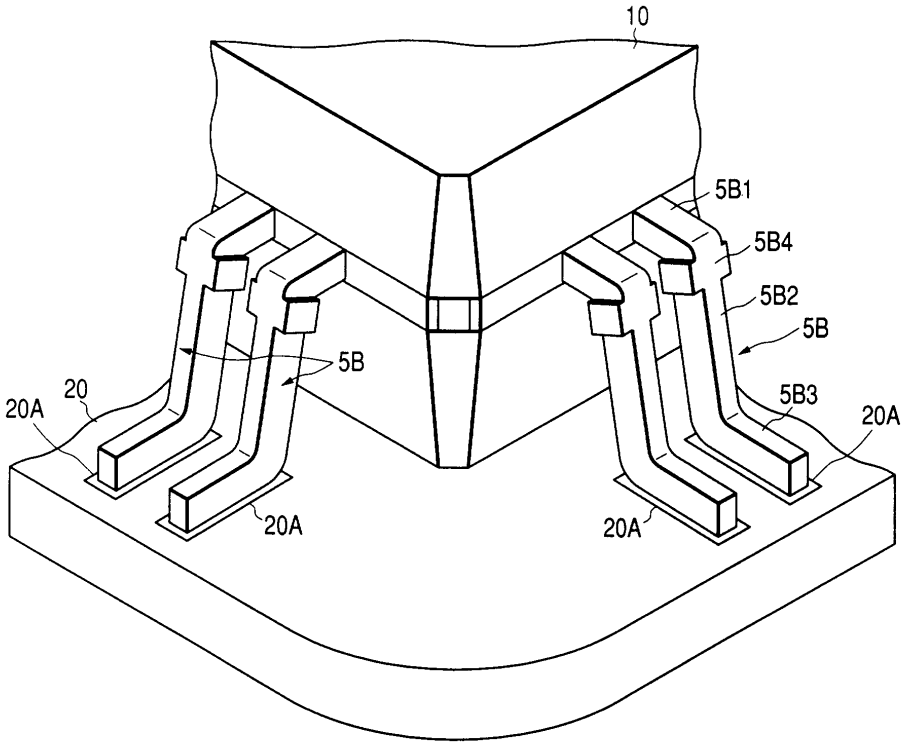
도면6


15A
16
11
5
5A
5B
15B

도면7


16
11
5B
5A
5

도면8


10
5B1
5B4
5B2
5B
5B3
20A
20
5B
20A
20A
20A

도면9

