

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 856 875**

51 Int. Cl.:

H02M 7/487 (2007.01)
H02M 7/483 (2007.01)
H01L 25/07 (2006.01)
H01L 25/16 (2006.01)
H01L 23/64 (2006.01)
H02M 7/00 (2006.01)
H01L 25/11 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 86 Fecha de presentación y número de la solicitud internacional: **08.04.2016 PCT/JP2016/061584**
- 87 Fecha y número de publicación internacional: **12.10.2017 WO17175394**
- 96 Fecha de presentación y número de la solicitud europea: **08.04.2016 E 16897950 (8)**
- 97 Fecha y número de publicación de la concesión europea: **30.12.2020 EP 3442108**

54 Título: **Convertidor de potencia multinivel**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
28.09.2021

73 Titular/es:
**TOSHIBA MITSUBISHI-ELECTRIC INDUSTRIAL
SYSTEMS CORPORATION (100.0%)
3-1-1, Kyobashi Chuo-ku
Tokyo 104-0031, JP**

72 Inventor/es:
FUJII, YOSUKE

74 Agente/Representante:
ISERN JARA, Jorge

ES 2 856 875 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Convertidor de potencia multinivel

5 Campo

La presente invención se refiere a un convertidor de potencia multinivel.

10 Antecedentes

En general, se conoce una técnica en la que un convertidor de potencia multinivel se forma por módulos semiconductores tales como elementos de conmutación.

15 Por ejemplo, se divulga un convertidor de potencia de tres niveles en el que se suprime la inductancia del circuito en un circuito de conversión de potencia, se mejora la facilidad de mantenimiento y, al mismo tiempo, pueden reducirse los costes de fabricación (ver PTL 1).

20 El documento EP 2 966 768 A1 se refiere a una configuración de un inversor de tres niveles que permite una mejora en la eficiencia de conversión de potencia y una reducción en el tamaño y el costo de un dispositivo.

El documento EP 3 093 974 A1 se refiere a un convertidor de potencia de tres niveles que utiliza un módulo de conmutador semiconductor y, más particularmente, a las estructuras de cableado de un condensador y un módulo.

25 Sin embargo, cuando un convertidor de potencia multinivel se forma por módulos semiconductores, una porción de línea de un circuito de conversión de potencia tiene un bajo grado de libertad con respecto a la longitud debido a restricciones físicas. En consecuencia, cuando aumenta la inductancia en un bucle de comunicación, que se genera en el momento de apagar los elementos de conmutación, aumenta una sobretensión.

30 Lista de referencias

Bibliografía sobre patentes

[PTL 1] JP 2014-36509 A

35 Sumario

Es un objeto de la presente invención proporcionar un convertidor de potencia multinivel que se forma por módulos semiconductores, y en el que puede suprimirse una sobretensión en el momento de apagar un elemento de conmutación.

40 Un convertidor de potencia multinivel de acuerdo con un aspecto de la presente invención, como se establece en la reivindicación 1, es un convertidor de potencia multinivel en el que un circuito de conversión de potencia se forma por una pluralidad de circuitos eléctricos, el convertidor de potencia multinivel incluye: un primer condensador proporcionado en un circuito de electrodo positivo; un segundo condensador conectado con el primer condensador en serie y provisto en un circuito de electrodo negativo; un primer circuito eléctrico formado por un primer elemento de conmutación a través del cual fluye una corriente eléctrica desde el circuito de electrodo positivo a un circuito de CA, y un primer diodo conectado con el primer elemento de conmutación en antiparalelo; un segundo circuito eléctrico formado por un segundo elemento de conmutación, y un segundo diodo conectado con el segundo elemento de conmutación en serie, el segundo circuito eléctrico se configura para formar un camino eléctrico que conecta un circuito de condensador formado por el primer condensador y el segundo condensador y el circuito de CA entre sí; un tercer circuito eléctrico formado por un tercer elemento de conmutación, y un tercer diodo conectado con el tercer elemento de conmutación en serie, el tercer circuito eléctrico se configura para formar un camino eléctrico que conecta el circuito del condensador y el circuito de CA entre sí, y a través de donde una corriente eléctrica fluye en una dirección opuesta al segundo circuito eléctrico; un cuarto circuito eléctrico formado por un cuarto elemento de conmutación a través del cual fluye una corriente eléctrica desde el circuito de CA al circuito de electrodo negativo, y un cuarto diodo conectado con el cuarto elemento de conmutación en antiparalelo; un bus de CA laminado, el bus de CA forma el circuito de CA; un bus de condensadores laminado, apilado el bus de condensadores con el bus de CA y configurado para formar el circuito de condensadores; un bus de electrodo positivo laminado, apilado el bus de electrodo positivo con el bus de CA y el bus de condensador y configurado para formar el circuito de electrodo positivo; y un bus de electrodo negativo laminado, el bus de electrodo negativo apilado con el bus de CA y el bus de condensador y se configura para formar el circuito de electrodo negativo, en el que se apilan el bus de CA, el bus de condensador, el bus positivo o el bus negativo uno encima del otro, para formar tres capas en total, con el bus de electrodo positivo y el bus de electrodo negativo colocados en una capa, la pluralidad de circuitos eléctricos se disponen de tal manera que cada uno del primer circuito eléctrico y el cuarto circuito eléctrico está adyacente a uno del segundo circuito eléctrico o al tercer circuito eléctrico para reducir la inductancia en un bucle de comunicación, y los circuitos eléctricos y los condensadores se disponen en una superficie del bus de

CA que está presente en una capa superior, el primer circuito eléctrico, el segundo circuito eléctrico, el tercer circuito eléctrico y el cuarto circuito eléctrico se disponen en un orden definido en una línea lateral, los condensadores se disponen paralelos entre sí en una dirección lateral en una línea separada de los circuitos eléctricos

5 Breve descripción de los dibujos

[Figura 1]

La Figura 1 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles de acuerdo con una primera realización de la presente invención.

10 [Figura 2]

La Figura 2 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles de acuerdo con la primera realización.

[Figura 3]

15 La Figura 3 es un diagrama de circuito que muestra configuraciones de circuitos eléctricos de un segundo módulo semiconductor y un tercer módulo semiconductor de acuerdo con una modificación de la primera realización.

[Figura 4]

La Figura 4 es una vista lateral que muestra un estado en el que los módulos semiconductores respectivos de acuerdo con la primera realización se conectan respectivamente a buses laminados.

20 [Figura 5]

La Figura 5 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles de acuerdo con una segunda realización de la presente invención.

[Figura 6]

25 La Figura 6 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles de acuerdo con la segunda realización.

[Figura 7]

La Figura 7 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles de acuerdo con una tercera realización de la presente invención.

[Figura 8]

30 La Figura 8 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles de acuerdo con la tercera realización.

[Figura 9]

La Figura 9 es un diagrama de circuito que muestra configuraciones de circuitos eléctricos de un séptimo módulo semiconductor y un octavo módulo semiconductor de acuerdo con una modificación de la tercera realización.

35 [Figura 10]

La Figura 10 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles de acuerdo con una cuarta realización.

[Figura 11]

40 La Figura 11 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles de acuerdo con la cuarta realización.

[Figura 12]

La Figura 12 es un diagrama de circuito que muestra configuraciones de circuitos eléctricos de un noveno módulo semiconductor y un décimo módulo semiconductor de acuerdo con una modificación de la cuarta realización.

45

Descripción de las realizaciones

(Primera Realización)

50 La Figura 1 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles 20 de acuerdo con una primera realización de la presente invención. La Figura 2 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles 20 de acuerdo con esta realización. En los dibujos, los componentes idénticos reciben los mismos caracteres de referencia y se omite la descripción detallada de dichos componentes. La descripción se hace principalmente con respecto a los diferentes componentes.

55

El convertidor de potencia de tres niveles 20 es un inversor de tres niveles (múltiples) de tipo conmutador de punto neutro. En esta realización, la descripción se hace con respecto a la configuración de una de las tres fases del circuito de conversión de potencia. Sin embargo, se supone que todas las fases tienen la misma configuración. Además, la descripción se realiza principalmente con la suposición de que el convertidor de potencia de tres niveles 20 realiza una conversión inversa de potencia de CC a potencia CA. Sin embargo, el convertidor de potencia de tres niveles 20 puede realizar la rectificación de potencia de CA a potencia de CC. Además, el circuito de conversión de potencia puede tener tres fases o puede tener una sola fase. El convertidor de potencia de tres niveles 20 puede ser un convertidor de potencia de más de tres niveles con la condición de que el convertidor de potencia tenga una configuración sustancialmente igual a la configuración de esta realización.

65

El convertidor de potencia de tres niveles 20 incluye cuatro módulos semiconductores 1, 2, 3, 4, dos condensadores 5, 6 y cuatro buses laminados L1, L2, L3, L4.

Los buses laminados L1 a L4 son conductores laminados (que tienen forma de placa delgada). El bus de CA L1 forma un circuito de CA del circuito de conversión de potencia e incluye un terminal de CA. El bus de condensadores L2 se conecta a los dos condensadores 5, 6 y forma un circuito de condensadores del circuito de conversión de potencia. El bus de electrodo positivo L3 forma un circuito de electrodo positivo del circuito de conversión de potencia e incluye un terminal de electrodo positivo. El bus de electrodo negativo L4 forma un circuito de electrodo negativo del circuito de conversión de potencia e incluye un terminal de electrodo negativo.

Los buses laminados L1 a L4 tienen una forma de placa de paralelepípedo rectangular. El bus de CA L1 y el bus de condensadores L2 tienen sustancialmente la misma forma. El bus de electrodo positivo L3 y el bus de electrodo negativo L4 tienen una forma que es sustancialmente la mitad de la forma del bus de CA L1 o del bus de condensador L2. Suponga que el lado en el que se montan los módulos semiconductores 1 a 4 y los condensadores 5, 6 como el lado superior, el bus de CA L1, el bus de condensadores L2, el bus de electrodos positivos L3 o el bus de electrodos negativos L4 se apilan en este orden desde la parte superior. El bus de electrodos positivos L3 y el bus de electrodos negativos L4 se disponen uno al lado del otro en la dirección lateral sin solaparse. Por consiguiente, cuando los buses laminados apilados L1 a L4 se ven en una vista lateral, el bus de electrodos positivos L3 y el bus de electrodos negativos L4 se colocan en una capa. Por consiguiente, los buses laminados L1 a L4 forman tres capas en total. Se proporciona aislamiento entre los respectivos buses laminados L1 a L4. El orden de apilamiento de los buses laminados L1 a L4 puede cambiarse de cualquier manera.

El primer módulo semiconductor 1 incluye un elemento de conmutación 11 y un diodo 12. El diodo 12 se conecta con el elemento de conmutación 11 en antiparalelo. Para ser más específico, un colector (lado de entrada) del elemento de conmutación 11 y un cátodo del diodo 12 se conectan entre sí, y un emisor (lado de salida) del elemento de conmutación 11 y un ánodo del diodo 12 se conectan entre sí. El cátodo del diodo 12 se conecta al bus de electrodos positivos L3. El ánodo del diodo 12 se conecta al bus de CA L1. En esta realización, a menos que se especifique lo contrario, el elemento de conmutación 11 se describe al asumir que el elemento de conmutación 11 es un IGBT (transistor bipolar de puerta aislada). Sin embargo, el elemento de conmutación 11 puede ser un elemento de conmutación de otro tipo, tal como un MOSFET (transistor de efecto de campo semiconductor de óxido metálico). Además, se describen otros elementos de conmutación al asumir que, de la misma manera que el elemento de conmutación 11, otros elementos de conmutación también son IGBT. Sin embargo, otros elementos de conmutación también pueden ser elementos de conmutación de otro tipo.

El segundo módulo semiconductor 2 incluye un elemento de conmutación 21 y un diodo 22. El segundo módulo semiconductor 2 puede incluir además un diodo conectado al elemento de conmutación 21 en antiparalelo. El elemento de conmutación 21 se conecta en serie de manera que la dirección de una corriente eléctrica que fluye sea igual a la dirección de una corriente eléctrica que fluye en el diodo 22, y se introduce una corriente eléctrica en el elemento de conmutación 21 desde el diodo 22. Para ser más específico, un colector (lado de entrada) del elemento de conmutación 21 y un cátodo del diodo 22 se conectan entre sí. Un ánodo del diodo 22 se conecta al bus de condensadores L2. Un emisor (lado de salida) del elemento de conmutación 21 se conecta al bus de CA L1. Con tal configuración, en el circuito eléctrico del segundo módulo semiconductor 2 se forma un camino de corriente a través de la cual fluye una corriente eléctrica desde el circuito del condensador al circuito de CA. Un terminal Tm conectado a una línea, que conecta el elemento de conmutación 21 y el diodo 22 entre sí, se expone al exterior del segundo módulo semiconductor 2. El terminal Tm se conecta a un terminal Tm del tercer módulo semiconductor 3.

El tercer módulo semiconductor 3 incluye un elemento de conmutación 31 y un diodo 32. El tercer módulo semiconductor 3 puede incluir además un diodo conectado al elemento de conmutación 31 en antiparalelo. El elemento de conmutación 31 se conecta en serie de tal manera que la dirección de una corriente eléctrica que fluye es igual a la dirección de una corriente eléctrica que fluye en el diodo 32, y se introduce una corriente eléctrica en el elemento de conmutación 31 desde el diodo 32. Para ser más específico, un colector (lado de entrada) del elemento de conmutación 31 y un cátodo del diodo 32 se conectan entre sí. Un ánodo del diodo 32 se conecta al bus de CA L1. Con tal configuración, en el circuito eléctrico del tercer módulo semiconductor 3 se forma un camino de corriente a través del cual fluye una corriente eléctrica desde el circuito de CA al circuito del condensador. Es decir, en el circuito eléctrico del tercer módulo semiconductor 3, una corriente eléctrica fluye en la dirección opuesta al circuito eléctrico del segundo módulo semiconductor 2. Un emisor (lado de salida) del elemento de conmutación 31 se conecta al bus de condensadores L2. El terminal Tm conectado a una línea, que conecta el elemento de conmutación 31 y el diodo 32 entre sí, se expone al exterior del tercer módulo semiconductor 3. El terminal Tm se conecta al terminal Tm del segundo módulo semiconductor 2.

El cuarto módulo semiconductor 4 incluye un elemento de conmutación 41 y un diodo 42. El diodo 42 se conecta con el elemento de conmutación 41 en antiparalelo. Para ser más específico, un colector (lado de entrada) del elemento de conmutación 41 y un cátodo del diodo 42 se conectan entre sí, y un emisor (lado de salida) del elemento de conmutación 41 y un ánodo del diodo 42 se conectan entre sí. El cátodo del diodo 42 se conecta al bus de CA L1. El ánodo del diodo 42 se conecta al bus de electrodos negativos L4.

El segundo módulo semiconductor 2 y el tercer módulo semiconductor 3 pueden reemplazarse respectivamente por un segundo módulo semiconductor 2a y un tercer módulo semiconductor 3a de acuerdo con una modificación de esta realización que se muestra en la Figura 3. La configuración de un elemento de conmutación 21a y un diodo 22a del segundo módulo semiconductor 2a mostrado en la Figura 3 se obtiene al intercambiar posiciones del elemento de conmutación 21 y el diodo 22 del segundo módulo semiconductor 2 mostrado en la Figura 2 entre sí. La configuración de un elemento de conmutación 31a y un diodo 32a del tercer módulo semiconductor 3a mostrado en la Figura 3 se obtiene al intercambiar las posiciones del elemento de conmutación 31 y el diodo 32 del tercer módulo semiconductor 3 mostrado en la Figura 2 entre sí.

Los condensadores 5, 6 tienen forma cilíndrica. El condensador 5 es un condensador en el lado del electrodo positivo que se proporciona en el circuito del electrodo positivo. El condensador 6 es un condensador en el lado del electrodo negativo que se proporciona en el circuito del electrodo negativo. Los condensadores 5, 6 se conectan en serie a través del bus de condensadores L2. Cada condensador 5, 6 puede formarse por un condensador o puede formarse por una pluralidad de condensadores unitarios.

A continuación, se describe un procedimiento para montar los cuatro módulos semiconductores 1 a 4 y los dos condensadores 5, 6.

Los módulos semiconductores 1 a 4 y los condensadores 5, 6 se disponen en una superficie del bus de CA L1 que está presente en una capa superior. El primer módulo semiconductor 1, el segundo módulo semiconductor 2, el tercer módulo semiconductor 3 y el cuarto módulo semiconductor 4 se disponen en este orden en una línea lateral. Los condensadores 5, 6 se disponen en paralelo entre sí en la dirección lateral en una línea separada de los módulos semiconductores 1 a 4. El módulo semiconductor 1 y el condensador 5 son elementos conectados al bus de electrodos positivos L3, por lo que estos elementos se disponen de manera que se coloquen por encima del bus de electrodos positivos L3. El módulo semiconductor 4 y el condensador 6 son elementos conectados al bus de electrodos negativos L4, por lo que estos elementos se disponen de manera que se coloquen por encima del bus de electrodos negativos L4.

La Figura 4 es una vista en sección transversal lateral que muestra un estado en el que los módulos semiconductores 1 a 4 se conectan respectivamente a los buses laminados L1 a L4.

El primer módulo semiconductor 1 se conecta al bus de CA L1 y al bus de electrodos positivos L3. El bus de CA L1 está presente en la capa superior. Un terminal de CA del primer módulo semiconductor 1 se conecta a una superficie del bus de CA L1 dispuesto debajo del primer módulo semiconductor 1. El bus de electrodos positivos L3 está presente en la capa más baja. Un terminal de electrodo positivo del primer módulo semiconductor 1 penetra en el bus de CA L1 y el bus de condensador L2, y se conecta al bus de electrodo positivo L3 en un punto donde el terminal de electrodo positivo alcanza el bus de electrodo positivo L3. Por consiguiente, un orificio, que permite que el terminal de electrodo positivo del primer módulo semiconductor 1 pase a través del mismo, se forma respectivamente en el bus de CA L1 y el bus de condensador L2 de manera superpuesta. Se aplica un tratamiento de aislamiento a estos orificios para evitar cortocircuitos incluso si el terminal de electrodo positivo del primer módulo semiconductor 1 entra en contacto con los orificios.

De la misma manera, los orificios necesarios para permitir que los terminales de otros módulos semiconductores 2 a 4 pasen a través de ellos también se forman en el bus de CA L1 o en el bus de condensadores L2. Otros módulos semiconductores 2 a 4 también se conectan de la misma manera que el primer módulo semiconductor 1. Con tal configuración, el segundo módulo semiconductor 2 y el tercer módulo semiconductor 3 se conectan al bus de CA L1 y al bus de condensadores L2. Además, el cuarto módulo semiconductor 4 se conecta al bus de CA L1 y al bus de electrodo negativo L4. Además, el segundo módulo semiconductor 2 y el tercer módulo semiconductor 3 se conectan entre sí a través de los terminales Tm.

De la misma manera que los módulos semiconductores 1 a 4, los orificios necesarios para permitir que los terminales de los condensadores 5, 6 pasen a través de ellos se forman en el bus de CA L1 y el bus de condensador L2. Los condensadores 5, 6 se conectan al bus de electrodos positivos L3 o al bus de electrodos negativos L4 y al bus de condensadores L2.

Los módulos semiconductores 1 a 4 se disponen de modo que la inductancia en un circuito, a través del cual fluye una corriente eléctrica positiva, se reduce durante un período en el que una tensión de CA es cero o una tensión de CA positiva. Con tal configuración, es posible reducir la inductancia en un bucle de comunicación en el momento de apagar los elementos de conmutación 11, 21, 31, 41 de los respectivos módulos semiconductores 1 a 4. Una corriente eléctrica que fluye a través del bucle de comunicación fluye a través de un camino donde una corriente eléctrica que fluye desde el lado de CA del primer módulo semiconductor 1 entra a través del segundo módulo semiconductor 2, y a través de un camino donde una corriente eléctrica fluye desde el lado de CA del tercer módulo semiconductor 3 entra en el cuarto módulo semiconductor 4.

En consecuencia, el primer módulo semiconductor 1 se dispone adyacente al segundo módulo semiconductor 2 de manera que se reduce la inductancia en un camino entre el primer módulo semiconductor 1 y el segundo módulo

semiconductor 2. Además, el tercer módulo semiconductor 3 se dispone adyacente al cuarto módulo semiconductor 4 de manera que se reduce la inductancia en un camino entre el tercer módulo semiconductor 3 y el cuarto módulo semiconductor 4. En esta realización, el primer módulo semiconductor 1 y el segundo módulo semiconductor 2 se disponen uno al lado del otro en la dirección lateral. Sin embargo, el primer módulo semiconductor 1 y el segundo módulo semiconductor 2 pueden disponerse uno al lado del otro en la dirección vertical. De la misma manera, el tercer módulo semiconductor 1 y el cuarto módulo semiconductor 2 también pueden disponerse uno al lado del otro en la dirección vertical.

De acuerdo con esta realización, un circuito de conversión de potencia de tres niveles, que principalmente realiza conversión inversa en lugar de rectificación, se forma por cuatro módulos semiconductores 1 a 4, el primer módulo semiconductor 1 y el segundo módulo semiconductor 2 se disponen uno al lado del otro, y el tercer módulo semiconductor 3 y el cuarto módulo semiconductor 4 se disponen uno al lado del otro. Con una configuración de este tipo, puede reducirse la inductancia en el bucle de comunicación en el momento de apagar los elementos de conmutación 11 a 41. En consecuencia, es posible suprimir una sobretensión en el momento de apagar los elementos de conmutación 11 a 41. El circuito de conversión de potencia de tres niveles puede ser un circuito que no realiza rectificación, sino que realiza solo conversión inversa.

El bus de electrodos positivos L3 y el bus de electrodos negativos L4 se disponen paralelos entre sí en la dirección lateral sin solaparse y, por tanto, la inductancia entre el bus de electrodos positivos L3 y el bus de electrodos negativos L4 se puede aumentar. Además, los elementos 11, 12 conectados al bus de electrodos positivos L3 y los elementos 41, 42 conectados al bus de electrodos negativos L4 están presentes respectivamente en módulos semiconductores idénticos 1, 4, y los módulos semiconductores 1, 4 se disponen de manera que se colocan encima de los buses L3, L4 que tienen polaridades de los módulos semiconductores que se van a conectar. Con tal configuración, la inductancia en el bucle de comunicación en el lado opuesto aumenta de modo que puede suprimirse una operación de conmutación innecesaria.

Además, el bus de electrodos positivos L3 y el bus de electrodos negativos L4 se disponen paralelos entre sí en la dirección lateral sin solaparse y, por tanto, el bus de electrodos positivos L3 y el bus de electrodos negativos L4 pueden colocarse en una capa. Por consiguiente, el convertidor de potencia de tres niveles puede miniaturizarse y, por tanto, pueden reducirse los costes de fabricación.

(Segunda Realización)

La Figura 5 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles 20A de acuerdo con una segunda realización de la presente invención. La Figura 6 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles 20A de acuerdo con esta realización.

El convertidor de potencia de tres niveles 20A es un convertidor obtenido al intercambiar posiciones del segundo módulo semiconductor 2 y el tercer módulo semiconductor 3 en el convertidor de potencia de tres niveles 20 de acuerdo con la primera realización. Es decir, un primer módulo semiconductor 1 y un tercer módulo semiconductor 3 se disponen uno al lado del otro, y un segundo módulo semiconductor 2 y un cuarto módulo semiconductor 4 se disponen uno al lado del otro. El convertidor de potencia de tres niveles 20A realiza principalmente la rectificación. Otras configuraciones son sustancialmente iguales a los puntos correspondientes en la primera realización.

De la misma manera que en la primera realización, el segundo módulo semiconductor 2 y el tercer módulo semiconductor 3 pueden reemplazarse respectivamente con el segundo módulo semiconductor 2a y el tercer módulo semiconductor 3a mostrados en la Figura 3.

De acuerdo con esta realización, un circuito de conversión de potencia de tres niveles que realiza principalmente la rectificación en lugar de la conversión inversa se forma por cuatro módulos semiconductores 1 a 4. El primer módulo semiconductor 1 y el tercer módulo semiconductor 3 se disponen uno al lado del otro, y el segundo módulo semiconductor 2 y el cuarto módulo semiconductor 4 se disponen uno al lado del otro. Con tal configuración, es posible adquirir sustancialmente la misma forma de funcionamiento y efectos ventajosos que la primera realización. El circuito de conversión de potencia de tres niveles puede ser un circuito que no realiza conversión inversa, sino que solo realiza rectificación.

(Tercera Realización)

La Figura 7 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles 20B de acuerdo con una tercera realización de la presente invención. La Figura 8 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles 20B de acuerdo con esta realización.

El convertidor de potencia de tres niveles 20B es un convertidor configurado de modo que, en el convertidor de potencia de tres niveles 20 de acuerdo con la primera realización, se proporciona un séptimo módulo semiconductor

7 como sustituto del primer módulo semiconductor 1 y el segundo módulo semiconductor 2, y se proporciona un octavo módulo semiconductor 8 como sustituto del tercer módulo semiconductor 3 y el cuarto módulo semiconductor 4. Otras configuraciones son sustancialmente iguales a los puntos correspondientes en la primera realización.

5 El séptimo módulo semiconductor 7 es un módulo obtenido que forma el primer módulo semiconductor 1 y el segundo módulo semiconductor 2 de acuerdo con la primera realización en un módulo semiconductor. Para ser más específico, el séptimo módulo semiconductor 7 incluye un elemento de conmutación 11, un diodo 12, un elemento de conmutación 21 y un diodo 22. Un emisor del elemento de conmutación 11 se conecta a un emisor del elemento de conmutación 21. Con tal configuración, es posible reducir la inductancia del cableado entre un circuito eléctrico formado por el elemento de conmutación 11 y el diodo 12 y un circuito eléctrico formado por el elemento de conmutación 21 y el diodo 22. Otras configuraciones son sustancialmente iguales a los puntos correspondientes en las configuraciones del primer módulo semiconductor 1 y el segundo módulo semiconductor 2 de acuerdo con la primera realización.

15 El octavo módulo semiconductor 8 es un módulo obtenido que forma el tercer módulo semiconductor 3 y el cuarto módulo semiconductor 4 en un módulo semiconductor. Para ser más específico, el octavo módulo semiconductor 8 incluye un elemento de conmutación 31, un diodo 32, un elemento de conmutación 41 y un diodo 42. Un ánodo del diodo 32 se conecta a un colector del elemento de conmutación 41. Con tal configuración, es posible reducir la inductancia del cableado entre un circuito eléctrico formado por el elemento de conmutación 31 y el diodo 32 y un circuito eléctrico formado por el elemento de conmutación 41 y el diodo 42. Otras configuraciones son sustancialmente iguales a las configuraciones correspondientes del tercer módulo semiconductor 3 y el cuarto módulo semiconductor 4.

25 El séptimo módulo semiconductor 7 y el octavo módulo semiconductor 8 pueden reemplazarse respectivamente por un séptimo módulo semiconductor 7a y un octavo módulo semiconductor 8a de acuerdo con una modificación de esta realización que se muestra en la Figura 9. Las configuraciones de un elemento de conmutación 21a y un diodo 22a del séptimo módulo semiconductor 7a mostrado en la Figura 9 son iguales a las configuraciones correspondientes del segundo módulo semiconductor 2a mostrado en la Figura 3. Las configuraciones de un elemento de conmutación 31a y un diodo 32a del octavo módulo semiconductor 8a mostrado en la Figura 9 son iguales a las configuraciones correspondientes del tercer módulo semiconductor 3a mostrado en la Figura 3.

De acuerdo con esta realización, es posible adquirir sustancialmente la misma forma de funcionamiento y efectos ventajosos que la primera realización.

35 Además, con el uso del séptimo módulo semiconductor 7 y el octavo módulo semiconductor 8, incluso si los respectivos módulos semiconductores 7, 8 se disponen en cualquier posición, la inductancia en un bucle de comunicación en el momento de apagar los elementos de conmutación 11 a 41 puede reducirse. Por consiguiente, puede suprimirse una sobretensión en el momento de apagar los elementos de conmutación 11 a 41.

40 (Cuarta realización)

La Figura 10 es un diagrama de configuración que muestra una configuración de un convertidor de potencia de tres niveles 20C de acuerdo con una cuarta realización de la presente invención. La Figura 11 es un diagrama de circuito que muestra una configuración de un circuito de conversión de potencia del convertidor de potencia de tres niveles 20C de acuerdo con esta realización.

50 El convertidor de potencia de tres niveles 20C es un convertidor configurado de tal manera que, en el convertidor de potencia de tres niveles 20A de acuerdo con la segunda realización, se proporciona un noveno módulo semiconductor 9 como sustituto del primer módulo semiconductor 1 y el tercer módulo semiconductor 3, y se proporciona un décimo módulo semiconductor 10 como sustituto del segundo módulo semiconductor 2 y del cuarto módulo semiconductor 4. Otras configuraciones son sustancialmente iguales a los puntos correspondientes en la segunda realización.

55 El noveno módulo semiconductor 9 es un módulo obtenido que forma el primer módulo semiconductor 1 y el tercer módulo semiconductor 3 de acuerdo con la segunda realización en un módulo semiconductor. Para ser más específico, el noveno módulo semiconductor 9 incluye un elemento de conmutación 11, un diodo 12, un elemento de conmutación 31 y un diodo 32. Un emisor del elemento de conmutación 11 se conecta a un ánodo del diodo 32. Con tal configuración, es posible reducir la inductancia del cableado entre un circuito eléctrico formado por el elemento de conmutación 11 y el diodo 12 y un circuito eléctrico formado por el elemento de conmutación 31 y el diodo 32. Otras configuraciones son sustancialmente iguales a los puntos correspondientes en las configuraciones del primer módulo semiconductor 1 y el tercer módulo semiconductor 3 de acuerdo con la segunda realización.

65 El décimo módulo semiconductor 10 es un módulo obtenido que forma el segundo módulo semiconductor 2 y el cuarto módulo semiconductor 4 en un módulo semiconductor. Para ser más específico, el décimo módulo semiconductor 10 incluye un elemento de conmutación 21, un diodo 22, un elemento de conmutación 41 y un diodo 42. Un emisor del elemento de conmutación 21 se conecta a un colector del elemento de conmutación 41. Con tal

configuración, es posible reducir la inductancia del cableado entre un circuito eléctrico formado por el elemento de conmutación 21 y el diodo 22 y un circuito eléctrico formado por el elemento de conmutación 41 y el diodo 42. Otras configuraciones son sustancialmente iguales a las configuraciones correspondientes del segundo módulo semiconductor 2 y el cuarto módulo semiconductor 4 de acuerdo con la segunda realización.

5 El noveno módulo semiconductor 9 y el décimo módulo semiconductor 10 pueden reemplazarse respectivamente por un noveno módulo semiconductor 9a y un décimo módulo semiconductor 10a de acuerdo con una modificación de esta realización que se muestra en la Figura 12. Las configuraciones de un elemento de conmutación 31a y un diodo 32a del noveno módulo semiconductor 9a mostrado en la Figura 12 son iguales a las configuraciones correspondientes del tercer módulo semiconductor 3a mostrado en la Figura 3. Las configuraciones de un elemento de conmutación 21a y un diodo 22a del décimo módulo semiconductor 10a mostrado en la Figura 12 son iguales a las configuraciones correspondientes del segundo módulo semiconductor 2a mostrado en la Figura 3.

10 De acuerdo con esta realización, es posible adquirir sustancialmente la misma forma de funcionamiento y efectos ventajosos que la segunda realización.

15 Además, con el uso del noveno módulo semiconductor 9 y el décimo módulo semiconductor 10, incluso si los respectivos módulos semiconductores 9, 10 se disponen en cualquier posición, la inductancia en un bucle de comunicación en el momento de apagar los elementos de conmutación 11 a 41 puede reducirse. Por consiguiente, puede suprimirse una sobretensión en el momento de apagar los elementos de conmutación 11 a 41.

20 La presente invención no se limita a las realizaciones descritas anteriormente en las formas descritas. Son posibles variaciones y modificaciones dentro de las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un convertidor de potencia multinivel en el que un circuito de conversión de potencia se forma por una pluralidad de circuitos eléctricos (1, 2, 3, 4), comprendiendo el convertidor de potencia multinivel:

5 un primer condensador (5) provisto en un circuito de electrodo positivo;
 un segundo condensador (6) conectado con el primer condensador (5) en serie y provisto en un circuito de electrodo negativo;
 un primer circuito eléctrico (1) formado por un primer elemento de conmutación (11) a través del cual fluye una corriente eléctrica desde el circuito de electrodo positivo a un circuito de CA, y un primer diodo (12) conectado con el primer elemento de conmutación (11) en antiparalelo;
 10 un segundo circuito eléctrico (2) formado por un segundo elemento de conmutación (21), y un segundo diodo (22) conectado con el segundo elemento de conmutación (21) en serie, el segundo circuito eléctrico (2) se configura para formar un camino eléctrico que conecta un circuito de condensador formado por el primer condensador (5) y el segundo condensador (6) y el circuito de CA entre sí;
 15 un tercer circuito eléctrico (3) formado por un tercer elemento de conmutación (31), y un tercer diodo (32) conectado (32) con el tercer elemento de conmutación (31) en serie, el tercer circuito eléctrico (3) se configura para formar un camino eléctrico que conecta el circuito del condensador y el circuito de CA entre sí, y a través del cual fluye una corriente eléctrica en una dirección opuesta al segundo circuito eléctrico (2);
 20 un cuarto circuito eléctrico (4) formado por un cuarto elemento de conmutación (41) a través del cual fluye una corriente eléctrica desde el circuito de CA al circuito de electrodo negativo, y un cuarto diodo (42) conectado con el cuarto elemento de conmutación (41) en antiparalelo;
 un bus de CA (L1) laminado, el bus de CA forma el circuito de CA;
 un bus de condensadores (L2) laminado, el bus de condensadores se apila con el bus de CA (L1) y configurado para formar el circuito de condensadores;
 25 un bus de electrodo positivo (L3) laminado, el bus de electrodo positivo (L3) se apila con el bus de CA (L1) y el bus de condensador (L2) y se configura para formar el circuito de electrodo positivo; y
 un bus de electrodo negativo (L4) laminado, el bus de electrodo negativo (L4) se apila con el bus de CA (L1) y el bus de condensador (L2) y se configura para formar el circuito de electrodo negativo, en el que
 30 el bus de CA (L1), el bus de condensadores (L2), el bus positivo (L3) o el bus negativo (L4) se apilan uno encima del otro, para formar tres capas en total, con el bus de electrodo positivo (L3) y el bus de electrodo negativo (L4) que se establece en una capa,
 la pluralidad de circuitos eléctricos (1, 2, 3, 4) se dispone de modo que cada uno del primer circuito eléctrico (1) y el cuarto circuito eléctrico (4) sea adyacente a uno del segundo circuito eléctrico (2) o al tercer circuito eléctrico (3) para reducir la inductancia en un bucle de comunicación, y
 35 los circuitos eléctricos (1, 2, 3, 4) y los condensadores (5, 6) se disponen en una superficie del bus de CA (L1) que está presente en una capa superior, el primer circuito eléctrico (1), el segundo circuito eléctrico (2), el tercer circuito eléctrico (3) y el cuarto circuito eléctrico (4) dispuestos en un orden definido en una línea lateral, los condensadores (5, 6) se disponen paralelos entre sí en una dirección lateral en una línea separada de los circuitos eléctricos (1, 2, 3, 4).

2. El convertidor de potencia multinivel de acuerdo con la reivindicación 1, en el que el bus de electrodo positivo (L3) se apila con el bus de CA (L1) y el bus de condensador (L2) sin superponerse con el bus de electrodo negativo (L4).

3. El convertidor de potencia multinivel de acuerdo con la reivindicación 1, en el que el circuito de conversión de potencia se forma por una pluralidad de módulos semiconductores y en el que la pluralidad de módulos semiconductores (1, 2, 3, 4) incluye:

50 un primer módulo semiconductor en el que se forma el primer circuito eléctrico (1);
 un segundo módulo semiconductor en el que se forma el segundo circuito eléctrico (2);
 un tercer módulo semiconductor en el que se forma el tercer circuito eléctrico (3); y
 un cuarto módulo semiconductor en el que se forma el cuarto circuito eléctrico (4), en el que cada uno del primer módulo semiconductor y el cuarto módulo semiconductor se dispone de manera que sea adyacente al segundo módulo semiconductor o al tercer módulo semiconductor.

4. El convertidor de potencia multinivel de acuerdo con la reivindicación 3, en el que el circuito de conversión de potencia se configura para realizar una operación de inversor que convierte la potencia de CC en potencia de CA,
 60 el segundo circuito eléctrico (2) se forma para permitir que fluya una corriente eléctrica desde el circuito del condensador al circuito de CA,
 el primer módulo semiconductor se dispone adyacente al segundo módulo semiconductor, y el cuarto módulo semiconductor se dispone adyacente al tercer módulo semiconductor.

5. El convertidor de potencia multinivel de acuerdo con la reivindicación 3, en el que

- 5 el circuito de conversión de potencia se configura para realizar una operación de convertidor que convierte la potencia de CA en potencia de CC, el segundo circuito eléctrico (2) se forma para permitir que fluya una corriente eléctrica desde el circuito del condensador al circuito de CA, el primer módulo semiconductor se dispone adyacente al tercer módulo semiconductor, y el cuarto módulo semiconductor se dispone adyacente al segundo módulo semiconductor.
- 10 6. El convertidor de potencia multinivel de acuerdo con la reivindicación 1, en el que la pluralidad de módulos semiconductores (1, 2, 3, 4) incluye:
- 15 un primer módulo semiconductor (7) en el que se forman el primer circuito eléctrico (1) y el segundo circuito eléctrico (2); y un segundo módulo semiconductor (8) en el que se forman el tercer circuito eléctrico (3) y el cuarto circuito eléctrico (4).
- 20 7. El convertidor de potencia multinivel de acuerdo con la reivindicación 6, en el que el circuito de conversión de potencia se configura para realizar una operación de inversor que convierte la potencia de CC en potencia de CA, y el segundo circuito eléctrico (2) se forma para permitir que fluya una corriente eléctrica desde el circuito del condensador al circuito de CA.
- 25 8. El convertidor de potencia multinivel de acuerdo con la reivindicación 6, en el que el circuito de conversión de potencia se configura para realizar una operación de convertidor que convierte la potencia de CA en potencia de CC, y el segundo circuito eléctrico (2) se forma para permitir que fluya una corriente eléctrica desde el circuito de CA al circuito del condensador.

Figura 1

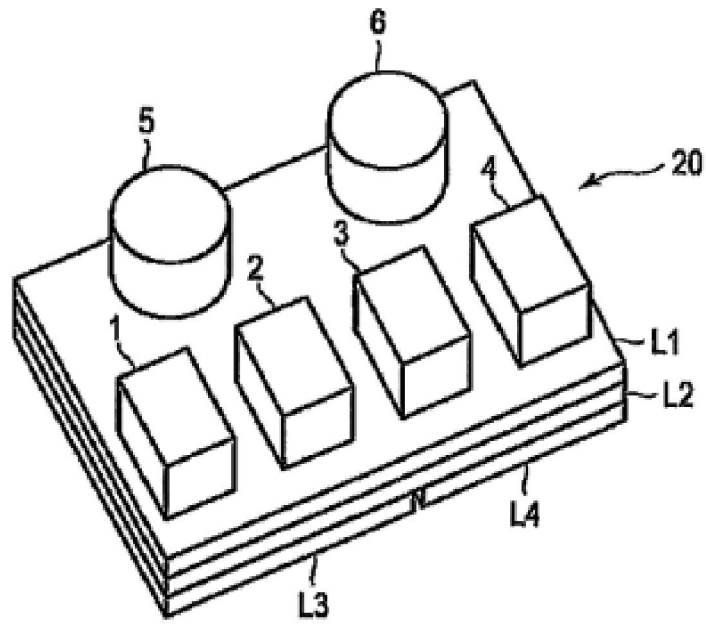


Figura 2

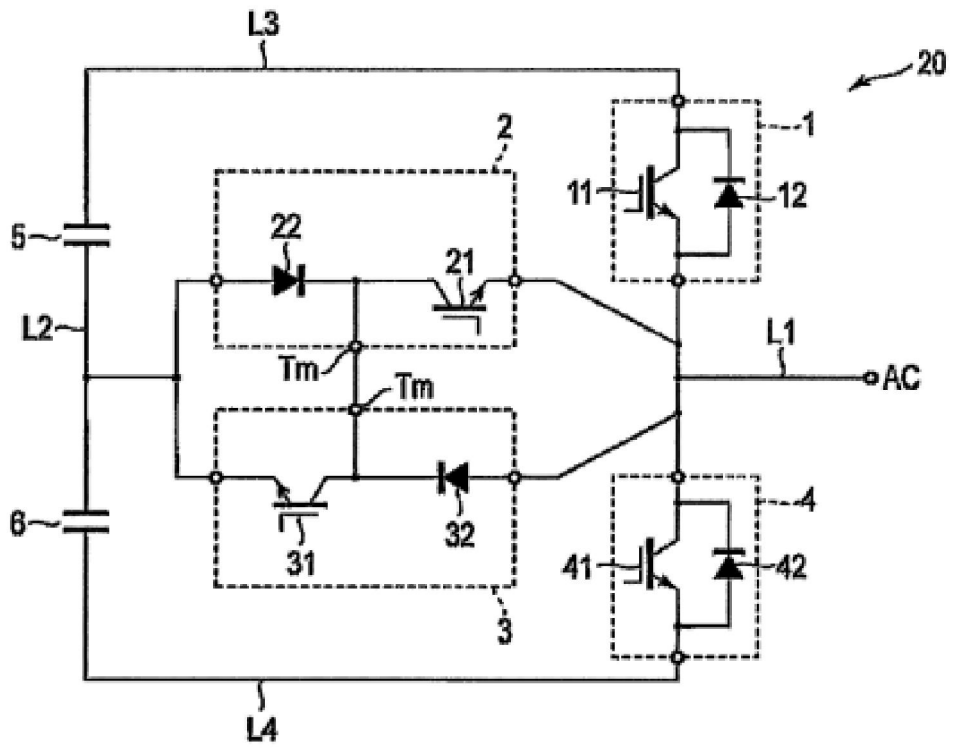


Figura 3

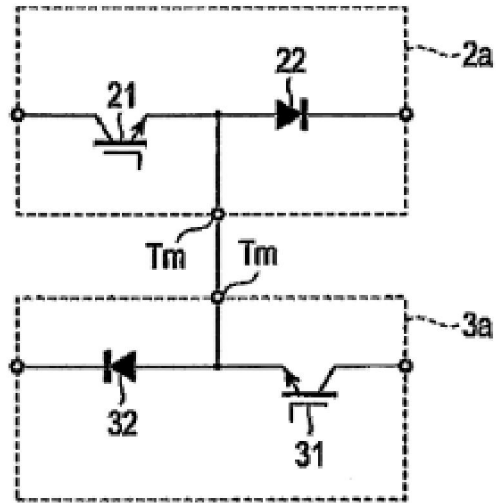


Figura 4

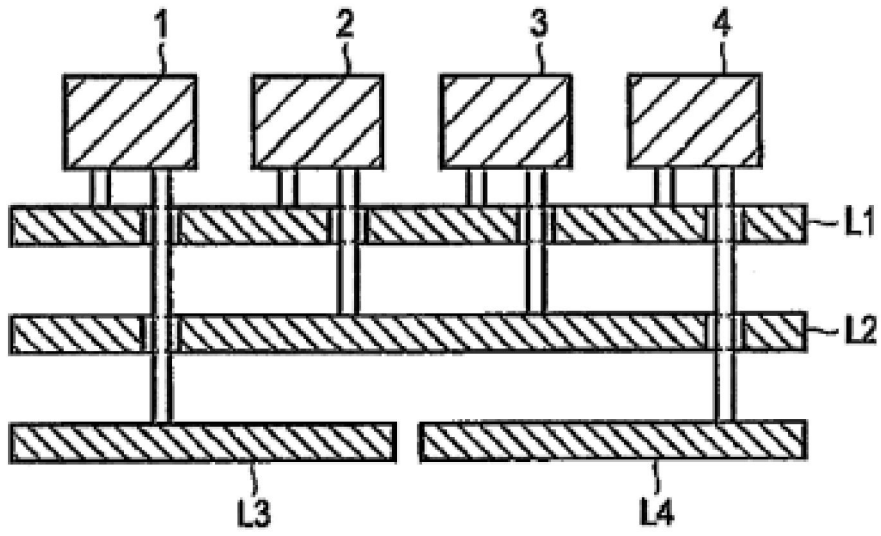


Figura 5

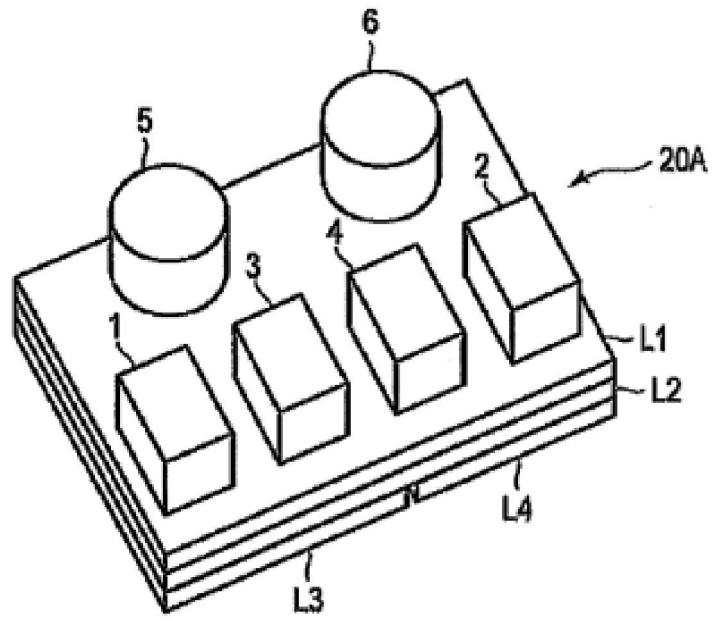


Figura 6

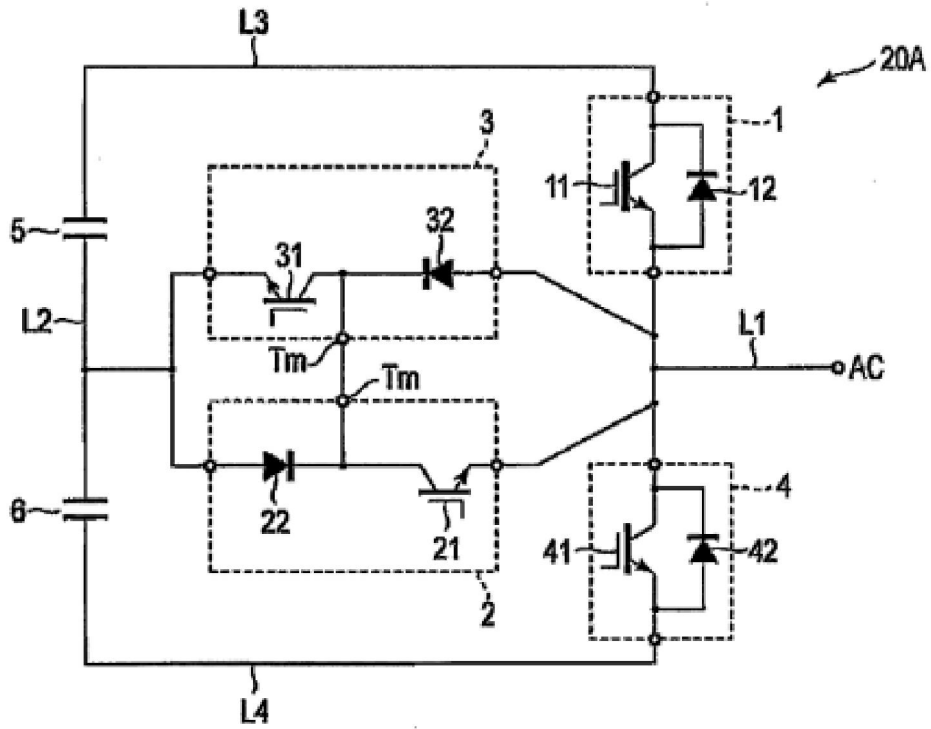


Figura 7

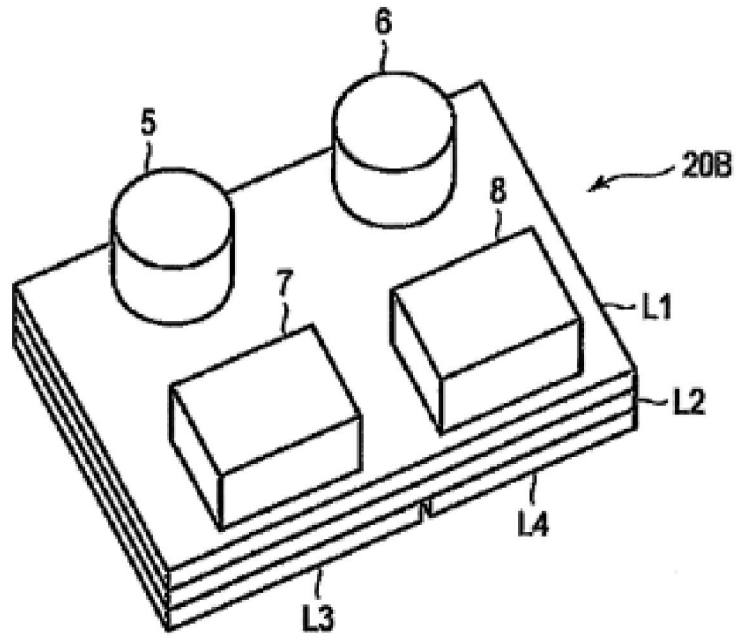


Figura 8

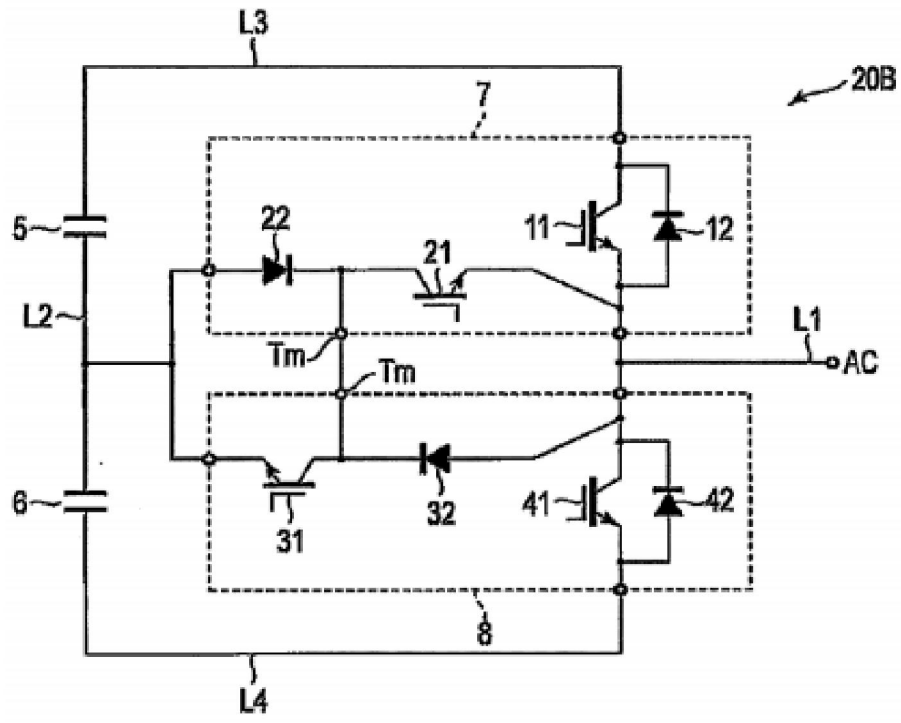


Figura 9

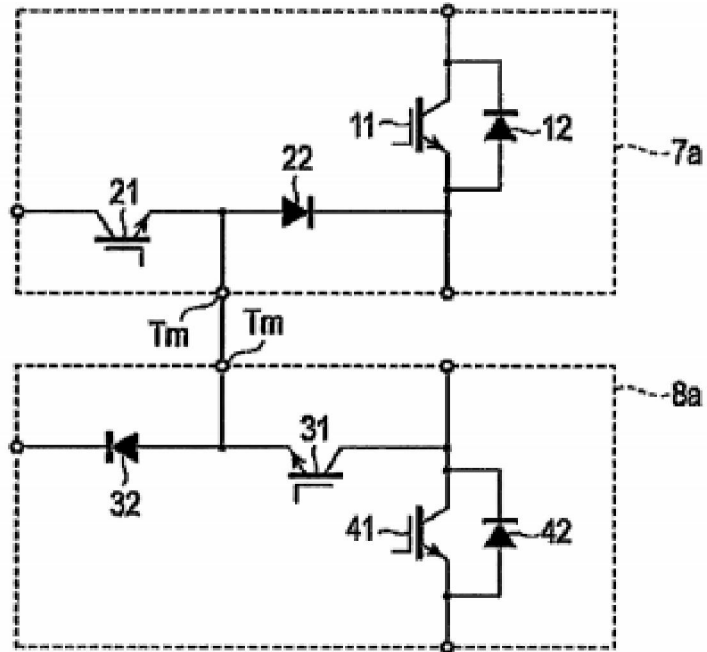


Figura 10

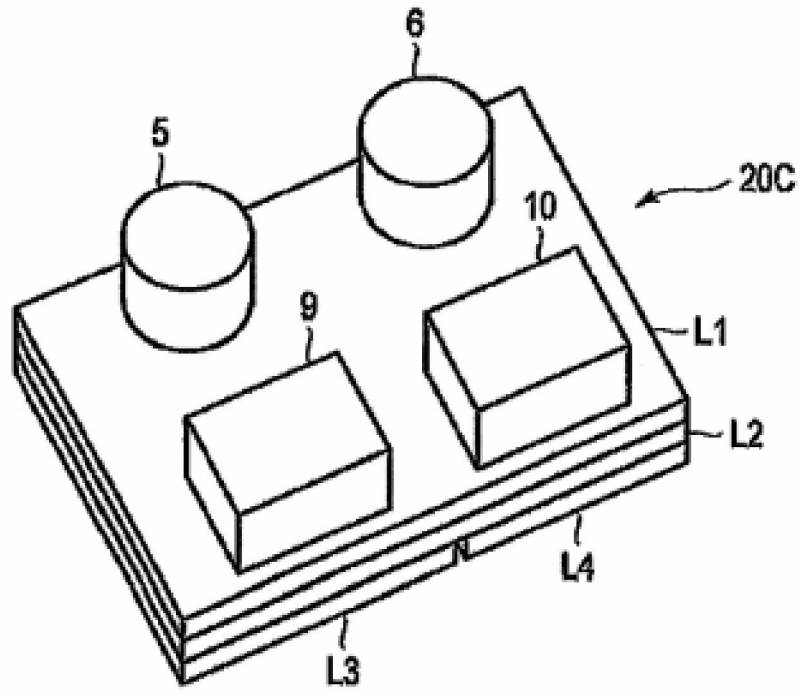


Figura 11

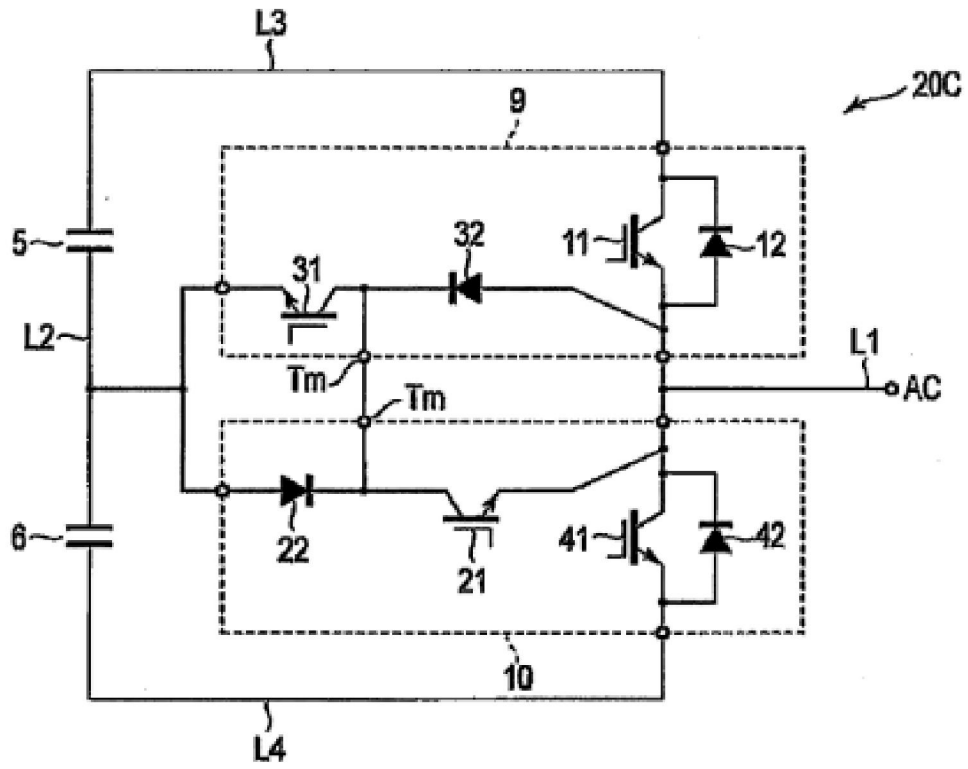


Figura 12

