

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年11月15日(2024.11.15)

【公開番号】特開2024-59580(P2024-59580A)

【公開日】令和6年5月1日(2024.5.1)

【年通号数】公開公報(特許)2024-080

【出願番号】特願2023-172570(P2023-172570)

【国際特許分類】

H01L23/36(2006.01)

10

H01L23/373(2006.01)

H05K7/20(2006.01)

【F I】

H01L23/36 C

H01L23/36 M

H05K7/20 F

【手続補正書】

【提出日】令和6年11月7日(2024.11.7)

20

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0044

【補正方法】変更

【補正の内容】

【0044】

請求された主題の範囲から逸脱することなく、本明細書で記載される実施形態に対して様々な修正及び変形がなされ得ることが当業者に明らかであろう。したがって、本明細書は、このような修正及び変形が添付の特許請求の範囲及びその均等物の範囲内で生じるならば、本明細書で記載される様々な実施形態の修正及び変形を包含することが意図される。

30

本明細書に開示される発明は以下の態様を含む。

<態様1>

冷却板を備えるパワーエレクトロニクスアセンブリであって、前記冷却板は、
Sセルを備えるパワーエレクトロニクスデバイスアセンブリであって、前記Sセルは、
第1のグラファイト層と、
第2のグラファイト層と、

前記第1のグラファイト層及び前記第2のグラファイト層を覆う金属層と、を備え、前記
金属層の外面内に凹部が形成されている、前記パワーエレクトロニクスデバイスアセンブ
リと、

前記Sセルの前記外面の前記凹部内に配置されたパワーエレクトロニクスデバイスと、
を備える、

パワーエレクトロニクスアセンブリ。

<態様2>

前記第1のグラファイト層は、第1の軸線に沿って低い熱伝導性を提供し且つ第2の軸
線及び第3の軸線に沿って高い熱伝導性を提供するような向きであって、

前記第2のグラファイト層は、前記第2の軸線に沿って低い熱伝導性を提供し且つ前記
第1の軸線及び前記第3の軸線に沿って高い熱伝導性を提供するような向きである、
態様1に記載のパワーエレクトロニクスアセンブリ。

<態様3>

前記Sセルの熱分配は、前記第1の軸線及び前記第2の軸線に沿って実質的に等しい、

40

態様 2 に記載のパワーエレクトロニクスアセンブリ。

< 態様 4 >

前記 S セルは、正方形形状を有する、

態様 2 に記載のパワーエレクトロニクスアセンブリ。

< 態様 5 >

前記第 1 のグラファイト層及び前記第 2 のグラファイト層は各々、0 . 2 mm 以上 0 .

3 mm 以下の厚さを有する、

態様 2 に記載のパワーエレクトロニクスアセンブリ。

< 態様 6 >

複数のパワーエレクトロニクスデバイスアセンブリは、前記冷却板の面内に形成された 10
それぞれの凹部内に組み込まれている、

態様 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 7 >

電気絶縁層は、各 S セルと前記冷却板との間に介在している、

態様 6 に記載のパワーエレクトロニクスアセンブリ。

< 態様 8 >

S セルであって、 20
第 1 のグラファイト層と、
第 2 のグラファイト層と、
前記第 1 のグラファイト層及び前記第 2 のグラファイト層を覆う金属層と、を備え、
前記金属層の外面内に凹部が形成されている、前記 S セルと、

前記 S セルの前記外面の前記凹部内に配置されたパワーエレクトロニクスデバイスと、
を備える、

パワーエレクトロニクスデバイスアセンブリ。

< 態様 9 >

前記第 1 のグラファイト層は、第 1 の軸線に沿って低い熱伝導性を提供し且つ第 2 の軸
線及び第 3 の軸線に沿って高い熱伝導性を提供するような向きであって、

前記第 2 のグラファイト層は、前記第 2 の軸線に沿って低い熱伝導性を提供し且つ前記
第 1 の軸線及び前記第 3 の軸線に沿って高い熱伝導性を提供するような向きである、

態様 8 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 10 >

前記 S セルの熱分配は、前記第 1 の軸線及び前記第 2 の軸線に沿って実質的に等しい、
態様 9 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 11 >

前記 S セルは、正方形形状を有する、

態様 9 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 12 >

前記第 1 のグラファイト層及び前記第 2 のグラファイト層は各々、0 . 2 mm 以上 0 .
3 mm 以下の厚さを有する、

態様 9 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 13 >

前記金属層と前記第 1 のグラファイト層との間に設けられた第 1 のろう付け層と、

前記第 1 のろう付け層と反対側で前記金属層と前記第 2 のグラファイト層との間に設け
られた第 2 のろう付け層と、

を更に備える、

態様 8 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 14 >

前記第 1 のグラファイト層と前記第 2 のグラファイト層との間に設けられたグラファイ
ト接合層を更に備える、

態様 13 に記載のパワーエレクトロニクスデバイスアセンブリ。

10

20

30

40

50

< 様 1 5 >

冷却板を備えるパワーエレクトロニクスアセンブリであって、前記冷却板は、複数のパワーエレクトロニクスデバイスアセンブリを備え、前記パワーエレクトロニクスデバイスアセンブリは、

S セルであって、

第 1 の軸線に沿って低い熱伝導性を提供し且つ第 2 の軸線及び第 3 の軸線に沿って高い熱伝導性を提供するような向きである第 1 のグラファイト層と、

前記第 2 の軸線に沿って低い熱伝導性を提供し且つ前記第 1 の軸線及び前記第 3 の軸線に沿って高い熱伝導性を提供するような向きである第 2 のグラファイト層と、

前記第 1 のグラファイト層及び前記第 2 のグラファイト層を覆う金属層と、を備え、前記金属層の外側内に凹部が形成されている、前記 S セルと、

前記 S セルの前記外側の前記凹部内に配置されたパワーエレクトロニクスデバイスと、を備え、前記複数のパワーエレクトロニクスデバイスアセンブリは、前記冷却板の面内に形成されたそれぞれの凹部内に組み込まれている、

パワーエレクトロニクスアセンブリ。

< 様 1 6 >

前記 S セルの熱分配は、前記第 1 の軸線及び前記第 2 の軸線に沿って実質的に等しい、
様 1 5 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 7 >

前記 S セルは、正方形形状を有する、

様 1 5 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 8 >

前記第 1 のグラファイト層及び前記第 2 のグラファイト層は各々、0.2 mm 以上 0.3 mm 以下の厚さを有する、

様 1 5 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 9 >

電気絶縁層は、各 S セルと前記冷却板との間に介在している、

様 1 5 に記載のパワーエレクトロニクスアセンブリ。

< 様 2 0 >

前記電気絶縁層は、絶縁金属基板誘電フィルムを含む、

様 1 9 に記載のパワーエレクトロニクスアセンブリ。

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

冷却板を備えるパワーエレクトロニクスアセンブリであって、

前記冷却板は、

第 1 のグラファイト層と、第 2 のグラファイト層と、前記第 1 のグラファイト層及び前記第 2 のグラファイト層を覆う金属層と、を備える S セルを備えるパワーエレクトロニクスデバイスアセンブリと、

前記 S セルに配置されたパワーエレクトロニクスデバイスと、
を備え、

前記第 1 のグラファイト層は、第 1 の軸線に沿って低い熱伝導性を提供し且つ第 2 の軸線及び第 3 の軸線に沿って高い熱伝導性を提供するような向きであって、

前記第 2 のグラファイト層は、前記第 2 の軸線に沿って低い熱伝導性を提供し且つ前記第 1 の軸線及び前記第 3 の軸線に沿って高い熱伝導性を提供するような向きである、
パワーエレクトロニクスアセンブリ。

10

20

30

40

50

【請求項 2】

前記 S セルの熱分配は、前記第 1 の軸線及び前記第 2 の軸線に沿って実質的に等しい、
請求項 1に記載のパワーエレクトロニクスアセンブリ。

【請求項 3】

前記 S セルは、正方形形状を有する、
請求項 1に記載のパワーエレクトロニクスアセンブリ。

【請求項 4】

前記第 1 のグラファイト層及び前記第 2 のグラファイト層は各々、0.2 mm 以上 0.3 mm 以下の厚さを有する、
請求項 1に記載のパワーエレクトロニクスアセンブリ。 10

【請求項 5】

複数のパワーエレクトロニクスデバイスアセンブリは、前記冷却板の面内に形成された
それぞれの凹部内に組み込まれている、
請求項 1に記載のパワーエレクトロニクスアセンブリ。

【請求項 6】

電気絶縁層は、各 S セルと前記冷却板との間に介在している、
請求項 5に記載のパワーエレクトロニクスアセンブリ。

【請求項 7】

パワーエレクトロニクスデバイスアセンブリであって、
第 1 のグラファイト層と、第 2 のグラファイト層と、前記第 1 のグラファイト層及び前記第 2 のグラファイト層を覆う金属層と、を備える S セルと、 20
前記 S セルに配置されたパワーエレクトロニクスデバイスと、
を備え、
前記第 1 のグラファイト層は、第 1 の軸線に沿って低い熱伝導性を提供し且つ第 2 の軸線及び第 3 の軸線に沿って高い熱伝導性を提供するような向きであって、
前記第 2 のグラファイト層は、前記第 2 の軸線に沿って低い熱伝導性を提供し且つ前記第 1 の軸線及び前記第 3 の軸線に沿って高い熱伝導性を提供するような向きである、
パワーエレクトロニクスデバイスアセンブリ。

【請求項 8】

前記 S セルの熱分配は、前記第 1 の軸線及び前記第 2 の軸線に沿って実質的に等しい、
請求項 7に記載のパワーエレクトロニクスデバイスアセンブリ。 30

【請求項 9】

前記 S セルは、正方形形状を有する、
請求項 7に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項 10】

前記第 1 のグラファイト層及び前記第 2 のグラファイト層は各々、0.2 mm 以上 0.3 mm 以下の厚さを有する、
請求項 7に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項 11】

前記金属層と前記第 1 のグラファイト層との間に設けられた第 1 のろう付け層と、
前記第 1 のろう付け層と反対側で前記金属層と前記第 2 のグラファイト層との間に設け
られた第 2 のろう付け層と、
を更に備える、
請求項 7に記載のパワーエレクトロニクスデバイスアセンブリ。 40

【請求項 12】

前記第 1 のグラファイト層と前記第 2 のグラファイト層との間に設けられたグラファイ
ト接合層を更に備える、
請求項 11に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項 13】

冷却板を備えるパワーエレクトロニクスアセンブリであって、前記冷却板は、複数のパ 50

ワーエレクトロニクスデバイスアセンブリを備え、前記ワーエレクトロニクスデバイスアセンブリは、

Sセルであって、

第1の軸線に沿って低い熱伝導性を提供し且つ第2の軸線及び第3の軸線に沿って高い熱伝導性を提供するような向きである第1のグラファイト層と、

前記第2の軸線に沿って低い熱伝導性を提供し且つ前記第1の軸線及び前記第3の軸線に沿って高い熱伝導性を提供するような向きである第2のグラファイト層と、

前記第1のグラファイト層及び前記第2のグラファイト層を覆う金属層と、を備え、前記金属層の外面内に凹部が形成されている、前記Sセルと、

前記Sセルの前記外面の前記凹部内に配置されたワーエレクトロニクスデバイスと、
を備え、前記複数のワーエレクトロニクスデバイスアセンブリは、前記冷却板の面内に
形成されたそれぞれの凹部内に組み込まれている、

ワーエレクトロニクスアセンブリ。

【請求項14】

前記Sセルの熱分配は、前記第1の軸線及び前記第2の軸線に沿って実質的に等しい、
請求項13に記載のワーエレクトロニクスアセンブリ。

【請求項15】

前記Sセルは、正方形形状を有する、
請求項13に記載のワーエレクトロニクスアセンブリ。

【請求項16】

前記第1のグラファイト層及び前記第2のグラファイト層は各々、0.2mm以上0.3mm以下の厚さを有する、

請求項13に記載のワーエレクトロニクスアセンブリ。

【請求項17】

電気絶縁層は、各Sセルと前記冷却板との間に介在している、
請求項13に記載のワーエレクトロニクスアセンブリ。

【請求項18】

前記電気絶縁層は、絶縁金属基板誘電フィルムを含む、
請求項17に記載のワーエレクトロニクスアセンブリ。

10

20

30

40

50